



Gowin Integer Multiply Divider 用户指南

IPUG539-1.1,2019-10-24

版权所有©2019 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2019/02/22	1.0	初始版本。
2019/10/24	1.1	<ul style="list-style-type: none">● 更新器件支持列表；● 更新时序说明部分；● 新增计算模式的说明。

目录

目录	i
图目录	iii
表目录	iv
1 关于本手册	1
1.1 手册内容	1
1.2 适用产品	1
1.3 相关文档	1
1.4 术语、缩略语	2
1.5 技术支持与反馈	2
2 概述	3
2.1 Integer Multiply Divider IP 介绍	3
2.2 Integer Multiply Divider 介绍	3
3 特征与性能	5
3.1 主要特征	5
3.2 最大频率	5
3.3 延迟 Latency	5
3.4 资源利用	5
4 功能描述	7
4.1 Integer Multiply Divider 结构与功能	7
4.2 计算模式选择	9
4.3 配置 radix	9
4.4 数据位宽	9
5 端口描述	10
5.1 Integer Multiply Divider 端口	10
6 时序说明	11

6.1 Integer Multiply Divider 信号时序.....	11
7 GUI 配置说明.....	13
7.1 Integer Multiply Divider IP 配置.....	13
8 参考设计.....	15
9 文档交付.....	16
9.1 文档.....	16

图目录

图 2-1 Integer Multiply Divider 结构示意图.....	4
图 4-1 Integer Multiply Divider 的接口实现.....	8
图 6-1 Integer Multiply Divider 信号时序	11
图 7-1 工程界面	13
图 7-2 Integer Multiply Divider IP 界面	14
图 7-3 参数配置界面.....	14

表目录

表 1-1 术语、缩略语	2
表 2-1 Integer Multiply Divider IP	3
表 3-1 Integer Multiply Divider 占用资源	6
表 4-1 Integer Multiply Divider 计算模式	9
表 5-1 Integer Multiply Divider 的 IO 端口列表	10
表 9-1 文档列表	16

1 关于本手册

1.1 手册内容

Gowin Integer Multiply Divider 用户指南主要内容包括功能特点、端口描述、时序说明、配置调用、参考设计等。主要用于帮助用户快速了解 Gowin Integer Multiply Divider 的产品特性、特点及使用方法。

1.2 适用产品

本手册中描述的信息适用于以下产品：

1. GW1N 系列 FPGA 产品：GW1N-2、GW1N-2B、GW1N-4、GW1N-4B、GW1N-6、GW1N-9
2. GW1NR 系列 FPGA 产品
3. GW1NS 系列 FPGA 产品
4. GW1NSE 系列 FPGA 产品
5. GW1NSER 系列 FPGA 产品
6. GW1NSR 系列 FPGA 产品
7. GW2A 系列 FPGA 产品
8. GW2AR 系列 FPGA 产品

1.3 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

1. [DS100](#)，GW1N 系列 FPGA 产品数据手册
2. [DS117](#)，GW1NR 系列 FPGA 产品数据手册
3. [DS821](#)，GW1NS 系列 FPGA 产品数据手册
4. [DS871](#)，GW1NSE 系列 FPGA 产品数据手册
5. GW1NSER 系列 FPGA 产品数据手册
6. [DS861](#)，GW1NSR 系列 FPGA 产品数据手册
7. [DS102](#)，GW2A 系列 FPGA 产品数据手册
8. [DS226](#)，GW2AR 系列 FPGA 产品数据手册

9. [SUG100](#), Gowin 云源软件用户指南

1.4 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
Register	Register	寄存器
ALU	Arithmetic Logical Unit	算术逻辑单元
LUT	Look-up Table	查找表

1.5 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

2.1 Integer Multiply Divider IP 介绍

Gowin Integer Multiply Divider IP 旨在使用较少的逻辑资源完成整数乘、除法的运算。

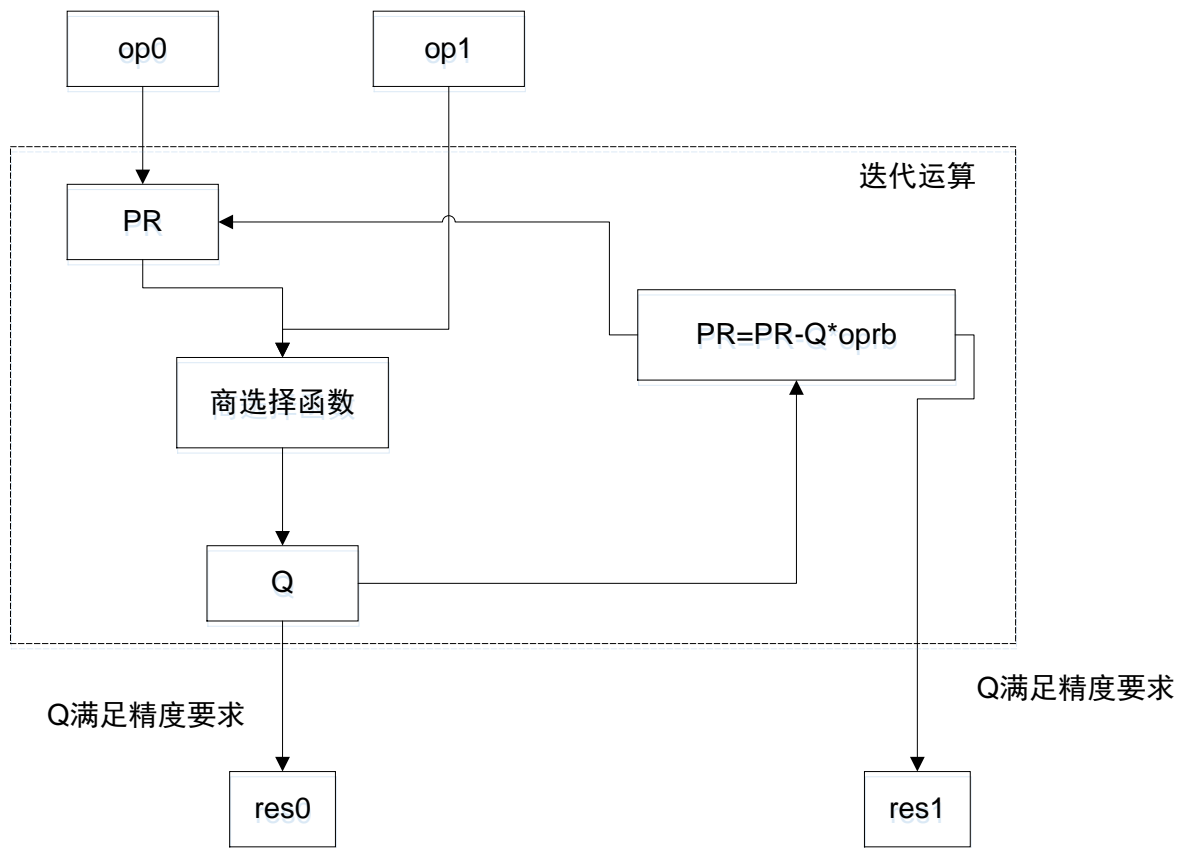
表 2-1 Integer Multiply Divider IP

Integer Multiply Divider IP	
IP 核应用	
芯片支持	GW1N 系列：GW1N-2、GW1N-2B、GW1N-4、GW1N-4B、GW1N-6、GW1N-9 GW1NR 系列、GW1NS 系列、GW1NSE 系列、GW1NSER 系列、GW1NSR 系列、GW2A 系列、GW2AR 系列
逻辑资源	请参见表 3-1
交付文件	
设计文件	Verilog
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	Synplify Pro
应用软件	Gowin YunYuan

2.2 Integer Multiply Divider 介绍

整数乘除运算器（Integer Multiply Divider）是以为用户提供实现有、无符号的整数乘、除法运算的模块为目的而设计的 IP。高云 Integer Multiply Divider IP 可实现有、无符号整数的乘、除法运算，是一个功能全面的乘、除法运算 IP。其结构示意图如图 2-1 所示。

图 2-1 Integer Multiply Divider 结构示意图



3 特征与性能

3.1 主要特征

- 可实现有、无符号整数的除法运算
- 可实现有、无符号整数的乘法运算
- 输出延迟与参数的配置有关
- 可配置为 radix2、4、16 和 fast 模式
- 支持端口动态选择计算模式
- 支持急停
- 支持运算历史标签

3.2 最大频率

Integer Multiply Divider 的最大频率主要根据所选器件的速度等级（speed grade of the devices）确定。

3.3 延迟 Latency

Integer Multiply Divider 输出延迟主要由配置参数来确定。

3.4 资源利用

通过 Verilog 语言实现 Integer Multiply Divider。因使用器件的密度、速度和等级不同，其性能和资源利用情况可能不同。

以高云 GW2A-55 系列 FPGA 为例，Integer Multiply Divider 在配置为 radix2 时资源利用情况如表 3-1 所示，有关在其他高云 FPGA 上的应用验证，请关注后期发布信息。

表 3-1 Integer Multiply Divider 占用资源

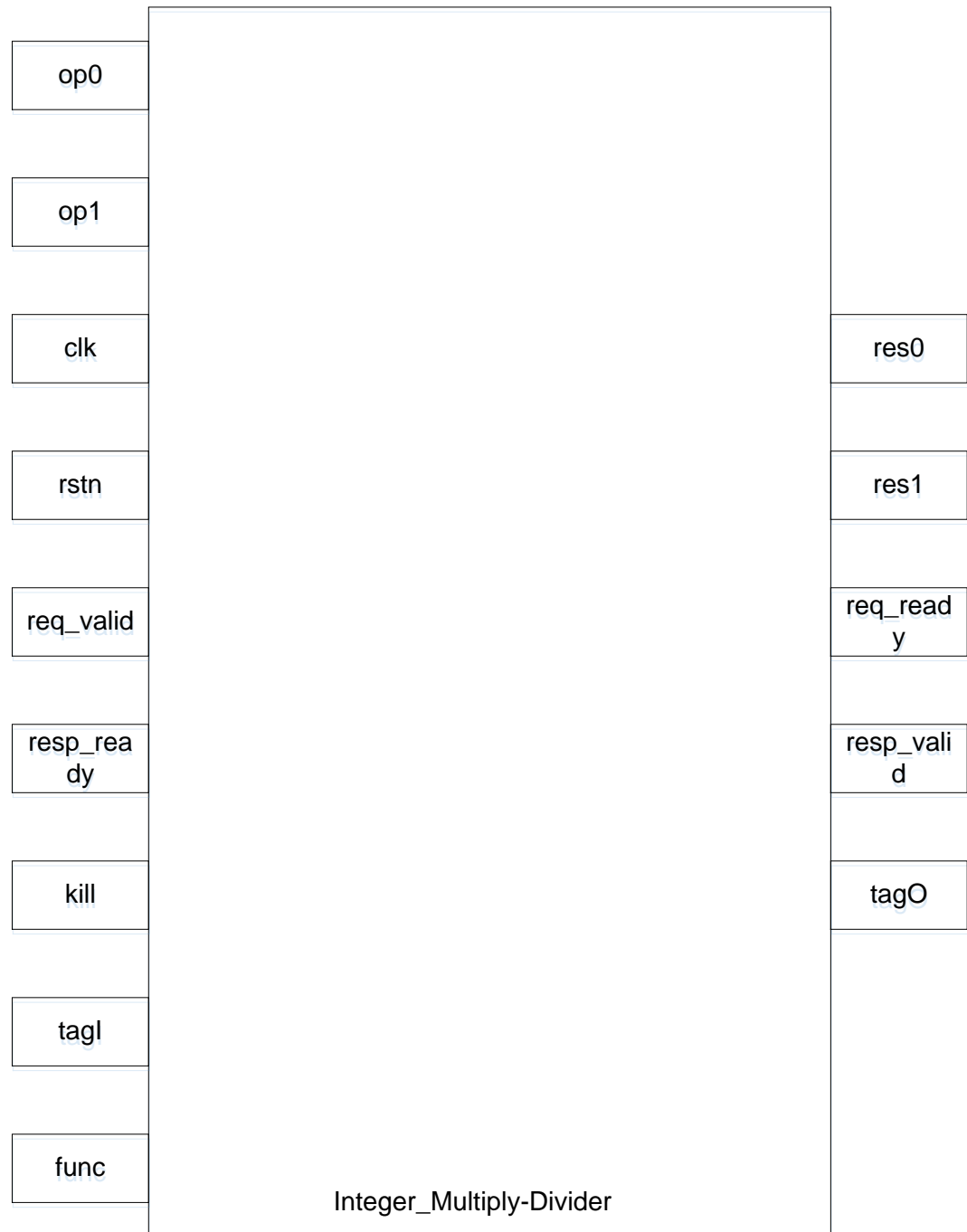
器件系列	速度等级	资源名称	资源利用
GW2A-55	C8/I7	CFU Logics	1470(1292LUTs,178ALUs)
		CLSs(used)	809
		Registers	199

4 功能描述

4.1 Integer Multiply Divider 结构与功能

高云 Integer Multiply Divider IP 可实现有、无符号整数的乘、除法运算，用户生成该模块时可根据需求自行配置参数，其结构框图如图 4-1 所示。

图 4-1 Integer Multiply Divider 的接口实现



用户自行输入数据 op0、op1，通过功能选择信号 func 确定是做乘法或除法运算，IP 运行产生结果(乘法运算可输出结果 res0 或 res1 为乘积结果、除法运算输出结果 res0 和 res1 为商和余数)。

4.2 计算模式选择

表 4-1 Integer Multiply Divider 计算模式

计算模式选择 (func) 输入	功能	op0	op1	res0	res1
4'b0000(MUL)	有符号数乘法	乘数(32 位有符号数)	乘数(32 位有符号数)	乘积低 32 位	乘积高 32 位
4'b0001(MULH)	有符号数乘法	乘数(32 位有符号数)	乘数(32 位有符号数)	乘积高 32 位	乘积高 32 位
4'b0010(MULHU)	无符号数乘法	乘数(32 位无符号数)	乘数(32 位无符号数)	乘积高 32 位	乘积高 32 位
4'b0011(MULHSU)	有符号数*无符号数	乘数(32 位有符号数)	乘数(32 位无符号数)	乘积高 32 位	乘积高 32 位
4'b0100(DIV)	有符号数/有符号数	被除数(32 位有符号数)	除数(32 位有符号数)	商	余数
4'b0101(DIVU)	无符号数/无符号数	被除数(32 位无符号数)	除数(32 位无符号数)	商	余数
4'b0110(REM)	有符号数/有符号数 取余数	被除数(32 位有符号数)	除数(32 位有符号数)	余数	余数
4'b0111(remu)	无符号数/无符号数 取余数	被除数(32 位无符号数)	除数(32 位无符号数)	余数	余数

Note!

- 此处有符号数为二进制补码形式。
- 当用户端口不足时，可选择只连接一个输出端口 res0，此时若进行除法运算，可先通过 DIV (DIVU) 模式得到商，再通过 REM (remu) 模式得到余数。

4.3 配置 radix

可自行配置为 radix2、4、16 和 fast 模式。基数乘法器选项通过串行加法实现乘法器，而快速乘法器选项实现了一个两级流水线并行乘法器。计算速度为：fast>radix16>radix4>radix2。

4.4 数据位宽

目前最高只支持到 32 位位宽。

5 端口描述

5.1 Integer Multiply Divider 端口

有关 Integer Multiply Divider 的 IO 端口详情，如表 5-1 所示。

表 5-1 Integer Multiply Divider 的 IO 端口列表

信号	方向	描述
op0	Input	操作数 0
op1	Input	操作数 1
res0	Output	结果 0
res1	Output	结果 1
clk	Input	时钟信号
rstn	Input	复位信号，低电平有效
req_valid	Input	请求有效信号
req_ready	Output	请求准备完成信号
resp_valid	Output	回应有效信号
resp_ready	Input	回应准备完成信号
kill	Input	杀死进程信号
tagI	Input	输入标志信号
tagO	Output	输出标志信号
func	Input	功能选择信号

接口框图如图 4-1 所示。

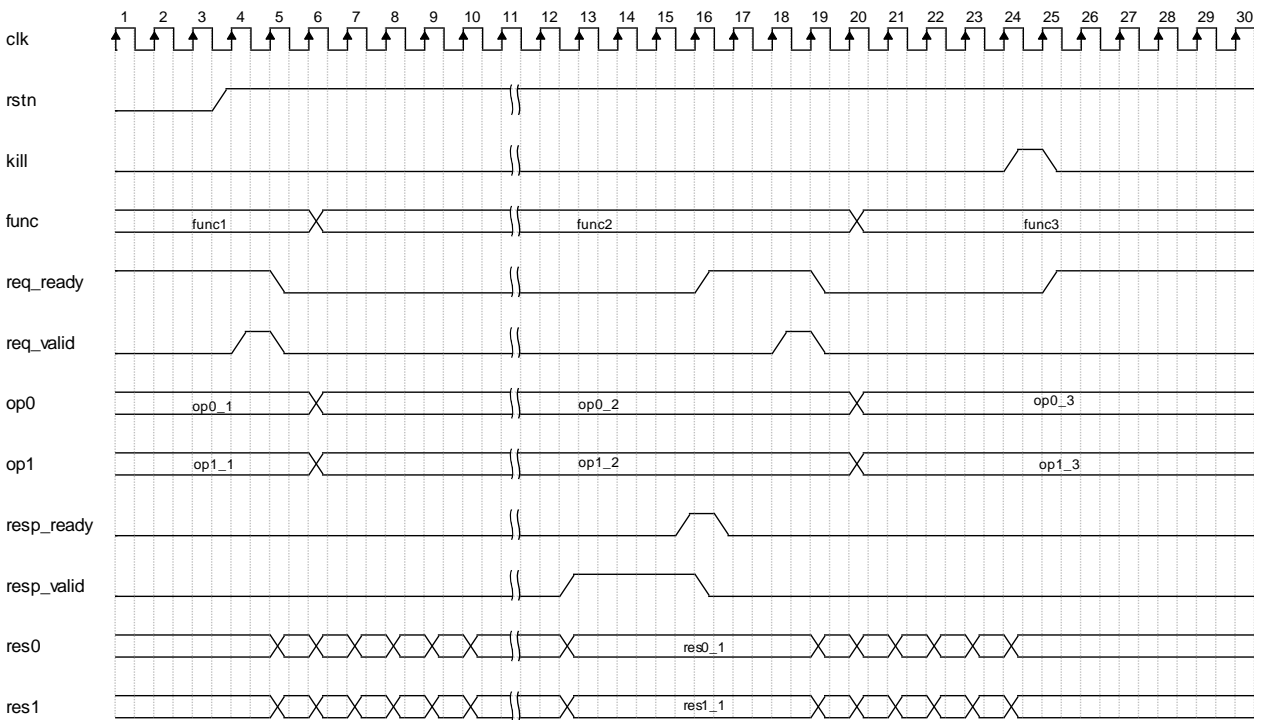
6 时序说明

本节旨在介绍 Integer Multiply Divider IP 的时序情况。

6.1 Integer Multiply Divider 信号时序

Integer Multiply Divider 信号时序图如图 6-1 所示。

图 6-1 Integer Multiply Divider 信号时序



如图 6-1 所示，在输出的 req_ready 信号为高电平时，表示此时可以输入数据。在非复位状态 (rstn=1) 时，当时钟 clk 采集到第一个 req_valid 信号高电平到来后，Integer Multiply Divider IP 会立即使用此时输入的数据 op0、op1 以及输入功能选择信号 func 对应的计算模式进行计算，并将 req_ready 信号拉低，此后输入的 req_valid 信号将无效，直至 req_ready 再次拉高。计算过程中，Integer Multiply Divider IP 开始计算，每个时钟周期都会输出 res0

与 `res1`，但是这个结果是不精确的，不建议采用。当 Integer Multiply Divider IP 输出的 `resp_valid` 为高电平时，表示此时输出结果 `res0` 与 `res1` 已经是有效值的，即上图中的 `res0_1` 与 `res1_1`。注意，此时一个完整的计算周期并未完成，需要用户将 `resp_ready` 信号拉高一个周期，表示已经接收计算完成的数据，此时 Integer Multiply Divider IP 将拉低 `resp_valid` 信号表示此时输出无效，同时将 `req_ready` 信号拉高，表示可以接收新的输入数据及计算功能选择信号，至此，完成一个完整的计算过程。从输入到输出的计算时长取决于配置的 `radix mode`。

若是在计算过程中，需要紧急停止本次计算过程，可以将 `kill` 信号拉高，则计算过程将终止，同时 IP 将拉高 `req_ready`，表示可以再次接受数据及计算功能选择信号进行计算。

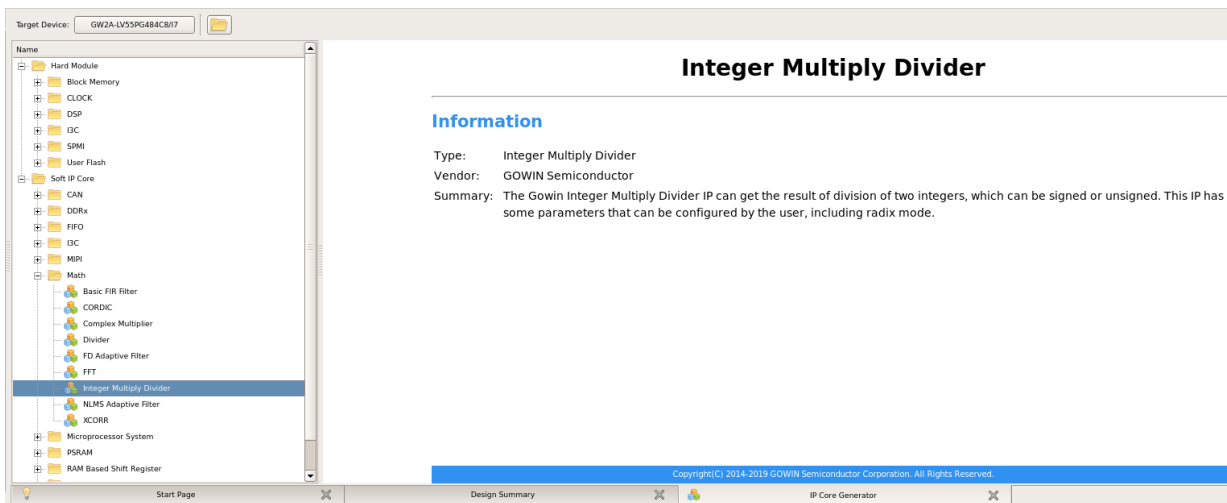
7 GUI 配置说明

在高云云源软件界面菜单栏 Tools 下，可启动 IP Core Generator 工具，完成调用并配置 Integer Multiply Divider IP。

7.1 Integer Multiply Divider IP 配置

1. 建立一个工程，如图 7-1 所示。

图 7-1 工程界面



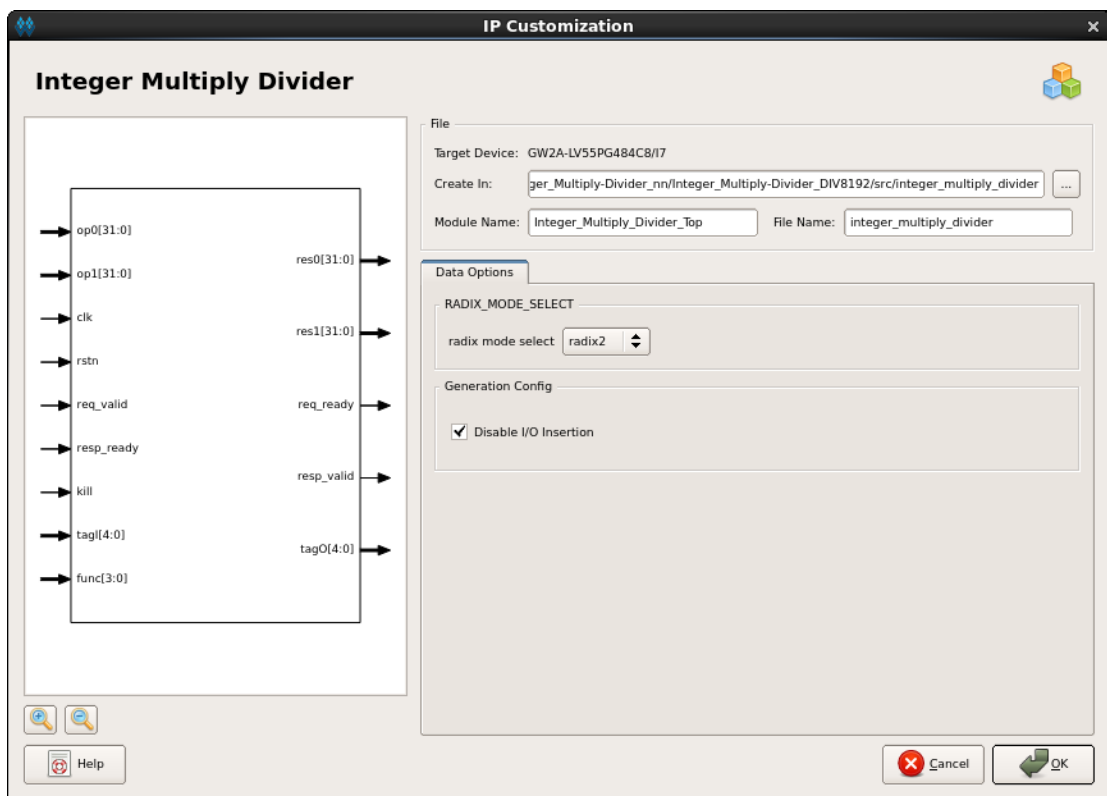
2. 打开 Integer Multiply Divider IP:

建立一个工程后，然后依次点击  ,  ,



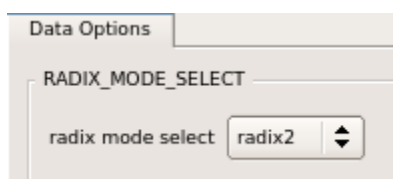
打开 Integer Multiply Divider IP 界面如图 7-2 所示。

图 7-2 Integer Multiply Divider IP 界面



- 配置 Integer Multiply Divider IP，如图 7-3 所示，打开 GUI 配置界面后，可配置 radix 模式，用户根据自身需求配置好参数后单击“OK”即可生成 Integer Multiply Divider IP。

图 7-3 参数配置界面



8 参考设计

可参考 ref_design 内相关测试案例。

9 文档交付

GOWIN Integer Multiply Divider IP 包括文档、参考设计两个部分。

9.1 文档

文件夹主要包含用户指南 PDF 文档。

表 9-1 文档列表

名称	描述
Gowin Integer Multiply Divider 用户指南	高云整数乘除运算器 IP 用户手册，即本手册。

