



Gowin SPDIF Transmitter IP 用户指南

IPUG547-1.0,2019-5-10

版权所有© 2019 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2019/05/10	1.0	初始版本。

目录

目录	i
图目录	ii
表目录	iii
1 关于本手册	1
1.1 手册内容	1
1.2 适用产品	1
1.3 相关文档	1
1.4 术语、缩略语	1
1.5 技术支持与反馈	1
2 功能简介	2
2.1 概述	2
2.2 特性	2
3 系统框图	3
3.1 系统框图	3
4 信号定义	4
4.1 用户接口侧信号	4
4.2 发送侧信号	4
5 参数介绍	5
5.1 概述	5
5.2 参数	5
6 工作原理	6
6.1 实现框图	6
6.2 SPDIF 帧结构	7
6.3 BMC 编码	8
6.4 控制器工作过程	8
7 应用举例	9
7.1 概述	9
7.2 应用框图	9
7.3 GUI 调用	9
8 接口时序	13
8.1 用户侧接口时序	13
9 性能参考	14

图目录

图 3-1 系统框图	3
图 6-1 实现框图	6
图 6-2 帧格式	7
图 6-3 子帧格式	7
图 7-1 应用框图	9
图 7-2 GowinYunYuan 启动界面	10
图 7-3 IP Core Generator 启动界面	11
图 7-4 例化 SDRAM_controller_top_SIP	11
图 8-1 用户侧接口操作	13

表目录

表 1-1 术语、缩略语	1
表 4-1 用户接口侧信号	4
表 4-2 发送侧信号	4
表 5-1 GUI 参数	5
表 9-1 性能参考	14

1 关于本手册

1.1 手册内容

SPDIF Transmitter 控制器用户手册主要包括功能特点、整体框图、工作原理、信号定义、参数介绍、GUI 调用、接口时序等。目的帮助用户快速了解高云半导体 SPDIF Transmitter 控制器 IP 的产品特性和使用方法，加速用户产品开发。

1.2 适用产品

本手册中描述的信息适用于所有高云半导体器件。

1.3 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

1.4 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPGA	Field Programmable Gate Array	现场可编程门阵列
SPDIF	Sony/Philips Digital Interface Format	索尼/飞利浦数据接口格式

1.5 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 功能简介

2.1 概述

SPDIF (Sony/Philips Digital Interface Format) 是一种数字音频传输接口, 普遍使用光纤和同轴线输出, 将音频信号输出值解码器上, 能保持高保真度的输出结果, 广泛应用在 DTS (Digital Theatre System, 数字化影院系统)。

为了更好地服务 FPGA 用户, 降低用户的系统开发难度, 提高产品开发速度, 设计一款低功耗通用 SPDIF Transmitter 控制器, 实现 SPDIF 接口协议及 BMC 编码等功能。

SPDIF Transmitter 控制器通过软件界面调用后, 可通过 Gowin 软件综合、布局布线适用到 GW1N、GW1NR、GW1NZ、GW2A、GW2AR 等系列 FPGA 产品。

2.2 特性

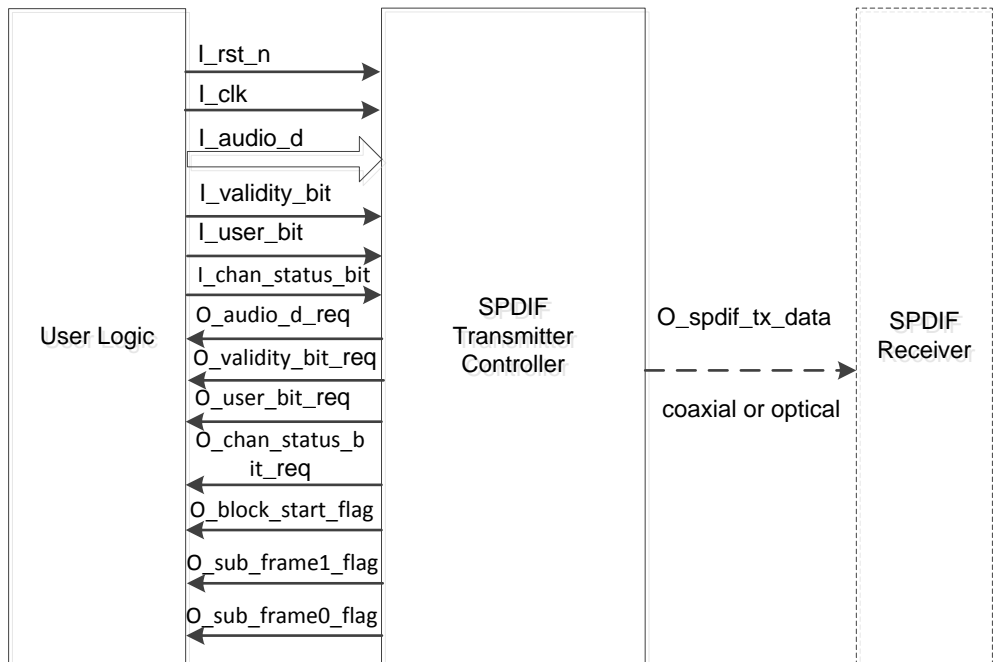
- 控制器输入工作时钟速率为 SPDIF 传输数据速率(即音频采样速率*64);
- 支持支持 8khz~192Khz 采样速率;
- 支持 16bit~24bit 位宽范围取值;
- 支持 IEC60958 (SPDIF) 和 AES3 标准的 PCM 数据传输;
- 低功耗;
- 完全可综合。

3 系统框图

3.1 系统框图

SPDIF Transmitter 控制器用户逻辑侧主要包括数据、控制、时钟、复位等信号，发送端口侧仅有一路输出数据，如图 3-1 所示。

图 3-1 系统框图



4 信号定义

4.1 用户接口侧信号

表 4-1 用户接口侧信号

序号	信号名称	方向	描述	备注
1	I_rst_n	I	复位	所有信号输入输出方向均以控制器为参考
2	I_clk	I	时钟	
3	I_audio_d	I	音频数据	
4	I_validity_bit	I	Validity bit 位数据	
5	I_user_bit	I	User bit 位数据	
6	I_chan_status_bit	I	Channel Status Bit 位数据	
7	O_audio_d_req	O	Audio 数据请求信号	
8	O_validity_bit_req	O	Validity bit 位数据请求	
9	O_user_bit_req	O	User bit 位数据请求信号	
10	O_chan_status_bit_req	O	Channel Status Bit 位数据请求信号	
11	O_block_start_flag	O	Block 起始标志	
12	O_sub_frame1_flag	O	Sub Frame1 起始标志	
13	O_sub_frame0_flag	O	Sub Frame0 起始标志	

4.2 发送侧信号

表 4-2 发送侧信号

序号	信号名称	方向	描述	备注
1	O_spdif_tx_data	O	Spdif 传输通道数据	所有信号输入输出方向均以控制器为参考

5 参数介绍

5.1 概述

Gowin SPDIF Transmitter 控制器 GUI 参数定义。

5.2 参数

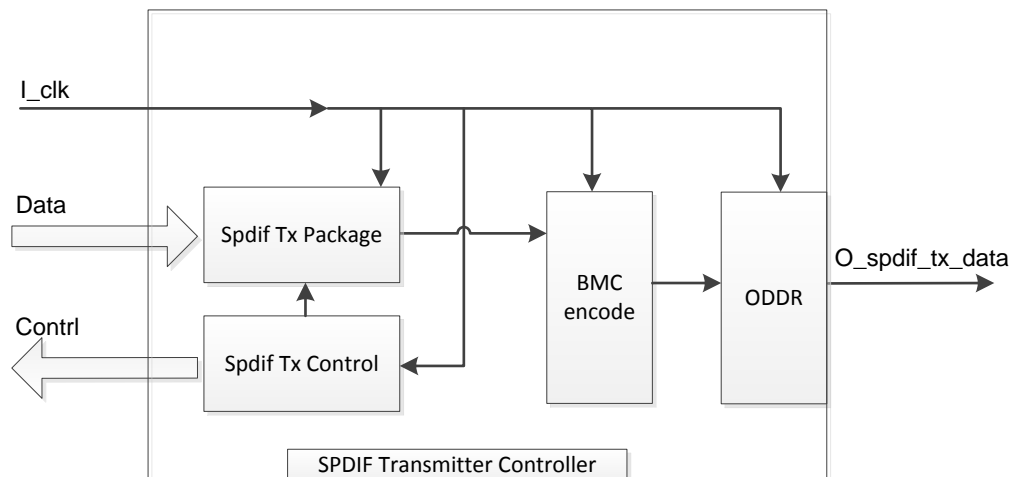
表 5-1 GUI 参数

序号	参数名称	允许范围	默认值	描述
1	SPDIF_DATA_WIDTH	16~24	24	音频数据输入数据宽度

6 工作原理

6.1 实现框图

图 6-1 实现框图

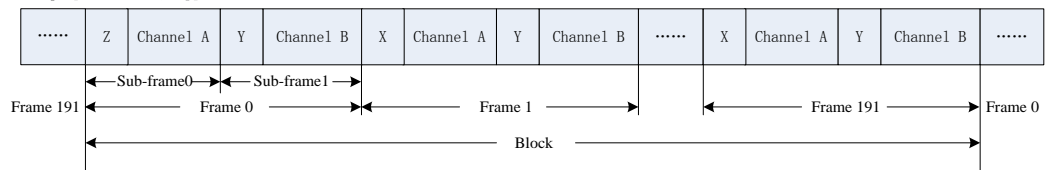


整个 SPDIF Transmitter 控制器包括 Spdif Tx Package、Spdif Tx Control、BMC encode、ODDR 等模块。

- Spdif Tx Package: 实现 Spdif 数据打包功能;
- Spdif Tx Control: 实现 Spdif 发送控制;
- BMC encode: 对打包过来的数据做 BMC 编码;
- ODDR: 实现 2:1 并串转换。

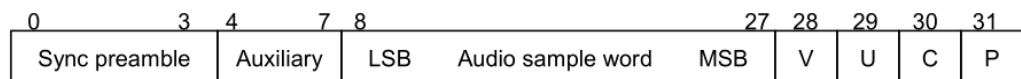
6.2 SPDIF 帧结构

图 6-2 帧格式



SPDIF 块由 192 个帧组成，每个帧由 2 个子帧组成，分为 Channel A 与 Channel B 两个声道，分别对应左右声道。子帧数据长度为 32 bit，包含帧头 (Preamble)、辅助数据(Aux. Data)、音频数据(Audio Data)以及四个位的信息与检查码。一个子帧为 4 Bytes，而一个 Frame 为 8 Bytes，而一个 Block 为 $192 \times 8 = 1536$ Bytes。

图 6-3 子帧格式



1. 帧头(Sync Preamble)

主要有 X、Y、Z 三种组态，分别表示该子帧为 Channel 1、Channel 2、Block 起始。

2. 辅助数据(Auxiliary)

目前比较常见的用途是当音频数据超过 20bit 取样时，这四个 bit 用来储存多出的取样 bit，比如说当要传送 24bit 取样的数据时，用来存放末四个 bit 的音频数据。

3. 音频数据(Audio sample word)

存放实际的取样数据，长度为 20 bit，以 LSB 优先的方式传送，当取样低于 20 bit 时，没有用到的 LSB bits 要设定为零。

4. 有效标识(Validity bit)

此位用来标识子帧内的数据是不是正确，如果设定为 0，代表此子帧内的数据是正确可被接收，反之如果此 bit 为 1，则代表接收端应该忽略此子帧。

5. 用户位(User bit)

此位为用户自行定义位，每组 Sample 传送一位，直到 192 组 Sample 传完后组成成 192 位的信息，两声道各自有一组 192 位的用户信息。

6. 信道状态位(Channel Status bit)

此位与用户位一样，每组 Sample 传送一位，最后组成两声道各自一组 192 位的信道状态信息(Channel Status)。这个 192 位信道状态信息分为专业(Professional)与一般家用(Consumer)两种不同的结构，以第一个位决定，设为 1 的时后为 Professional 模式，设为 0 的时后为 Consumer 模式。

7. 同位检查位(Parity bit)

同位检查是用来判别是否有奇数个位发生错误，是一种简便错误检查方法，使用偶位同位检查(Even Parity Check)。

6.3 BMC 编码

双相符号编码(Biphase Mark Code)，简称 BMC，属于一种相位调制(phase modulation)的编码方法，是将时钟信号和数据信号混合在一起传输的编码方法。

其原理是使用一个两倍于传输位率(bit Rate)的时钟频率做为基准，把原本一位数据拆成两部份，当数据为 1 的时，在其时钟周期内转变一次电位(0->1 或 1->0)让数据变成两个不同电位的数据，变成 10 或 01，而当数据为 0 时则不转变电位，变成 11 或 00。同时每一个位开头的电平与前一个位结尾电平要不同，以便接收端判别每一个位的边界。

6.4 控制器工作过程

SPDIF Transmitter 控制器工作机制如下：

1. 控制器进入工作状态前，用户逻辑先通过复位信号来初始化内部寄存器及状态机等；
2. 控制器会按照输入的时钟频率（等于音频采样速率*64）进行工作，产生发送需要的各种定时信号；
3. 控制器会周期性给用户接口发送 Block 起始标志信号、子帧标志信号、数据/Validity bit/User bit/Channel Status bit 请求信号等；
4. 用户根据接收到的控制信号，对应发送左右通道音频数据及对应位置的 Validity bit、User bit 和 Channel Status bit；
5. 控制器会把用户发送来的数据按照 SPDIF 接口协议要求打包发送给 BMC 模块进行编码；
6. 通过 ODDR 发送出去。

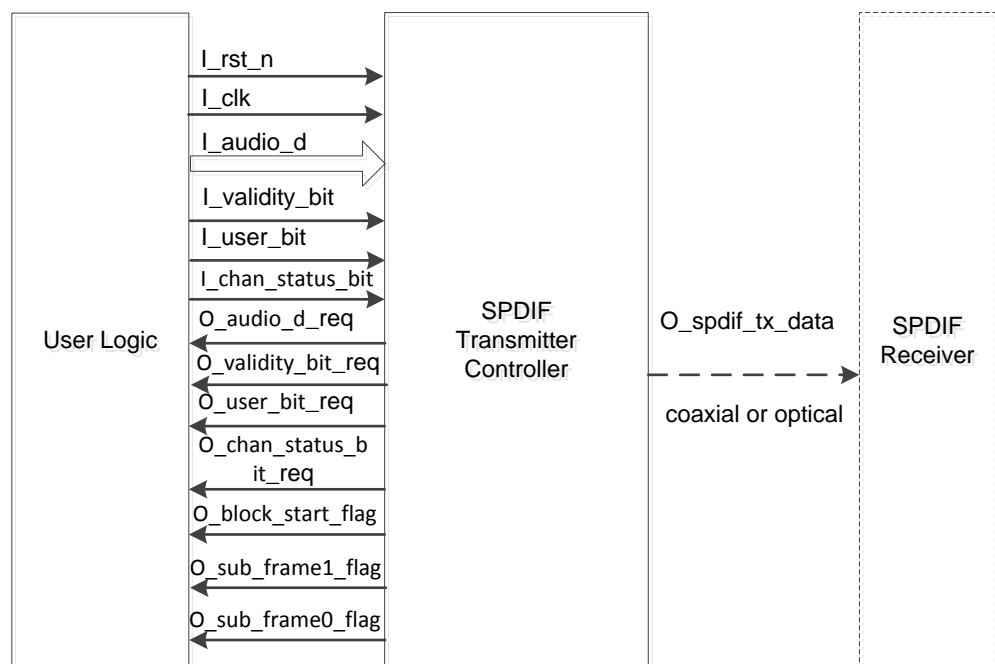
7 应用举例

7.1 概述

主要介绍如何通过 GUI 界面设置参数、生成可用 SPDIF Transmitter 控制器 Module，并对应用中需要关注的事项给出指导性建议。

7.2 应用框图

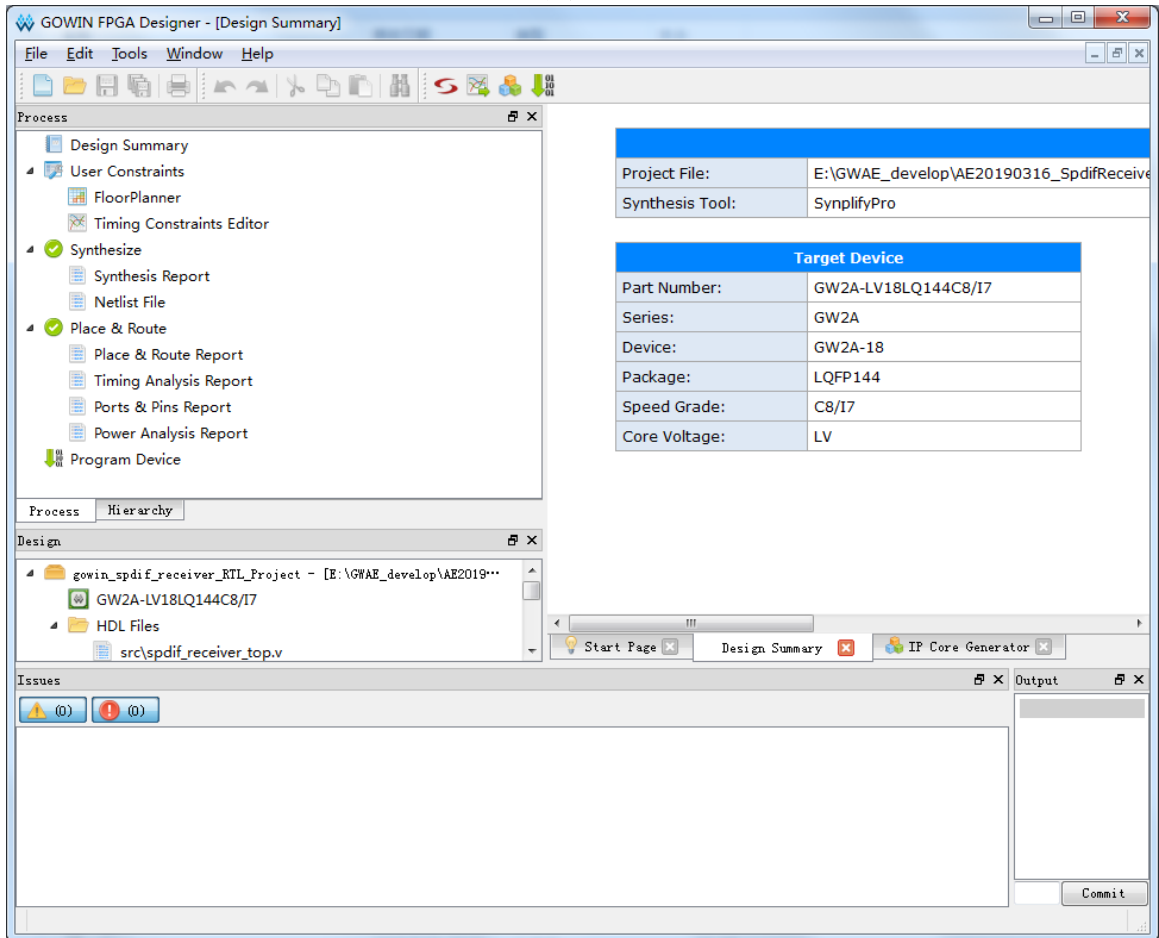
图 7-1 应用框图



7.3 GUI 调用

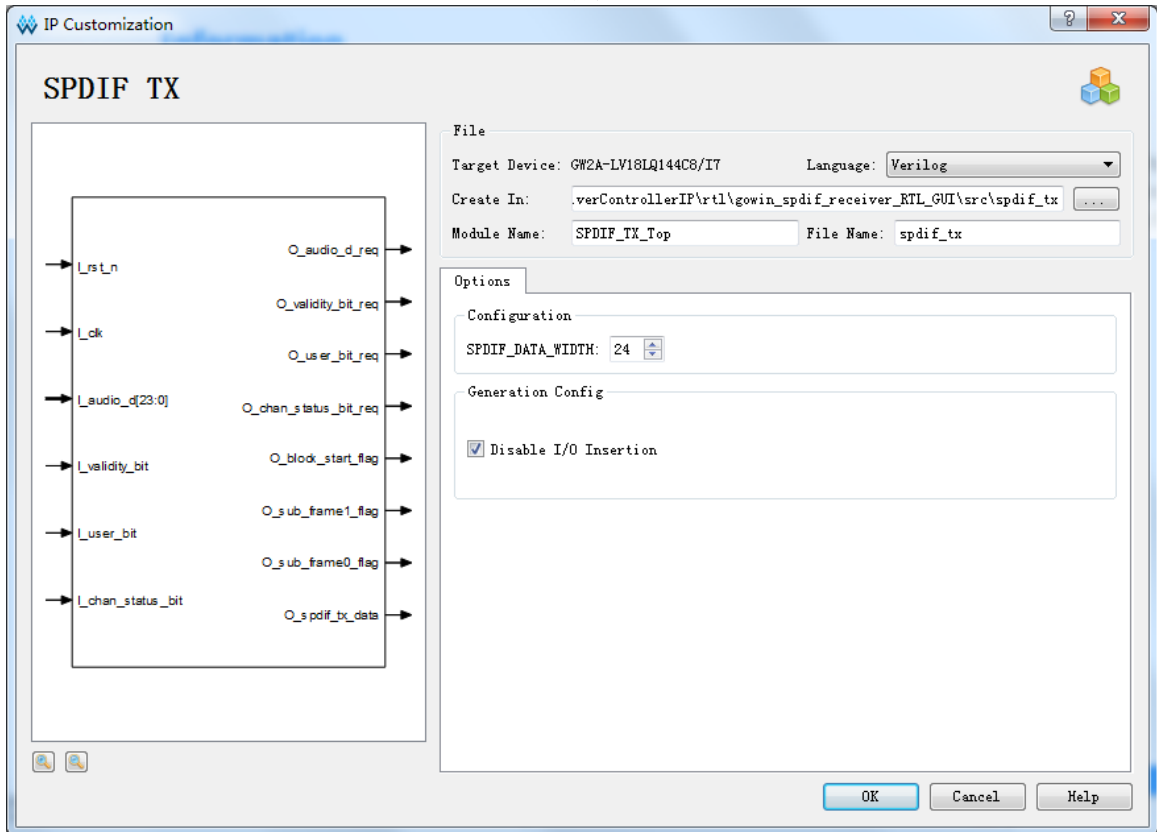
1. 启动 GowinYunYuan 软件后，打开工程，如图 7-2 所示：

图 7-2 GowinYunYuan 启动界面



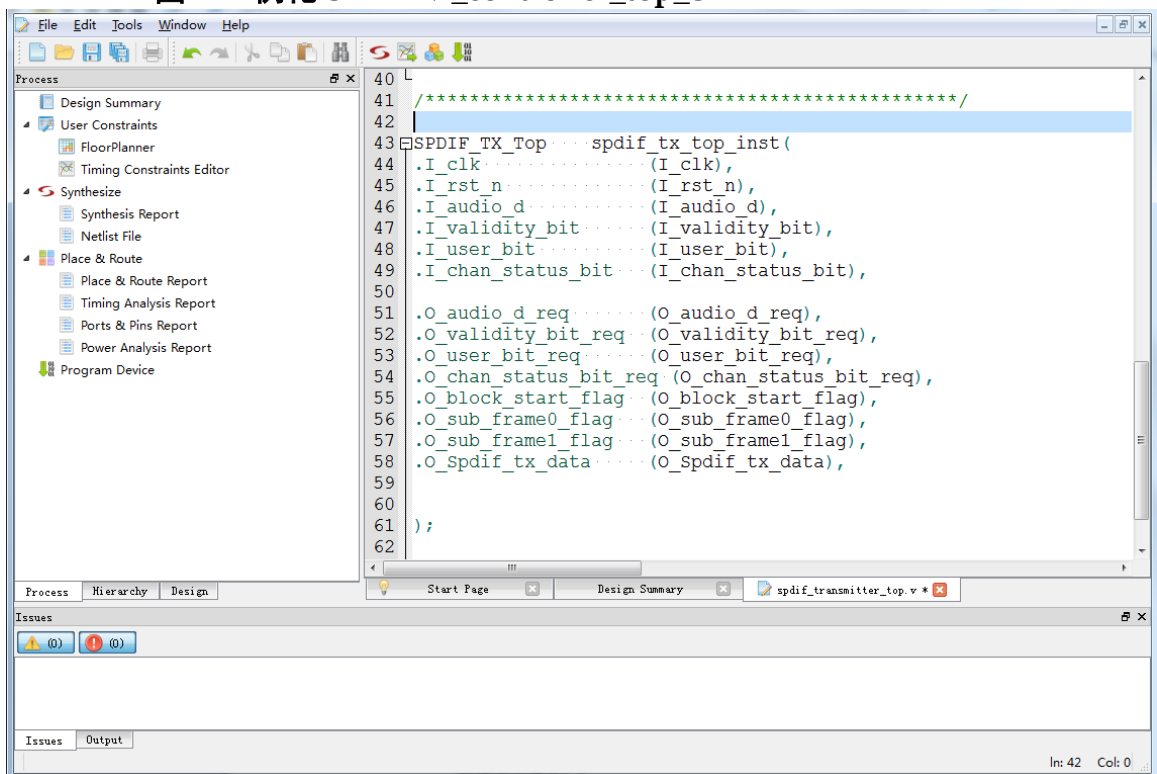
- 在 Tools 菜单下点击“IP Core Generator”，如所图 7-3 所示：
调用的为 GW2AR-18 内嵌 SDRAM，参数默认即可，点击“OK”后生成 SDRAM_controller_top_SIP Module。

图 7-3 IP Core Generator 启动界面



3. 在用户程序中例化 SDRAM_controller_top_SIP, 如图 7-4 所示:

图 7-4 例化 SDRAM_controller_top_SIP



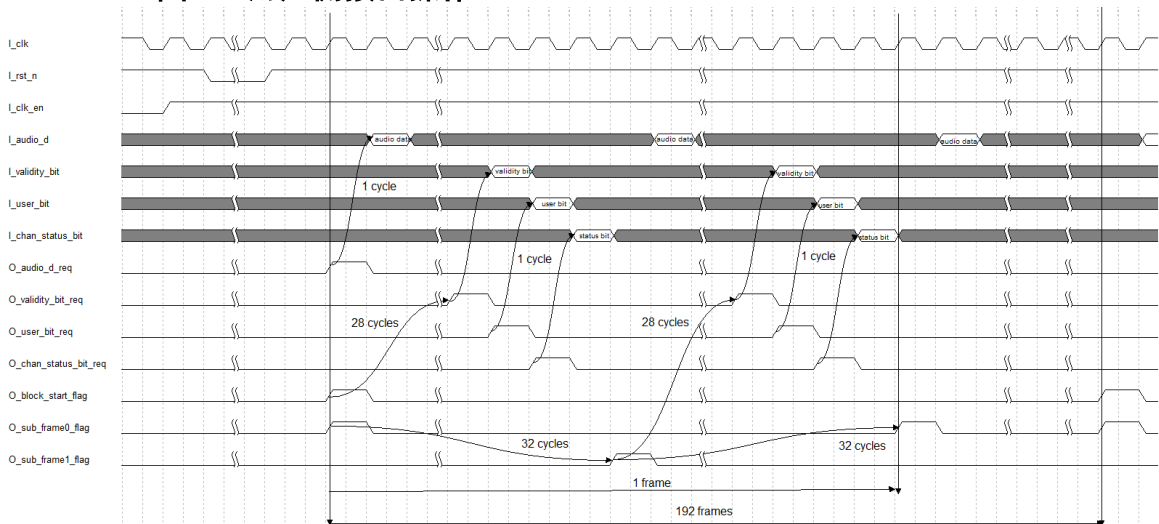
综合、P&R、下载 bitstream 文件后可通过用户接口实现对内部 SDRAM

存储芯片的数据读写操作。

8 接口时序

8.1 用户侧接口时序

图 8-1 用户侧接口操作



注:

- 时钟使能信号使能后，需首先复位一次控制器；
- 所有输入和输出信息均与时钟上升沿对齐；
- O_block_start_flag 信号周期性发送，周期时间长度 $192 \times 64 = 12288$ ；
- O_sub_frame0_flag、O_sub_frame1_flag 信号周期性发送，周期时间长度 64；
- 用户根据 O_block_start_flag、O_sub_frame0_flag 及 O_audio_d_req、O_user_bit_req、O_chan_status_bit_req 等定时信号，向控制器发送对应的音频数据和控制信息；
- 所有请求和标识信号都为一个时钟周期，用户需在请求信号下降沿送出对应数据。

9 性能参考

SPDIF Transmitter 控制器设计语言为 Verilog，具体器件上性能测试，参考如下：

表 9-1 性能参考

芯片型号	编程语言	LUT4 资源	最大速速
GW1N-LV4LQ144C6/I5	Verilog	100	≥90MHz
GW2A-LV18LQ144C8/I7	Verilog	103	≥150MHz

