




Gowin USB 2.0 SoftPHY Slim IP

用户指南

IPUG781-1.1,2021-08-13

版权所有 © 2021 广东高云半导体科技股份有限公司

GOWIN高云、、Gowin、高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2021/07/23	1.0	初始版本。
2021/08/13	1.1	修改 IO 端口属性配置。

目录

目录	i
图目录.....	ii
表目录.....	iii
1 关于本手册	1
1.1 手册内容.....	1
1.2 相关文档.....	1
1.3 术语、缩略语	1
1.4 技术支持与反馈.....	2
2 简介	3
2.1 概述.....	3
2.2 特性.....	3
3 功能描述	4
3.1 USB 2.0 SoftPHY Slim 结构框图	4
3.2 USB 2.0 SoftPHY Slim 外部电路连接	5
4 信号定义	7
5 界面配置.....	9

图目录

图 3-1 USB 2.0 SoftPHY Slim 结构框图.....	4
图 3-2 USB 从设备接口实现.....	5
图 5-1 IP Core Generator 选项.....	9
图 5-2 打开 USB 2.0 SoftPHY Slim IP 核.....	10
图 5-3 USB 2.0 SoftPHY Slim IP 配置界面.....	11

表目录

表 1-1 术语、缩略语	1
表 4-1 信号定义	7

1 关于本手册

1.1 手册内容

GowinUSB 2.0 SoftPHY Slim IP 用户指南主要内容包括产品简介、功能描述、信号定义、界面配置，旨在帮助用户快速了解 GowinUSB 2.0 SoftPHY Slim IP 的产品特性、特点及使用方法。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档。

- [DS102](#)，GW2A 系列 FPGA 产品数据手册
- [DS226](#)，GW2AR 系列 FPGA 产品数据手册
- [SUG100](#)，Gowin 云源软件用户指南

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
IP	Intellectual Property	知识产权
USB	Universal Serial Bus	通用串行总线
UTMI	USB2.0 Transceiver Macrocell Interface	USB 2.0收发器宏单元接口
HS	High Speed	高速
NRZI	Non Return Zero Inverted	反向不归零

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 简介

2.1 概述

GowinUSB 2.0 SoftPHY Slim IP 是一个 USB 底层收发器，可以支持高速 (480Mbps) 的数据接收与发送。

2.2 特性

GowinUSB 2.0 SoftPHY SlimIP 特性包括：

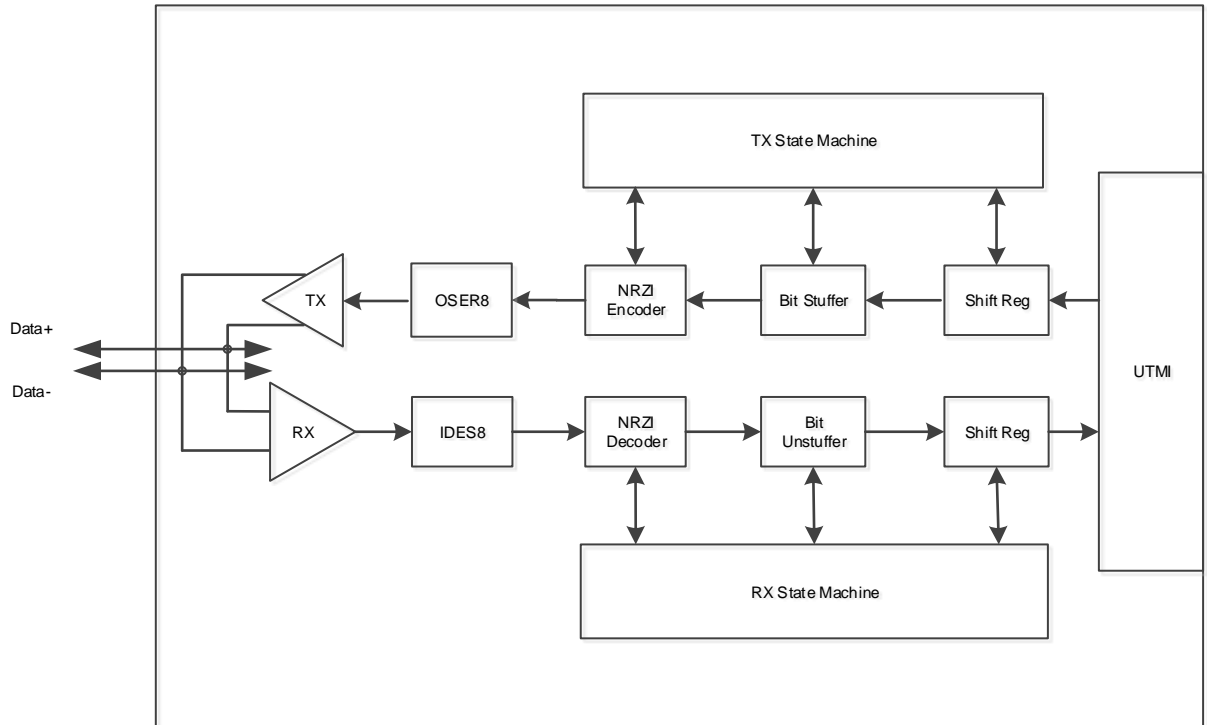
- 支持高速(480Mbps)模式；
- 支持数据串并转换；
- 支持比特填充与提取；
- 支持 NRZI 编码与解码；
- 支持 UTMI 接口；
- 仅支持 GW2A/GW2AR 系列 FPGA 产品；
- 仅支持 Device 端 SoftPHY。

3 功能描述

3.1 USB 2.0 SoftPHY Slim 结构框图

USB 2.0 SoftPHY Slim 在 RX 方向,USB 串行数据依次经过 IDER8、NRZI 解码、bit 提取、数据移位模块后,实现的 USB RX 数据接收,经过 UTMI 接口发送给上层模块;在 TX 方向,在接收到 UTMI 接口发送的数据后,经过数据移位、bit 填充、NRZI 编码模块后,产生串行的 TX 数据流,再经由 OSER8 发送到 USB 接口。

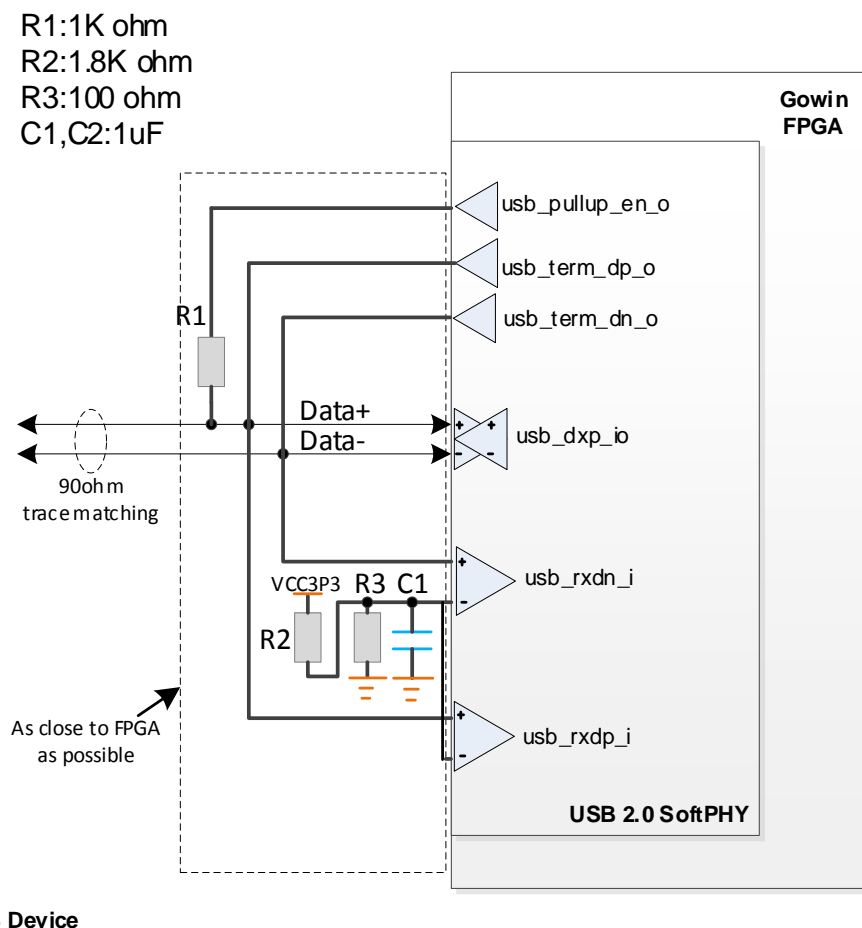
图 3-1 USB 2.0 SoftPHY Slim 结构框图



3.2 USB 2.0 SoftPHY Slim 外部电路连接

USB 2.0 SoftPHY Slim 支持高速(480Mbps)传输模式。当 USB 2.0 SoftPHY Slim 作为 USB 从设备使用时，外部电路连接如下：

图 3-2 USB 从设备接口实现



注！

1. IO 端口属性约束参考如下：

- usb_dxp_io: IO_TYPE=LVC MOS33D PULL_MODE= NONE DRIVE=8;
- usb_term_dn_o: IO_TYPE=LVC MOS33 PULL_MODE= NONE DRIVE=16;
- usb_term_dp_o: IO_TYPE=LVC MOS33 PULL_MODE=NONE DRIVE=16;
- usb_pullup_en_o: IO_TYPE=LVC MOS33 PULL_MODE=NONE DRIVE=8;
- usb_rxdn_i: IO_TYPE=LVDS25 PULL_MODE=NONE;
- usb_rxdp_i: IO_TYPE=LVDS25 PULL_MODE=NONE;

2. FPGA 上与 USB 接口相关所有信号建议放到一个 Bank 中，且相邻分配最佳，I/O 所在 Bank 的供电电压为 3.3V。

4 信号定义

GowinUSB 2.0 SoftPHY Slim IP 信号定义如下表 4-1 所示。

表 4-1 信号定义

序号	信号名称	方向	位宽	描述
1	clk_i	I	1	输入时钟信号（60MHz）
2	fclk_i	I	1	输入时钟信号（480MHz）
3	rst_i	I	1	异步复位信号，复位PHY内部状态机。
4	utmi_data_out_i	I	8	数据输入，8 bits并行发送数据总线。
5	utmi_txvalid_i	I	1	发送数据有效指示，高电平有效。
6	utmi_txready_o	O	1	发送数据准备完成信号，表示PHY可接收控制器侧的待发送数据。
7	utmi_data_in_o	O	8	数据输出，8-bit并行数据接收总线。
8	utmi_rxactive_o	O	1	接收数据激活指示，表示PHY检测到了SYNC信号，并开始接收数据。
9	utmi_rxvalid_o	O	1	接收数据有效，高电平有效。
10	utmi_rxerror_o	O	1	接收数据错误，高电平表示接收错误。
11	utmi_linestate_o	O	2	接收端的线路状态：DM DP 2'b00: SE0 2'b01: “J”状态 2'b10: “K”状态 2'b11: SE1
12	utmi_opmode_i	I	2	操作模式选择信号： 2'b00: 正常操作 2'b10: 不使能位填充和NRZI编码 其他: Reserved

序号	信号名称	方向	位宽	描述
13	utmi_xcvrselect_i	I	2	传输模式选择信号： 2'b00: HS传输 2'b01: FS传输(不支持) 2'b10: LS传输(不支持) 2'b11: Reserved
14	utmi_termselect_i	I	1	终端选择： 1'b0:HS终端使能 1'b1:FS/LS终端使能
15	usb_dxp_io	I/O	1	USB数据信号Data+
16	usb_dxn_io	I/O	1	USB数据信号Data-
17	usb_rxdp_i	I	1	USB数据信号Data+输入
18	usb_rxdn_i	I	1	USB数据信号Data-输入
19	usb_pullup_en_o	O	1	USB数据信号Data+上的1K电阻上拉控制
20	usb_term_dp_o	O	1	USB数据信号Data+的端接电阻控制
21	usb_term_dn_o	O	1	USB数据信号Data-的端接电阻控制

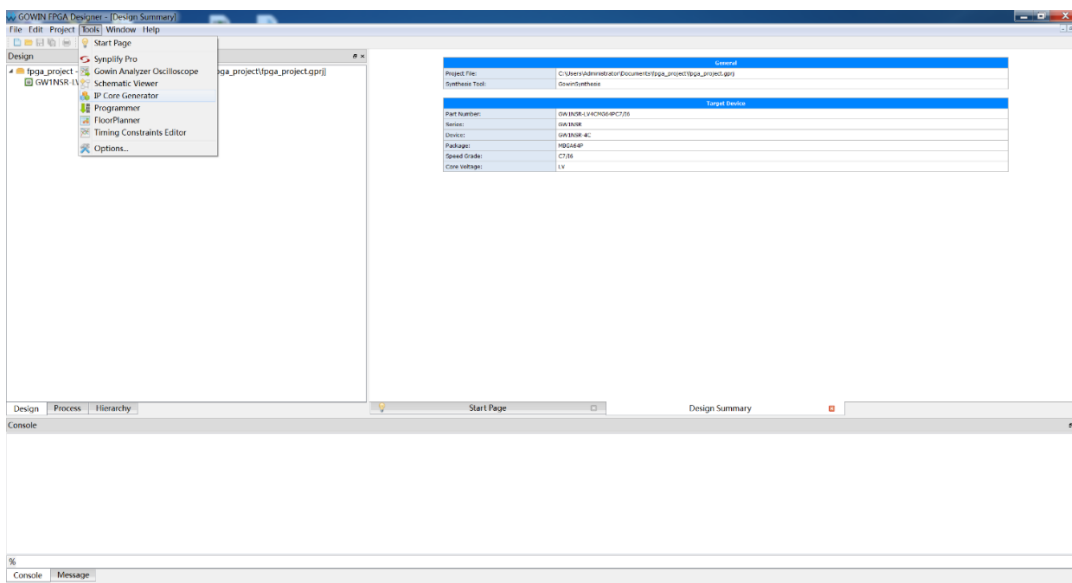
5 界面配置

在高云云源软件界面菜单栏 Tools 下，可启动 IPCore Generator 工具，完成调用并配置 USB 2.0 SoftPHY Slim。

1. 打开 IP Core Generator

建立工程后，点击左上角“Tools”选项卡，下拉单击“IP Core Generator”选项，就可打开 IP 核产生工具，如图 5-1 所示。

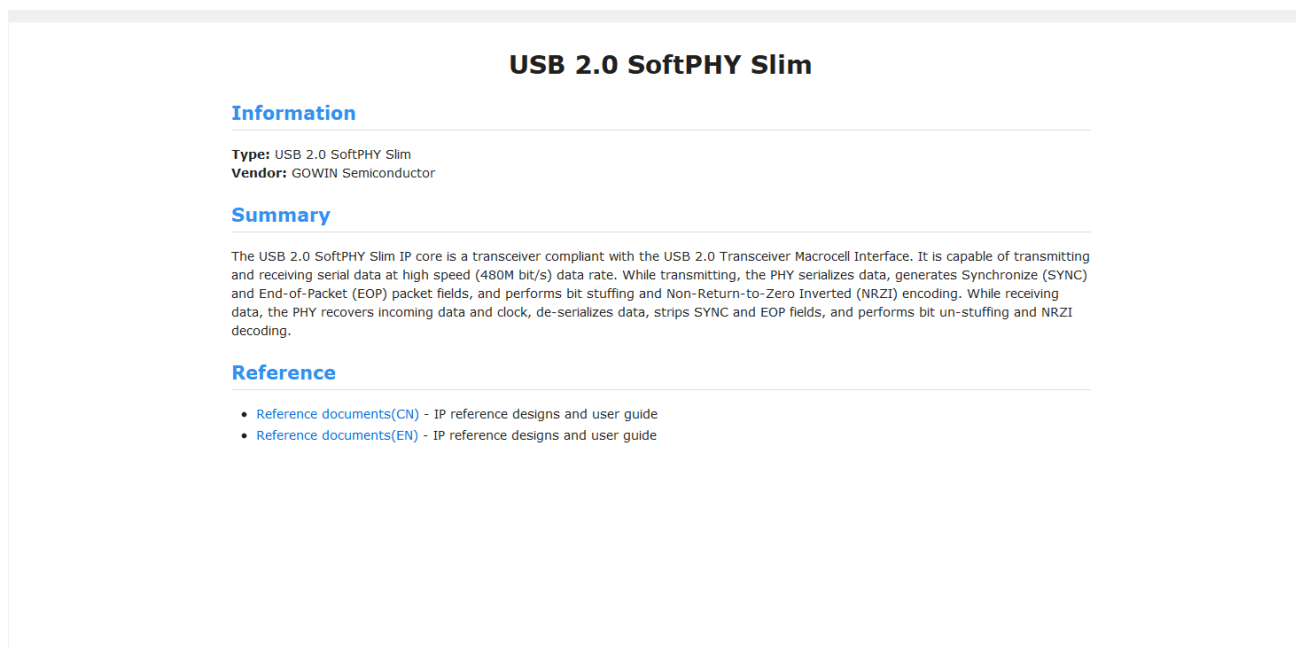
图 5-1IP Core Generator 选项



2. 打开 USB 2.0 SoftPHY SlimIP 核

选择“Soft IP Core> Interface and Interconnect>USB 2.0 SoftPHY Slim IP”，如图 5-2 所示，双击即可打开配置界面。

图 5-2 打开 USB 2.0 SoftPHY Slim IP 核



3. USB 2.0 SoftPHY SlimIP 核配置界面

USB 2.0 SoftPHY Slim IP 核配置界面如图 5-3 所示。配置界面左侧是 USB2.0SoftPHYSlimIP 核的接口示意图，右侧为配置选项。

- 用户可通过修改 File Name，配置产生文件名称。
- 可通过修改 Module Name，配置产生的顶层模块名称。

图 5-3 USB 2.0 SoftPHY Slim IP 配置界面

