




Gowin Sigma-Delta Modulator (SDM) IP 用户指南

IPUG788-1.0,2022-02-08

版权所有 © 2022 广东高云半导体科技股份有限公司

GOWIN高云、、Gowin、GowinSynthesis 以及高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2022/02/08	1.0	初始版本。

目录

目录	i
图目录	iii
表目录	iv
1 关于本手册	1
1.1 手册内容	1
1.2 相关文档	1
1.3 术语、缩略语	2
1.4 技术支持与反馈	2
2 概述	3
3 特征与性能	4
3.1 主要特征	4
3.2 系统时钟频率	4
3.3 延迟 Latency	4
3.4 资源利用	4
4 功能描述	6
4.1 系统框图	6
4.2 SDM IP 结构与功能	6
4.2.1 算法简介	7
4.3 SDM IP 控制寄存器描述	8
5 端口描述	9
6 时序说明	11
7 Gowin SDM IP 配置及调用	13
8 参考设计	15
9 文件交付	17

9.1 文档 17

9.2 参考设计 17

图目录

图 4-1 Gowin SDM IP 系统框图	6
图 4-2 Gowin SDM IP 实现框图	7
图 5-1 Gowin SDM IP 端口图	9
图 6-1 Gowin SDM IP 单通道时序图	11
图 6-2 Gowin SDM IP 多通道时序	12
图 6-3 Gowin SDM IP 寄存器写入时序	12
图 7-1 工具栏图标打开 IP 配置界面	13
图 7-2 Gowin SDM IP 配置界面	14
图 8-1 参考设计实例基本结构框图	15

表目录

表 1-1 术语、缩略语	2
表 2-1 Gowin SDM IP	3
表 3-1 占用资源	4
表 4-1 Gowin SDM IP 控制寄存器	8
表 5-1 Gowin SDM IP 的 IO 端口列表	9
表 7-1 Gowin SDM IP 配置选项	14
表 9-1 文档列表	17
表 9-2 Ref. Design 文件夹内容列表	17

1 关于本手册

1.1 手册内容

Gowin[®] Sigma-Delta Modulator (SDM) IP 用户指南主要内容包括功能特点、端口描述、时序说明、配置调用、参考设计等，旨在帮助用户快速了解 SDM IP 的产品特性、特点及使用方法。

1.2 相关文档

通过登录高云[®]半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

1. [DS100](#)，GW1N 系列 FPGA 产品数据手册
2. [DS117](#)，GW1NR 系列 FPGA 产品数据手册
3. [DS102](#)，GW2A 系列 FPGA 产品数据手册
4. [DS226](#)，GW2AR 系列 FPGA 产品数据手册
5. [SUG100](#)，Gowin 云源软件用户指南

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
DSP	Digital Signal Processing	数字信号处理
SDM	Sigma-Delta Modulator	Σ - Δ 调制器
PCM	Pulse Code Modulation	脉冲编码调制
PDM	Pulse Density Modulation	脉冲密度调制
DDS	Direct Digital Synthesizer	直接数字式频率合成器
DAC	Digital to Analog Converter	数字模拟转换器
IP	Intellectual Property	知识产权
RAM	Random Access Memory	随机存取存储器
LUT	Look-up Table	查找表

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

Gowin SDM IP 是一种 Sigma-Delta 调制器，利用过采样、噪声整形、数字滤波等技术实现 Pulse Code Modulation (PCM) 信号到 Pulse Density Modulation (PDM) 信号的转换。支持多种输入数据位宽。

表 2-1 Gowin SDM IP

Gowin SDM IP	
IP 核应用	
芯片支持	<ul style="list-style-type: none"> ● GW1N 系列 FPGA 产品: GW1N-9 ● GW1NR 系列 FPGA 产品: GW1NR-9 ● GW2A 系列 FPGA 产品 ● GW2AR 系列 FPGA 产品 ● GW2ANR 系列 FPGA 产品
逻辑资源	请参见表 3-1
交付文件	
设计文件	Verilog (encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis [®]
应用软件	Gowin [®] Software (V1.9.8.03 及以上)

3 特征与性能

3.1 主要特征

- 可配置输入数据位宽(16/18/24bits)
- 可配置输入通道数目 (1-16)

3.2 系统时钟频率

SDM IP 的最大系统时钟频率主要根据所用器件及其速度等级 (speed grade of the devices) 确定, 以高云 GW1N-LV9 系列 FPGA 为例, 系统时钟频率最高可达 120M。

3.3 延迟 Latency

SDM IP 的延迟一般取决于 PDM_CLK, 延迟 4 个时钟周期。

3.4 资源利用

通过 Verilog 语言实现 SDM IP。因使用器件的密度、速度、等级不同以及 IP 配置模式不同, 其性能和资源利用情况可能不同。

以高云 GW1N-9 系列 FPGA 为例, 介绍 SDM IP 单通道 18 bits 模式下的资源利用情况, 其资源利用情况如表 3-1 所示, 有关在其他高云 FPGA 上的应用验证, 请关注后期发布信息。

表 3-1 占用资源

器件系列	速度等级	器件名称	资源利用	备注
GW1N9	-7	LUT	232	-
		ALU	180	
		REG	509	
		BSRAM	1	
		DSP	5	

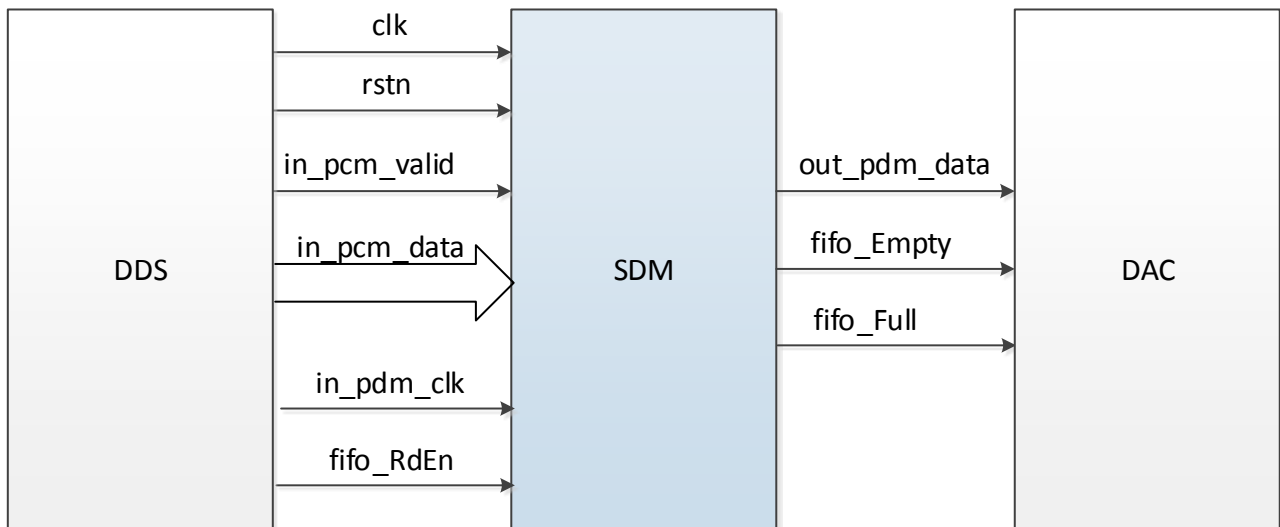
器件系列	速度等级	器件名称	资源利用	备注
		PLL	0	

4 功能描述

4.1 系统框图

在 Gowin SDM IP 中，数据来自波形发生器，PCM 数据经运算后存储在内部 FIFO 中，受 in_pdm_clk 及 fifo_RdEn 影响输出，系统框图如图 4-1 所示。

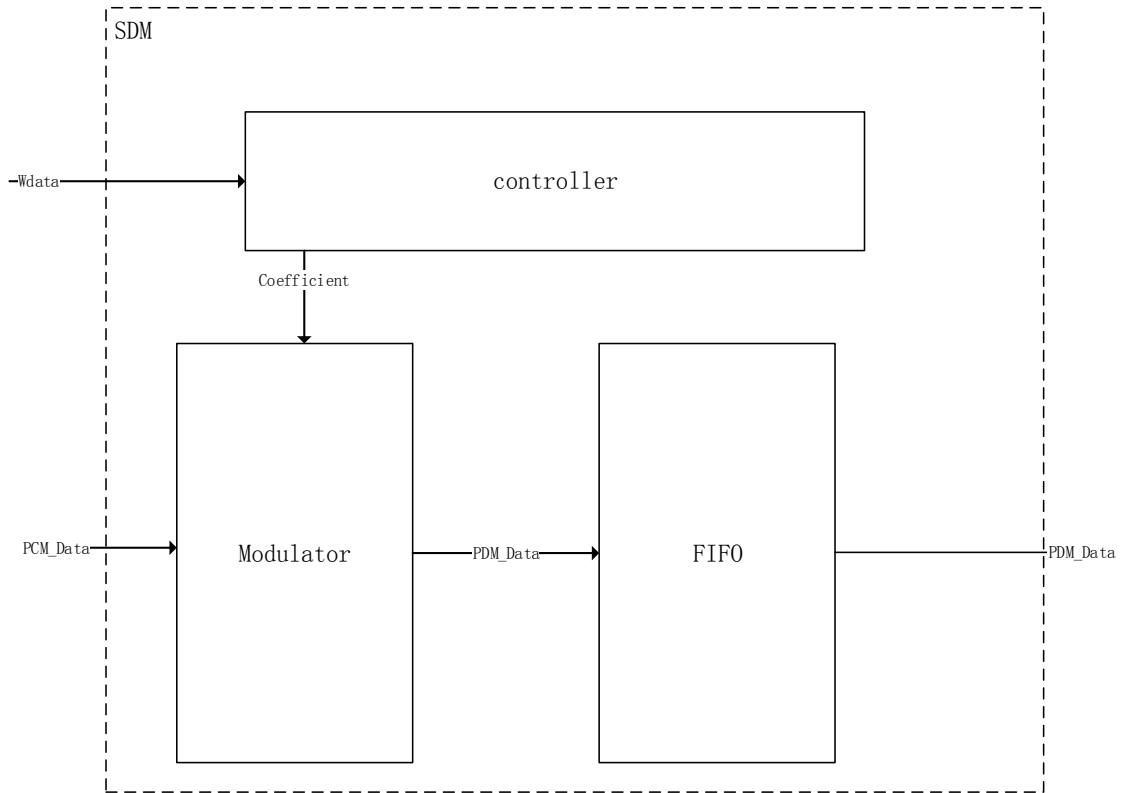
图 4-1 Gowin SDM IP 系统框图



4.2 SDM IP 结构与功能

Gowin SDM IP 主要由调制模块、控制模块、FIFO 模块三部分组成，实现框图如图 4-2 所示。

图 4-2 Gowin SDM IP 实现框图

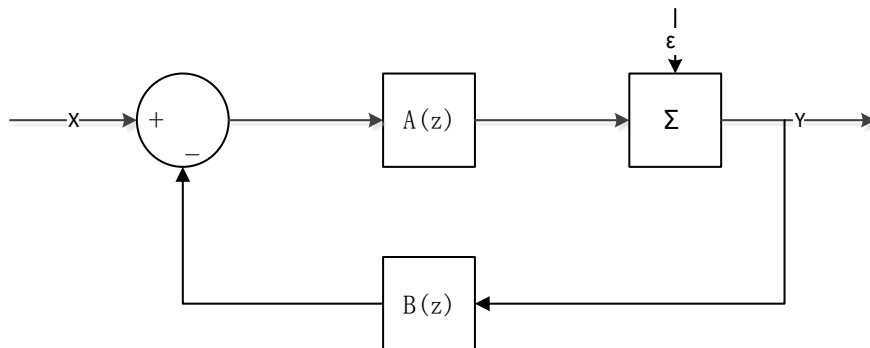


SDM 是一种噪声整形过采样滤波器，其对信号进行过采样，并通过噪声整形技术将量化噪声通过整形集中到带外的高频部分，降低信号频带内噪声。

SDM IP 的工作原理，依据 PCM 标准信号输入到调制器中，根据设定的滤波器系数进行求和运算、积分运算等运算后得到 1bit 的 PDM 数据信号，再根据 PDM 时钟信号读取相应数据信号，得到完整的 PDM 信号。

4.2.1 算法简介

图 4-1 Sigma-Delta 调制结构示意图



上图为 sigma_delta 调制器的线性模型框图，X 为输入信号，Y 为量化

后的信号,观察环路可得:

$$Y = \frac{A(z)}{1 + A(z)B(z)}X + \frac{\varepsilon}{1 + A(z)B(z)}$$

可得信号和噪声通过了两个不同的传递函数

$$Y = XS(z) + \varepsilon N(z)$$

其中 $S(z)$ 为信号传递函数, $N(z)$ 为噪声传递函数, 要实现噪声整形, 则 $S(z)$ 为低通, $N(z)$ 为高通。由于 $B(z)$ 通常为 1, 所以需要 $A(z)$ 为积分器形式。则五阶 SDM 的线性公式可化简为:

$$Y = u + X_5$$

$$X_i = A_i(u - v) + x_i + x_{i-1}$$

$$v = \text{Quantize}(Y)$$

其中, u 为输入信号, v 为输出信号, A_i 为系数矩阵, X, x, Y 为中间变量。

注!

当前可支持的滤波范围为-0.5~+0.5。

4.3 Gowin SDM IP 控制寄存器描述

SDM IP 可通过控制字写入的方式进行系数的重新配置。

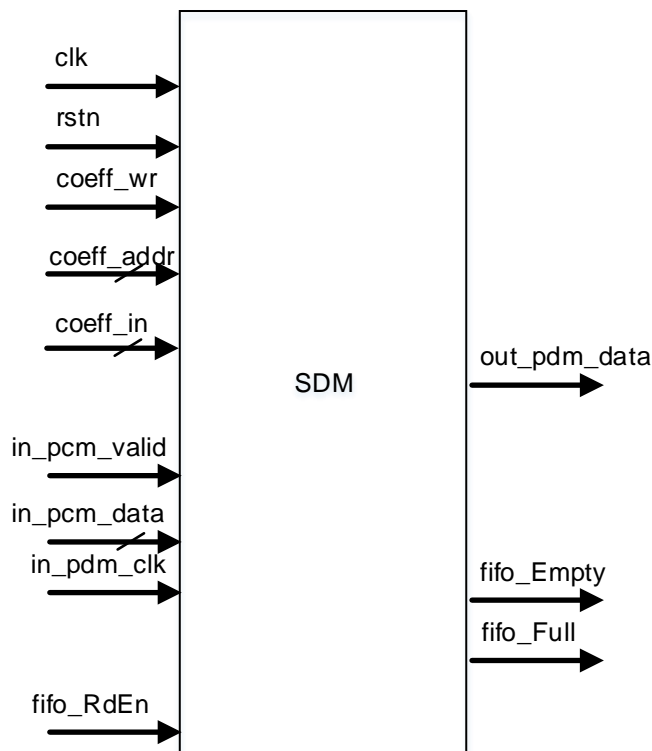
表 4-1 Gowin SDM IP 控制寄存器

地址	名称	读写	描述
0x0010	COE_1	只写	系数寄存器。用于系数 1 重新写入。
0x0020	COE_2	只写	系数寄存器。用于系数 2 重新写入。
0x0030	COE_3	只写	系数寄存器。用于系数 3 重新写入。
0x0040	COE_4	只写	系数寄存器。用于系数 4 重新写入。
0x0050	COE_5	只写	系数寄存器。用于系数 5 重新写入。

5 端口描述

Gowin SDM IP 的 IO 端口如图 5-1 所示。

图 5-1 Gowin SDM IP 端口图



有关 Gowin SDM IP 的 IO 端口详情，如表 5-1 所示。

表 5-1 Gowin SDM IP 的 IO 端口列表

信号	方向	描述
clk	I	时钟信号
rstn	I	复位信号（低电平有效）
coeff_wr	I	系数写使能信号
coeff_in	I	系数输入数据

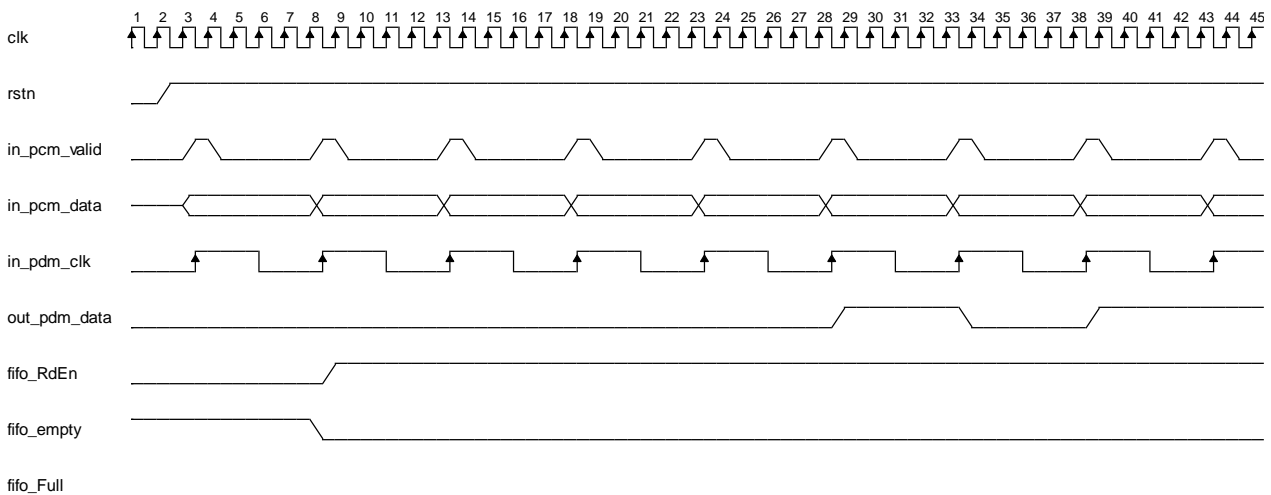
信号	方向	描述
coeff_addr	I	系数寄存器地址
in_pcm_valid	I	PCM数据输入有效信号
in_pcm_data	I	PCM数据输入信号
in_pdm_clk	I	PDM时钟信号
out_pdm_data	O	PDM数据输出信号
fifo_RdEn	I	FIFO读使能信号
fifo_Empty	O	FIFO空信号
fifo_Full	O	FIFO满信号

6 时序说明

本节旨在介绍 Gowin SDM IP 的时序情况。

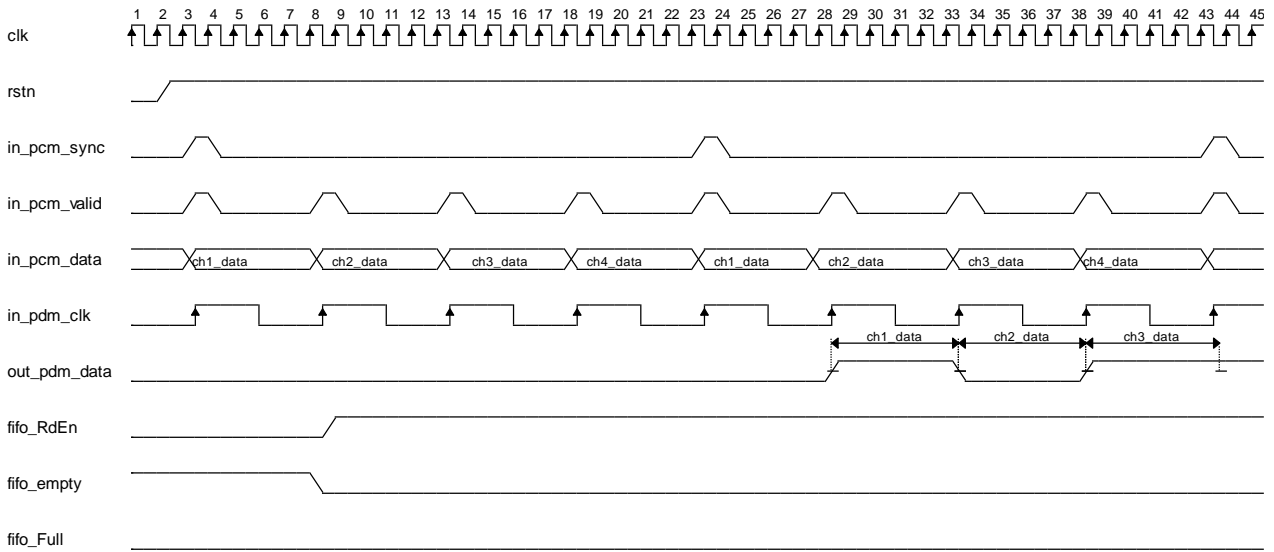
Gowin SDM IP 单通道时序图如图 6-1 所示，多通道时序图如图 6-2 所示，寄存器写入的时序图如图 6-3 所示。

图 6-1 Gowin SDM IP 单通道时序图



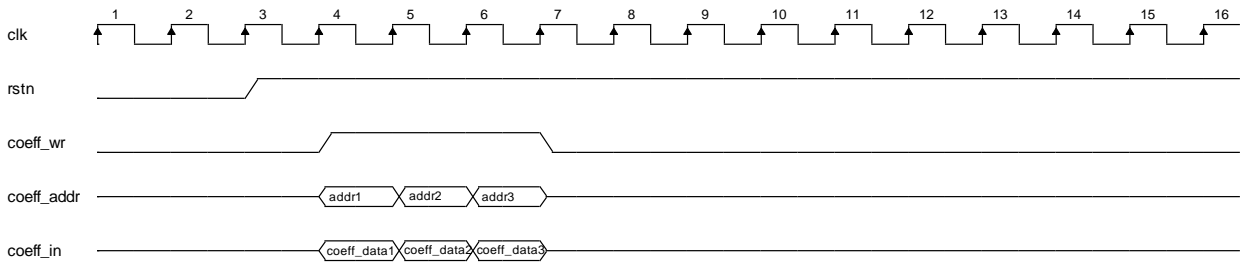
图中系统时钟为 100M，PDM 时钟为 20M 的条件下，fifo_RdEn 在 fifo_Empty 低电平后拉高，并在 4 个时钟周期的延时后输出 PDM_data。

图 6-2 Gowin SDM IP 多通道时序



多通道采用分时复用方式，通过 `in_pcm_sync` 信号同步，各通道计算结果依次输出。

图 6-3 Gowin SDM IP 寄存器写入时序

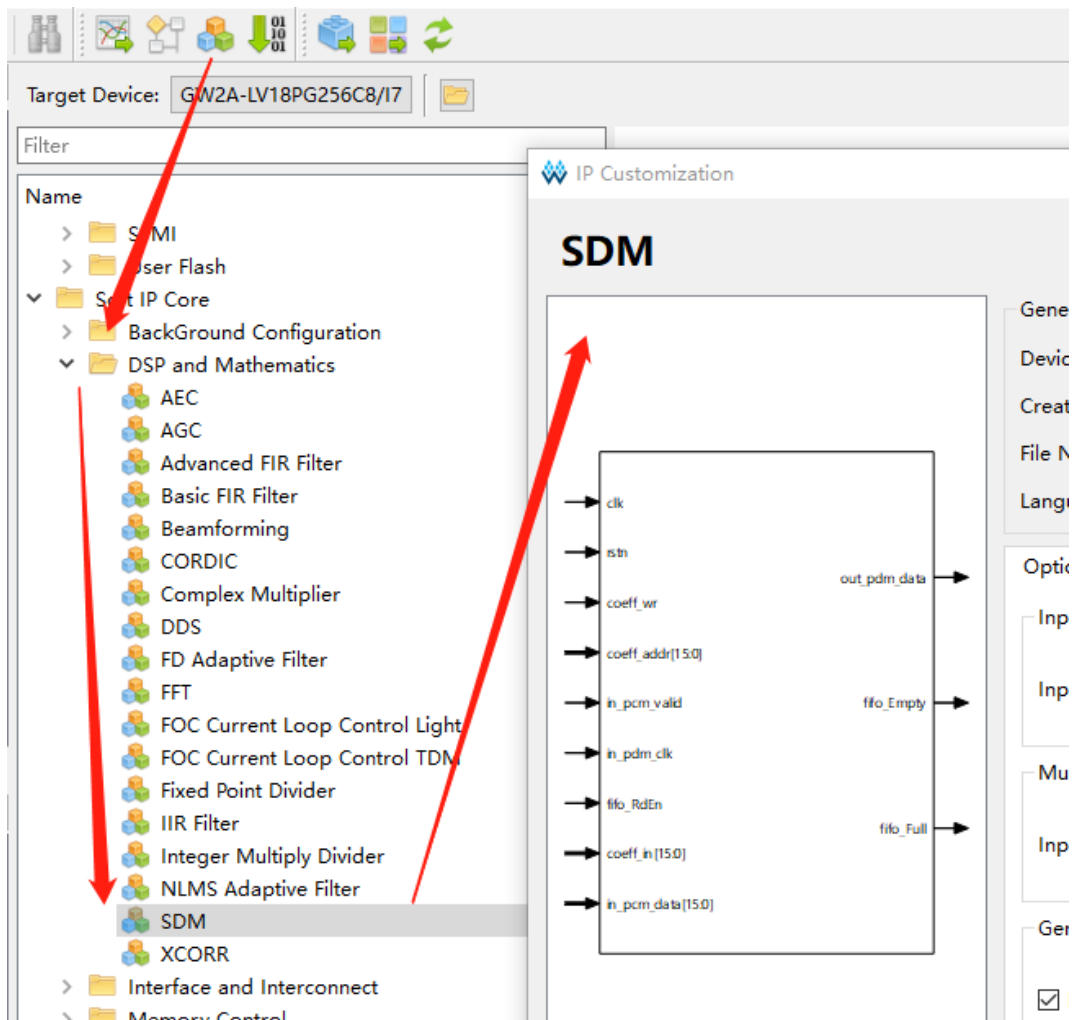


在 `coeff_wr` 信号拉高后可输入寄存器地址和系数数据，对积分系数进行重新配置。

7 Gowin SDM IP 配置及调用

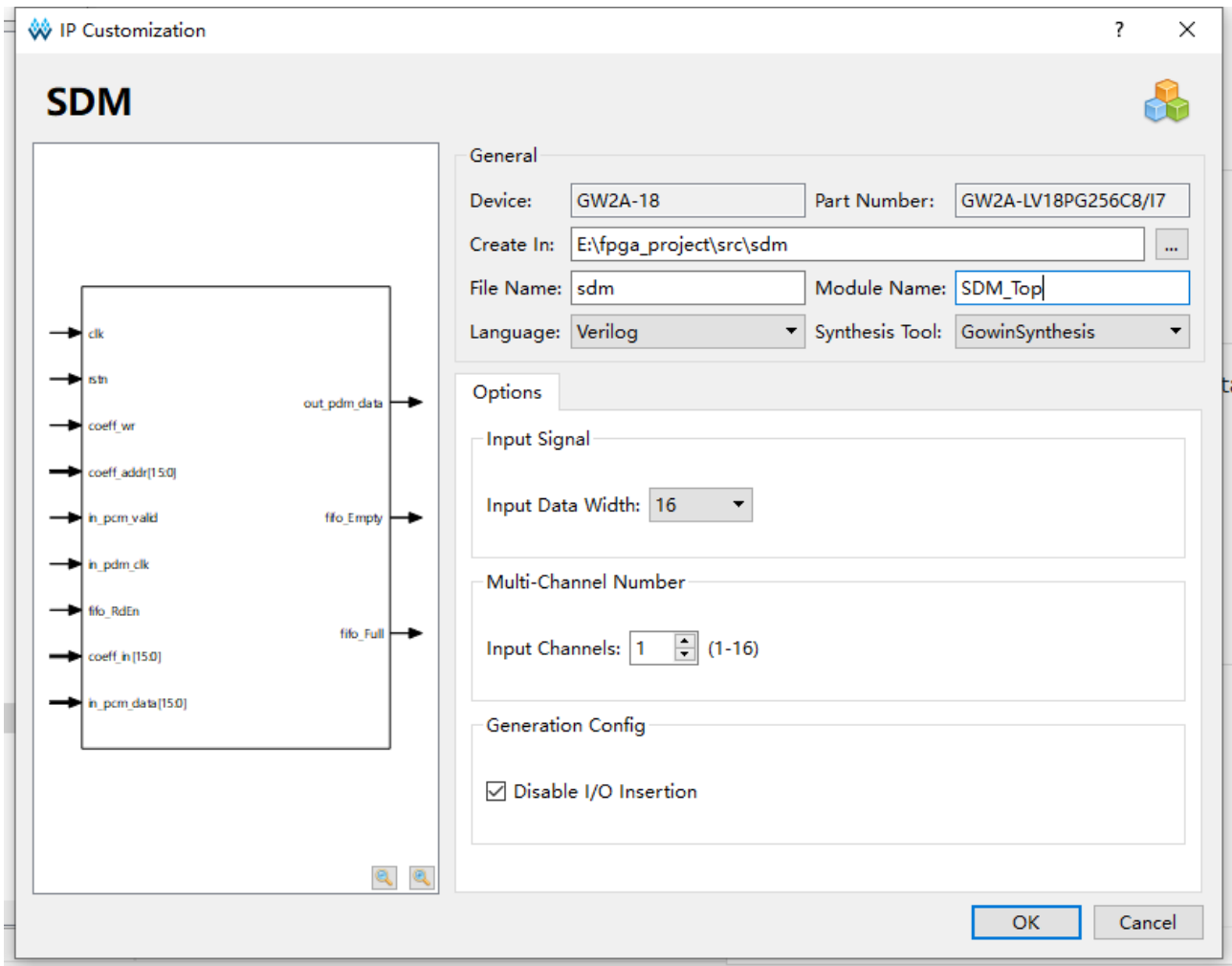
在高云云源[®]软件界面菜单栏 Tools 下,可启动 IP Core Generator 工具,在 DSP and Mathematics 分类下,可以找到 SDM 完成调用与配置;也可使用工具栏图标,如图 7-1 所示。

图 7-1 工具栏图标打开 IP 配置界面



Gowin SDM IP 配置界面如图 7-2 所示。

图 7-2 Gowin SDM IP 配置界面



- 可通过修改“File Name”，配置产生 IP 文件名称；
- 可通过修改“Module Name”，配置产生的 IP 模块名称；
- 可通过配置“Options”选项，配置 IP 工作模式及其他配置。

Gowin SDM IP 配置选项如下表 7-1 所示。

表 7-1 Gowin SDM IP 配置选项

选项	描述
Input Data Width	输入数据位宽，16/18/24位可配置。
Input Channels	输入数据通道，1-16可配置。

8 参考设计

本节主要介绍 Gowin SDM IP 的参考设计实例的搭建及其使用方法。SDM 的设计实例只有一个模块，详细信息见 SDM IP 的 [Reference design](#)。

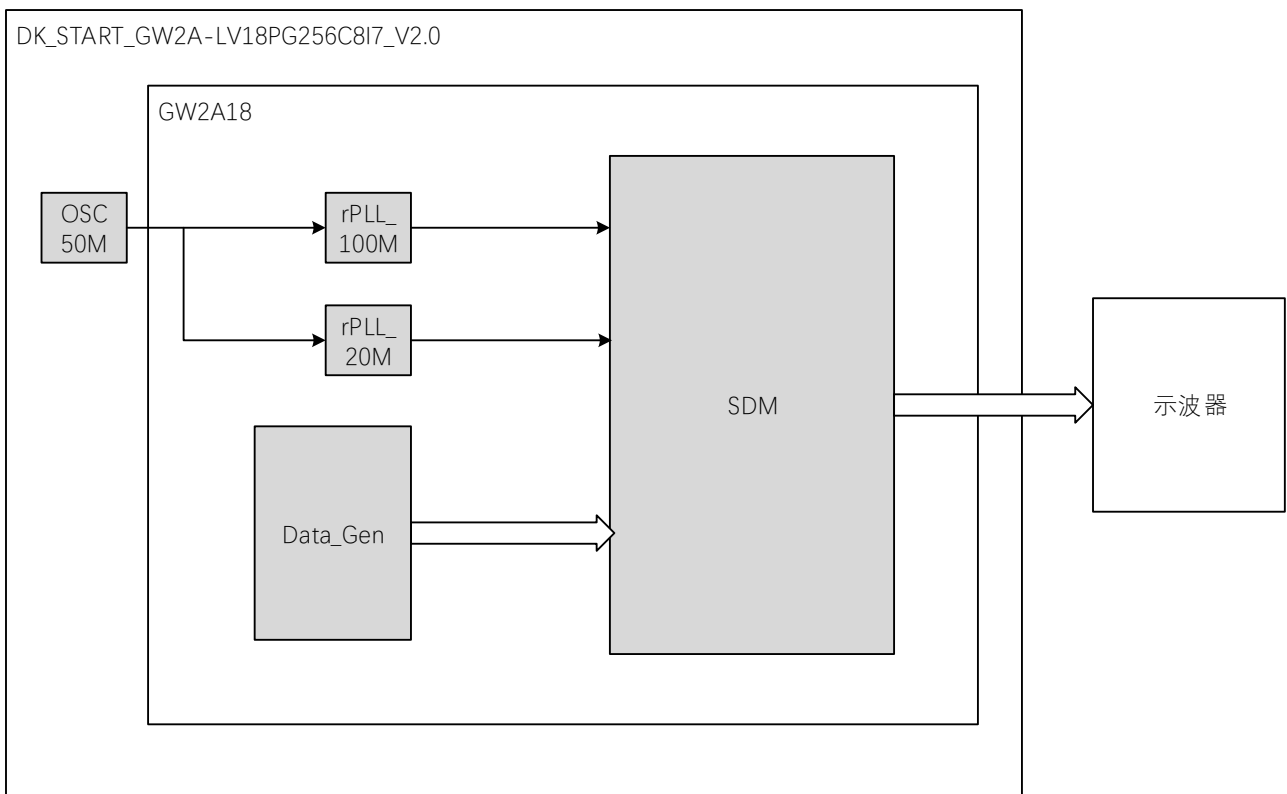
在设计实例中，其运行步骤如下所示：

1. 选择恰当的配置选项后生成 SDM IP；
2. 通过 SDM IP 计算后得到输出，再与仿真数据进行比较。

设计实例应用

利用该设计实例能够快速验证 SDM IP 的功能。当该参考设计应用于板级测试时，用户需为参考设计提供合适的激励，信号的观测可配合在线逻辑分析仪或示波器进行。参考设计实例基本结构框图如图 8-1 所示。

图 8-1 参考设计实例基本结构框图



OSC 为 50MHz 晶体振荡器, rPLL 用于生成 100MHz 和 20MHz 的时钟信号, Data_Gen 用于生成 PCM 数据, 示波器用于观察输出波形。

9 文件交付

Gowin SDM IP 交付文件主要包含两个部分，分别为：文档和参考设计。

9.1 文档

文件夹主要包含用户指南 PDF 文档。

表 9-1 文档列表

名称	描述
IPUG788, Gowin Sigma-Delta IP 用户指南	高云 SDM IP 用户手册，即本手册。
RN788 , Gowin Sigma-Delta IP 发布说明	高云 SDM IP 发布说明

9.2 参考设计

Ref. Design 文件夹主要包含 Gowin SDM IP 的网表文件，用户参考设计，约束文件、顶层文件及工程文件夹等。

表 9-2 Ref. Design 文件夹内容列表

名称	描述
sdm_exp.v	参考设计的顶层 module 及激励产生模块
sdm.vo	Gowin SDM IP 网表文件
demo.cst	SDM 工程物理约束文件
fpga_project.sdc	SDM 工程时序约束文件
sdm	SDM IP 工程文件夹

