



Gowin LPC Peripheral IP

用户指南

IPUG799-1.0,2022-07-28

版权所有 © 2022 广东高云半导体科技股份有限公司

GOWIN高云、、云源、GowinSynthesis、Gowin 以及高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2022/07/28	1.0	初始版本。

目录

目录	i
图目录	ii
表目录	iii
1 关于本手册	1
1.1 手册内容	1
1.2 相关文档	1
1.3 术语、缩略语	2
1.4 技术支持与反馈	2
2 概述	3
2.1 Gowin LPC Peripheral IP 介绍	3
2.2 LPC 简介	4
3 特征与性能	5
3.1 主要特征	5
3.2 工作频率	5
3.3 资源利用	5
4 功能描述	6
4.1 LPC Peripheral 结构	6
4.2 端口描述	6
5 时序说明	8
6 调用及配置	10
7 参考设计	11
8 文档交付	12

图目录

图 4-1 LPC Peripheral 实现框图.....	6
图 5-1 Gowin LPC Peripheral IP I/O Write 时序图	8
图 5-2 Gowin LPC Peripheral IP I/O Read 时序图	9
图 6-1 Gowin LPC Peripheral IP 配置界面图	10

表目录

表 1-1 术语、缩略语	2
表 2-1 Gowin LPC Peripheral IP 概述	3
表 3-1 LPC Peripheral 占用资源	5
表 4-1 Gowin LPC Peripheral IP 的 I/O 列表	6
表 8-1 Gowin LPC Peripheral IP 文档列表	12

1 关于本手册

1.1 手册内容

Gowin® LPC Peripheral IP 用户指南主要内容包括功能特征、端口描述、时序说明、配置调用等，旨在帮助用户快速了解 Gowin Peripheral IP 的产品特性、特点及使用方法。

1.2 相关文档

通过登录高云®半导体网站 www.gowinsemi.com.cn 可以下载、查看 FPGA 产品相关文档。

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS871, GW1NSE 系列安全 FPGA 产品数据手册](#)
- [DS881, GW1NSER 系列安全 FPGA 产品数据手册](#)
- [DS891, GW1NRF 系列蓝牙 FPGA 产品数据手册](#)
- [DS841, GW1NZ 系列 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS971, GW2AN-18X & 9X 器件数据手册](#)
- [SUG100, Gowin 云源软件用户指南](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
IP	Intellectual Property	知识产权
LUT	Look-up Table	查找表
LPC	Low Pin Count	低引脚数

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

2.1 Gowin LPC Peripheral IP 介绍

Gowin LPC Peripheral IP 是一个通用的 LPC 外设接口，符合 LPC 标准协议。该 IP 实现了 LPC 协议中 I/O Read 和 I/O Write 功能。

表 2-1 Gowin LPC Peripheral IP 概述

Gowin LPC Peripheral IP	
芯片支持	<ul style="list-style-type: none"> ● GW1N系列: ● GW1NR系列: ● GW1NS系列: ● GW1NSR系列: ● GW1NSE系列 ● GW1NSER系列 ● GW1NRF系列: ● GW1NZ系列: ● GW2A系列 ● GW2AR系列 ● GW2ANR系列 ● GW2AN系列
逻辑资源	请参见表3-1。
交付文件	-
设计文件	Verilog (encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	-
综合软件	GowinSynthesis®

Gowin LPC Peripheral IP	
应用软件	Gowin Software (V1.9.8.07及以上)

2.2 LPC 简介

LPC 接口是一种低带宽总线，总线性能可达到 33MHz。它用于连接 CPU 周围的外设和替代低性能的 ISA 总线。相比于 ISA 总线的 52 条信号线，LPC 仅需要最少 7 条信号线即可完成传输。

3 特征与性能

3.1 主要特征

- 实现标准 LPC 接口设计；
- 支持作为 LPC 外设接口功能；
- 支持 I/O Read 和 I/O Write 功能；
- 支持用户控制插入 SYNC 等待周期。

3.2 工作频率

Gowin LPC Peripheral IP 工作频率支持 33MHz。

3.3 资源利用

Gowin LPC Peripheral IP 通过 Verilog 语言实现。因使用器件的密度、速度等级不同以及 IP 配置模式不同，其性能和资源利用情况可能不同。

以 GW1N-9 系列 FPGA，默认配置为例，介绍 Gowin LPC Peripheral IP 资源利用情况，其资源利用情况如表 3-1 所示，有关在其他高云 FPGA 上的应用验证，请关注后期发布信息。

表 3-1 LPC Peripheral 占用资源

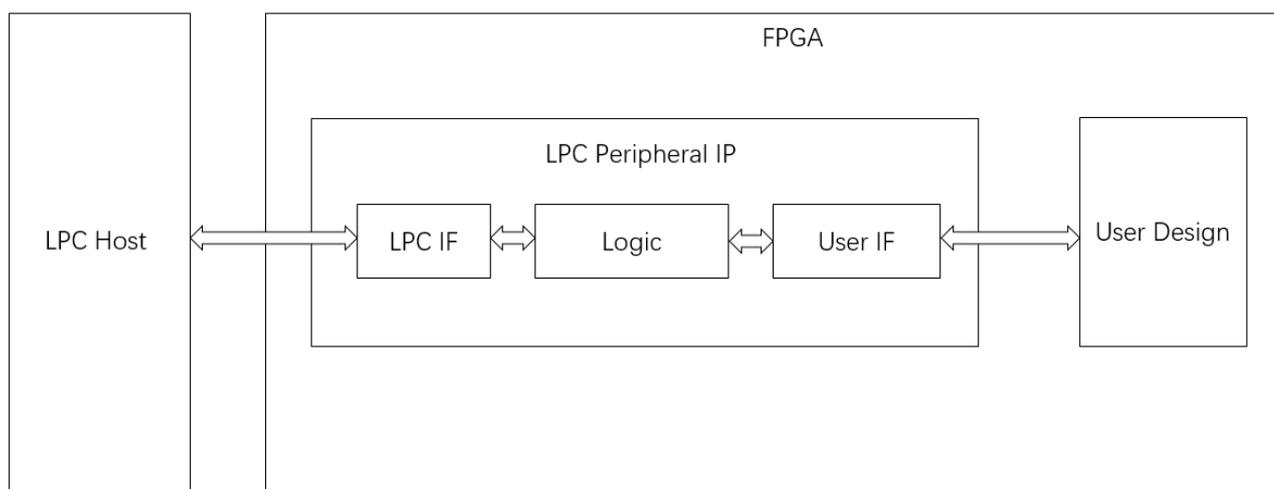
器件系列	速度等级	器件名称	资源利用	备注
GW1N-9	C6/I5	LUT	88	-
		REG	31	

4 功能描述

4.1 LPC Peripheral 结构

Gowin LPC Peripheral IP 结构如图 4-1 所示。通过 LPC Peripheral IP，LPC Host 可以与用户设计进行交互。

图 4-1 LPC Peripheral 实现框图



4.2 端口描述

Gowin LPC Peripheral IP 的 IO 端口详情，如表 4-1 所示。所有信号均同步于 lclk。

表 4-1 Gowin LPC Peripheral IP 的 I/O 列表

信号	方向	位宽	描述
LPC 接口信号			
lclk	input	1	LPC Peripheral LCLK 信号。
lreset_n	input	1	LPC Peripheral LRESET#信号。

信号	方向	位宽	描述
lframe_n	input	1	LPC Peripheral LFRAME#信号。
lad	inout	1	LPC Peripheral LAD 信号。
用户接口信号			
io_addr_hit	input	1	地址有效信号。
io_addr_hit_ready	output	1	地址有效 ready 信号。
io_wr_en	output	1	IO Write 使能。
io_rd_en	output	1	IO Read 使能。
io_addr	output	16	IO Write/Read 地址。
io_wr_data	output	8	IO Write 数据。
io_rd_data	input	8	IO Read 数据。
io_rd_data_ready	output	1	IO Read 数据 ready。
io_wr_sync_zero	input	1	IP 输出 IO Write Sync=0000 使能
io_rd_sync_zero	input	1	IP 输出 IO Read Sync=0000 使能

5 时序说明

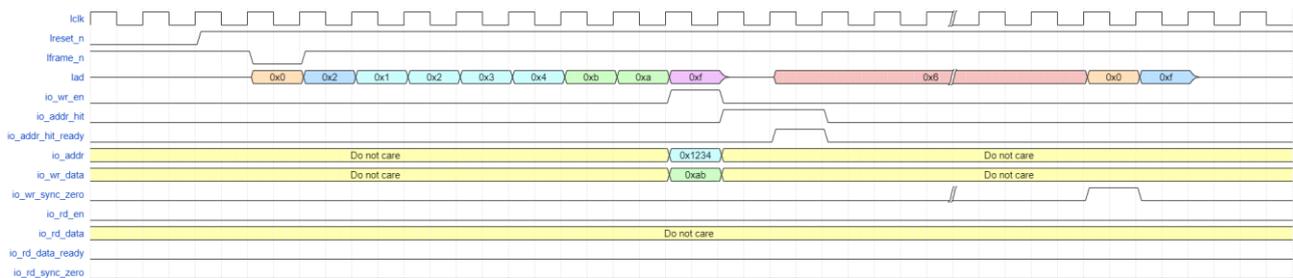
Gowin LPC Peripheral IP 的时序如图 5-1、图 5-2 所示。

I/O Write 时序

Gowin LPC Peripheral IP I/O Write 时序如图 5-1 所示。

当用户检测到 `io_wr_en` 信号为 1 时，`io_addr` 和 `io_wr_data` 信号有效。此时用户判断 `io_addr` 是否在从机允许范围内。若在范围内，则拉高 `io_addr_hit` 信号，直到检测到 `io_addr_hit_ready=1` 后方可把 `io_addr_hit` 信号拉低；若不在范围内，则无需拉高 `io_addr_hit` 信号。在用户检测到 `io_addr_hit_ready=1` 之后的任意时刻，用户可置 `io_wr_sync_zero=1`，此时 IP 向 LPC 总线发送 `Sync=0000`，完成一次总线操作。若 `io_wr_sync_zero` 一直为 0，则 IP 向 LPC 总线插入 `Sync=0110` 周期，用以阻止此次写操作的结束。写地址和写数据分别为 `io_wr_en=1` 时 `io_addr` 和 `io_wr_data` 的值。

图 5-1 Gowin LPC Peripheral IP I/O Write 时序图



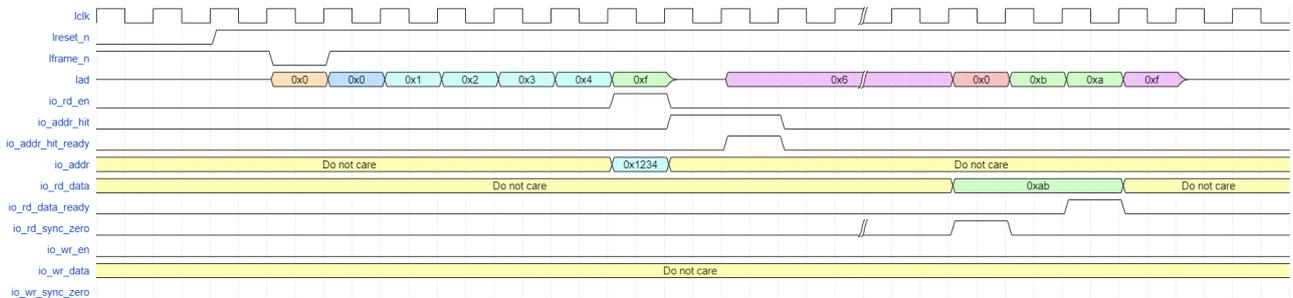
I/O Read 时序

Gowin LPC Peripheral IP I/O Read 时序如图 5-2 所示。

当用户检测到 `io_rd_en` 信号为 1 时，`io_addr` 信号有效。此时用户判断 `io_addr` 是否在从机允许范围内。若在范围内，则拉高 `io_addr_hit` 信号，直到检测到 `io_addr_hit_ready=1` 后方可把 `io_addr_hit` 信号拉低；若不在范围内，则无需拉高 `io_addr_hit` 信号。在用户检测到 `io_addr_hit_ready=1` 之后的任意时刻，用户可置 `io_rd_sync_zero=1`，此时 IP 向 LPC 总线发送 `Sync=0000`。同时用户需要将读数据赋值给 `io_rd_data` 信号，直到检测到

io_rd_data_ready=1。至此，一次 IO 读操作完成。若 io_rd_sync_zero 一直为 0，则 IP 向 LPC 总线插入 Sync=0110 周期，用以阻止此次读操作的结束。读地址为 io_rd_en=1 时 io_addr 的值；读数据为 io_rd_en=1 时赋值给 io_rd_data 的值。

图 5-2 Gowin LPC Peripheral IP I/O Read 时序图

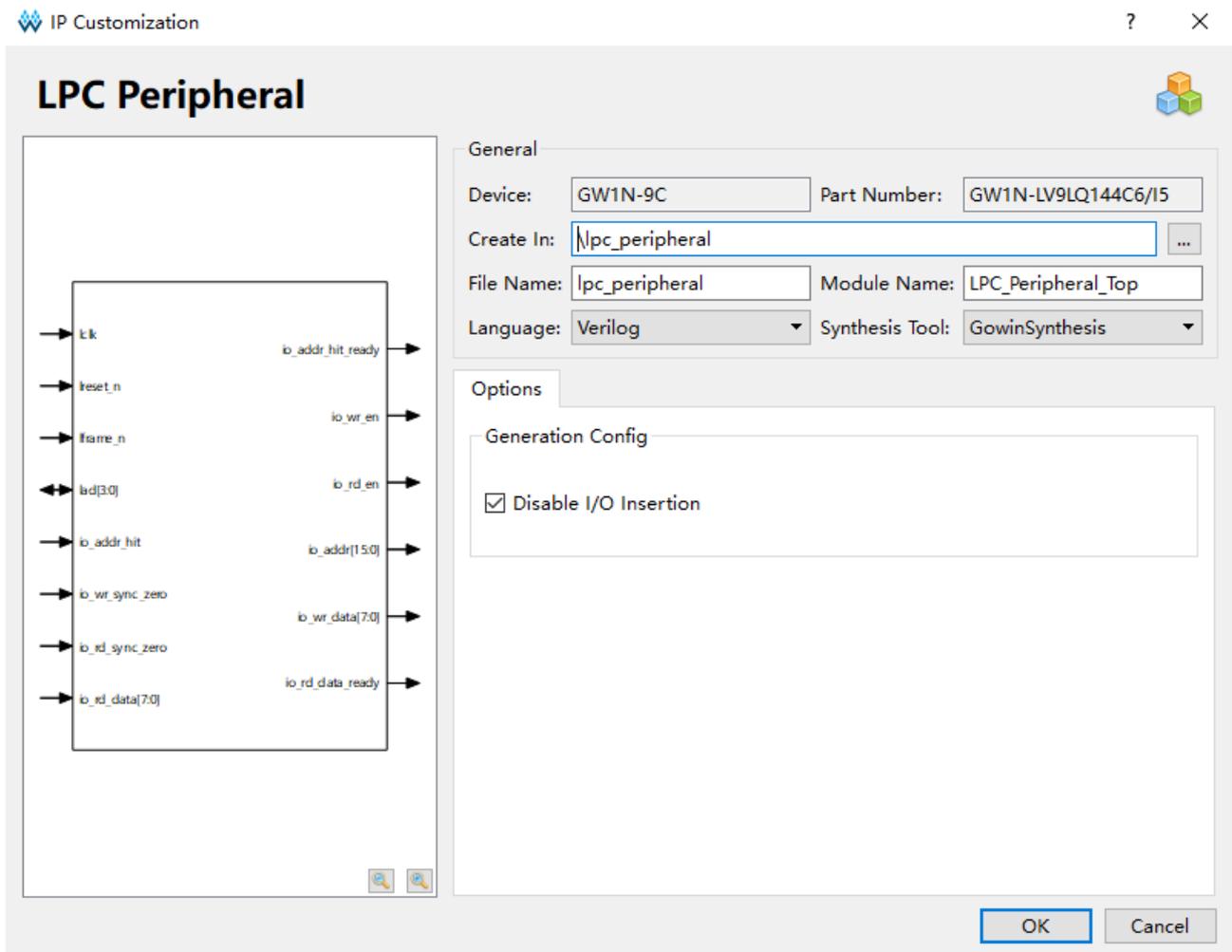


6 调用及配置

在高云半导体云源®软件界面菜单栏 Tools 下,可启动 IP Core Generator 工具,完成调用并配置 Gowin LPC Peripheral IP。

Gowin LPC Peripheral IP 配置界面如图 6-1 所示。

图 6-1 Gowin LPC Peripheral IP 配置界面图



7 参考设计

详细信息请参见高云半导体官网给出的 Gowin LPC Peripheral 相关[参考设计](#)。

8 文档交付

Gowin LPC Peripheral IP 交付文件主要包含两个部分，分别为：文档和参考设计。

表 8-1 Gowin LPC Peripheral IP 文档列表

名称	描述
IPUG799, Gowin LPC Peripheral IP用户指南	高云IP用户手册，即本手册。
RN799, Gowin LPC Peripheral IP发布说明	高云IP发布说明。

