



Gowin Flash Controller IP

用户指南

IPUG901-1.4, 2020/01/16

版权所有©2020 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2019/08/30	1.0	初始版本。
2019/10/24	1.1	<ul style="list-style-type: none">● Gowin Flash Controller 支持 FLASH64KZ Register interface controller;● Gowin Flash Controller 支持 FLASH608K Register interface controller;● Gowin Flash Controller 支持 FLASH608K Wishbone interface controller。
2019/11/04	1.2	Gowin Flash Controller 支持器件 GW1NRF-4B 的 FLASH256K Register interface 和 Wishbone interface controller。
2019/11/18	1.3	<ul style="list-style-type: none">● 简化 FLASH96K controller 的用户端口设计;● 修复已知 FLASH96K controller 仿真问题。
2019/12/25	1.4	<ul style="list-style-type: none">● Gowin Flash Controller 支持 FLASH64K Register interface controller;● Gowin Flash Controller 支持 FLASH256K 和 FLASH608K AHB interface controller。

目录

目录	i
图目录	ii
表目录	iii
1 关于本手册	1
1.1 手册内容	1
1.2 适用产品	1
1.3 相关文档	1
1.4 术语、缩略语	2
1.5 技术支持与反馈	2
2 功能简介	3
2.1 概述	3
2.2 特性	3
3 信号定义	4
4 参数定义	6
5 工作原理	7
5.1 Register 接口	7
5.2 Wishbone 接口	7
5.3 AHB 接口	8
6 接口配置	9
7 参考设计	10

图目录

图 5-1 Register 接口	7
图 5-2 Wishbone 接口	8
图 5-3 AHB 接口	8
图 6-1 Gowin Flash Controller 配置界面	9

表目录

表 1-1 术语、缩略语	2
表 3-1 Gowin Flash Controller 信号定义	4
表 4-1 Gowin Flash Controller 参数定义	6

1 关于本手册

1.1 手册内容

Gowin Flash Controller IP 用户指南主要包括功能简介、信号定义、工作原理、GUI 调用等，旨在帮助用户快速了解 Gowin Flash Controller IP 的特性及使用方法。

1.2 适用产品

本手册中描述的信息适用于以下产品：

- GW1N 系列 FPGA 产品：GW1N-1、GW1N-1S、GW1N-2、GW1N-2B、GW1N-4、GW1N-4B、GW1N-6、GW1N-9
- GW1NR 系列 FPGA 产品：GW1NR-4、GW1NR-4B、GW1NR-9
- GW1NS 系列 FPGA 产品：GW1NS-4
- GW1NSR 系列 FPGA 产品：GW1NSR-4
- GW1NZ 系列 FPGA 产品：GW1NZ-1
- GW1NRF 系列蓝牙 FPGA 产品：GW1NRF-4B

1.3 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

- [DS100](#)，GW1N 系列 FPGA 产品数据手册
- [DS117](#)，GW1NR 系列 FPGA 产品数据手册
- [DS821](#)，GW1NS 系列 FPGA 产生数据手册
- [DS861](#)，GW1NSR 系列 FPGA 产品数据手册
- [DS841](#)，GW1NZ 系列 FPGA 产品数据手册
- [DS891](#)，GW1NRF 系列蓝牙 FPGA 产品数据手册
- [SUG100](#)，Gowin 云源软件用户指南

1.4 术语、缩略语

本手册中出现的相关术语、缩略语及相关释义如表 1-1 所示。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPGA	Field Programmable Gate Array	现场可编程门阵列
MCU	Microcontroller Unit	微控制器单元
AHB	Advanced High Performace Bus	高级高性能总线

1.5 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 功能简介

2.1 概述

Gowin Flash Controller 包括三种接口，Register 接口、AHB 总线接口和 Wishbone 总线接口，通过 AHB 总线接口和 Wishbone 总线接口，可以与 MCU 连接通信。

Gowin Flash Controller 支持 FLASH96K Register 接口，FLASH256K Register 接口、AHB 总线接口和 Wishbone 总线接口，FLASH608K Register 接口、AHB 总线接口和 Wishbone 总线接口，FLASH64KZ Register 接口，FLASH64K Register 接口的读、写操作。

2.2 特性

Gowin Flash Controller 特性包括：

- 支持 FLASH96K Register 接口的读、写操作；
- 支持 FLASH256K Register 接口、AHB 总线接口和 Wishbone 总线接口的读、写操作；
- 支持 FLASH608K Register 接口、AHB 总线接口和 Wishbone 总线接口的读、写操作；
- 支持 FLASH64KZ Register 接口的读、写操作；
- 支持 FLASH64K Register 接口的读、写操作；
- 通过 AHB 总线接口和 Wishbone 总线接口，可以与 MCU 连接通信。

3 信号定义

Gowin Flash Controller 信号定义，如表 3-1 所示。

表 3-1 Gowin Flash Controller 信号定义

序号	信号名称	方向	描述	备注
1	clk_i	input	Clock signal	<ul style="list-style-type: none"> ● 支持器件：GW1N-1, GW1N-1S ● 原语：FLASH96K ● 接口：Register Interface
2	nrst_i	input	Reset signal	
3	r_en_i	input	Read enable signal	
4	clear_page_enable_i	input	Clear page enable signal	
5	prog_enable_i	input	Program enable signal	
6	write_page_enable_i	input	Write page enable signal	
7	erase_en_i	input	Erase enable signal	
8	pre_prog_i	input	Pre-program signal	
9	wyaddr_i	input	Write Y direction address	
10	wxaddr_i	input	Write X direction address	
11	page_address	input	Page address	
12	wdata_i	input	Write data into flash	
13	rdata_o	output	Read data from flash	
14	done_flag_o	output	Erase completely flag	
15	wb_clk_i	input	Master system clock	<ul style="list-style-type: none"> ● 支持器件：GW1N-4, GW1N-4B, GW1NR-4, GW1NR-4B, GW1NS-4, GW1NSR-4, GW1NRF-4B - 原语：FLASH256K - 接口：Wishbone Interface ● 支持器件 GW1N-6, GW1N-9, GW1NR-9 - 原语：FLASH608K - 接口：Wishbone Interface
16	wb_rst_i	input	Synchronous active high reset	
17	wb_addr_i	input	Lower address bits	
18	wb_data_i	input	Data bus input	
19	wb_data_o	output	Data bus output	
20	wb_we_i	input	Write enable	
21	wb_stb_i	input	strobe/core select	
22	wb_cyc_i	input	Valid bus cycle	
23	wb_ack_o	output	Bus cycle acknowledge	
24	wdata_i	input	Write data into flash	<ul style="list-style-type: none"> ● 器件 GW1N-2, GW1N-2B,

序号	信号名称	方向	描述	备注	
25	wyaddr_i	input	Write Y direction address	GW1N-4, GW1N-4B, GW1NR-4, GW1NR-4B, GW1NS-4, GW1NSR-4, GW1NRF-4B - 原语: FLASH256K - 接口: Register Interface ● 器件 GW1N-6, GW1N-9, GW1NR-9 - 原语: FLASH608K - 接口: Register Interface ● 器件 GW1NZ-1 - 原语: FLASH64KZ, FLASH64K - 接口: Register Interface	
26	wxaddr_i	input	Write X direction address		
27	erase_en_i	input	Erase enable		
28	done_flag_o	output	Erase completely flag		
29	start_flag_i	input	Erase beginning flag		
30	clk_i	input	Clock signal		
31	nrst_i	input	Reset signal		
32	rdata_o	output	Read data from flash		
33	wr_en_i	input	Write or read enable 1 : Write enable 0 : Read enable		
34	sleep_i	input	Control sleep status dynamically		● 器件 GW1NZ-1 - PartNumber: GW1NZ-ZV1FN32I2, GW1NZ-ZV1FN32I3, GW1NZ-ZV1CS16I2, GW1NZ-ZV1CS16I3 - 原语: FLASH64K - 接口: Register Interface
35	AHB_HRDATA	output	Read data bus		● 支持器件: GW1N-4, GW1N-4B, GW1NR-4, GW1NR-4B, GW1NS-4, GW1NSR-4, GW1NRF-4B - 原语: FLASH256K - 接口: AHB Interface ● 支持器件 GW1N-6, GW1N-9, GW1NR-9 - 原语: FLASH608K - 接口: AHB Interface
36	AHB_HREADY	output	Slave ready		
37	AHB_HRESP	output	Slave response		
38	AHB_HTRANS	input	Transfer type		
39	AHB_HSIZE	input	Transfer size		
40	AHB_HWRITE	input	Transfer direction		
41	AHB_HADDR	input	Address bus		
42	AHB_HWDATA	input	Write data bus		
43	AHB_HSEL	input	Slave chip select		
44	AHB_HCLK	input	System clock		
45	AHB_HRESETn	input	System reset		

4 参数定义

Gowin Flash Controller 参数定义，如表 4-1 所示。

表 4-1 Gowin Flash Controller 参数定义

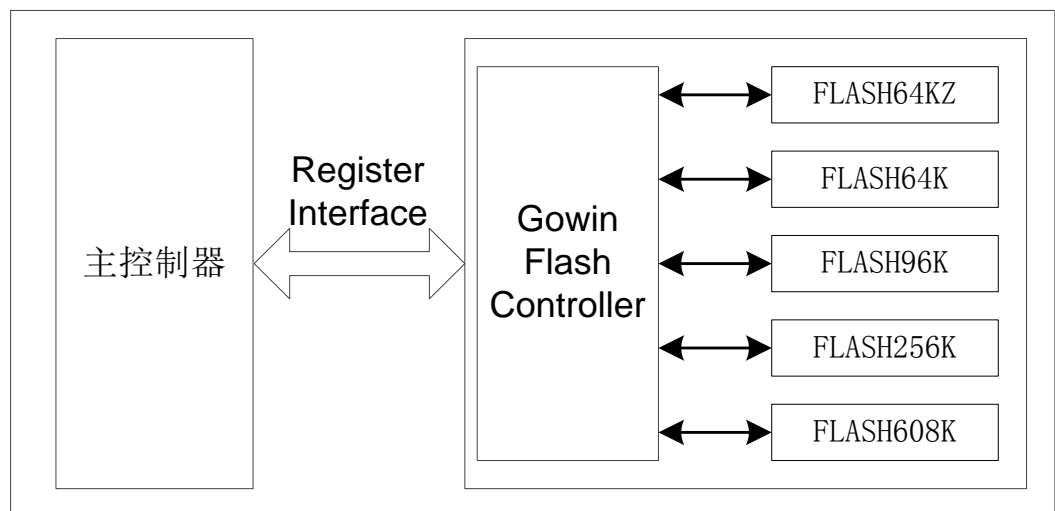
序号	名称	描述	值
1	Interface	Gowin Flash Controller 接口配置	Register Interface or AHB Interface or Wishbone Interface

5 工作原理

5.1 Register 接口

如图 5-1 所示，主控制器将指令或数据通过 Register 接口传送给 Gowin Flash Controller IP，然后 Gowin Flash Controller IP 下发给 FLASH96K 或 FLASH256K 或 FLASH64KZ 或 FLASH64K 或 FLASH608K；或将 FLASH96K 或 FLASH256K 或 FLASH64KZ 或 FLASH64K 或 FLASH608K 的数据通过 Gowin Flash Controller IP Register 接口上传给主控制器。

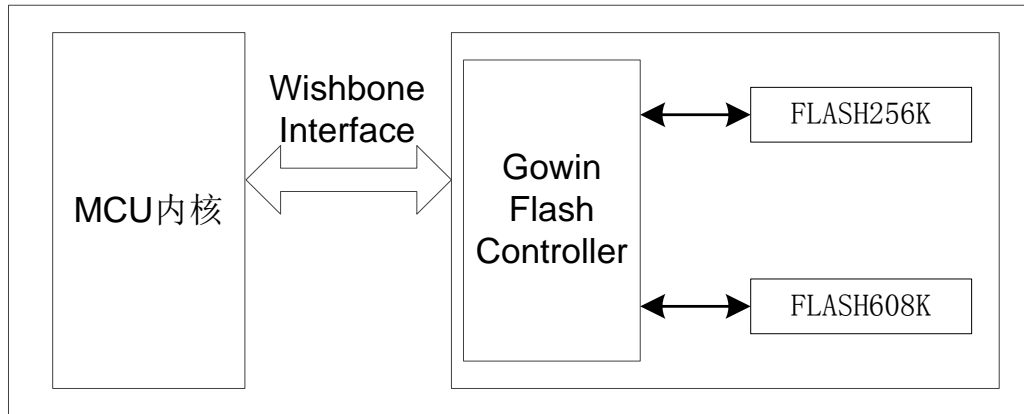
图 5-1 Register 接口



5.2 Wishbone 接口

如图 5-2 所示，MCU 内核将指令或数据通过 Wishbone 总线接口传送给 Gowin Flash Controller IP，然后 Gowin Flash Controller IP 下发给 FLASH608K 或 FLASH256K；或将 FLASH608K 或 FLASH256K 的数据通过 Gowin Flash Controller IP Wishbone 总线接口上传给 MCU 内核。

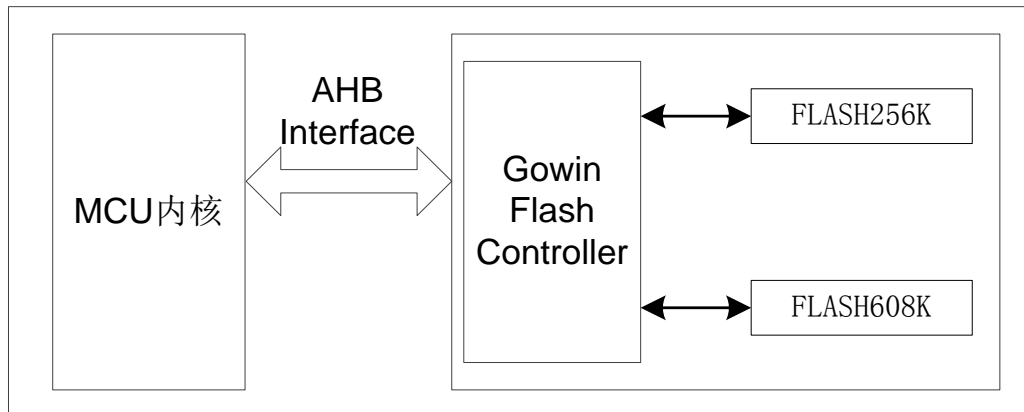
图 5-2 Wishbone 接口



5.3 AHB 接口

如图 5-3 所示, MCU 内核将指令或数据通过 AHB 总线接口传送给 Gowin Flash Controller IP, 然后 Gowin Flash Controller IP 下发给 FLASH608K 或 FLASH256K; 或将 FLASH608K 或 FLASH256K 的数据通过 Gowin Flash Controller IP AHB 总线接口上传给 MCU 内核。

图 5-3 AHB 接口

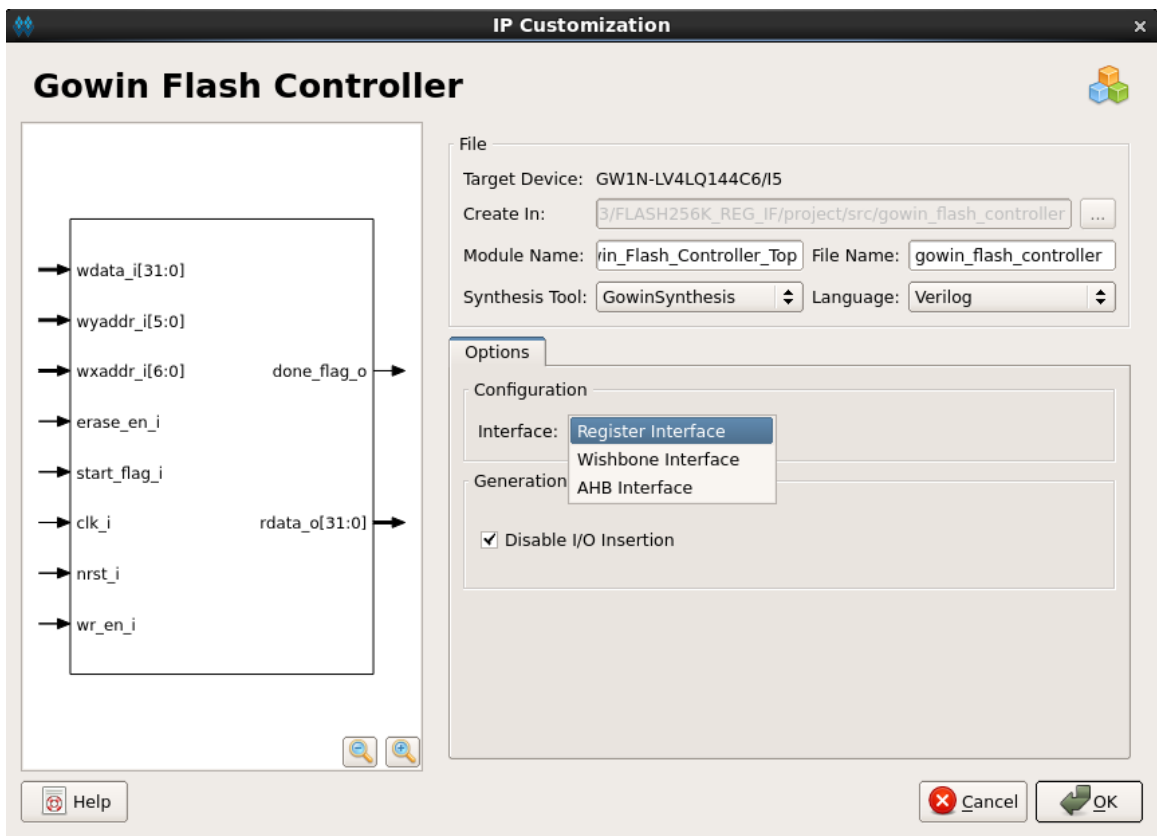


6 接口配置

用户可以使用 IDE 中的 IP 内核生成器工具调用和配置高云 Gowin Flash Controller IP。

Gowin Flash Controller 配置界面如图 6-1 所示。

图 6-1 Gowin Flash Controller 配置界面



7 参考设计

详细信息请参见高云半导体网站 [Gowin Flash Controller](#) 相关参考设计。

