



Gowin Flash Controller IP 用户指南

IPUG901-1.7, 2022/03/01

版权所有 © 2022 广东高云半导体科技股份有限公司

GOWIN高云、、Gowin、云源以及高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2019/08/30	1.0	初始版本。
2019/10/24	1.1	● 支持 FLASH64KZ Register interface controller; ● 支持 FLASH608K Register interface controller; ● 支持 FLASH608K Wishbone interface controller。
2019/11/04	1.2	Gowin Flash Controller 支持器件 GW1NRF-4B 的 FLASH256K Register interface 和 Wishbone interface controller。
2019/11/18	1.3	● 简化 FLASH96K controller 的用户端口设计; ● 修复已知 FLASH96K controller 仿真问题。
2019/12/25	1.4	● 支持 FLASH64K Register interface controller; ● 支持 FLASH256K 和 FLASH608K AHB interface controller。
2020/11/09	1.5	● 支持 FLASH128K Register interface controller; ● 支持 FLASH256K 和 FLASH608K APB interface controller; ● 支持 FLASH256KA Register interface controller; ● 支持 FLASH256KA Wishbone interface controller; ● 支持 FLASH256KA AHB interface controller; ● 支持 FLASH256KA APB interface controller。
2021/11/18	1.6	● 支持 FLASH96KA Register interface controller; ● 支持 FLASH96KA Wishbone interface controller; ● 支持 FLASH96KA AHB interface controller; ● 支持 FLASH96KA APB interface controller。
2022/03/01	1.7	删除 FLASH96KA Wishbone、AHB 和 APB interface controller。

目录

目录	i
图目录	iii
表目录	iv
1 关于本手册	1
1.1 手册内容	1
1.2 相关文档	1
1.3 术语、缩略语	1
1.4 技术支持与反馈	2
2 功能简介	3
2.1 概述	3
2.2 特性	3
3 工作原理	4
3.1 接口工作原理	4
3.1.1 Register 接口	4
3.1.2 Wishbone 接口	5
3.1.3 AHB 接口	5
3.1.4 APB 接口	5
3.2 寄存器工作原理	6
3.2.1 行地址寄存器	6
3.2.2 列地址寄存器	7
3.2.3 读数据寄存器	7
3.2.4 写数据寄存器	7
3.2.5 指令寄存器	7
3.2.6 状态寄存器	7
3.2.7 开始标志寄存器	7
4 信号定义	8
5 参数定义	11
6 接口配置	12

7 参考设计 13

图目录

图 3-1 Register 接口	4
图 3-2 Wishbone 接口	5
图 3-3 AHB 接口	5
图 3-4 APB 接口	6
图 6-1 Gowin Flash Controller 配置界面	12

表目录

表 1-1 术语、缩略语	1
表 3-1 Flash 控制器寄存器列表.....	6
表 4-1 Gowin Flash Controller 信号定义	8
表 5-1 Gowin Flash Controller 参数定义	11

1 关于本手册

1.1 手册内容

Gowin[®] Flash Controller IP 用户指南主要包括功能简介、信号定义、工作原理、GUI 调用等，旨在帮助用户快速了解 Gowin Flash Controller IP 的特性及使用方法。

1.2 相关文档

通过登录高云[®]半导体网站 www.gowinsemi.com 可以下载、查看以下相关文档：

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS841, GW1NZ 系列 FPGA 产品数据手册](#)
- [DS891, GW1NRF 系列蓝牙 FPGA 产品数据手册](#)
- [SUG100, Gowin 云源软件用户指南](#)

1.3 术语、缩略语

本手册中出现的相关术语、缩略语及相关释义如表 1-1 所示。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPGA	Field Programmable Gate Array	现场可编程门阵列
MCU	Microcontroller Unit	微控制器单元
AHB	Advanced High Performace Bus	高级高性能总线
APB	Advanced Peripheral Bus	高级外围总线

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 功能简介

2.1 概述

Gowin Flash Controller 包括四种接口，Register 接口、AHB 总线接口、APB 总线接口和 Wishbone 总线接口，通过 AHB 总线接口、APB 总线接口和 Wishbone 总线接口，可以与 MCU 连接通信。

2.2 特性

Gowin Flash Controller 特性包括：

- 支持 FLASH96K Register 接口的读、写操作。
- 支持 FLASH128K Register 接口的读、写操作。
- 支持 FLASH256K Register 接口、AHB 总线接口、APB 总线接口和 Wishbone 总线接口的读、写操作。
- 支持 FLASH96KA Register 接口的读、写操作。
- 支持 FLASH608K Register 接口、AHB 总线接口、APB 总线接口和 Wishbone 总线接口的读、写操作。
- 支持 FLASH64KZ Register 接口的读、写操作。
- 支持 FLASH64K Register 接口的读、写操作。
- 通过 AHB 总线接口、APB 总线接口和 Wishbone 总线接口，可以与 MCU 连接通信。

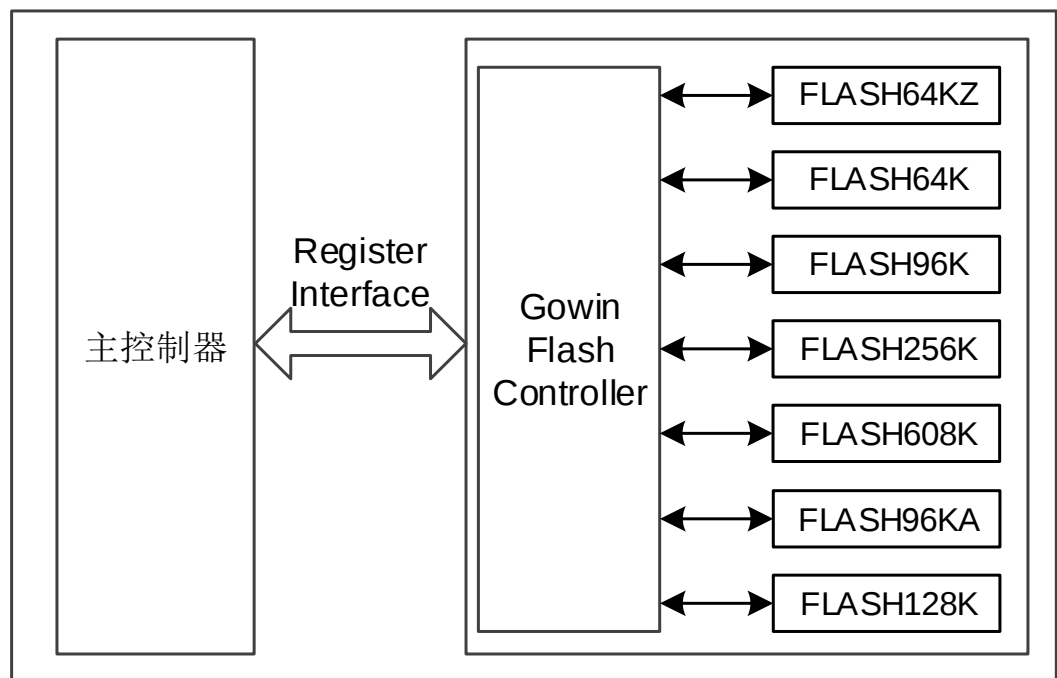
3 工作原理

3.1 接口工作原理

3.1.1 Register 接口

如图 3-1 所示，主控制器将指令或数据通过 Register 接口传送给 Gowin Flash Controller IP，然后 Gowin Flash Controller IP 下发给 FLASH96K 或 FLASH96KA 或 FLASH128K 或 FLASH256K 或 FLASH64KZ 或 FLASH64K 或 FLASH608K；或将 FLASH96K 或 FLASH96KA 或 FLASH128K 或 FLASH256K 或 FLASH64KZ 或 FLASH64K 或 FLASH608K 的数据通过 Gowin Flash Controller IP Register 接口上传给主控制器。

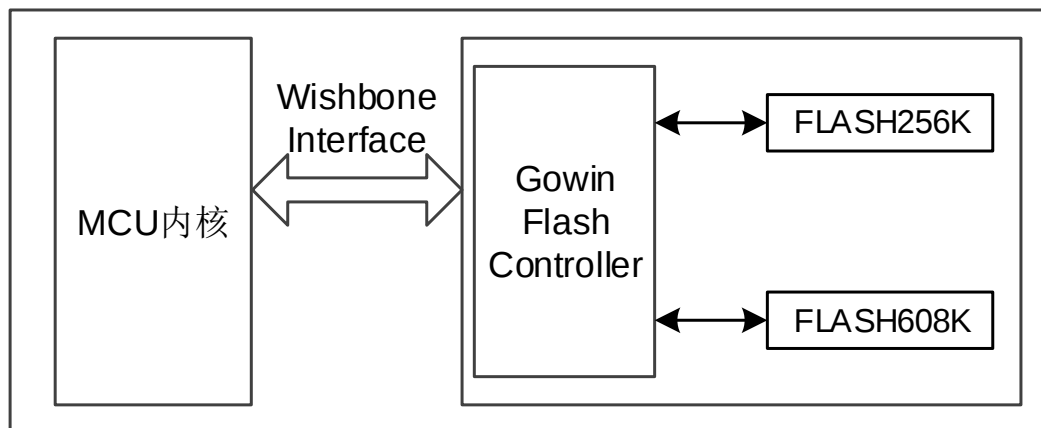
图 3-1 Register 接口



3.1.2 Wishbone 接口

如图 3-2 所示, MCU 内核将指令或数据通过 Wishbone 总线接口传送给 Gowin Flash Controller IP, 然后 Gowin Flash Controller IP 下发给 FLASH608K 或 FLASH256K; 或将 FLASH608K 或 FLASH256K 的数据通过 Gowin Flash Controller IP Wishbone 总线接口上传给 MCU 内核。

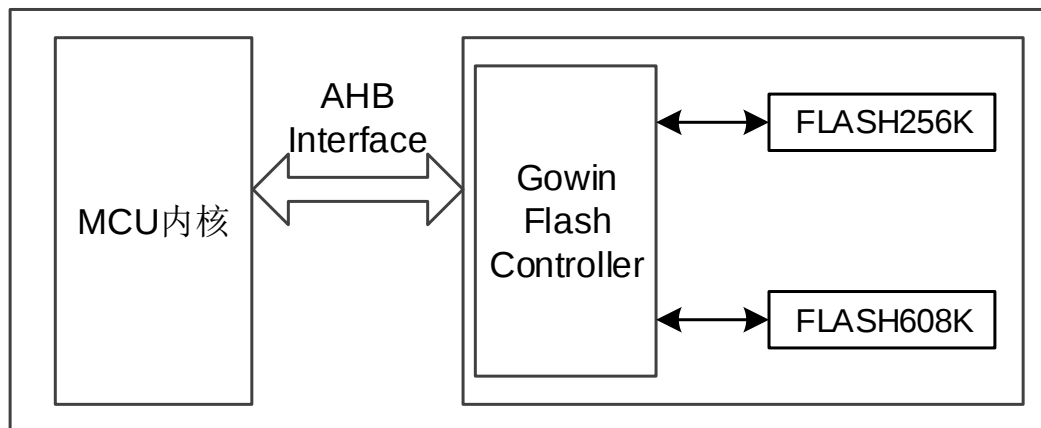
图 3-2 Wishbone 接口



3.1.3 AHB 接口

如图 3-3 所示, MCU 内核将指令或数据通过 AHB 总线接口传送给 Gowin Flash Controller IP, 然后 Gowin Flash Controller IP 下发给 FLASH608K 或 FLASH256K; 或将 FLASH608K 或 FLASH256K 的数据通过 Gowin Flash Controller IP AHB 总线接口上传给 MCU 内核。

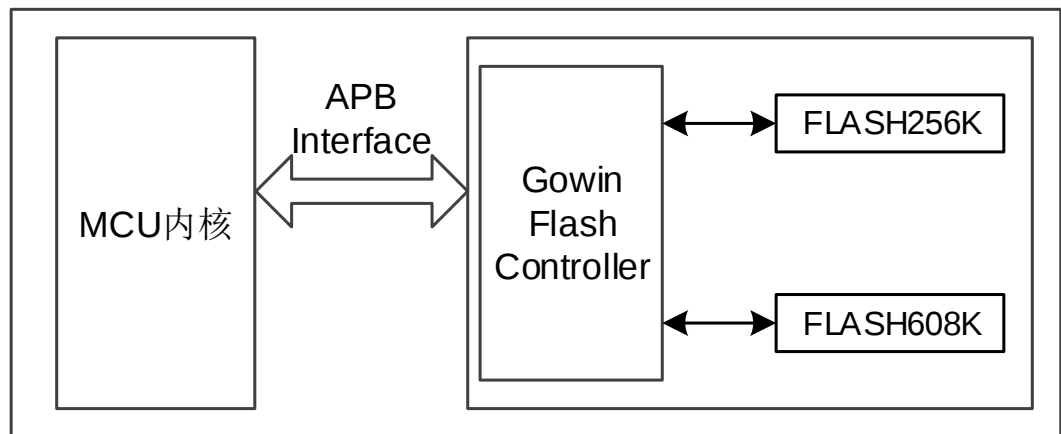
图 3-3 AHB 接口



3.1.4 APB 接口

如图 3-4 所示, MCU 内核将指令或数据通过 APB 总线接口传送给 Gowin Flash Controller IP, 然后 Gowin Flash Controller IP 下发给 FLASH608K 或 FLASH256K; 或将 FLASH608K 或 FLASH256K 的数据通过 Gowin Flash Controller IP APB 总线接口上传给 MCU 内核。

图 3-4 APB 接口



3.2 寄存器工作原理

Wishbone 接口、AHB 接口和 APB 接口 Flash 控制器 IP 具有相同的寄存器，共有如下 7 个寄存器：

- 行地址寄存器
- 列地址寄存器
- 读数据寄存器
- 写数据寄存器
- 指令寄存器
- 状态寄存器
- 开始标志寄存器

表 3-1 Flash 控制器寄存器列表

寄存器名称	寄存器地址	寄存器位宽	类型	描述
XADDR	0x00	9 或 7 或 6	读/写	行地址寄存器
YADDR	0x04	6	读/写	列地址寄存器
RDATA	0x08	32	只读	读数据寄存器
WDATA	0x0C	32	读/写	写数据寄存器
CR	0x10	8	读/写	指令寄存器
SR	0x14	8	只读	状态寄存器
START	0x18	1	读/写	开始标志寄存器

用户通过 Wishbone、AHB 或 APB 总线接口对上述寄存器进行读写操作，从而实现对 Flash 的读、写、擦除等操作。

3.2.1 行地址寄存器

Flash 控制器行地址寄存器地址为 0x00，FLASH608K 对应的宽度为 9bit，FLASH256K 对应的宽度为 7bit，存储 Flash 的行地址数据。

3.2.2 列地址寄存器

Flash 控制器的列地址寄存器地址为 0x04，宽度为 6bit，存储 Flash 的列地址数据。

3.2.3 读数据寄存器

Flash 控制器读数据寄存器地址为 0x08，宽度为 32bit，存储从 Flash 读取的数据。

3.2.4 写数据寄存器

Flash 控制器写数据寄存器地址为 0x0C，宽度为 32bit，存储要写入 Flash 的数据。

3.2.5 指令寄存器

Flash 控制器指令寄存器地址为 0x10，宽度为 8bit，只使用其中两个比特（[1:0]）。若 CR[1:0] = 2'b10，则实现擦除操作，若 CR[1:0] = 2'b01，则实现写操作，若 CR[1:0] = 2'b00，则实现读操作。

3.2.6 状态寄存器

Flash 控制器状态寄存器地址为 0x14，宽度为 8bit，只使用最低位。接收来自 Flash 控制器读、写或擦除操作的完成信号。SR[0] = 1'b1，表示一次读、写或擦除操作完成。

3.2.7 开始标志寄存器

Flash 控制器开始标志寄存器地址为 0x18，宽度为 1bit。当开始标志寄存器 START 值为 1 并且状态寄存器 SR[0]值为 0 时，Flash 控制器开始工作。

4 信号定义

Gowin Flash Controller 信号定义如表 4-1 所示。其中，对应原语适用器件、功能时序等可参考 [UG295, Gowin 闪存资源 \(User Flash\) 用户指南](#)。

表 4-1 Gowin Flash Controller 信号定义

序号	信号名称	方向	描述	备注
1	clk_i	input	Clock signal	原语：FLASH96K 接口：Register Interface
2	nrst_i	input	Reset signal	
3	r_en_i	input	Read enable signal	
4	clear_page_enable_i	input	Clear page enable signal	
5	prog_enable_i	input	Program enable signal	
6	write_page_enable_i	input	Write page enable signal	
7	erase_en_i	input	Erase enable signal	
8	pre_prog_i	input	Pre-program signal	
9	wyaddr_i	input	Write Y direction address	
10	wxaddr_i	input	Write X direction address	
11	page_address	input	Page address	
12	wdata_i	input	Write data into flash	
13	rdata_o	output	Read data from flash	
14	done_flag_o	output	Erase completely flag	
15	wb_clk_i	input	Master system clock	- 原语：FLASH256K 接口：Wishbone Interface - 原语：FLASH608K 接口：Wishbone Interface
16	wb_rst_i	input	Synchronous active high reset	
17	wb_addr_i	input	Lower address bits	
18	wb_data_i	input	Data bus input	
19	wb_data_o	output	Data bus output	
20	wb_we_i	input	Write enable	
21	wb_stb_i	input	strobe /core select	

序号	信号名称	方向	描述	备注
22	wb_cyc_i	input	Valid bus cycle	
23	wb_ack_o	output	Bus cycle acknowledge	
24	wdata_i	input	Write data into flash	
25	wyaddr_i	input	Write Y direction address	● 原语: FLASH256K 接口: Register Interface ● 原语: FLASH608K 接口: Register Interface ● 原语: FLASH64KZ、FLASH64K 接口: Register Interface
26	wxaddr_i	input	Write X direction address	
27	erase_en_i	input	Erase enable	
28	done_flag_o	output	Erase completely flag	
29	start_flag_i	input	Erase beginning flag	
30	clk_i	input	Clock signal	
31	nrst_i	input	Reset signal	
32	rdata_o	output	Read data from flash	
33	wr_en_i	input	Write or read enable 1 : Write enable 0 : Read enable	
34	sleep_i	input	Control sleep status dynamically	● 原语: FLASH64K 接口: Register Interface ● 原语: FLASH96KA 接口: Register Interface
35	AHB_HRDAT A	output	Read data bus	● 原语: FLASH256K 接口: AHB Interface ● 原语: FLASH608K 接口: AHB Interface
36	AHB_HREADY	output	Slave ready	
37	AHB_HRESP	output	Slave response	
38	AHB_HTRANS	input	Transfer type	
39	AHB_HSIZE	input	Transfer size	
40	AHB_HWRITE	input	Transfer direction	
41	AHB_HADDR	input	Address bus	
42	AHB_HWDAT A	input	Write data bus	
43	AHB_HSEL	input	Slave chip select	
44	AHB_HCLK	input	System clock	
45	AHB_HRESETn	input	System reset	
46	PRDATA	output	Read data bus	● 原语: FLASH256K 接口: APB Interface ● 原语: FLASH608K
47	PREADY	output	Slave ready	

序号	信号名称	方向	描述	备注
48	PCLK	input	System clock	接口：APB Interface
49	PSEL	input	Select signal	
50	PENABLE	input	Enable signal	
51	PWRITE	input	Write signal	
52	PADDR	input	Address signal	
53	PWDATA	input	Write data,	
54	PRESETn	input	System reset	
55	dout	output	Data output	原语：FLASH128K 接口：Register Interface
56	done_sig	output	Done signal	
57	clk	input	Clock signal	
58	rstn	input	Reset signal	
59	raddr	input	Row address	
60	caddr	input	Column address	
61	din	input	Data input	
62	macro_erase	input	Macro erase signal	
63	read_enable	input	Read enable signal	
64	write_enable	input	Write enable signal	
65	page_erase	input	Page erase signal	

5参数定义

Gowin Flash Controller 参数定义，如表 5-1 所示。

表 5-1 Gowin Flash Controller 参数定义

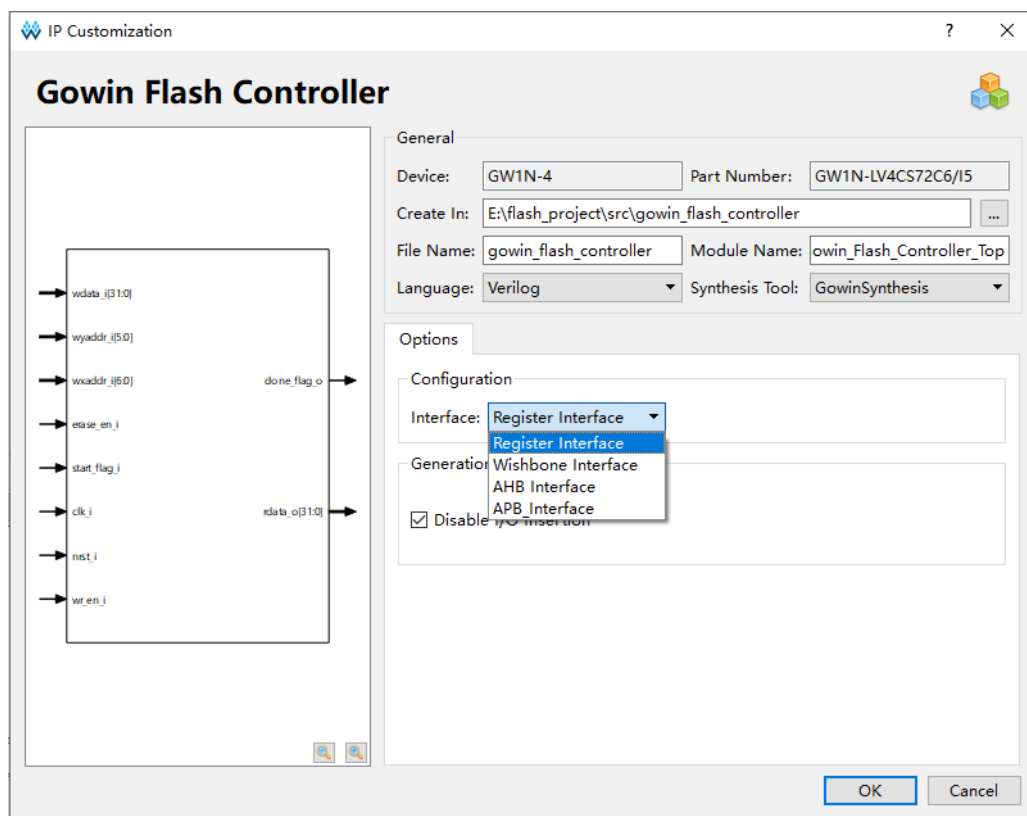
序号	名称	描述	值
1	Interface	Gowin Flash Controller 接口配置	Register Interface or AHB Interface or APB Interface or Wishbone Interface

6 接口配置

用户可以在高云半导体云源®软件中的 IP 内核生成器工具调用和配置 Gowin Flash Controller IP。

Gowin Flash Controller 配置界面如图 6-1 所示。

图 6-1 Gowin Flash Controller 配置界面



7 参考设计

详细信息请参见高云半导体网站 Gowin Flash Controller 相关[参考设计](#)。

