



Gowin FOC Current Loop Control

用户指南

IPUG942-1.0,2020-04-15

版权所有© 2020 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2020/04/15	1.0	初始版本。

目录

目录	i
图目录	iii
表目录	iv
1 关于本手册	1
1.1 手册内容	1
1.2 相关文档	1
1.3 术语、缩略语	1
1.4 技术支持与反馈	2
2 概述	3
2.1 FOC Current Loop Control IP 介绍	3
2.2 特征与性能	3
2.2.1 主要特征	3
2.2.2 最大频率	4
2.2.3 延迟 Latency	4
2.2.4 资源利用	4
3 功能描述	5
3.1 FOC Current Loop Control 算法简介	5
3.1.1 电机原理	5
3.1.2 FOC 以及电流环原理	6
3.1.3 Clarke 变换原理	7
3.1.4 Park 变换原理	8
3.1.5 Park 逆变换原理	8
3.1.6 PI 控制原理	9
3.1.7 SVPWM 原理	9
3.2 FOC Current Loop Control 结构与功能	12

3.3 端口描述.....	13
3.4 时序说明.....	15
3.4.1 Basic Transform Mode 时序.....	15
3.4.2 Basic Transform + SVPWM Mode 时序.....	16
3.4.3 Basic Transform + PI Control Mode 时序	17
3.4.4 Basic Transform + PI + SVPWM Mode 时序	17
4 GUI.....	19
5 参考设计	22

图目录

图 3-1 电机原理图.....	5
图 3-2 电机驱动的三相桥的原理图	6
图 3-3 FOC 原理图	6
图 3-4 FOC 电流环原理图	7
图 3-5 Clarke 变换原理图	7
图 3-6 Park 变换原理图.....	8
图 3-7 Park 逆变换原理图	8
图 3-8 PI 控制原理图	9
图 3-9 Anti-Windup PI 控制原理图.....	9
图 3-10 SVPWM 扇区分布图.....	10
图 3-11 电机驱动的三相桥原理图	10
图 3-12 扇区分布图	10
图 3-13 第一扇区矢量合成图	11
图 3-14 第一扇区 PWM 输出图.....	11
图 3-15 FOC Current Loop Control 实现框图.....	12
图 3-16 FOC Current Loop Control 四种模式框图	13
图 3-17 Gowin FOC Current Loop Control IP 端口图.....	14
图 3-18 Basic Transform Mode 时序图	16
图 3-19 Basic Transform + SVPWM Mode 时序图.....	16
图 3-20 Basic Transform + PI Control Mode 时序图	17
图 3-21 Basic Transform + PI + SVPWM Mode 时序图	18
图 4-1 IP Core Generator 界面	19
图 4-2 FOC Current Loop Control 界面	20
图 4-3 Help 文档	21
图 5-1 参考设计结构框图.....	22

表目录

表 1-1 术语、缩略语	1
表 2-1 Gowin FOC Current Loop Control IP	3
表 2-2 Gowin FOC Current Loop Control IP 占用资源	4
表 3-1 扇区开关切换表	12
表 3-2 Gowin FOC Current Loop Control IP 的 IO 端口列表	14

1 关于本手册

1.1 手册内容

Gowin FOC Current Loop Control IP 用户指南主要内容包括产品概述、功能描述、配置调用、参考设计等，旨在帮助用户快速了解 Gowin FOC Current Loop Control IP 的产品特性、特点及使用方法。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

1. [DS100](#)，GW1N 系列 FPGA 产品数据手册
2. [DS117](#)，GW1NR 系列 FPGA 产品数据手册
3. [DS102](#)，GW2A 系列 FPGA 产品数据手册
4. [DS226](#)，GW2AR 系列 FPGA 产品数据手册
5. [SUG100](#)，Gowin 云源软件用户指南

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
DSP	Digital Signal Processing	数字信号处理
IP	Intellectual Property	知识产权
RAM	Random Access Memory	随机存取存储器
LUT	Look-up Table	查找表
FOC	Field Oriented Control	磁场定向控制
SVPWM	Space Vector Pulse Width Modulation	空间矢量脉宽调制

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail: support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

2.1 FOC Current Loop Control IP 介绍

Gowin FOC Current Loop Control IP 主要是实现 FOC 的电流环设计，通过电流环的设计实现对电机的控制。IP 具有四种模式的选择，方便不同需求的设计。

表 2-1 Gowin FOC Current Loop Control IP

Gowin FOC Current Loop Control IP	
芯片支持	GW1N 系列 FPGA 产品: GW1N-4、GW1N-4B、GW1N-9、GW1N-9C; GW1NR 系列 FPGA 产品: GW1NR-4、GW1NR-4B、GW1NR-9、GW1NR-9C; GW2A 系列 FPGA 产品; GW2AR 系列 FPGA 产品;
逻辑资源	请参见表 2-2。
交付文件	
设计文件	Verilog (encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	Synplify Pro
应用软件	Gowin Software

2.2 特征与性能

2.2.1 主要特征

- 具有四种模式的选择;
- 可选 PI 控制器模块以及 SVPWM 模块;
- 可配置位宽为 16, 18, 24, 32 位;
- 较低的延迟设计。

2.2.2 最大频率

Gowin FOC Current Loop Control IP 的最大频率主要根据所用器件的速度等级（speed grade of the devices）确定，可到约 85M。

2.2.3 延迟 Latency

Gowin FOC Current Loop Control IP 的延迟主要由配置参数来确定。

2.2.4 资源利用

通过 Verilog 语言实现 FOC Current Loop Control。因使用器件的密度、速度、等级不同以及 IP 配置模式不同，其性能和资源利用情况可能不同。

以高云 GW2A-18 系列 FPGA 为例，FOC Current Loop Control 其资源利用情况如表 2-2 所示，有关在其他高云 FPGA 上的应用验证，请关注后期发布信息。

表 2-2 Gowin FOC Current Loop Control IP 占用资源

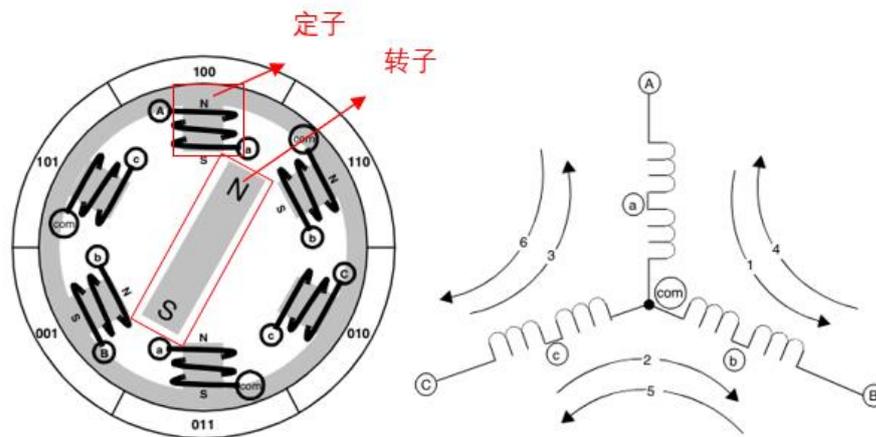
器件系列	速度等级	器件名称	资源利用	备注
GW2A18	-7	LUT	1692	<ul style="list-style-type: none"> ● 模式为 Basic+PIControl+SVPWM Mode ● 数据位宽为 18bit，小数位宽为 17bit
		ALU	1055	
		REG	886	
		BSRAM	0	
		DSP	10	

3 功能描述

3.1 FOC Current Loop Control 算法简介

3.1.1 电机原理

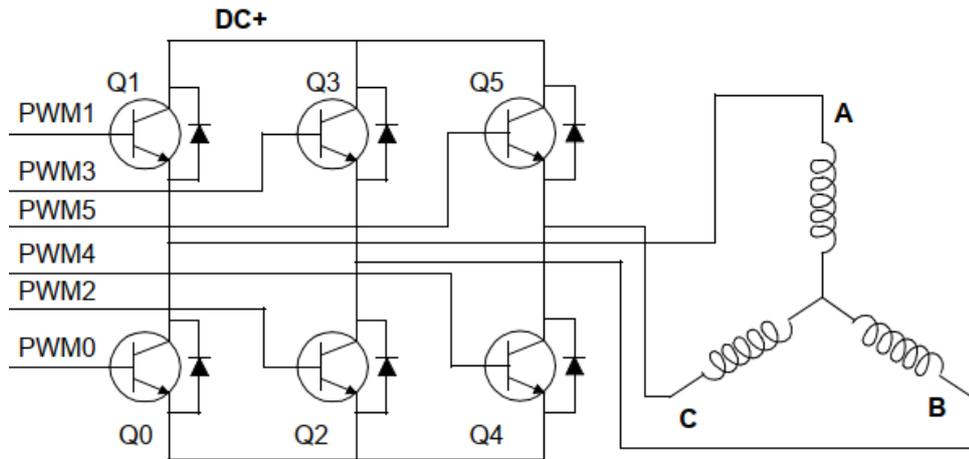
图 3-1 电机原理图



电机（俗称“马达”）是指依据电磁感应定律实现电能转换或传递的一种电磁装置。它的主要作用是产生驱动转矩，为用电器或各种机械提供动力。

电机主要包括两部分：定子(Stator)和转子(Rotor)。电机的转动通过电磁感应原理使流过绕线定子的电流产生磁场，转子由于极性的不同，从而产生一次转动。通过三相桥周期性的电流流过，从而让转子完成一周的转动。

图 3-2 电机驱动的三相桥的原理图

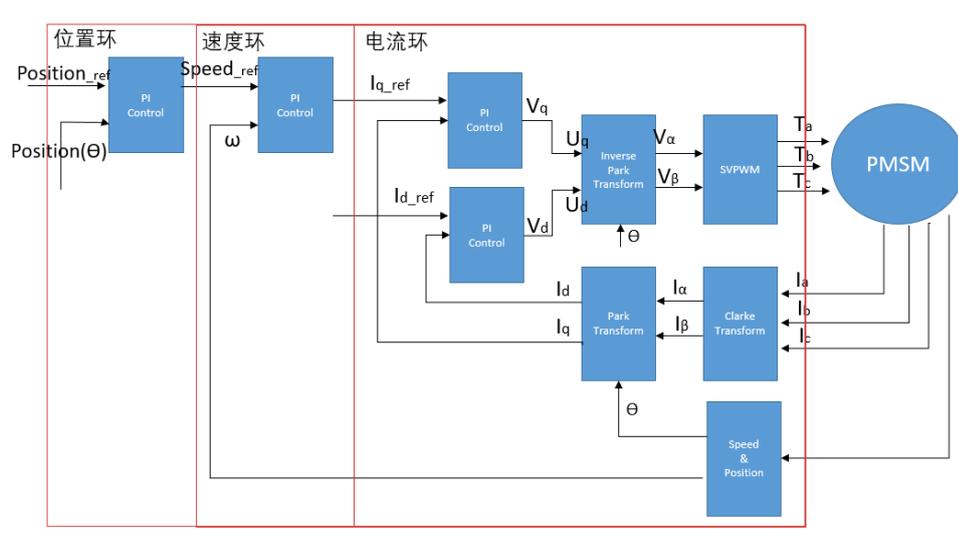


电机驱动的三相桥如图 3-2 所示。通过上下开关管的打开和关闭，给三相 A 相，B 相，C 相通电产生磁场，让转子转动，如 Q1 和 Q4 打开，其他关闭，正电流从 Q1 流向 A 相绕组定子，接着 C 相绕组定子，从 Q4 流回电源负端。流过 A, C 定子绕组的电流会产生磁场，根据电磁感应和右手定则，可知其方向与 B 相平行，所以转子在磁场力的作用下，转到 B 相平行位置。要使电机按指定方向连续转动，就必须按一定顺序给定子通电，即“换相”处理。

3.1.2 FOC 以及电流环原理

FOC(磁场定向控制)，又称矢量控制，通过测量和控制电动机的定子电流矢量，根据磁场定向原理分别对电动机的励磁电流和转矩电流进行控制。

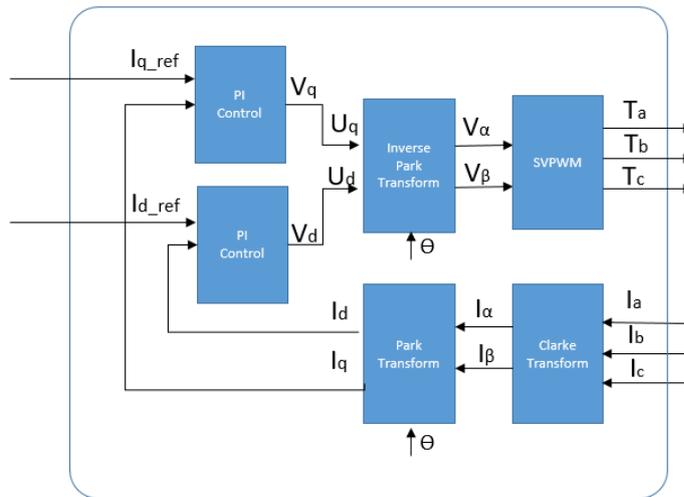
图 3-3 FOC 原理图



FOC 控制如图 3-3 所示。FOC 控制包括内环控制（即电流环），以及外环控制（位置环和速度环）。外环控制主要通过获取电机的霍尔传感器获得其速度和位置信息，对电机进行更精确速度和位置控制。FOC 内环控制是 FOC

的核心控制部分。

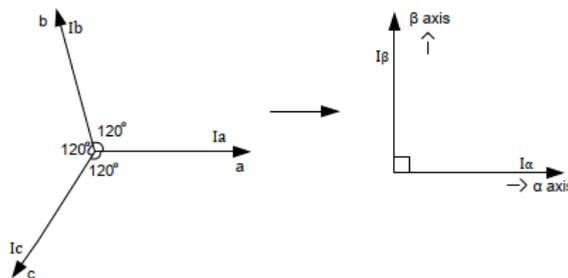
图 3-4 FOC 电流环原理图



FOC 电流环控制如图 3-4 所示，是一个将三相电流转换为相互正交电流的过程。电机的三相电流通过 ADC 采样进行输入，通过 Clarke 变换和 Park 变换进行坐标变换，将三相静止坐标系转化为两相旋转的坐标系，通过 PI 控制进行转速调节，通过 Park 逆变换进行坐标系还原，通过 SVPWM 进行电压调控输出，输出给 PWM 和三相桥完成最后的电机驱动控制。

3.1.3 Clarke 变换原理

图 3-5 Clarke 变换原理图



Clarke 变换，如图 3-5 所示，是将三轴二维坐标系转为双轴二维坐标系的过程。

$$I_{\alpha} = \frac{2}{3}I_a - \frac{1}{3}I_b - \frac{1}{3}I_c$$

$$I_{\beta} = \frac{1}{\sqrt{3}}(I_b - I_c)$$

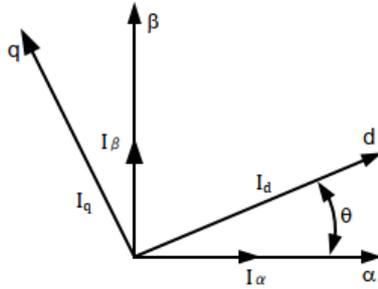
若 $I_a + I_b + I_c = 0$ ，则

$$I_{\alpha} = I_a$$

$$I_{\beta} = \frac{1}{\sqrt{3}}(I_a + 2I_b)$$

3.1.4 Park 变换原理

图 3-6 Park 变换原理图



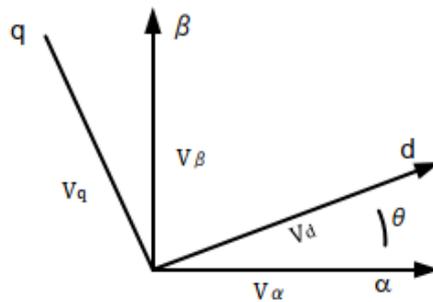
Park 变换如图 3-6 所示，是将静止坐标系转换为旋转坐标系。

$$I_d = I_{\alpha} \cos(\theta) + I_{\beta} \sin(\theta)$$

$$I_q = I_{\beta} \cos(\theta) - I_{\alpha} \sin(\theta)$$

3.1.5 Park 逆变换原理

图 3-7 Park 逆变换原理图



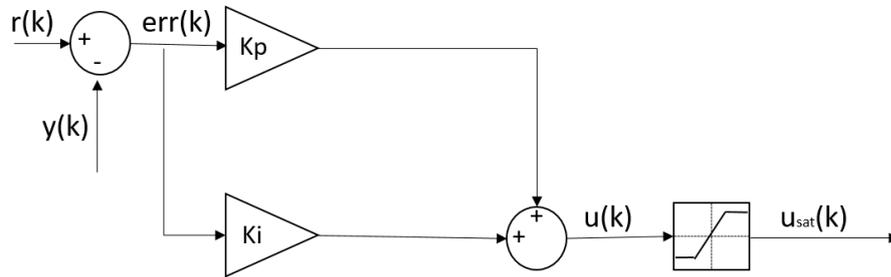
Park 逆变换如图 3-7 所示，是将旋转坐标系转换为静止坐标系。

$$V_{\alpha} = V_d \cos(\theta) - V_q \sin(\theta)$$

$$V_{\beta} = V_q \cos(\theta) + V_d \sin(\theta)$$

3.1.6 PI 控制原理

图 3-8 PI 控制原理图

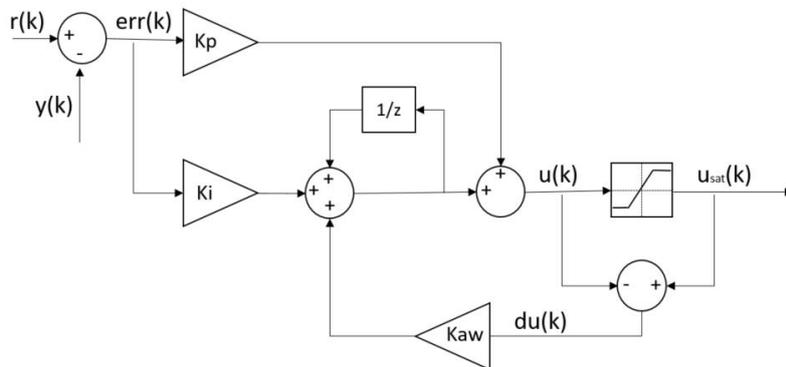


$$u(k) = Kp * err(k) + Ki * err(k)$$

PI 控制是通过比例和积分对偏差进行控制，如图 3-8 所示，实际值 $r(k)$ 与参考值 $y(k)$ 产生偏差 $err(k)$ ，PI 控制器通过比例因子 Kp 和积分因子 Ki 进行偏差控制。

由于 PI 控制通常在线性区域设计，并不考虑对控制对象输入限制，这会导致过大的误差输出，闭环系统会产生相应不稳定的现象，即 Wind-up 现象。为了解决该现象，设计出如图 3-9 所示的 Anti-Windup 的 PI 控制器。

图 3-9 Anti-Windup PI 控制原理图



$$u(k) = Kp * err(k) + \left(Ki + Kaw * du(k) \frac{z}{z-1} \right) err(k)$$

Anti-Windup 的 PI 控制器，通过将输入与输出的误差反馈作用到积分器上，减弱积分器影响，从而抑制 wind-up 现象。

3.1.7 SVPWM 原理

SVPWM 空间矢量脉宽调制，是以三相电机的定子作为理想磁链圈的参考坐标系，系统通过控制三相桥管子做适当的开关操作，从而产生接近理想磁链圈的 PWM 波形。

图 3-10 SVPWM 扇区分布图

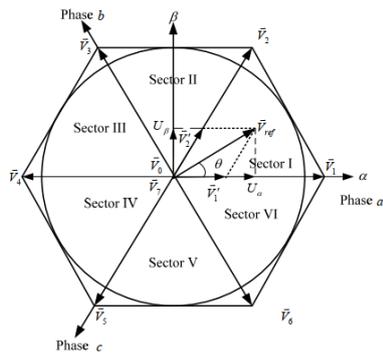
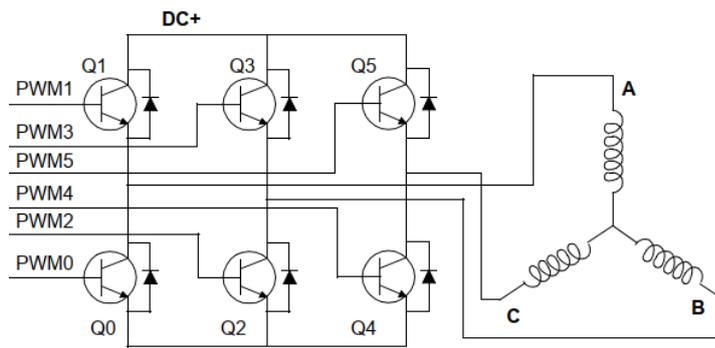


图 3-11 电机驱动的三相桥原理图



SVPWM 将空间分为 6 个扇区，每个扇区通过编码(A, B, C)与三相桥的开关管相对应，其中“0”表示上管关闭而下管打开，“1”表示上管打开而下管关闭。如扇区一可以表示为 (1, 0, 0)，即 Q1, Q2, Q4 打开，其他管子关闭，然后控制开关电流的时间，使转子转到扇区一的角度位置。

图 3-12 扇区分布图

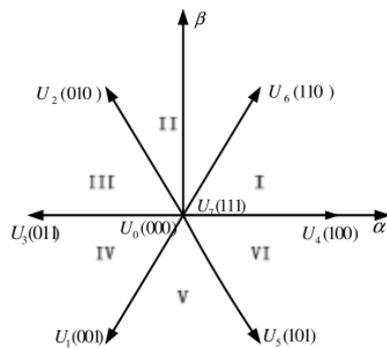
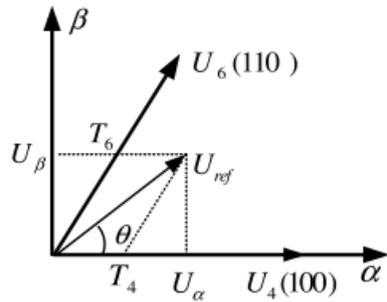


图 3-13 第一扇区矢量合成图



通过 U1T1 以及 U3T3 的矢量合成，得到 Uref 的期望输出电压。

$$\int_0^T U_{ref} = \int_0^{T_4} U_4 + \int_{T_4}^{T_4+T_6} U_6 + \int_{T_4+T_6}^T U_0$$

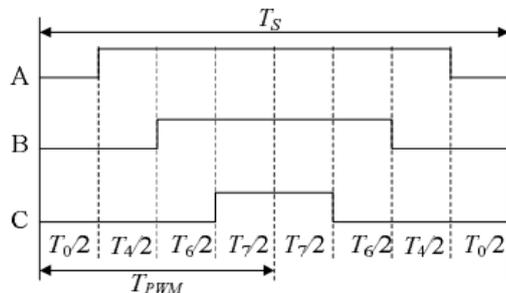
$$U_{out} T = U_4 T_4 + U_6 T_6 + U_0 T_{T-T_4-T_6} = U_x T_x + U_y T_y + U_0 T_0$$

其中 U_{ref} 为期望所要输出的电压， T 为周期， T_x ， T_y ， T_0 分别为对应坐标系和零矢量 U_0 在一个周期内所作用的时间。

产生实际的脉宽调制波形，需要通过计算矢量切换时间得到。其中零矢量的选择最具灵活性，适当选择零矢量，可最大限度的减少开关次数；尽可能避免在负载电流较大的时刻的开关动作，可最大限度的减少开关损耗。所以以减少开关次数为目标，基本矢量作用顺序的分配原则为：在每次开关状态转换时，只改变其中一相的开关状态，并且对零矢量在时间上进行了平均分配，以使产生的 PWM 对称，从而有效的降低 PWM 的谐波分量。

以第一扇区为例，电压矢量先后为 $U_0, U_4, U_6, U_7, U_7, U_6, U_4, U_0$ ，则 PWM 输出如下所示。

图 3-14 第一扇区 PWM 输出图



其他扇区开关顺序表如下所示。

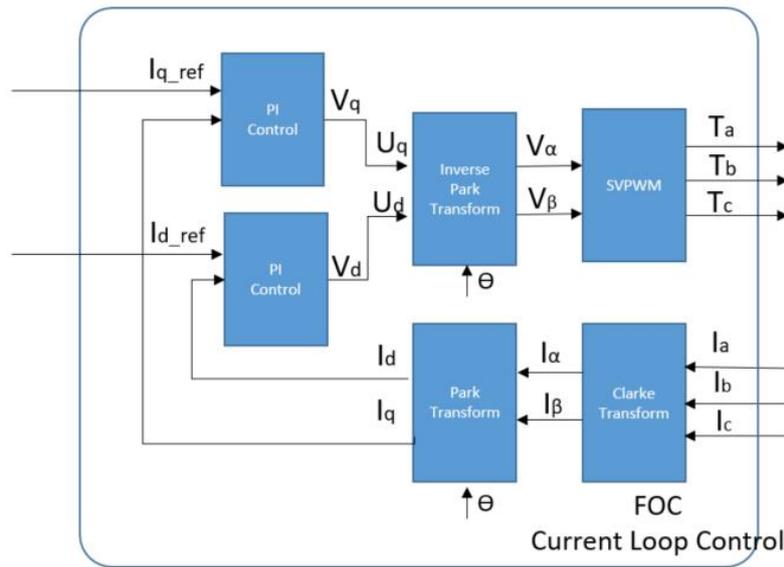
表 3-1 扇区开关切换表

扇区	U_{ref} 所在位置	开关切换顺序
I	$0 \leq \theta \leq 60$...0-4-6-7-7-6-4-0...
II	$60 \leq \theta \leq 120$...0-2-6-7-7-6-2-0...
III	$120 \leq \theta \leq 180$...0-2-3-7-7-3-2-0...
IV	$180 \leq \theta \leq 240$...0-1-3-7-7-3-1-0...
V	$240 \leq \theta \leq 300$...0-1-5-7-7-5-1-0...
vi	$300 \leq \theta \leq 360$...0-4-5-7-7-5-4-0...

3.2 FOC Current Loop Control 结构与功能

在 FPGA 中通过以下结构最终实现 Gowin FOC Current Loop Control，实现框图如图 3-15 所示。

图 3-15 FOC Current Loop Control 实现框图

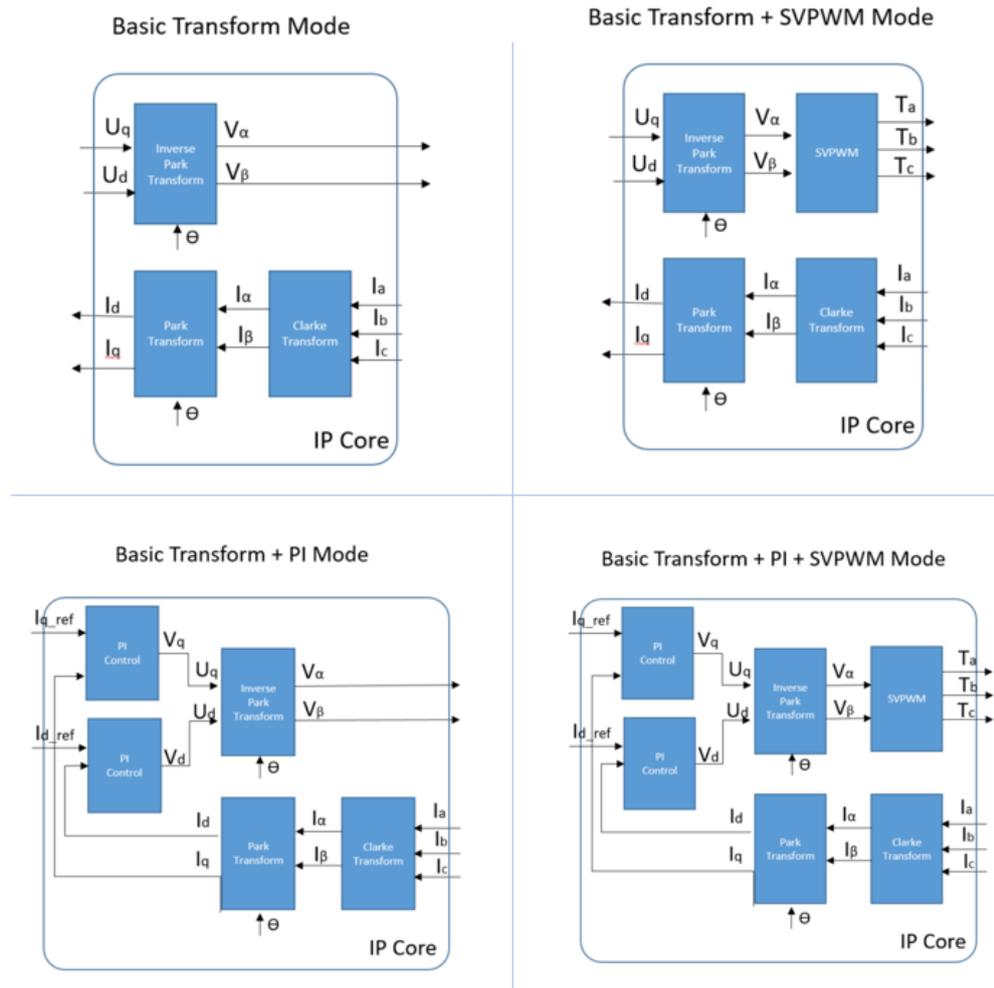


主要由以下几个模块组成：

1. Clarke Transform 模块：将 ADC 采样后的相位电流 I_a I_b I_c 进行坐标转换，将原来三轴坐标系转为两轴坐标系，输出 I_α 以及 I_β 。
2. Park Transform 模块：将 I_α 和 I_β 的静止坐标系转为旋转坐标系，输出 I_d 以及 I_q 。
3. PI Control 模块：对 I_q 和 I_d 与 I_{q_ref} 和 I_{d_ref} 产生的偏差进行比例和积分控制，输出 U_q 和 U_d 。

4. Inverse Park Transform 模块: 将 U_q 和 U_d 的旋转坐标转换为静止坐标系, 输出 U_α 和 U_β 。
5. SVPWM 模块: 根据 U_α 和 U_β 进行 SVPWM 算法处理, 输出相位矢量时间 T_a, T_b 和 T_c 。

图 3-16 FOC Current Loop Control 四种模式框图



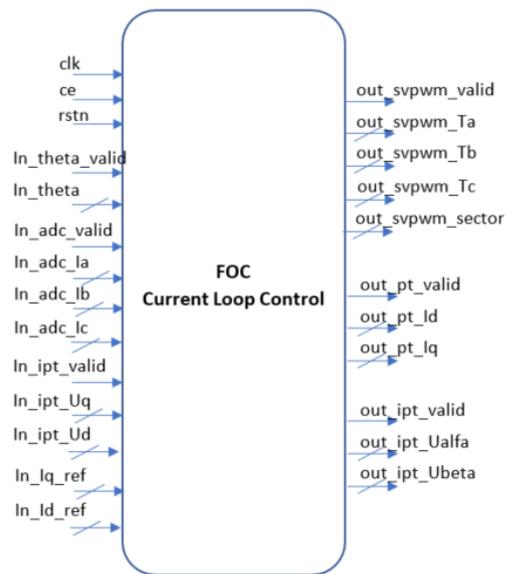
如图 3-16 所示, FOC 电流环控制包括四种模式, 分别为,

- Basic Transform 模式
- Basic Transform + SVPWM 模式
- Basic Transform + PI 模式
- Basic Transform + PI + SVPWM 模式

3.3 端口描述

Gowin FOC Current Loop Control IP 的 IO 端口如图 3-17 所示。

图 3-17 Gowin FOC Current Loop Control IP 端口图



有关 Gowin FOC Current Loop Control IP 的 IO 端口详情，如表 3-2 所示。

表 3-2 Gowin FOC Current Loop Control IP 的 IO 端口列表

信号	方向	位宽	描述
clk	Input	1	时钟信号
ce	Input	1	使能信号
rstn	Input	1	复位信号（低电平有效）
In_theta_valid	Input	1	角度信号输入有效信号
In_theta	Input	18	角度数据以0-65536表示0-360°
In_adc_valid	Input	1	ADC电流输入有效信号
In_adc_la	Input	16/18/24/32	ADC Ia电流数据
In_adc_lb	Input	16/18/24/32	ADC Ib电流数据
In_adc_lc	Input	16/18/24/32	ADC Ic电流数据（当选择为3输入Clarke Transform模块，信号存在）
In_ipt_valid	Input	1	Inverse Park Transform模块输入有效信号（当无PI Control模块的模式下，信号存在）
In_ipt_Uq	Input	16/18/24/32	Inverse Park Transform模块输入的Uq数据（当无PI Control模块的模式下，信号存在）
In_ipt_Ud	Input	16/18/24/32	Inverse Park Transform模块输入的Ud数据（当无PI Control模块的模式下，信号存在）
In_lq_ref	Input	16/18/24/32	PI Control模块输入的Iq参考电压（当有PI Control模块的模式下，信号存在）

信号	方向	位宽	描述
In_Id_ref	1	16/18/24/32	PI Control模块输入的Id参考电压 (当有PI Control模块的模式下, 信号存在)
Out_svpwm_valid	O	1	SVPWM模块输出有效信号 (当有SVPWM模块的模式下, 信号存在)
Out_svpwm_Ta	O	16/18/24/32	SVPWM模块输出Ta数据 (当有SVPWM模块的模式下, 信号存在)
Out_svpwm_Tb	O	16/18/24/32	SVPWM模块输出Tb数据 (当有SVPWM模块的模式下, 信号存在)
Out_svpwm_Tc	O	16/18/24/32	SVPWM模块输出Tc数据 (当有SVPWM模块的模式下, 信号存在)
Out_svpwm_sector	O	3	SVPWM模块的扇区数据 (当有SVPWM模块的模式下, 信号存在)
Out_pt_valid	O	1	Park Transform模块的输出有效信号 (当无PI Control模块的模式下, 信号存在)
Out_pt_Id	O	16/18/24/32	Park Transform模块的输出Id数据 (当无PI Control模块的模式下, 信号存在)
Out_pt_Iq	O	16/18/24/32	Park Transform模块的输出Iq数据 (当无PI Control模块的模式下, 信号存在)
Out_ipt_valid	O	1	Inverse Park Transform模块的输出有效信号 (当无SVPWM模块的模式下, 信号存在)
Out_ipt_Ualfa	O	16/18/24/32	Inverse Park Transform模块的输出Ualfa数据 (当无SVPWM模块的模式下, 信号存在)
Out_ipt_Ubeta	O	16/18/24/32	Inverse Park Transform模块的输出Ubeta数据 (当无SVPWM模块的模式下, 信号存在)

注!

- 其中有 PI Control 模块模式是指 Basic Transform + PI Mode 模式以及 Basic Transform + PI + SVPWM mode 模式。
- 其中有 SVPWM 模块模式是指 Basic Transform + SVPWM Mode 模式以及 Basic Transform + PI + SVPWM mode 模式。

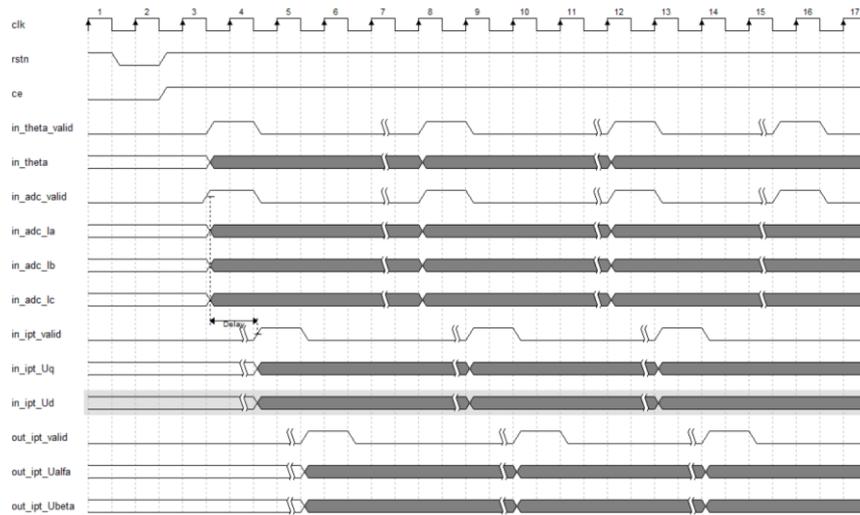
3.4 时序说明

本节旨在介绍 Gowin FOC Current Loop Control IP 的时序情况。

3.4.1 Basic Transform Mode 时序

FOC Current Loop Control 的 Basic Transform Mode 模式的时序图如图 3-18 所示。

图 3-18 Basic Transform Mode 时序图

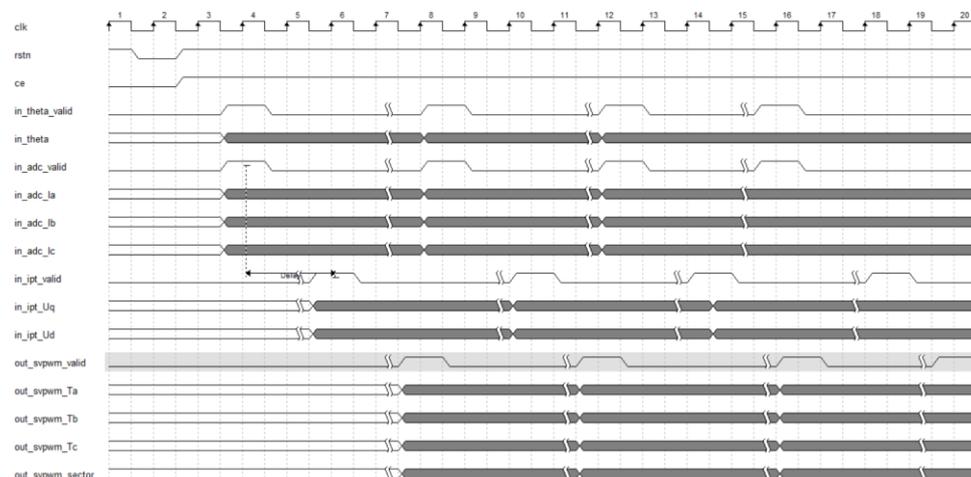


1. 角度信号(in_theta)在有效脉冲信号(in_theta_valid 为高电平)输入
2. 三相采样电流(in_adc_la, in_adc_lb, in_adc_lc)在有效脉冲信号 (in_adc_valid 为高电平) 输入;
3. 经过一段延迟, inverse Park transform 模块在有效脉冲信号 (in_ipt_valid 为高电平) 输入数据(in_ipt_Uq, in_ipt_Ud)
4. 经过处理后, 输出数据(out_ipt_Ualfa, out_ipt_Ubeta), 以及有效脉冲信号(out_ipt_valid 为高电平)。

3.4.2 Basic Transform + SVPWM Mode 时序

FOC Current Loop Control 的 Basic Transform + SVPWM Mode 时序图如图 3-19 所示。

图 3-19 Basic Transform + SVPWM Mode 时序图



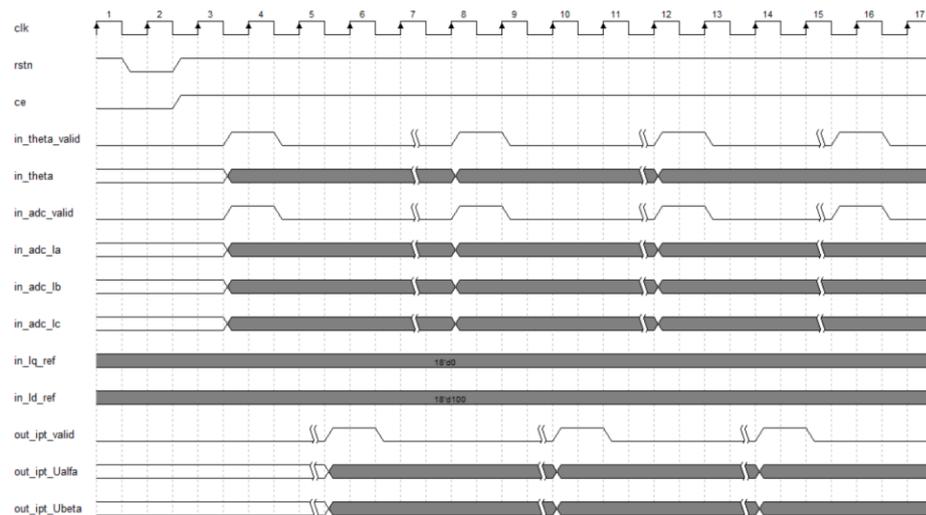
1. 角度信号(in_theta)在有效脉冲信号(in_theta_valid 为高电平)输入
2. 三相采样电流(in_adc_la, in_adc_lb, in_adc_lc)在有效脉冲信号 (in_adc_valid 为高电平) 输入;

3. 经过一段延迟，inverse Park transform 模块在有效脉冲信号（in_ipt_valid 为高电平）输入数据(in_ipt_Uq, in_ipt_Ud)
4. 经过处理后，输出数据(out_svpwm-Ta, out_svpwm-Tb, out_svpwm-Tc out_svpwm_sector)，以及有效脉冲信号(out_svpwm_valid 为高电平)。

3.4.3 Basic Transform + PI Control Mode 时序

FOC Current Loop Control 的 Basic Transform +PI Control Mode 模式的时序图如图 3-20 所示。

图 3-20 Basic Transform + PI Control Mode 时序图

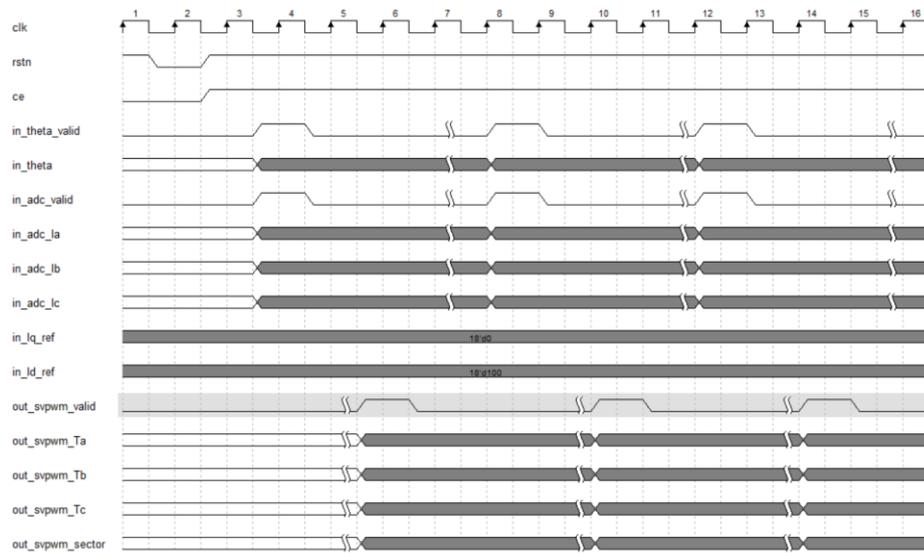


1. 角度信号(in_theta)在有效脉冲信号(in_theta_valid 为高电平)输入；
2. 三相采样电流(in_adc_la, in_adc_lb, in_adc_lc)在有效脉冲信号（in_adc_valid 为高电平）输入；
3. 输入 Iq 的参考电压(in_lq_ref)以及 Id 的参考电压(in_ld_ref)；
4. 经过处理后，输出数据(out_ipt_Ualpha, out_ipt_Ubeta)，以及有效脉冲信号(out_ipt_valid 为高电平)。

3.4.4 Basic Transform + PI + SVPWM Mode 时序

FOC Current Loop Control 的 Basic Transform + PI + SVPWM Mode 模式的时序图如图 3-21 所示。

图 3-21 Basic Transform + PI + SVPWM Mode 时序图



1. 角度信号(in_theta)在有效脉冲信号(in_theta_valid 为高电平)输入
2. 三相采样电流(in_adc_la, in_adc_lb, in_adc_lc)在有效脉冲信号 (in_adc_valid 为高电平) 输入;
3. 输入 Iq 的参考电压(in_lq_ref)以及 Id 的参考电压(in_ld_ref)
4. 经过处理后, 输出数据(out_svpwm_Ta, out_svpwm_Tb, out_svpwm_Tc out_svpwm_sector), 以及有效脉冲信号(out_svpwm_valid 为高电平)。

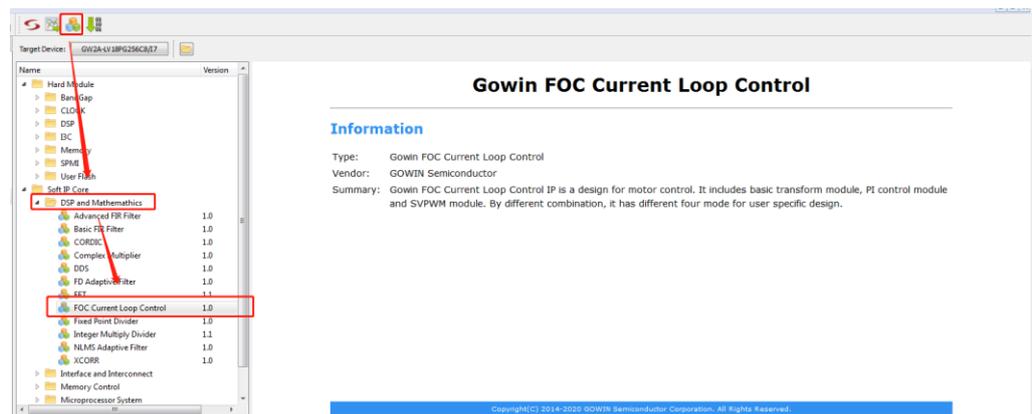
4 GUI

在高云云源软件界面菜单栏 Tools 下，可启动 IP Core Generator 工具，完成调用并配置 FOC Current Loop Control。

1. 打开 IP Core Generator

用户建立工程后，点击“IP Core Generator”，可打开 Gowin IP 核产生工具，如图 4-1 所示。

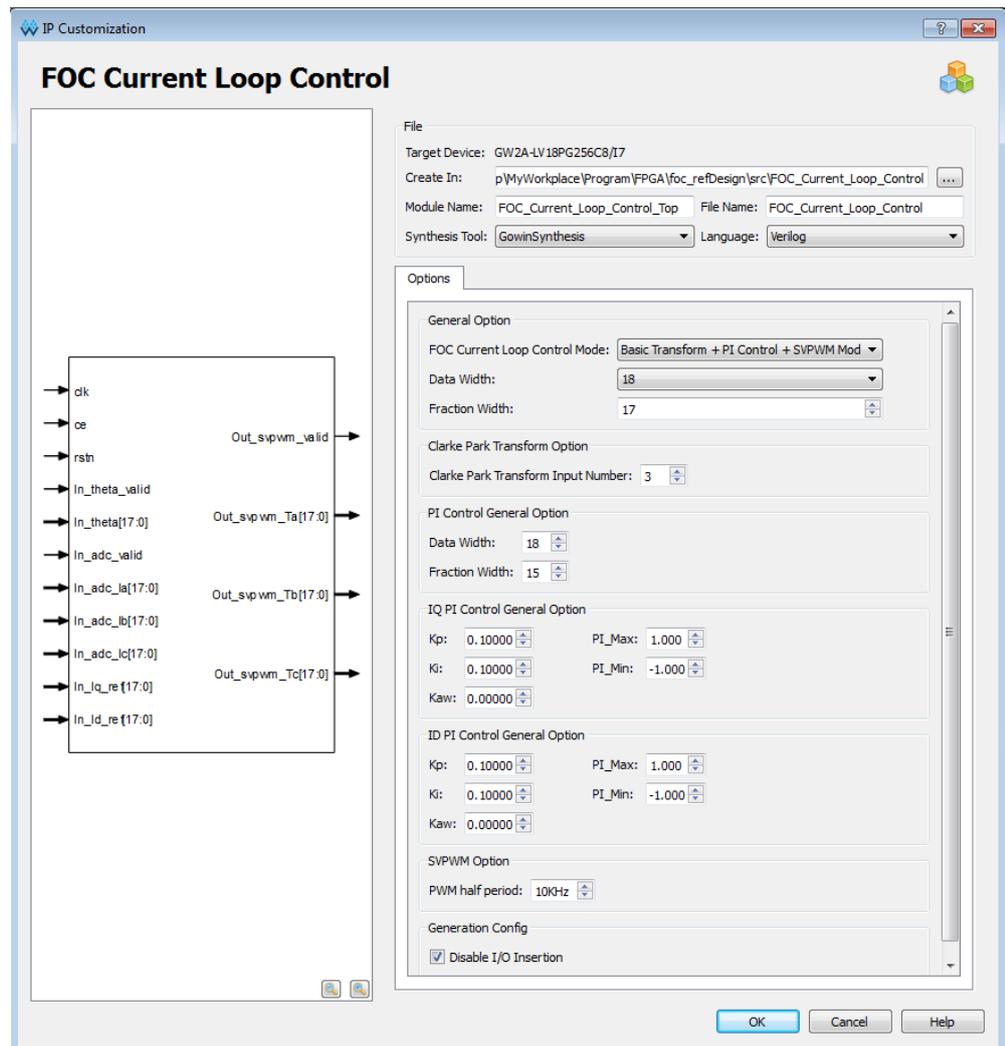
图 4-1 IP Core Generator 界面



2. 打开 FOC Current Loop Control

单击“DSP and Mathematics”选项，双击“FOC Current Loop Control”，打开 FOC Current Loop Control IP 核界面，如图 4-2 所示。

图 4-2 FOC Current Loop Control 界面



3. 配置 FOC Current Loop Control

IP 配置 Options 主要包括 General Option、Clarke Transform Option、PI Control Option 以及 SVPWM Option。

- General Option 配置 IP 模式、数据位宽和小数位宽。
- Clarke Park Transform Option 配置 Clarke Park Transform 模块的输入模式（包括 2 输入和 3 输入）
- PI Control General Option 配置 PI Control 模块的小数位宽, 以及 IQ PI Control 和 ID PI Control 模块的 Kp, KI, Kaw 参数, 以及最大最小的范围。
- SVPWM 配置 PWM 半周期的频率。

4. 打开 Help 文档

可以单击图 4-2 右下角的“Help”按钮可以查看配置界面中各个选项的简单英文介绍, 方便用户快速完成对 IP 核的配置。Help 文档选项介绍顺序 和界面顺序一致, 如图 4-3 所示。

图 4-3 Help 文档

Gowin FOC Current Loop Control

Information

Type:	Gowin FOC Current Loop Control
Vendor:	GOWIN Semiconductor
Summary:	Gowin FOC Current Loop Control IP is a design for motor control. It includes basic transform module, PI control module and SVPWM module. By different combination, it has different four mode for user specific design.

Options

Option	Description
General Option	
FOC Current Loop Control Mode	FOC Current Loop Control Mode
Data Width	Data width
Fraction Width	Fraction Width
Clarke Park Transform Option	
Clarke Park Transform Input Number	Clarke Park Transform Input Number
PI Control General Option	
Data Width	Data Width
Fraction Width	Fraction Width
IQ PI Control Option	
Kp	The proportional gain coefficient.
Ki	The integral gain coefficient.
Kaw	The anti-windup gain coefficient.
PI_Max	Pi value upper limit
PI_Min	Pi value lower limit
ID PI Control Option	
Kp	The proportional gain coefficient.
Ki	The integral gain coefficient.
Kaw	The anti-windup gain coefficient.
PI_Max	Pi value upper limit
PI_Min	Pi value lower limit
SVPWM Option	
PWM half period	PWM half period

Copyright(C) 2014-2020 GOWIN Semiconductor Corporation. All Rights Reserved.

5 参考设计

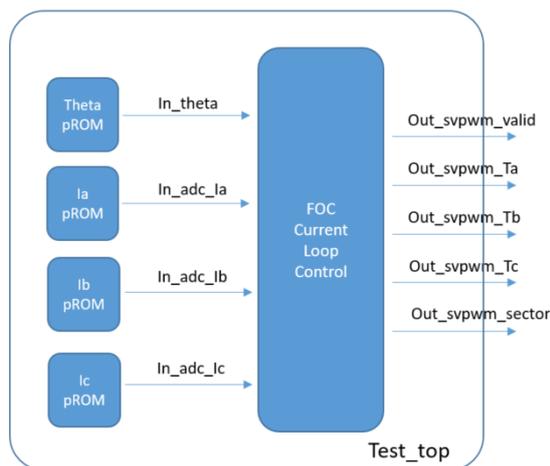
本节主要介绍 FOC Current Loop Control 的参考设计实例的搭建及其使用方法。FOC Current Loop Control 的设计实例只有一个模块，详细信息见 FOC Current Loop Control 的 reference design。

设计实例应用

参考设计基本结构框图如图 5-1 所示。在设计实例中，其运行步骤如下所示：

1. 输入数据(Theta, Ia, Ib, Ic)通过 pROM 存储后输入给 FOC Current Loop Control 模块。
2. 经过 FOC Current Loop Control 模块处理后，得到输出结果。
3. 其中参考设计使用 Basic + PI Control + SVPWM Mode 模式

图 5-1 参考设计结构框图



利用该设计实例能够快速验证 FOC Current Loop Control 的功能。当该参考设计应用于板级测试时，用户需为参考设计提供合适的激励，信号的观测可配合在线逻辑分析仪或示波器进行。

