




Gowin USB1.1 IP

用户指南

IPUG950-1.1,2022-03-29

版权所有 © 2022 广东高云半导体科技股份有限公司

GOWIN高云、、Gowin、云源以及高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

| 日期 | 版本 | 说明 |
|------------|------|-----------|
| 2020/03/30 | 1.0 | 初始版本。 |
| 2021/05/07 | 1.01 | 新增支持器件。 |
| 2022/03/29 | 1.1 | 增加资源占用描述。 |

目录

| | |
|----------------------------|----------|
| 目录 | i |
| 图目录..... | ii |
| 表目录..... | iii |
| 1 关于本手册..... | 1 |
| 1.1 手册内容..... | 1 |
| 1.2 相关文档..... | 1 |
| 1.3 术语、缩略语 | 2 |
| 1.4 技术支持与反馈..... | 2 |
| 2 概述..... | 3 |
| 2.1 特性..... | 4 |
| 2.2 资源占用..... | 4 |
| 3 功能描述 | 5 |
| 3.1 Gowin USB1.1 整体结构..... | 5 |
| 3.2 USB Controller..... | 6 |
| 3.3 USB Physical..... | 6 |
| 3.4 UART Controller..... | 6 |
| 4 信号定义 | 7 |
| 4.1 信号定义..... | 7 |
| 4.2 参数配置选项 | 8 |
| 5 界面配置 | 9 |

图目录

| | |
|-----------------------------------|----|
| 图 4-1 不选中 UART 时 USB1.1 基本结构..... | 5 |
| 图 4-2 选中 UART 时 USB1.1 基本结构 | 6 |
| 图 5-1 IP Core Generator 选项..... | 9 |
| 图 5-2 打开 USB 1.1 IP 核 | 10 |
| 图 5-3 USB1.1 配置界面..... | 11 |
| 图 5-4 Help 界面 | 11 |

表目录

| | |
|--------------------------------|---|
| 表 1-1 术语、缩略语 | 2 |
| 表 2-1 Gowin USB1.1 IP 概述 | 3 |
| 表 2-2 资源占用 | 4 |
| 表 3-1 信号定义 | 7 |
| 表 3-2 配置选项说明 | 8 |

1 关于本手册

1.1 手册内容

Gowin USB1.1 IP 用户指南主要内容包括功能简介、信号定义、功能描述以及界面配置，旨在帮助用户快速了解 Gowin USB1.1 IP 的产品特性、特点及使用方法。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档。

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS841, GW1NZ 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS871, GW1NSE 系列 FPGA 产品数据手册](#)
- [DS881, GW1NSER 系列 FPGA 产品数据手册](#)
- [DS891, GW1NRF 系列蓝牙 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS971, GW2AN-18X & 9X 器件数据手册](#)
- [SUG100, Gowin 云源软件用户指南](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

| 术语、缩略语 | 全称 | 含义 |
|--------|---|-----------|
| IP | Intellectual Property | 知识产权 |
| USB | Universal Serial Bus | 通用串行总线 |
| UART | Universal Asynchronous Receiver/Transmitter | 通用异步收发传输器 |
| CDC | Communication Device Class | 通信设备类 |

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

通用串行总线（Universal Serial Bus），通常称为 USB，是一种外部总线，用于规范电脑和外部设备的连接与通讯。

Gowin USB1.1 IP 基于 USB1.1 协议，目前该 IP 的 USB Device Class 仅支持 Communications Device Class（CDC）。

Gowin USB1.1 IP 一端为 USB 接口（IO 位置固定，具体请查看芯片[封装手册](#)），另一端为其他格式数据。

若在 IP 中启用 UART 选项，可直接实现 USB 与 UART 间的连接通信；否则另一端数据为并行的 8bit 宽数据，通过握手信号进行通信。IP 支持对收、发缓冲区的大小进行配置。

表 2-1 Gowin USB1.1 IP 概述

| Gowin USB 1.1 IP | |
|------------------|---|
| IP 核应用 | |
| 芯片支持 | 高云全部产品。 |
| 逻辑资源 | 参见表 2-2。 |
| 交付文件 | |
| 设计文件 | Verilog (encrypted) |
| 参考设计 | Verilog |
| TestBench | Verilog |
| 测试设计流程 | |
| 综合软件 | GowinSynthesis [®] |
| 应用软件 | Gowin [®] Software (V1.9.8.03 及以上) |

2.1 特性

USB1.1 特性包括：

- 支持 USB to UART 功能；
- USB 收、发缓冲区大小可配置；
- UART 波特率可配置；
- UART 校验方式可配置。

2.2 资源占用

通过 Verilog 语言实现 Gowin USB 1.1 IP。因使用器件的密度、速度和等级不同，其资源利用情况可能不同。以高云 GW1N-2 系列为例，Gowin USB 1.1 IP 资源利用情况如表 2-2 所示。

表 2-2 资源占用

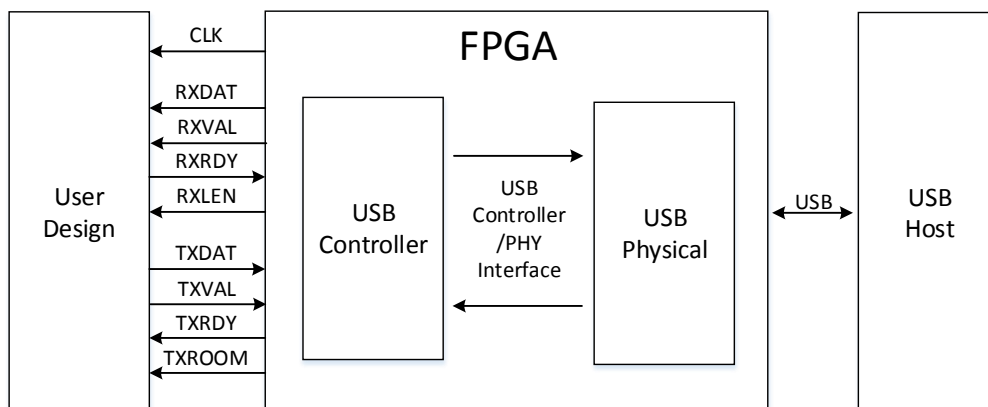
| 器件系列 | 速度等级 | 资源名称 | 资源利用 | 备注 |
|--------|------|-------|------|----|
| GW1N-2 | -5 | LUT | 133 | - |
| | | REG | 47 | |
| | | ALU | 0 | |
| | | BSRAM | 0 | |
| | | IO | 2 | |

3 功能描述

3.1 Gowin USB1.1 整体结构

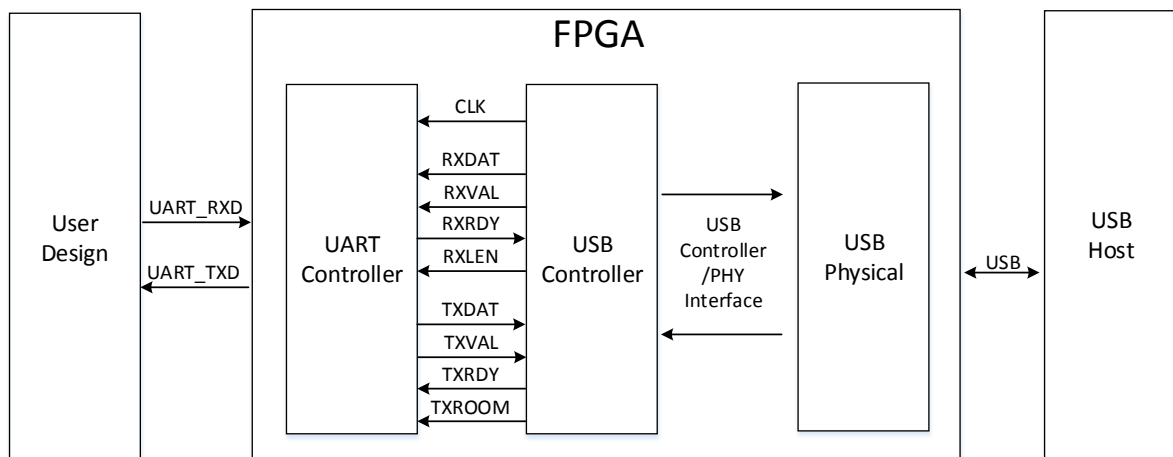
当不选中 UART 时，Gowin USB1.1 IP 的基本结构如图 3-1 所示，主要包含 USB Controller 和 USB Physical 模块组。

图 3-1 不选中 UART 时 USB1.1 基本结构



当选择 UART 时，IP 内部将产生一个 UART 模块，将 USB Controller 的输出转为 UART 标准输出，此时 USB1.1 基本结构如图 3-2 所示。

图 3-2 选中 UART 时 USB1.1 基本结构



3.2 USB Controller

USB Controller 是 Gowin USB1.1 IP 的主要逻辑模块,位于 User Design 与 PHY 之间。USB Controller 串联用户设计与 PHY,接收来自 USB 端的命令,实现了用户设计及 USB 端之间数据的交互。

3.3 USB Physical

USB Physical 内嵌于 FPGA 中,接口已固定,无需再进行连接、配置。通过相关的接口直接与外部 USB 设备相连。

USB Physical 对外信号管脚(如 DP、DM 等)位置随器件封装变化,在使用时,请查阅相关芯片管脚手册予以确认。

3.4 UART Controller

UART Controller 是 Gowin USB1.1 IP 提供的一个可供选择的选项,当在 IP 生成界面中选中 UART Enable 时,会自动产生该模块。该模块将对来自 USB Controller 的信号进行处理,与 User Design 间以串口的方式进行通信。

4 信号定义

4.1 信号定义

Gowin USB1.1 IP 信号定义如表 4-1 所示。

表 4-1 信号定义

| 序号 | 信号名称 | 方向 | 位宽 | 描述 | 备注 |
|----|----------|----|------|--|--------------|
| 1 | CLK | O | 1 | 输出时钟，与其余输出信号同步。 当不选中UART时，可作为其余设计的时钟使用。 默认60MHz; | 当不选中UART时才存在 |
| 2 | TXDAT | I | 8 | 发数据，IP将使用此数据通过USB接口发出 | |
| 3 | TXVAL | I | 1 | 发数据有效信号，高电平时表示TXDAT有效 | |
| 4 | TXRDY | O | 1 | 发送就绪信号，高电平时表示可接收TXDAT | |
| 5 | TXROOM | O | 1-11 | 用于说明发缓冲区剩余字节数 | |
| 6 | RXDAT | O | 8 | 收数据，IP将从USB接口接收的数据通过此端口输出 | |
| 7 | RXVAL | O | 1 | 收数据有效信号，高电平时表示RXDAT有效 | |
| 8 | RXRDY | I | 1 | 接收就绪信号，高电平时表示可接收RXDAT | |
| 10 | RXLEN | O | 1-11 | 用于说明收缓冲区剩余字节数 | |
| 11 | UART_TXD | O | 1 | UART端发送数据信号 | |
| 12 | UART_RXD | I | 1 | UART端接收数据信号 | |

| 序号 | 信号名称 | 方向 | 位宽 | 描述 | 备注 |
|----|---------|-------|----|-----------------------|----------------|
| 13 | DP | Bidir | 1 | USB数据管脚 Data+ | USB PHY管脚位置已固定 |
| 14 | DM | Bidir | 1 | USB数据管脚 Data- | |
| 15 | VBUSPAD | Bidir | 1 | USB VBus管脚 | |
| 16 | IDPAD | I | 1 | USB ID管脚 | |
| 17 | XIN | I | 1 | USB PHY晶振输入信号，建议12MHz | |
| 18 | XOUT | O | 1 | USB PHY晶振输出信号 | |
| 19 | REXT | I | 1 | 连接12.7K高精度电阻 | |

4.2 参数配置选项

Gowin USB1.1 IP 中参数配置选项如表 4-2 所示。

表 4-2 配置选项说明

| Options | Description |
|----------------------|--|
| VENDORID | 供应商 ID |
| PRODUCTID | 产品 ID |
| VERSIONBCD | 设备发型号 (BCD 码) |
| Receive Buffer Size | USB 接收缓冲区大小 |
| Transmit Buffer Size | USB 发送缓冲区大小 |
| CLK Frequency | UART Controller 系统时钟 |
| Baud Rate | UART Controller 波特率 |
| Parity | UART 校验方式，提供五种选项：none, even, odd, mark, space。 |

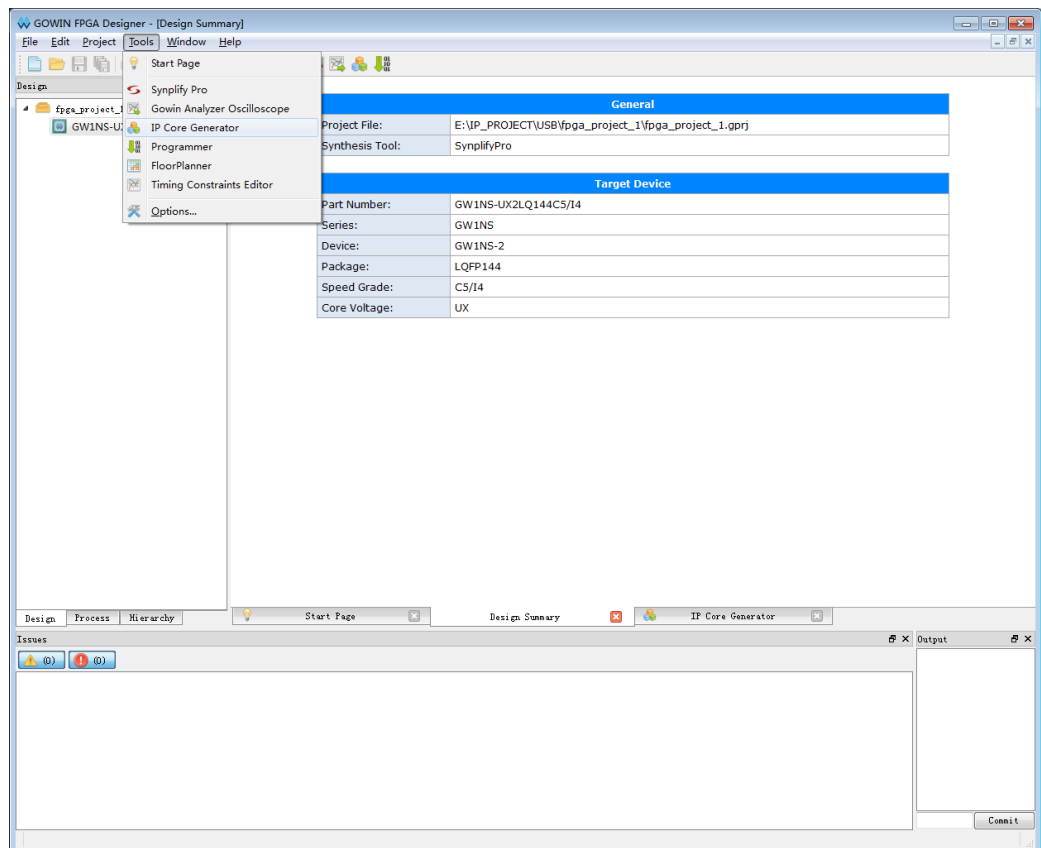
5 界面配置

在高云半导体云源[®]软件界面菜单栏 **Tools** 下,可启动 IP Core Generator 工具,完成调用并配置 USB1.1。

1. 打开 IP Core Generator

建立工程后,点击左上角 **Tools** 选项卡,下拉单击 IP Core Generator 选项,就可打开 IP 核产生工具,如图 5-1 所示。

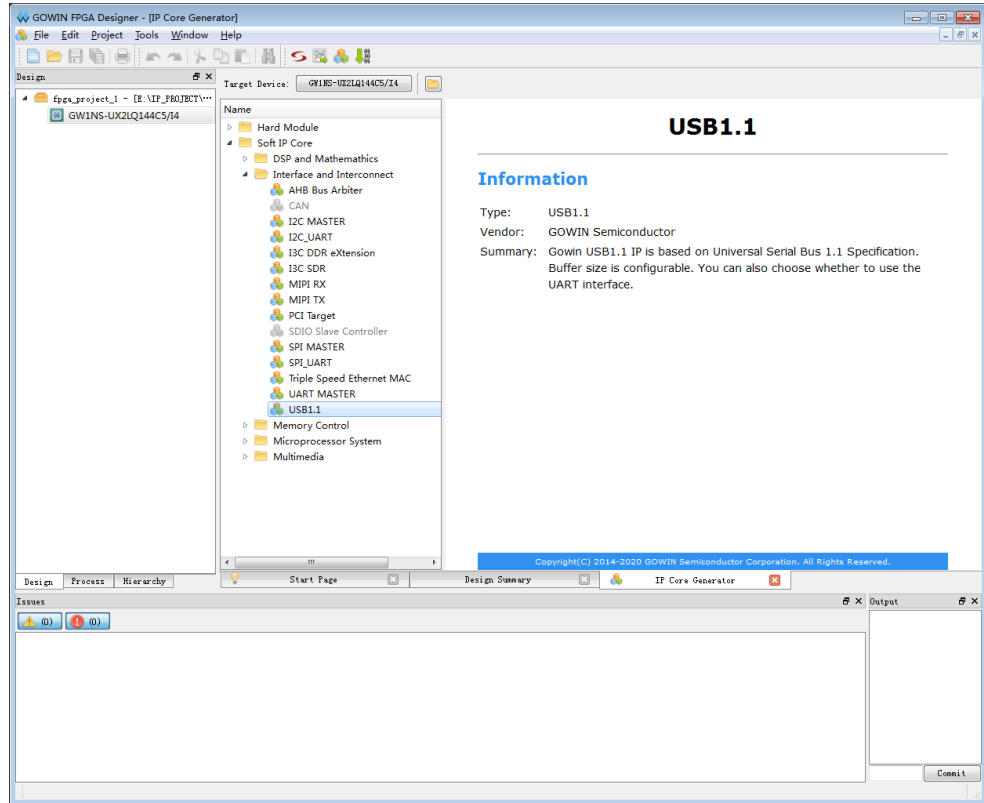
图 5-1 IP Core Generator 选项



2. 打开 USB1.1 IP 核

点击“Soft IP Core > Interface and Interconnect > USB1.1 IP”，双击“USB1.1 IP”即可打开配置界面，如图 5-2 所示。

图 5-2 打开 USB 1.1 IP 核

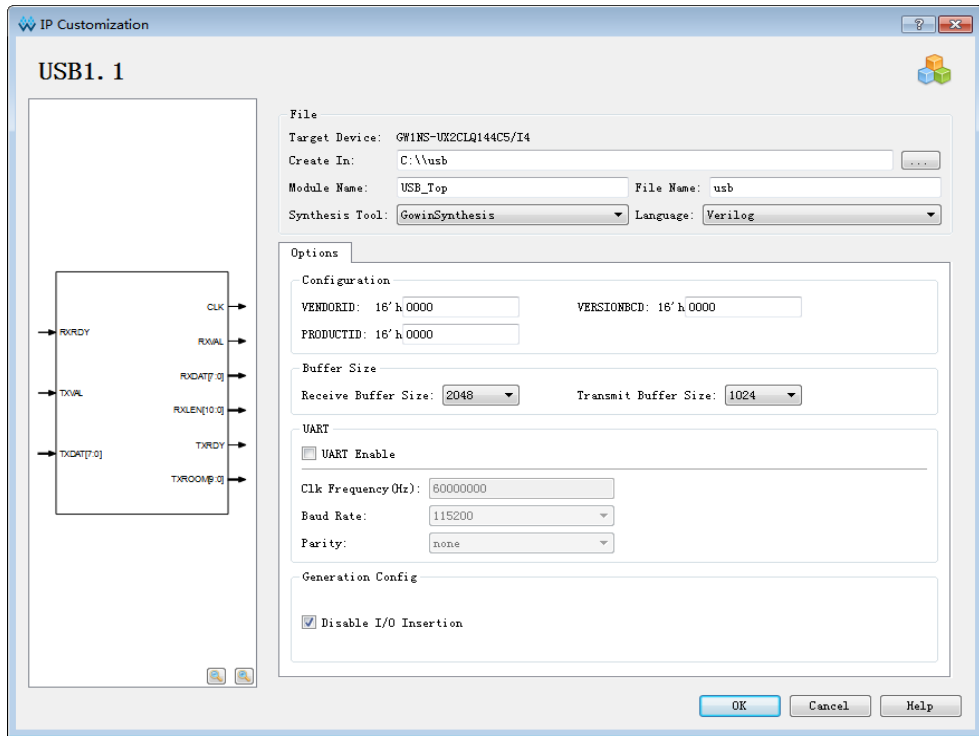


3. 配置界面

USB1.1 IP 核配置界面如图 5-3 所示。配置界面左侧是 USB1.1 IP 核的接口示意图，右侧为配置选项。

用户可通过修改 **File Name**，配置产生文件名称；可通过修改 **Module Name**，配置产生的顶层模块名称；可通过配置 **Options** 选项，配置 **VENDORID** 等。

图 5-3 USB1.1 配置界面



4. 打开 Help 文档

如图 5-3 所示，点击右下角“Help”按钮，用户可以进入 Help 界面查看各选项的简单英文介绍。Help 界面如图 5-4 所示。

图 5-4 Help 界面

USB1.1

Information

| | |
|----------|---|
| Type: | USB1.1 |
| Vendor: | GOWIN Semiconductor |
| Summary: | Gowin USB1.1 IP is based on Universal Serial Bus 1.1 Specification. Buffer size is configurable. You can also choose whether to use the UART interface. |

Options

| Option | Description |
|-----------------------------|---|
| Configuration | |
| VENDORID | Vendor ID to report in device descriptor. |
| PRODUCTID | Product ID to report in device descriptor. |
| VERSIONBCD | Product version to report in device descriptor. |
| Buffer Size | |
| Receive Buffer Size(Bytes) | Size of receive buffer. |
| Transmit Buffer Size(bytes) | Size of transmit buffer. |
| UART | |
| UART Enable | Whether to use UART or not. |
| Clk Frequency | System clock frequency of UART. |
| Baud Rate | Baud rate value of UART. |
| Parity | Five options are valid: none, even, odd, mark, space. |

