




Gowin BCH Encoder IP 发布说明

RN1010-1.0, 2022-08-26

版权所有 © 2022 广东高云半导体科技股份有限公司

 GOWIN高云、Gowin、GowinSynthesis 以及高云均为广东高云半导体科技股份有限公司注册商标, 本手册中提到的其他任何商标, 其所有权利属其拥有者所有。未经本公司书面许可, 任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部, 并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可, 并未以明示或暗示, 或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外, 高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保, 包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等, 均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任, 高云半导体保留修改文档中任何内容的权利, 恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2022/08/26	1.0	初始版本。

目录

目录	i
1 关于本手册	1
2 概述	2
3 文档	3
4 IP 支持	4

1 关于本手册

本次发布 Gowin® BCH Encoder IP 参考设计及用户指南。

Gowin BCH Encoder IP 的用户指南及参考设计可在高云®官网下载，其中，参考设计已配置一例特定参数，可用于仿真以及综合、布局布线后下载测试。

2 概述

Gowin BCH Encoder IP 是基于 Bose–Chaudhuri–Hocquenghem 原理的编码器，可利用本原多项式对输入信息进行编码。该 IP 可以用于数据校验及纠错，多种配置使其使用灵活方便。

表 1 Gowin BCH Encoder IP 概览

Gowin BCH Encoder IP	
交付文件	
设计文件	Verilog (encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis®
应用软件	Gowin Software (V1.9.8.07及以上)

3 文档

本次软件发布文档包含 Gowin BCH Encoder IP 使用手册文档列表如下：

文档	使用
IPUG1010 , Gowin BCH Encoder IP 用户指南.pdf	PDF
RN1010, Gowin BCH Encoder IP 发布说明.pdf	PDF

4 IP 支持

因用户设计及最高频率要求各异，故参考设计未带与之相关的 FPGA 特定位置（.cst）与时序约束（.sdc）等文档，用户可按需自行确定。

如需定制化的 IP 设计与支持，请联系高云销售与支持热线。

官网：www.gowinsemi.com.cn

电邮：support@gowinsemi.com

电话：+86-755-8262-0391

