



Gowin CORDIC

发布说明

RN522-2.0,2020-09-25

版权所有©2020 广东高云半导体科技股份有限公司

未经本公司书面许可,任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部,并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可,并未以明示或暗示,或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外,高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保,包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等,均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任,高云半导体保留修改档中任何内容的权利,恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2018/08/30	1.0	初始版本。
2019/03/28	1.1	适用产品更新。
2020/09/25	2.0	概述说明更新。

目录

目录	i
表目录.....	ii
1 关于本手册.....	1
2 概述	2
3 文档	3
4 IP 支持.....	4

表目录

表 2-1 Gowin CORDIC IP 概览.....	2
表 3-1 包含 Gowin CORDIC IP 使用手册文档.....	3

1 关于本手册

本次发布 Gowin CORDIC IP 参考设计及用户指南。

Gowin CORDIC IP 的用户指南及参考设计可在[高云官网](#)下载，其中参考设计已配置一例特定参数，可用于仿真，实例化加插用户设计后的总综合，总布局布线。

2 概述

本次 Gowin CORDIC IP 对 IP 功能进行扩展，完善了用户指南文档。IP 功能的详细更新说明如下，详细信息请参考用户指南文档：

- 数据位宽可调
- 算法迭代次数可调

表 2-1 Gowin CORDIC IP 概览

Gowin CORDIC IP	
IP 核应用	
芯片支持	GW 全系列
交付文件	
设计文件	Verilog (encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	Synplify_Pro
应用软件	Gowin YunYuan

3 文档

本次软件发布文档包含 Gowin CORDIC IP 使用手册文档列表如：

表 3-1 包含 Gowin CORDIC IP 使用手册文档

文档	使用
Gowin CORDIC IP 用户指南.pdf	PDF
Gowin CORDIC IP 发布说明.pdf	PDF

4 IP 支持

因用户设计及最高频率要求各异，故参考设计未带与之相关的 FPGA 特定位置（.cst）与时序约束（.sdc）等文档，用户可按需自行确定。

如需定制化的 IP 设计与支持，请联系高云销售与支持热线。

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

