



GW1N 系列 FPGA 产品 封装与管脚手册

UG103-2.0, 2020-04-16

版权所有©2020 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2016/03/03	1.05	初始版本。
2016/04/19	1.06	● 更新 GW1N-2/4/6/9 器件的 LVDS 差分对数目； ● 更新 CS72 封装的其他管脚分配信息； ● 更新 GW1N-1 MG160 和 PG204 封装最大用户 IO 数。
2016/04/27	1.07	GW1N-1 CS25 更新为 CS30
2016/06/01	1.08	● QFN32 封装统一使用简称 QN32； ● 修改 GW1N-1 PG204 封装的 D5 管脚由 NC 改为 VCCO0； ● 更新器件差分对数目。
2016/06/21	1.09	● 更新 QN32 封装尺寸图； ● 更新 GW1N-4 PG256 封装管脚数目和封装尺寸图； ● 更新 GW1N-4 CS72 封装尺寸图。
2016/07/11	1.10	● 更新 GW1N-6/9 封装信息； ● 更新 GW1N-1 QN32 封装 31 管脚； ● 增加 GW1N-2/4 QN32 封装信息； ● 更新 Package view 中 VCCX 的标识符。
2016/09/18	1.11	● 更新 GW1N-6/9 True LVDS 数目； ● 统计的 IO 单端/差分数比用户 IO 数多 1； ● 更新 GW1N-6/9 数目统计； ● 添加 GW1N-2/4 QN88 封装信息； ● GW1N-4 QFN32 封装 29/30 更换为配置管脚； ● 添加 QFN88 封装管脚分布示意图； ● 添加 QFN88 封装的尺寸图； ● 去掉 GW1N-2/4 QFN88 封装的标注 3: VCCX 与 VCCO0 对应的 78 管脚内部短接在一起。VCCO0 的数目更新为 1； ● 更新 GW1N-2/4 CS72 封装的最大用户 IO，不去掉 JTAGSEL_N。
2017/03/01	1.12	更新 GW1N-1 器件相关信息。
2017/04/25	1.13	● 增加 QN48 封装信息； ● 增加 MCLK 默认频率； ● 更改 GW1N-4 QN32 差分对个数； ● 在所有封装管脚分布示意图后加（顶视图）。
2017/11/09	1.14	● 增加 GW1N-9 LQ100 封装、QN88 封装、QN48 和 LQ176 封装的信息； ● 修改 GW1N-9 PG256, LQ144, UG332 封装的引脚信息； ● 删除 GW1N-6 的 MG160 封装； ● 添加 GW1N-1 QN48 封装的引脚图； ● 更新 CS30 封装尺寸图，新增 UG332 封装尺寸图； ● 修改 GW1N-6/9 BG256 封装的 B2, G8, D12, E4 脚； ● 修改 LQ100、LQ144、CS30 封装尺寸； ● GW1N-4 MG160 封装的 D2 脚从原来的 IOL3A 改为 IOL2B, E2 脚从原来的 IOL3B 改为 IOL3A, E3 脚从原来的 IOL5A 改为 IOL3B。 ● MODE 管脚不再是专用管脚，可以复用为 GPIO。

日期	版本	说明
2017/12/08	1.15	● 增加最大用户 IO 相关说明; ● 修改管脚定义: CLK[n]_[x]/RPLL_[n]_fb/RPLL_[n]_in。
2018/03/05	1.16	● 增加 PG256M 封装信息; ● 增加 CM64 封装信息。
2018/04/02	1.17	修改最大用户 I/O 信息。
2018/09/02	1.18	增加 UBGA256 封装信息。
2018/10/16	1.19	● 在表 2-1 添加 LVDS 对数; ● 修改 GW1N-6/9 QN88 bank 的 IO 数量。
2018/11/27	1.2	● 增加器件 GW1N-2B, GW1N-4B; ● 删除 GW1N-1 器件封装 MG160 及 PG201。
2019/01/11	1.3	更新 IO bank 说明、所有封装的管脚分布示意图及 GW1N6/9 的管脚数目
2019/04/10	1.4	● 添加 GW1N-9 EQ144 的封装信息; ● 添加 GW1N-1S FN32 的封装信息。
2019/07/02	1.5	● 增加 GW1N-6/9 MG196, UG169 及 EQ176 的封装信息; ● 增加 GW1N-1S CS30 的封装信息。
2019/08/23	1.6	统一 CS30、CM64、CS72 封装尺寸图。
2019/10/10	1.7	● 增加 GW1N-1 LQ100X-LV 及 LQ100X-UV 封装信息; ● 更正 LQ100/LQ144/EQ144/LQ176/EQ17 封装尺寸。
2020/01/16	1.8	● 修正 LQ100X-LV 及 LQ100X-UV 封装名称; ● 增加 GW1N-4 MG132X 封装信息。
2020/03/30	1.9	● 修改 CS72 封装尺寸图; ● 新增 GW1N-9 CS81M 封装信息。
2020/04/16	2.0	删除 GW1N-2/GW1-2B/GW1N-6 器件信息。

目录

- 目录 i
- 图目录 iii
- 表目录 v
- 1 关于本手册 1**
 - 1.1 手册内容 1
 - 1.2 相关文档 1
 - 1.3 术语、缩略语 2
 - 1.4 技术支持与反馈 2
- 2 概述 3**
 - 2.1 无铅封装 3
 - 2.2 封装和最大用户 I/O 信息、LVDS 对数 4
 - 2.3 电源管脚 5
 - 2.4 管脚数目 5
 - 2.4.1 GW1N-1S 器件管脚数目 5
 - 2.4.2 GW1N-1 器件管脚数目 6
 - 2.4.3 GW1N-4 器件管脚数目 7
 - 2.4.4 GW1N-9 器件管脚数目 8
 - 2.5 管脚定义说明 10
 - 2.6 I/O BANK 说明 12
- 3 管脚分布示意图 13**
 - 3.1 GW1N-1S 器件管脚分布示意图 14
 - 3.1.1 FN32 管脚分布示意图 14
 - 3.1.2 CS30 管脚分布示意图 15
 - 3.2 GW1N-1 器件管脚分布示意图 16
 - 3.2.1 CS30 管脚分布示意图 16
 - 3.2.2 QN32 管脚分布示意图 17
 - 3.2.3 QN48 管脚分布示意图 18
 - 3.2.4 LQ100X 管脚分布示意图（LV 版本） 19
 - 3.2.5 LQ100 管脚分布示意图 20
 - 3.2.6 LQ100X 管脚分布示意图（UV 版本） 21
 - 3.2.7 LQ144 管脚分布示意图 22
 - 3.3 GW1N-4 器件管脚分布示意图 23
 - 3.3.1 QN32 管脚分布示意图 23
 - 3.3.2 QN48 管脚分布示意图 24
 - 3.3.3 CS72 管脚分布示意图 25
 - 3.3.4 QN88 管脚分布示意图 26

3.3.5 LQ100 管脚分布示意图.....	27
3.3.6 MG132X 管脚分布示意图	28
3.3.7 LQ144 管脚分布示意图.....	29
3.3.8 MG160 管脚分布示意图.....	30
3.3.9 PG256 管脚分布示意图	31
3.3.10 PG256M 管脚分布示意图	32
3.4 GW1N-9 器件管脚分布示意图	33
3.4.1 QN48 管脚分布示意图	33
3.4.2 CM64 管脚分布示意图.....	34
3.4.3 CS81M 管脚分布示意图.....	35
3.4.4 QN88 管脚分布示意图	36
3.4.5 LQ100 管脚分布示意图.....	37
3.4.6 LQ144 管脚分布示意图.....	38
3.4.7 EQ144 管脚分布示意图	39
3.4.8 MG160 管脚分布示意图.....	40
3.4.9 UG169 管脚分布示意图	41
3.4.10 LQ176 管脚分布示意图.....	42
3.4.11 EQ176 管脚分布示意图.....	43
3.4.12 MG196 管脚分布示意图.....	44
3.4.13 PG256 管脚分布示意图	45
3.4.14 UG256 管脚分布示意图	46
3.4.15 UG332 管脚分布示意图	47
4 封装尺寸	48
4.1 封装尺寸 CS30 (2.3mm x 2.4mm, GW1N-1)	48
4.2 封装尺寸 CS30 (2.3mm x 2.4mm, GW1N-1S).....	49
4.3 封装尺寸 FN32 (4mm x 4mm).....	50
4.4 封装尺寸 QN32 (5mm x 5mm).....	51
4.5 封装尺寸 QN48 (6mm x 6mm).....	52
4.6 封装尺寸 CM64 (4.1mm x 4.1mm).....	53
4.7 封装尺寸 CS72 (3.6mm x 3.3mm)	54
4.8 封装尺寸 CS81M (4.1mm x 4.1mm)	55
4.9 封装尺寸 QN88 (10mm x 10mm).....	56
4.10 封装尺寸 LQ100 / LQ100X(LV) / LQ100X(UV) (14mm x 14mm).....	57
4.11 封装尺寸 LQ144 / LQ144X (20mm x 20mm)	58
4.12 封装尺寸 EQ144 (20mm x 20mm)	59
4.13 封装尺寸 LQ176 (20mm x 20mm)	60
4.14 封装尺寸 EQ176 (20mm x 20mm)	61
4.15 封装尺寸 MG132X (8mm x 8mm)	62
4.16 封装尺寸 MG160 (8mm x 8mm).....	63
4.17 封装尺寸 MG196 (8mm x 8mm).....	64
4.18 封装尺寸 PG256M (17mm x 17mm)	65
4.19 封装尺寸 PG256 (17mm x 17mm)	66
4.20 封装尺寸 UG169 (11mm x 11mm)	67
4.21 封装尺寸 UG256 (14mm x 14mm).....	68
4.22 封装尺寸 UG332 (17mm x 17mm).....	69

图目录

图 2-1 GW1N 系列 FPGA 产品 I/O BANK 整体示意图	12
图 3-1 GW1N-1S 器件 FN32 封装管脚分布示意图（顶视图）	14
图 3-2 GW1N-1S 器件 CS30 封装管脚分布示意图（顶视图）	15
图 3-3 GW1N-1 器件 CS30 封装管脚分布示意图（顶视图）	16
图 3-4 GW1N-1 器件 QN32 封装管脚分布示意图（顶视图）	17
图 3-5 GW1N-1 器件 QN48 封装管脚分布示意图（顶视图）	18
图 3-6 GW1N-1 器件 LQ100X 封装管脚分布示意图（LV 版本，顶视图）	19
图 3-7 GW1N-1 器件 LQ100 封装管脚分布示意图（顶视图）	20
图 3-8 GW1N-1 器件 LQ100X 封装管脚分布示意图（UV 版本，顶视图）	21
图 3-9 GW1N-1 器件 LQ144 封装管脚分布示意图（顶视图）	22
图 3-10 GW1N-4 器件 QN32 封装管脚分布示意图（顶视图）	23
图 3-11 GW1N-4 器件 QN48 封装管脚分布示意图（顶视图）	24
图 3-12 GW1N-4 器件 CS72 封装管脚分布示意图（顶视图）	25
图 3-13 GW1N-4 器件 QN88 封装管脚分布示意图（顶视图）	26
图 3-14 GW1N-4 器件 LQ100 封装管脚分布示意图（顶视图）	27
图 3-15 GW1N-4 器件 MG132X 封装管脚分布示意图（顶视图）	28
图 3-16 GW1N-4 器件 LQ144 封装管脚分布示意图（顶视图）	29
图 3-17 GW1N-4 器件 MG160 封装管脚分布示意图（顶视图）	30
图 3-18 GW1N-4 器件 PG256 封装管脚分布示意图（顶视图）	31
图 3-19 GW1N-4 器件 PG256M 封装管脚分布示意图（顶视图）	32
图 3-20 GW1N-9 器件 QN48 封装管脚分布示意图（顶视图）	33
图 3-21 GW1N-9 器件 CM64 封装管脚分布示意图（顶视图）	34
图 3-22 GW1N-9 器件 CS81M 封装管脚分布示意图（顶视图）	35
图 3-23 GW1N-9 器件 QN88 封装管脚分布示意图（顶视图）	36
图 3-24 GW1N-9 器件 LQ100 封装管脚分布示意图（顶视图）	37
图 3-25 GW1N-9 器件 LQ144 封装管脚分布示意图（顶视图）	38
图 3-26 GW1N-9 器件 EQ144 封装管脚分布示意图（顶视图）	39
图 3-27 GW1N-9 器件 MG160 封装管脚分布示意图（顶视图）	40
图 3-28 GW1N-9 器件 UG169 封装管脚分布示意图（顶视图）	41

图 3-29 GW1N-9 器件 LQ176 封装管脚分布示意图（顶视图）	42
图 3-30 GW1N-9 器件 EQ176 封装管脚分布示意图（顶视图）	43
图 3-31 GW1N-9 器件 MG196 封装管脚分布示意图（顶视图）	44
图 3-32 GW1N-9 器件 PG256 封装管脚分布示意图（顶视图）	45
图 3-33 GW1N-9 器件 UG256 封装管脚分布示意图（顶视图）	46
图 3-34 GW1N-9 器件 UG332 管脚分布示意图（顶视图）	47
图 4-1 封装尺寸 CS30 (GW1N-1).....	48
图 4-2 封装尺寸 CS30 (GW1N-1S)	49
图 4-3 封装尺寸 FN32(GW1N-1S)	50
图 4-4 封装尺寸 QN32.....	51
图 4-5 封装尺寸 QN48.....	52
图 4-6 封装尺寸 CM64.....	53
图 4-7 封装尺寸 CS72	54
图 4-8 封装尺寸 CS81M	55
图 4-9 封装尺寸 QN88.....	56
图 4-10 封装尺寸 LQ100 / LQ100X-LV / LQ100X-UV	57
图 4-11 封装尺寸 LQ144 / LQ144X	58
图 4-12 封装尺寸 EQ144	59
图 4-13 封装尺寸 LQ176	60
图 4-14 封装尺寸 EQ176	61
图 4-15 封装尺寸 MG132X.....	62
图 4-16 封装尺寸 MG160	63
图 4-17 封装尺寸 MG196	64
图 4-18 封装尺寸 PG256M.....	65
图 4-19 封装尺寸 PG256	66
图 4-20 封装尺寸 UG169.....	67
图 4-21 封装尺寸 UG256.....	68
图 4-22 封装尺寸 UG332.....	69

表目录

表 1-1 术语、缩略语	2
表 2-1 封装和最大用户 I/O 信息、LVDS 对数	4
表 2-2 GW1N 电源管脚	5
表 2-3 GW1N-1S 器件管脚数目列表	5
表 2-4 GW1N-1 器件管脚数目列表	6
表 2-5 GW1N-4 器件管脚数目列表 ⁴	7
表 2-6 GW1N-9 器件管脚数目列表	8
表 2-8 GW1N 系列 FPGA 产品管脚定义说明	10
表 3-1 GW1N-1S 器件 FN32 其他管脚	14
表 3-2 GW1N-1S 器件 CS30 其他管脚	15
表 3-3 GW1N-1 器件 CS30 其他管脚	16
表 3-4 GW1N-1 器件 QN32 其他管脚	17
表 3-5 GW1N-1 器件 QN48 其他管脚	18
表 3-6 GW1N-1 器件 LQ100X 封装其他管脚（LV 版本）	19
表 3-7 GW1N-1 器件 LQ100 其他管脚	20
表 3-8 GW1N-1 器件 LQ100X 封装其他管脚（UV 版本）	21
表 3-9 GW1N-1 器件 LQ144 其他管脚	22
表 3-10 GW1N-4 器件 QN32 其他管脚	23
表 3-11 GW1N-4 器件 QN48 其他管脚	24
表 3-12 GW1N-4 器件 CS72 其他管脚	25
表 3-13 GW1N-4 器件 QN88 其他管脚	26
表 3-14 GW1N-4 器件 LQ100 其他管脚	27
表 3-15 GW1N-4 器件 MG132X 其他管脚	28
表 3-16 GW1N-4 器件 LQ144 其他管脚	29
表 3-17 GW1N-4 器件 MG160 其他管脚	30
表 3-18 GW1N-4 器件 PG256 其他管脚	31
表 3-19 GW1N-4 器件 PG256M 其他管脚	32
表 3-20 GW1N-9 器件 QN48 其他管脚	33
表 3-21 GW1N-9 器件 CM64 其他管脚	34

表 3-22 GW1N-9 器件 CS81M 其他管脚	35
表 3-23 GW1N-9 器件 QN88 其他管脚	36
表 3-24 GW1N-9 器件 LQ100 其他管脚	37
表 3-25 GW1N-9 器件 LQ144 其他管脚	38
表 3-26 GW1N-9 器件 EQ144 其他管脚	39
表 3-27 GW1N-9 器件 MG160 其他管脚	40
表 3-28 GW1N-9 器件 UG169 其他管脚	41
表 3-29 GW1N-9 器件 LQ176 其他管脚	42
表 3-30 GW1N-9 器件 EQ176 其他管脚	43
表 3-31 GW1N-9 器件 MG196 其他管脚	44
表 3-32 GW1N-9 器件 PG256 其他管脚	45
表 3-33 GW1N-9 器件 UG256 其他管脚	46
表 3-34 GW1N-9 器件 UG332 其他管脚	47

1 关于本手册

1.1 手册内容

GW1N 系列 FPGA 产品封装与管脚手册主要包括高云半导体 GW1N 系列 FPGA 产品的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

1. [DS100, GW1N 系列 FPGA 产品数据手册](#)
2. [UG103, GW1N 系列 FPGA 产品封装与管脚手册](#)
3. [UG107, GW1N-1 器件 Pinout 手册](#)
4. [UG105, GW1N-4&4B 器件 Pinout 手册](#)
5. [UG114, GW1N-9&9C 器件 Pinout 手册](#)
6. [UG167, GW1N-1S 器件 Pinout 手册](#)
7. [UG290, Gowin FPGA 产品编程配置手册](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPGA	Field Programmable Gate Array	现场可编程门阵列
CS30	WLCSP30	WLCSP30 封装
QN32	QFN32	QFN32 封装
FN32	QFN32	QFN32 封装
QN48	QFN48	QFN48 封装
CM64	WLCSP64	WLCSP64 封装
CS72	WLCSP72	WLCSP72 封装
QN88	QFN88	QFN88 封装
MG160	MBGA160	MBGA160 封装
MG196	MBGA196	MBGA196 封装
LQ100	LQFP100	LQFP100 封装
LQ100X-LV	LQFP100X-LV	LQFP100 封装
LQ100X-UV	LQFP100X-UV	LQFP100 封装
LQ144	LQFP144	LQFP144 封装
EQ144	ELQFP144	ELQFP144 封装
LQ176	LQFP176	LQFP176 封装
EQ176	ELQFP176	ELQFP176 封装
PG256	PBGA256	PBGA256 封装
PG256M	PBGA256M	PBGA256M 封装
UG169	UBGA169	UBGA169 封装
UG256	UBGA256	UBGA256 封装
UG332	UBGA332	UBGA332 封装

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail: support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

高云半导体 GW1N 系列 FPGA 产品是高云半导体小蜜蜂®(LittleBee®) 家族 FPGA 第一代产品，封装类型丰富，不同型号器件 I/O 兼容性强，使用方便灵活。

2.1 无铅封装

GW1N 系列 FPGA 产品采用无铅工艺封装，绿色环保，符合欧盟的 RoHS 指令。GW1N 系列 FPGA 产品物质成分信息符合 IPC-1752 标准文件。

2.2 封装和最大用户 I/O 信息、LVDS 对数

表 2-1 封装和最大用户 I/O 信息、LVDS 对数

封装	间距 (mm)	尺寸 (mm)	GW1N-1S	GW1N-1	GW1N-4	GW1N-9
CS30	0.4	2.3 x 2.4	23	24	-	-
QN32	0.5	5 x 5	-	26	24 (3)	-
FN32	0.4	4 x 4	25	-	-	-
QN48	0.4	6 x 6	-	41	40 (9)	40 (12)
CM64	0.5	4.1 x 4.1	-	-	-	55 (16)
CS72	0.4	3.6 x 3.3	-	-	57 (19)	-
CS81M	0.4	4.1 x 4.1	-	-	-	55 (15)
QN88	0.4	10 x 10	-	-	70 (11)	70 (19)
LQ100	0.5	14 x 14	-	79	79 (13)	79 (20)
LQ100X	0.5	14 x 14	-	79	-	-
LQ144	0.5	20 x 20	-	116	119 (22)	120 (28)
LQ144X	0.5	20 x 20	-	-	-	-
EQ144	0.5	20 x 20	-	-	-	120 (28)
MG132X	0.5	8 x 8	-	-	105 (23)	-
MG160	0.5	8 x 8	-	-	131 (25)	131 (38)
UG169	0.8	11 x 11	-	-	-	129 (38)
LQ176	0.4	20 x 20	-	-	-	147 (37)
EQ176	0.4	20 x 20	-	-	-	147 (37)
MG196	0.5	8 x 8	-	-	-	113 (35)
PG256	1.0	17 x 17	-	-	207 (32)	207 (36)
PG256M	1.0	17 x 17	-	-	207 (32)	-
UG256	0.8	14 x 14	-	-	-	207 (36)
UG332	0.8	17 x 17	-	-	-	273 (43)

注！

- 本手册中 GW1N 系列 FPGA 产品封装命名采用缩写的方式，详细信息请参考 1.3 术语、缩略语。
-  表示同一封装的不同器件管脚兼容。
- MG160 封装在 GW1N-1 器件分配的管脚和 GW1N-4 器件兼容，但是 GW1N-1 的 I/O 数量相对少一些，详细信息请参考 [UG107, GW1N-1 器件 Pinout 手册](#) 和 [UG105, GW1N-4 器件 Pinout 手册](#)。
- JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。当 mode[2:0]=001 时，JTAGSEL_N 管脚与 JTAG 配置的 4 个管脚（TCK、TMS、TDI、TDO）可以同时设置为 GPIO，此时最大用户 I/O 数加 1。

2.3 电源管脚

表 2-2 GW1N 电源管脚

VCC	VCCO0	VCCO1	VCCO2
VCCO3	VCCX	VSS	NC

2.4 管脚数目

2.4.1 GW1N-1S 器件管脚数目

表 2-3 GW1N-1S 器件管脚数目列表

管脚类型		GW1N-1S	
		FN32	CS30
I/O 单端/差分对 ¹	BANK0	5/2	5/2
	BANK1	10/5	10/5
	BANK2	10/5	8/3
最大用户 I/O 总数 ²		25	23
差分对		12	10
VCC/VCCPLL		1	1
VCCO0		1	1
VCCO1		1	1
VCCO2		1	1
VSS		2	2
JTAGSEL_N		1	1

注！

- [1]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- [2]JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。
- [3]引脚复用。

2.4.2 GW1N-1 器件管脚数目

表 2-4 GW1N-1 器件管脚数目列表

管脚类型		GW1N-1						
		CS30	QN32	QN48	LQ100	LQ100X ^[4]	LQ100X ^[5]	LQ144
I/O 单端/差分对 ¹	BANK0	0/0	3/1	9/4	21/10	21/10	21/10	29/14
	BANK1	10/4	10/4	9/3	18/9	20/10	20/10	26/13
	BANK2	2/1	3/1	12/5	22/9	20/10	20/10	34/17
	BANK3	11/5	9/4	9/4	17/8	18/7	18/7	25/12
最大用户 I/O 总数 ²		24	26	41	79	79	79	116
差分对		10	10	16	36	37	37	57
VCC		1	2	2	4	3	1	4
VCCO0		0	1	0	2	2	2	2
VCCO1		0	0	1	3	2	2	3
VCCO2		0	0	1	2	2	2	2
VCCO3		0	1	0	3	2	2	3
VCCO0/VCCO3 ³		1	0	1	0	0	0	0
VCCO1/VCCO2 ³		2	1	0	0	0	0	0
VSS		2	1	2	6	8	8	10
MODE0		1	1	1	1	0	0	1
MODE1		0	0	1	0	0	0	1
MODE2		0	0	0	0	0	0	0
JTAGSEL_N		0	0	0	1	1	1	1
NC		0	0	0	0	1	3	3

注！

- [1]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- [2]JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。
- [3]引脚复用。
- [4]LV 版本封装。
- [5]UV 版本封装。

2.4.3 GW1N-4 器件管脚数目

表 2-5 GW1N-4 器件管脚数目列表⁴

管脚类型		GW1N-4									
		QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
I/O 单端/差分对/LVDS ¹	BANK0	3/1/0	10/5/0	9/4/0	18/6/0	21/10/0	26/13/0	33/14/0	32/16/0	51/24/0	51/25/0
	BANK1	9/4/1	9/4/2	11/5/4	15/6/2	16/8/1	28/13/5	24/12/5	26/13/6	42/21/8	42/21/8
	BANK2	4/2/2	12/6/6	22/11/11	23/9/7	26/12/10	26/13/11	38/18/12	43/20/13	70/36/16	70/35/16
	BANK3	7/2/0	8/3/1	14/6/4	12/4/2	15/7/2	25/12/7	24/11/5	27/12/6	41/20/8	41/20/8
最大用户 I/O 总数 ²		24	40	57	70	79	105	119	131	207	207
差分对		9	18	26	25	37	51	55	61	101	101
True LVDS 输出		3	9	19	11	13	23	22	25	32	32
VCC		2	2	3	4	4	4	4	4	8	8
VCCO0		1	0	1	1	2	3	2	2	4	4
VCCO1		1	0	1	1	2	3	2	2	3	3
VCCO2		1	0	1	2	2	3	2	2	4	4
VCCO3		1	0	1	1	2	3	2	2	3	3
VCCO0/VCCO3 ³		0	1	0	0	0	0	0	0	0	0
VCCO1/VCCO2 ³		0	1	0	0	0	0	0	0	0	0
VCCX		1	1	1	2	2	0	2	4	2	2
VSS		1	2	6	6	6	10	10	12	24	24
MODE0		0	0	1	1	1	0	1	1	1	1
MODE1		1	1	0	1	0	0	1	1	1	1
MODE2		0	0	0	0	0	0	0	1	1	1
JTAGSEL_N		0	1	1	1	1	1	1	1	1	1

注！

- [1]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- [2] JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。
- [3] 引脚复用。

2.4.4 GW1N-9 器件管脚数目

表 2-6 GW1N-9 器件管脚数目列表

管脚类型		GW1N-9														
		QN48	CM64	CS81M	QN88	LQ100	LQ144	EQ144	MG160	UG169	LQ176	EQ176	MG196	PG256	UG256	UG332
I/O 单端 差分对 /LVDS ¹	BANK0	4/2/0	12/6/0	14/7/0	0/0/0	9/4/0	18/9/0	18/9/0	20/10/0	28/13/0	17/8/0	17/8/0	30/15/0	36/16/0	46/23/0	46/23/0
	BANK1	13/6/3	12/6/4	14/7/5	25/6/4	24/12/4	32/16/8	32/16/8	34/17/9	38/19/12	36/17/7	36/17/7	26/13/11	56/28/10	58/29/12	68/34/11
	BANK2	12/6/6	18/9/9	14/7/7	23/9/11	26/13/12	40/19/14	40/19/14	43/21/19	30/15/15	54/26/20	54/26/20	35/17/16	70/35/16	52/26/12	90/45/20
	BANK3	11/4/3	13/5/3	13/5/4	22/4/4	20/9//4	30/13/6	30/13/6	34/16/10	33/15/11	40/18/10	40/18/10	22/9/8	49/23/10	51/25/12	69/34/12

管脚类型	GW1N-9														
	QN48	CM64	CS81M	QN88	LQ100	LQ144	EQ144	MG160	UG169	LQ176	EQ176	MG196	PG256	UG256	UG332
最大用户 I/O 总数 ²	40	55	55	70	79	120	120	131	129	147	147	113	207	207	273
差分对	18	26	26	30	38	57	57	64	62	69	69	54	102	103	136
True LVDS 输出	12	16	15	19	20	28	28	38	38	37	37	35	36	36	43
VCC	2	2	5	4	4	4	4	4	4	4	4	15	8	8	8
VCCX	1	2	4	2	2	2	2	4	5	4	4	8	2	1	2
VCCO0	0	0	1	1	2	2	2	2	3	3	3	4	4	4	3
VCCO1	0	0	1	1	2	2	2	2	4	3	3	6	3	4	4
VCCO2	0	0	1	2	2	2	2	2	3	3	3	4	4	4	5
VCCO3	0	0	1	1	2	2	2	2	4	3	3	6	3	3	3
VCCO0/VCCO3 ₃	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
VCCO1/VCCO2 ₃	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
VCCO0/VCCO2 ₃	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
VCCO1/VCCO3 ₃	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
VSS	2	2	12	6	6	9	9	12	16	8	8	39	24	24	27
MODE0	0	0	0	1	1	1	1	1	0	1	1	0	1	0	1
MODE1	0	0	0	1	0	1	1	1	0	1	1	0	1	0	1
MODE2	0	0	0	0	0	0	0	1	0	1	1	0	1	0	1
MODE1/MODE2 ³	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
JTAGSEL_N	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
NC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	6

注!

- [1]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚;
- [2] JTAGSEL_N 和 JTAG 管脚是互斥管脚, JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚(TCK、TDI、TDO、TMS)不可同时复用为 I/O, 此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。
- [3]引脚复用。

2.5 管脚定义说明

GW1N 系列 FPGA 产品的管脚在不同的封装中对应不同的位置。

表 2-7 中对普通用户 I/O 的管脚定义、具有多功能的管脚定义、专用管脚的定义以及其他管脚定义进行了详细说明。

表 2-7 GW1N 系列 FPGA 产品管脚定义说明

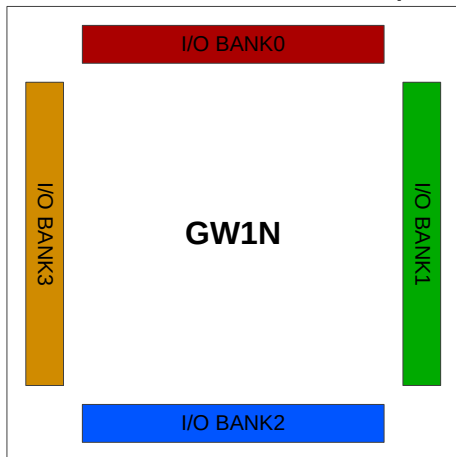
管脚名称	方向	说明
用户 I/O 管脚		
IO[End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括 L(left) R(right) B(bottom) T(top) [Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为 T(top)或 B(bottom)，则提供列信息，即管脚对应的 CFU 列数。若[End]为 L(left)或 R(right)，则提供行信息，即管脚对应的 CFU 行数[A/B] 提供差分信号对信息
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM 表示在用户 I/O 功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户 I/O
RECONFIG_N	I，内部弱上拉	低电平脉冲开始新的 GowinCONFIG 配置
READY	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
DONE	I/O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
FASTRD_N/D3	I/O	MSPI 模式下 Flash 访问速度选择端口 FASTRD_N，低电平表示使用高速 Flash 访问模式，高电平表示使用普通 Flash 访问模式 CPU 模式下的数据端口 D3
MCLK/D4	I/O	MSPI 模式下时钟输出 MCLK。 默认频率： ● GW1N-1/6/9: 2.5Mhz, +/-5% ● GW1N-4: 2.1Mhz, +/-5% CPU 模式下的数据端口 D4

管脚名称	方向	说明
MCS_N/D5	I/O	MSPI 模式下的使能信号 MCS_N，低电平有效 CPU 模式下的数据端口 D5
MI/D7	I/O	MSPI 模式下 MISO: Master 数据输入/Slave 数据输出 CPU 模式下的数据端口 D7
MO/D6	I/O	MSPI 模式下 MOSI: Master 数据输出/Slave 数据输入 CPU 模式下的数据端口 D6
SSPI_CS_N/D0	I/O	SSPI 模式下的使能信号 SSPI_CS_N，低电平有效， 内部弱上拉 CPU 模式下的数据端口 D0
SO/D1	I/O	SSPI 模式下 MISO: Master 数据输入/Slave 数据输出 CPU 模式下的数据端口 D1
SI/D2	I/O	SSPI 模式下 MOSI: Master 数据输出/Slave 数据输入 CPU 模式下的数据端口 D2
TMS	I，内部弱上拉	JTAG 模式串行模式输入
TCK	I	JTAG 模式串行时钟输入，需要在 PCB 上连接 4.7K 下拉电阻
TDI	I，内部弱上拉	JTAG 模式串行数据输入
TDO	O	JTAG 模式串行数据输出
JTAGSEL_N	I，内部弱上拉	JTAG 模式选择信号，低电平有效。
SCLK	I	SSPI，SERIAL，CPU 模式下的时钟输入
DIN	I，内部弱上拉	SERIAL 模式下的数据输入
DOUT	O	SERIAL 模式下的数据输出
CLKHOLD_N	I，内部弱上拉	高电平表示 SSPI 模式和 CPU 模式操作有效 低电平表示 SSPI 模式和 CPU 模式操作无效
WE_N	I	CPU 模式下选择 D[7: 0]的数据输入输出方向
GCLKT_[x]	I	全局时钟输入管脚，T(True)，[x]: 全局时钟序号
GCLKC_[x]	I	全局时钟输入管脚，C(Comp)，[x]: 全局时钟序号
LPLL_T_fb/RPLL_T_fb	I	左边/右边 PLL 反馈输入管脚，T(True)
LPLL_C_fb/RPLL_C_fb	I	左边/右边 PLL 反馈输入管脚，C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边 PLL 时钟输入管脚，T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边 PLL 时钟输入管脚，C(Comp)
MODE2	I，内部弱上拉	GowinCONFIG 配置模式选择信号端口
MODE1	I，内部弱上拉	GowinCONFIG 配置模式选择信号端口
MODE0	I，内部弱上拉	GowinCONFIG 配置模式选择信号端口
其他管脚		
NC	NA	预留未使用
VSS	NA	Ground 管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的 I/O 电压供电管脚
VCCX	NA	辅助电压供电管脚

2.6 I/O BANK 说明

GW1N 系列 FPGA 产品分为四个 I/O BANK 区，图 2-1 为 GW1N 系列 FPGA 产品的 I/O BANK 整体示意图。

图 2-1 GW1N 系列 FPGA 产品 I/O BANK 整体示意图



封装与管脚手册列举了 GW1N 系列 FPGA 产品每种封装的管脚分布示意图。GW1N 系列 FPGA 产品的四个 BANK 用四种颜色区分。

用户 I/O、电源、地使用不同的符号来区分。GW1N 系列 FPGA 产品管脚示意图中管脚定义如下所示：

- “” 表示 BANK0 中的 I/O，填充颜色随 BANK 变化。
- “” 表示 BANK1 中的 I/O，填充颜色随 BANK 变化。
- “” 表示 BANK2 中的 I/O，填充颜色随 BANK 变化。
- “” 表示 BANK3 中的 I/O，填充颜色随 BANK 变化。
- “” 表示 VCC、VCCX、VCCO，填充颜色不变。
- “” 表示 VSS，填充颜色不变。
- “” 表示 NC。

3 管脚分布示意图

3.1 GW1N-1S 器件管脚分布示意图

3.1.1 FN32 管脚分布示意图

图 3-1 GW1N-1S 器件 FN32 封装管脚分布示意图（顶视图）

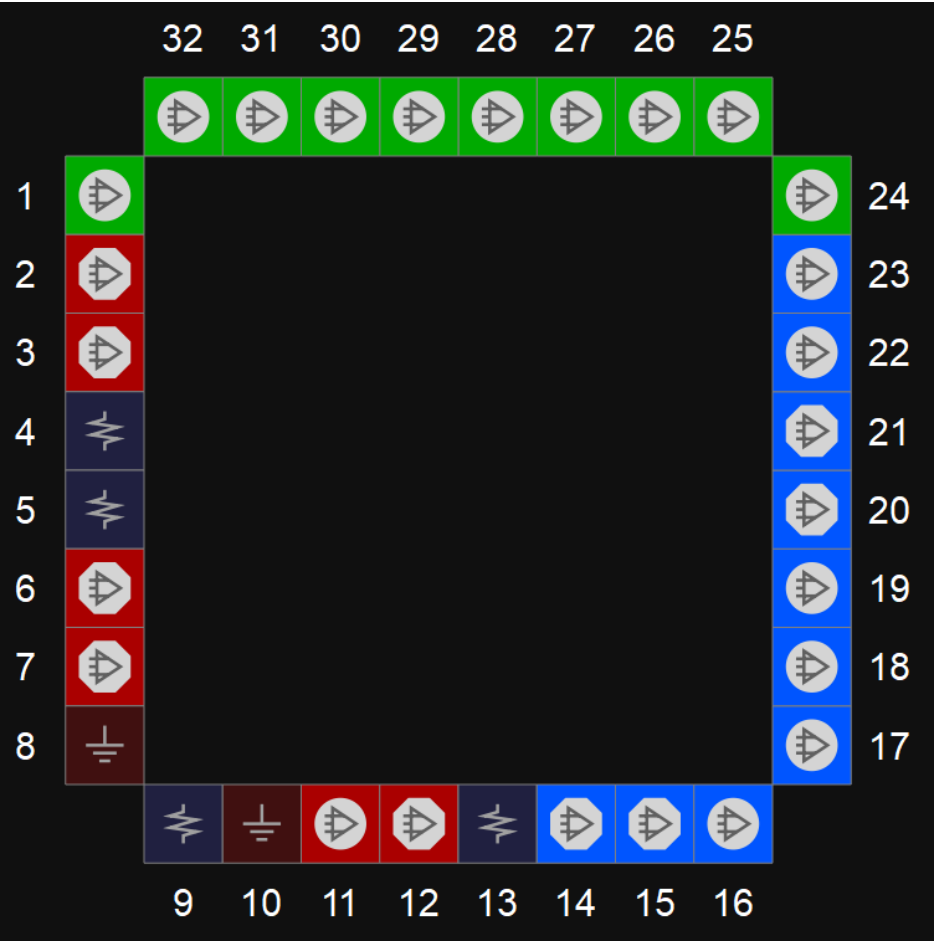


表 3-1 GW1N-1S 器件 FN32 其他管脚

VCC/VCCPLL	9
VCCO0	5
VCCO1	4
VCCO2	13
VSS	8,10

3.1.2 CS30 管脚分布示意图

图 3-2 GW1N-1S 器件 CS30 封装管脚分布示意图（顶视图）

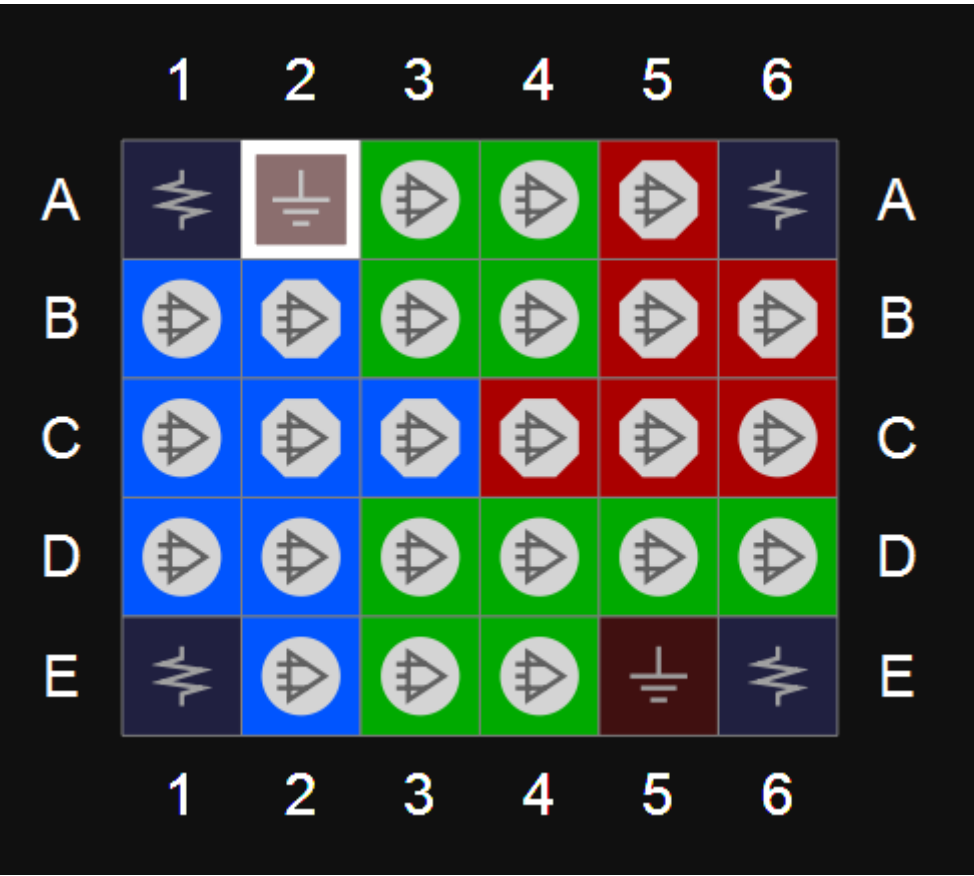


表 3-2 GW1N-1S 器件 CS30 其他管脚

VCC/VCCPLL	E6
VCCO0	A6
VCCO1	A1
VCCO2	E1
VSS	A2,E5

3.2 GW1N-1 器件管脚分布示意图

3.2.1 CS30 管脚分布示意图

图 3-3 GW1N-1 器件 CS30 封装管脚分布示意图（顶视图）

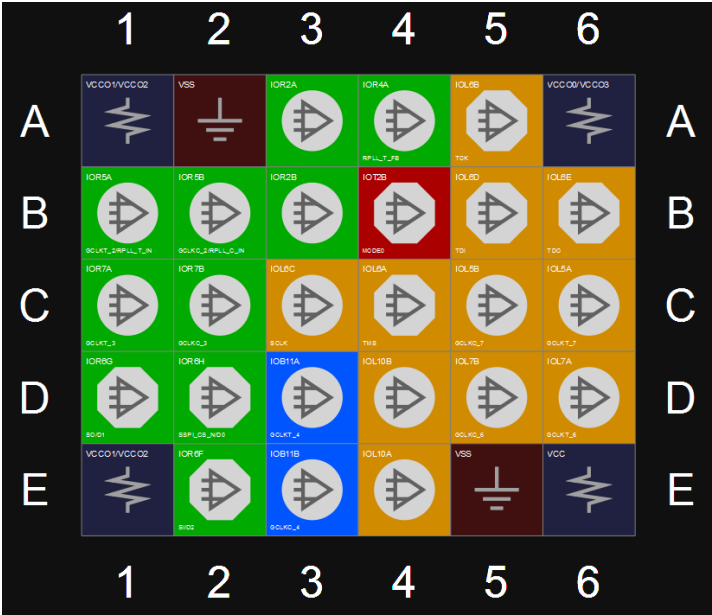


表 3-3 GW1N-1 器件 CS30 其他管脚

VCC	E6
VCC00/VCC03	A6
VCC01/VCC02	E1,A1
VSS	A2,E5

3.2.2 QN32 管脚分布示意图

图 3-4 GW1N-1 器件 QN32 封装管脚分布示意图（顶视图）

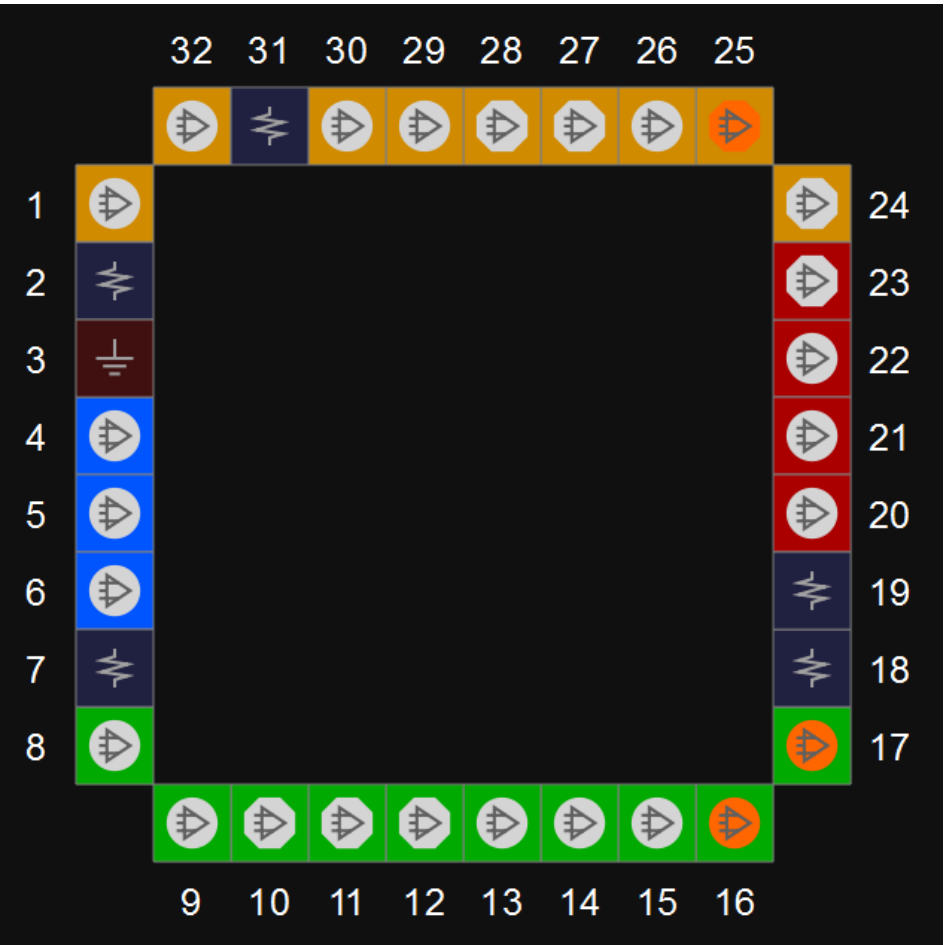


表 3-4 GW1N-1 器件 QN32 其他管脚

VCC	2, 18
VCCO0	19
VCCO1/VCCO2	7
VCCO3	31
VSS	3

3.2.3 QN48 管脚分布示意图

图 3-5 GW1N-1 器件 QN48 封装管脚分布示意图（顶视图）

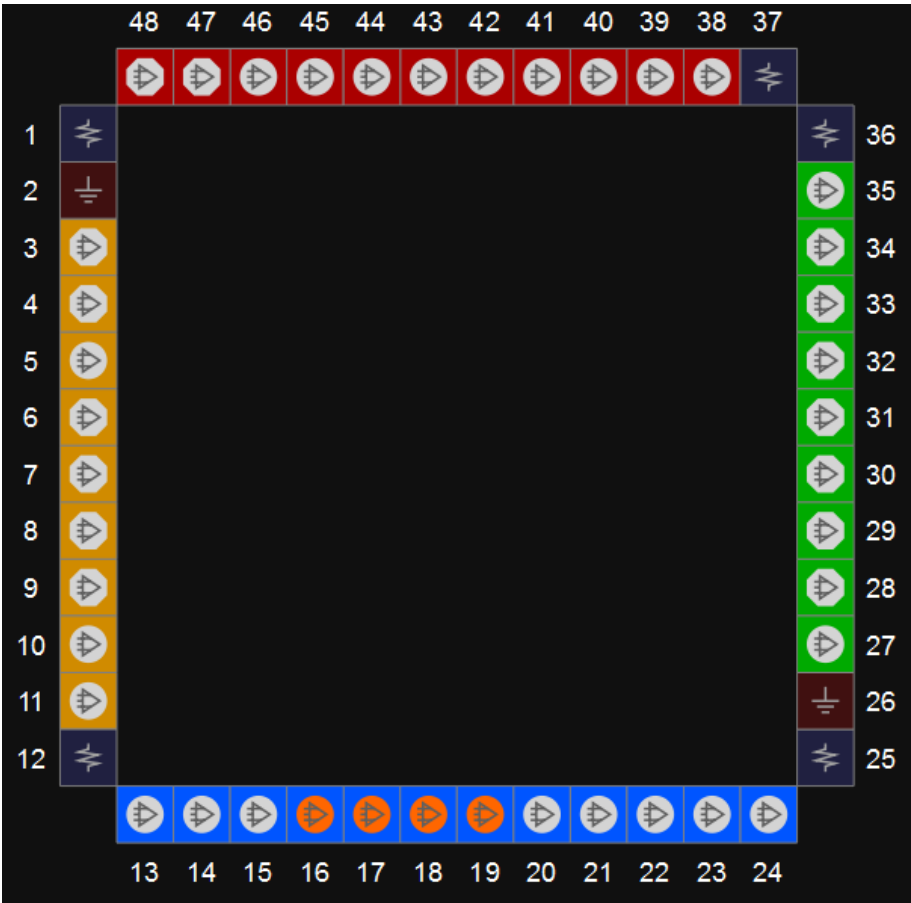


表 3-5 GW1N-1 器件 QN48 其他管脚

VCC	12, 37
VCCO0/VCCO3	1
VCCO1	36
VCCO2	25
VSS	2, 26

3.2.4 LQ100X 管脚分布示意图（LV 版本）

图 3-6 GW1N-1 器件 LQ100X 封装管脚分布示意图（LV 版本，顶视图）

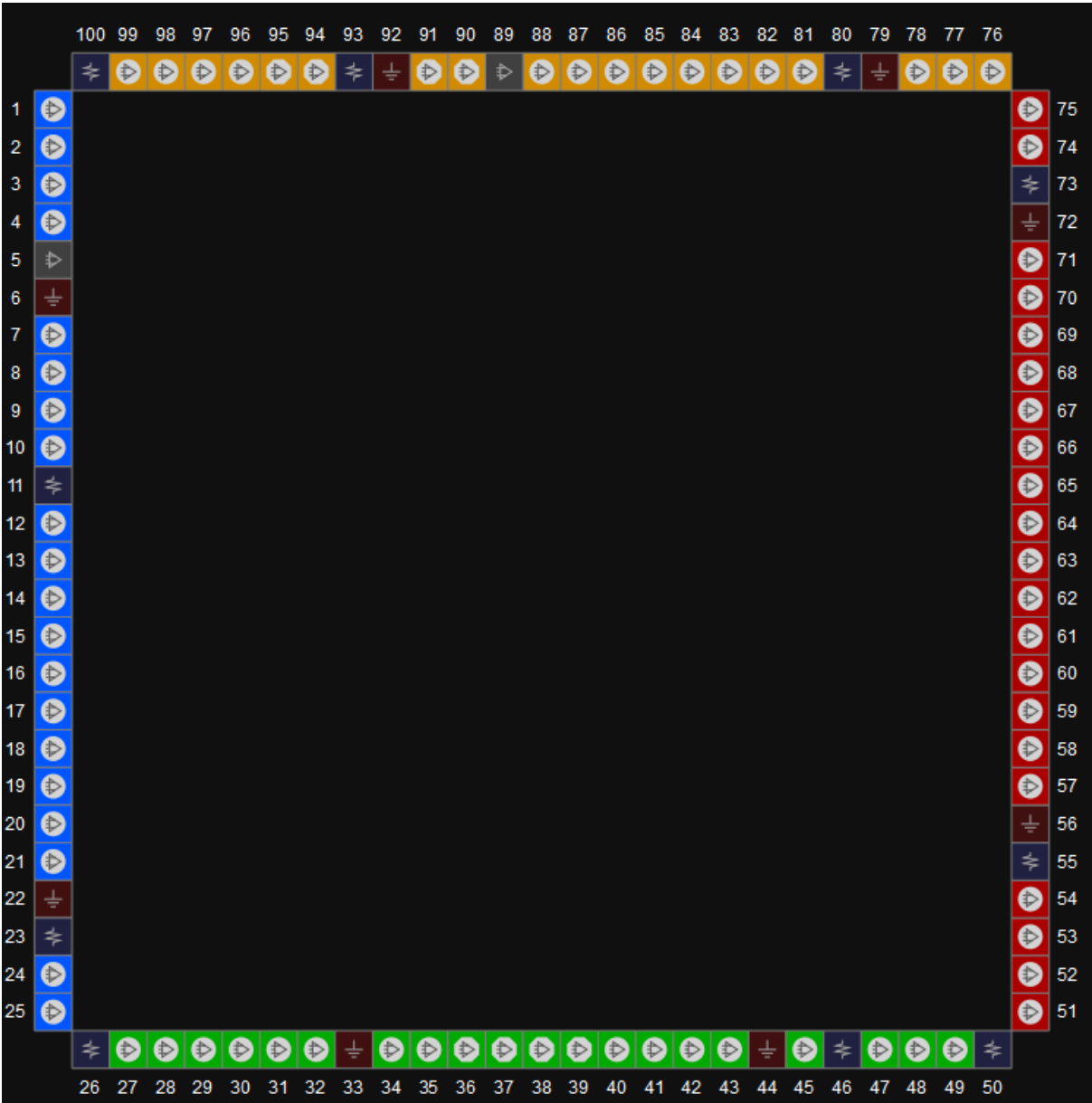


表 3-6 GW1N-1 器件 LQ100X 封装其他管脚（LV 版本）

VCC	50,100
VCCO0	55,73
VCCO1	26,46
VCCO2	11,23
VCCO3	80,93
VSS	6,22,33,44,56,72,79,92
NC	5,89

3.2.5 LQ100 管脚分布示意图

图 3-7 GW1N-1 器件 LQ100 封装管脚分布示意图（顶视图）

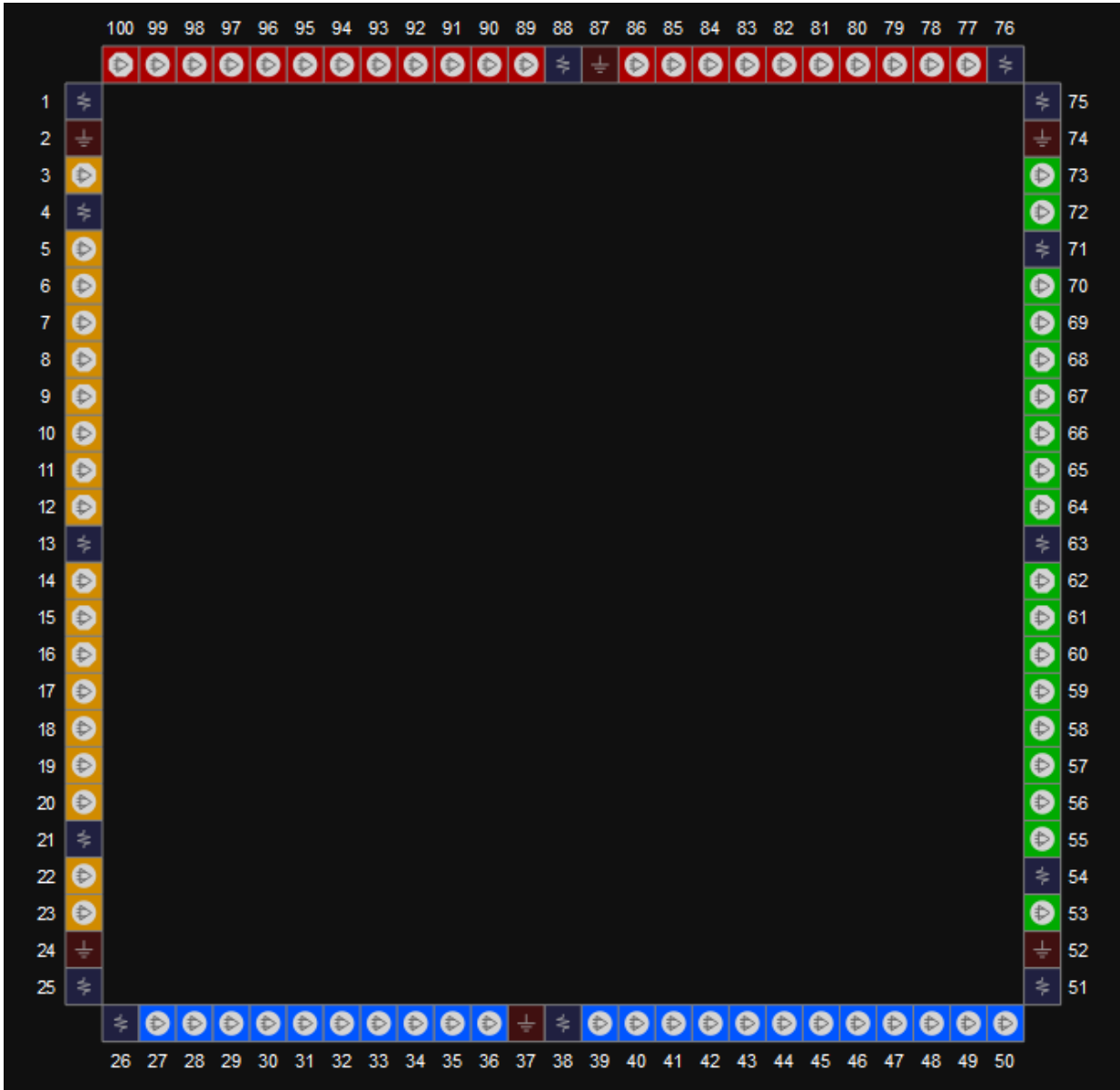


表 3-7 GW1N-1 器件 LQ100 其他管脚

VCC	1, 25, 51, 75
VCCO0	76, 88
VCCO1	54, 63, 71
VCCO2	26, 38
VCCO3	4, 13, 21
VSS	2, 24, 37, 52, 74, 87

3.2.6 LQ100X 管脚分布示意图（UV 版本）

图 3-8 GW1N-1 器件 LQ100X 封装管脚分布示意图（UV 版本，顶视图）

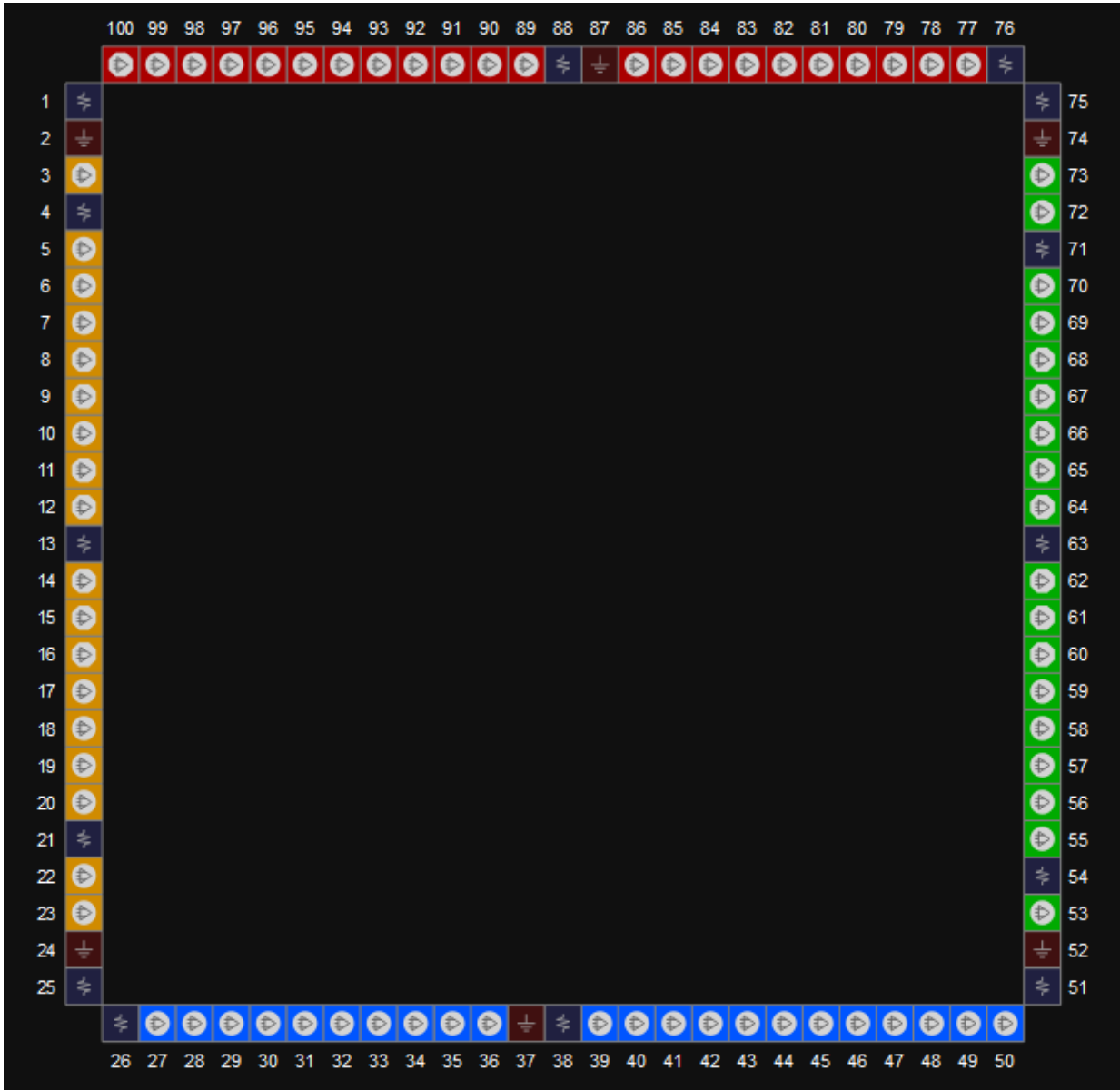


表 3-8 GW1N-1 器件 LQ100X 封装其他管脚（UV 版本）

VCC	100
VCCO0	55,73
VCCO1	26,46
VCCO2	11,23
VCCO3	80,93
VSS	6,22,33,44,56,72,79,92
NC	5,50,89

3.2.7 LQ144 管脚分布示意图

图 3-9 GW1N-1 器件 LQ144 封装管脚分布示意图（顶视图）



表 3-9 GW1N-1 器件 LQ144 其他管脚

VCC	1, 36, 73, 108
VCCO0	109, 127
VCCO1	77, 91, 103
VCCO2	37, 55
VCCO3	5, 19, 31
VSS	2, 17, 33, 35, 53, 74, 89, 105, 107, 125
NC	110, 111, 112

3.3 GW1N-4 器件管脚分布示意图

3.3.1 QN32 管脚分布示意图

图 3-10 GW1N-4 器件 QN32 封装管脚分布示意图（顶视图）

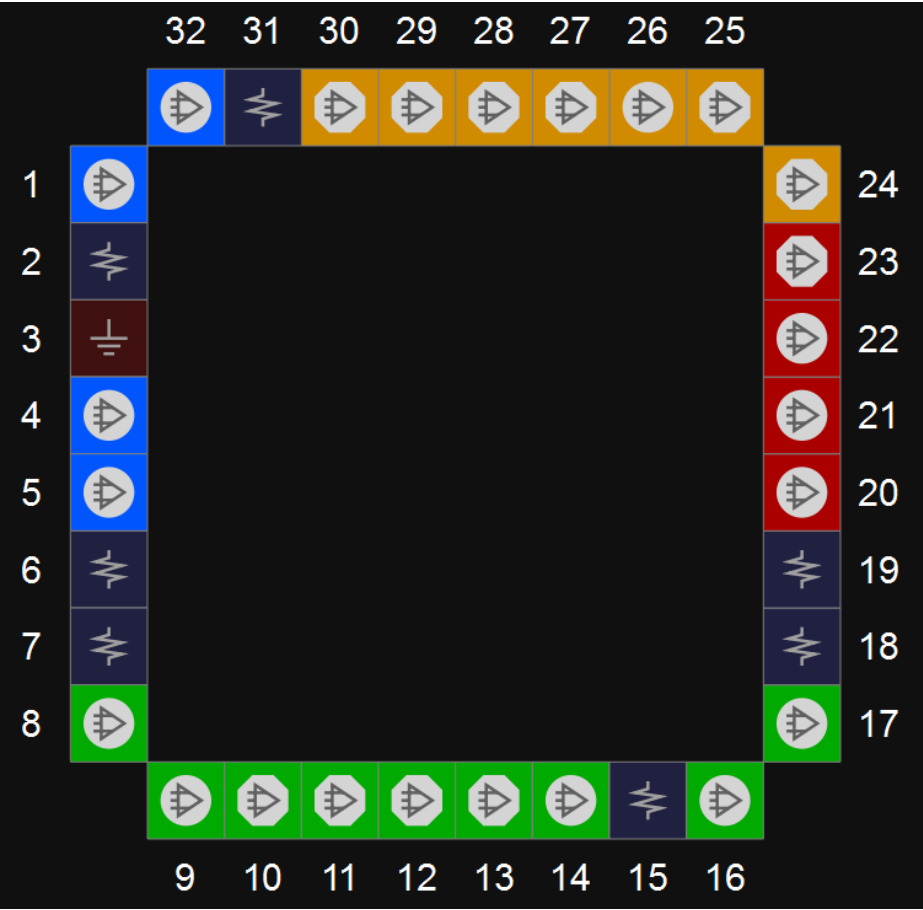


表 3-10 GW1N-4 器件 QN32 其他管脚

VCC	2, 18
VCCO0	19
VCCO1	7
VCCO2	6
VCCO3	31
VCCX	15
VSS	3

3.3.2 QN48 管脚分布示意图

图 3-11 GW1N-4 器件 QN48 封装管脚分布示意图（顶视图）

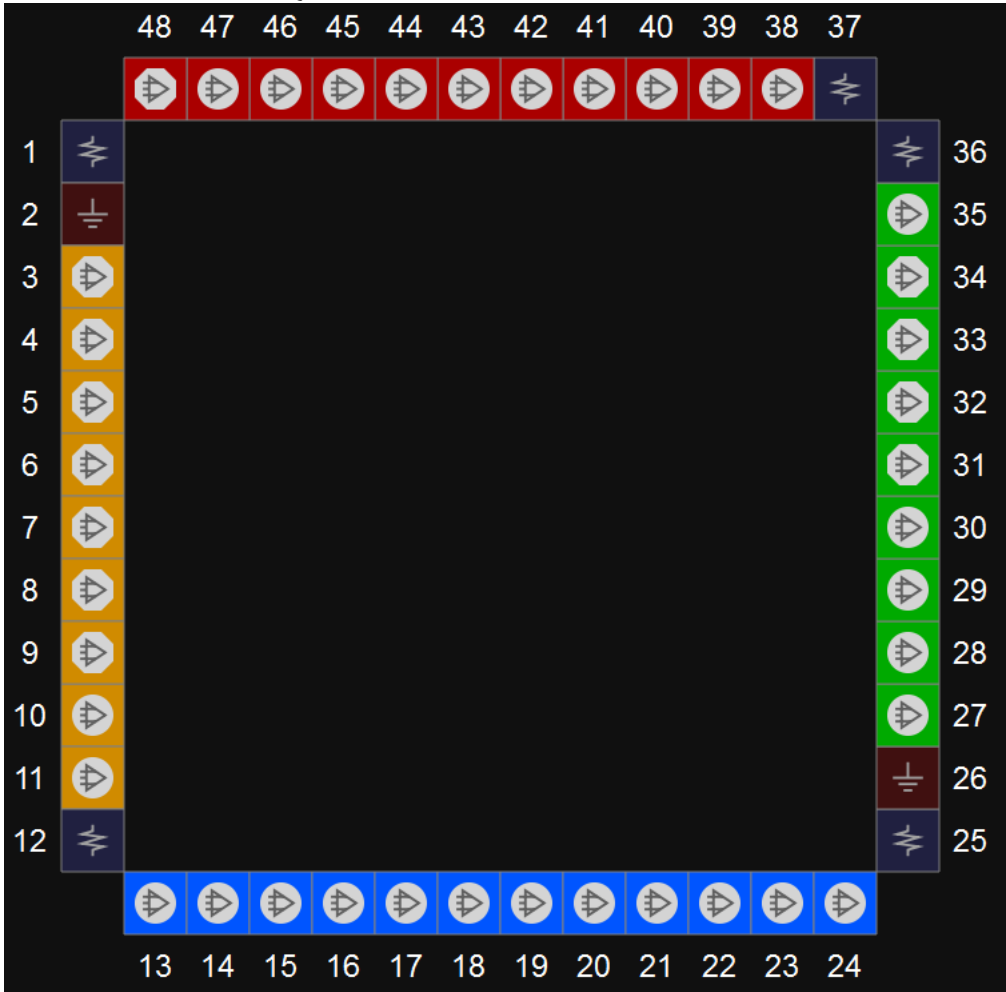


表 3-11 GW1N-4 器件 QN48 其他管脚

VCC	12, 37
VCCO0/VCCO3	1
VCCO1/VCCO2	25
VCCX	36
VSS	2, 26

3.3.3 CS72 管脚分布示意图

图 3-12 GW1N-4 器件 CS72 封装管脚分布示意图（顶视图）



表 3-12 GW1N-4 器件 CS72 其他管脚

VCC	A2, A8, H8
VCCO0	A5
VCCO1	D1
VCCO2	H5
VCCO3	E9
VCCX	H2
VSS	A1, A9, D9, E1, H1, H9

3.3.4 QN88 管脚分布示意图

图 3-13 GW1N-4 器件 QN88 封装管脚分布示意图（顶视图）



表 3-13 GW1N-4 器件 QN88 其他管脚

VCC	1, 22, 45, 66
VCCO0	67
VCCO1	58
VCCO2	23, 44
VCCO3	12
VCCX	64, 78
VSS	2, 21, 24, 43, 46, 65

3.3.5 LQ100 管脚分布示意图

图 3-14 GW1N-4 器件 LQ100 封装管脚分布示意图（顶视图）

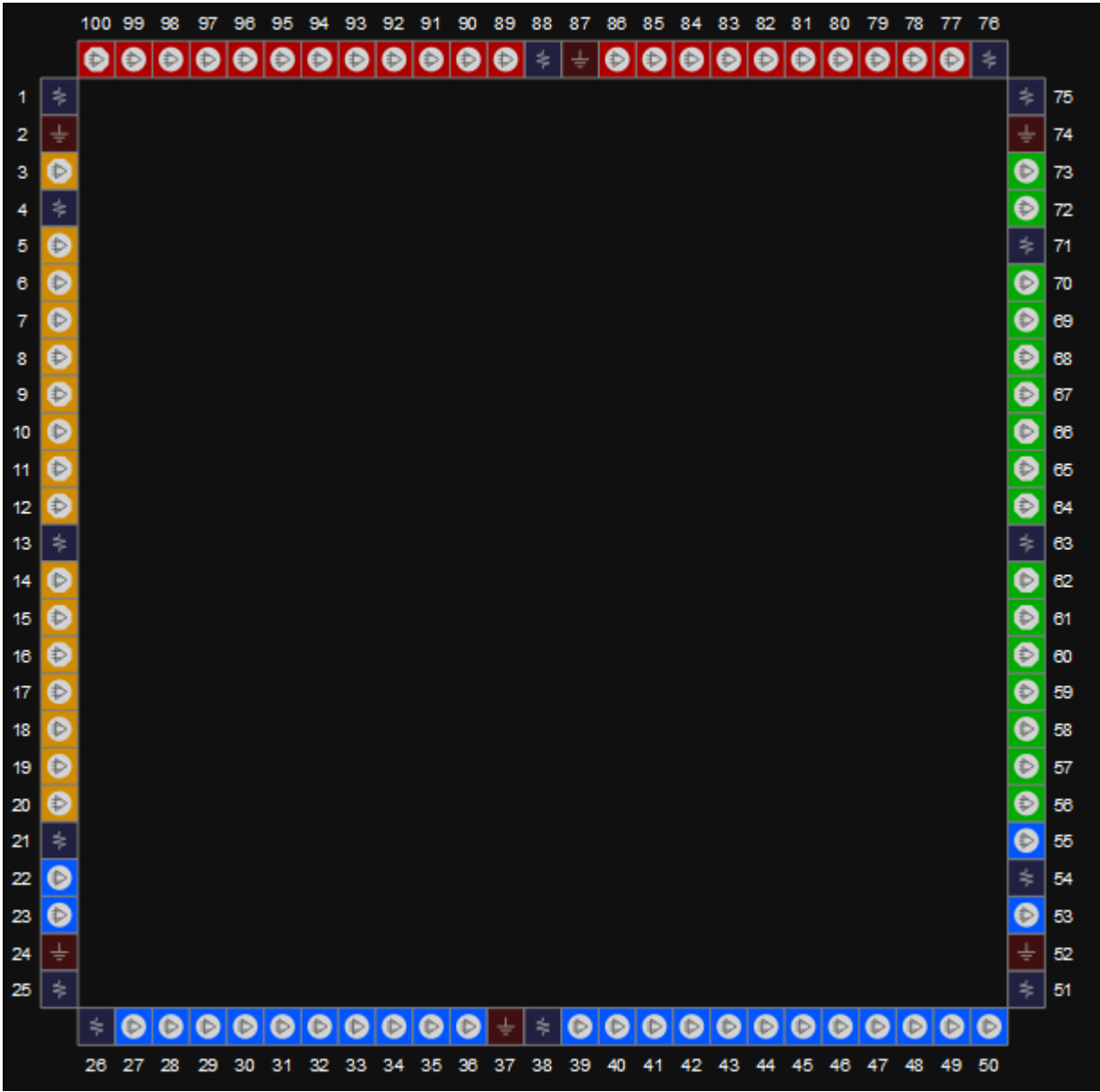


表 3-14 GW1N-4 器件 LQ100 其他管脚

VCC	1, 25, 51, 75
VCCO0	76, 88
VCCO1	54, 63
VCCO2	26, 38
VCCO3	4, 13
VCCX	21, 71
VSS	2, 24, 37, 52, 74, 87

3.3.6 MG132X 管脚分布示意图

图 3-15 GW1N-4 器件 MG132X 封装管脚分布示意图（顶视图）



表 3-15 GW1N-4 器件 MG132X 其他管脚

VCC	A1,A14,N1,P14
VCCO0	D3,G1,L1
VCCO1	M6,N11,P1
VCCO2	D14,H14,L2
VCCO3	A8,B10,C5
VSS	A5,B11,D13,D2,G2,H13,L13,L2,P10,P5

3.3.7 LQ144 管脚分布示意图

图 3-16 GW1N-4 器件 LQ144 封装管脚分布示意图（顶视图）



表 3-16 GW1N-4 器件 LQ144 其他管脚

VCC	1, 36, 73, 108
VCCO0	109, 127
VCCO1	77, 91
VCCO2	37, 55
VCCO3	5, 19
VCCX	31, 103
VSS	2, 17, 33,35, 53, 74, 89, 105,107, 125

3.3.8 MG160 管脚分布示意图

图 3-17 GW1N-4 器件 MG160 封装管脚分布示意图 (顶视图)

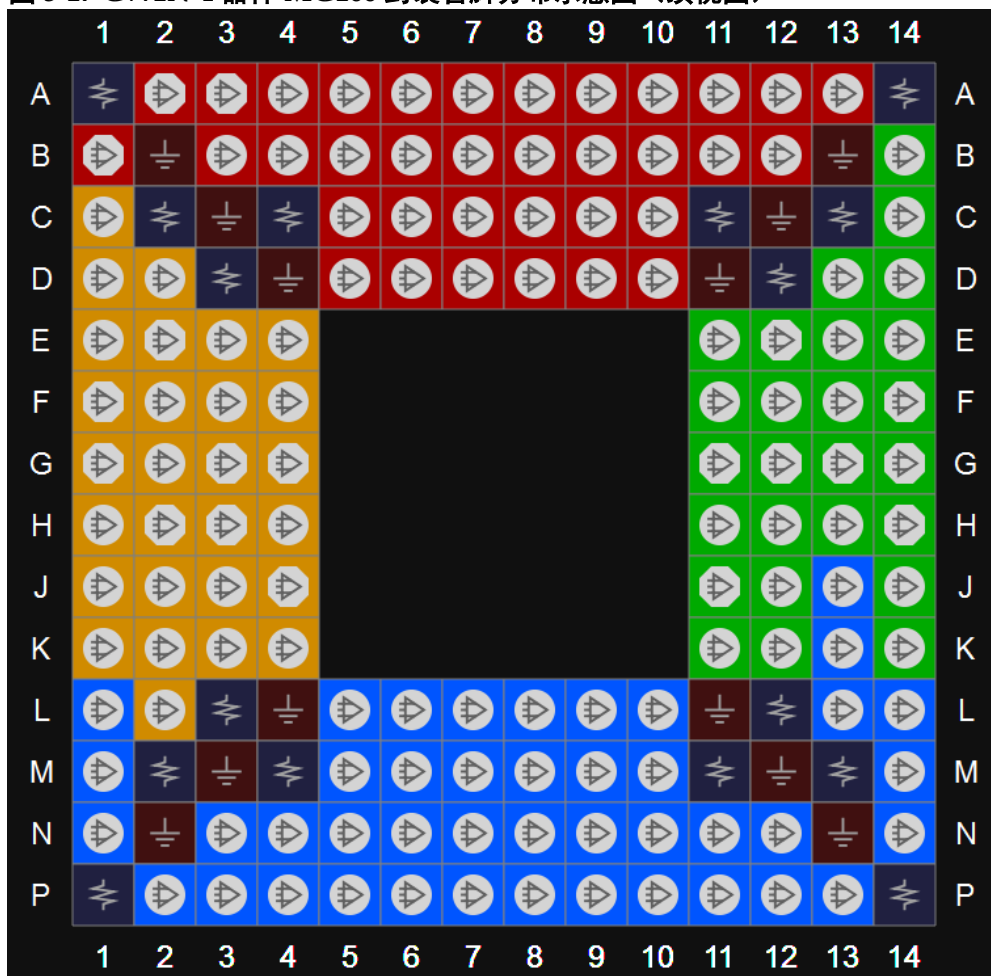


表 3-17 GW1N-4 器件 MG160 其他管脚

VCC	A1, A14, P1, P14
VCC00	C4, C11
VCC01	D12, L12
VCC02	M4, M11
VCC03	D3, L3
VCCX	C2, C13, M2, M13
VSS	B2, B13, C3, C12, D4, D11, L4, L11, M3, M12, N2, N13

3.3.9 PG256 管脚分布示意图

图 3-18 GW1N-4 器件 PG256 封装管脚分布示意图（顶视图）

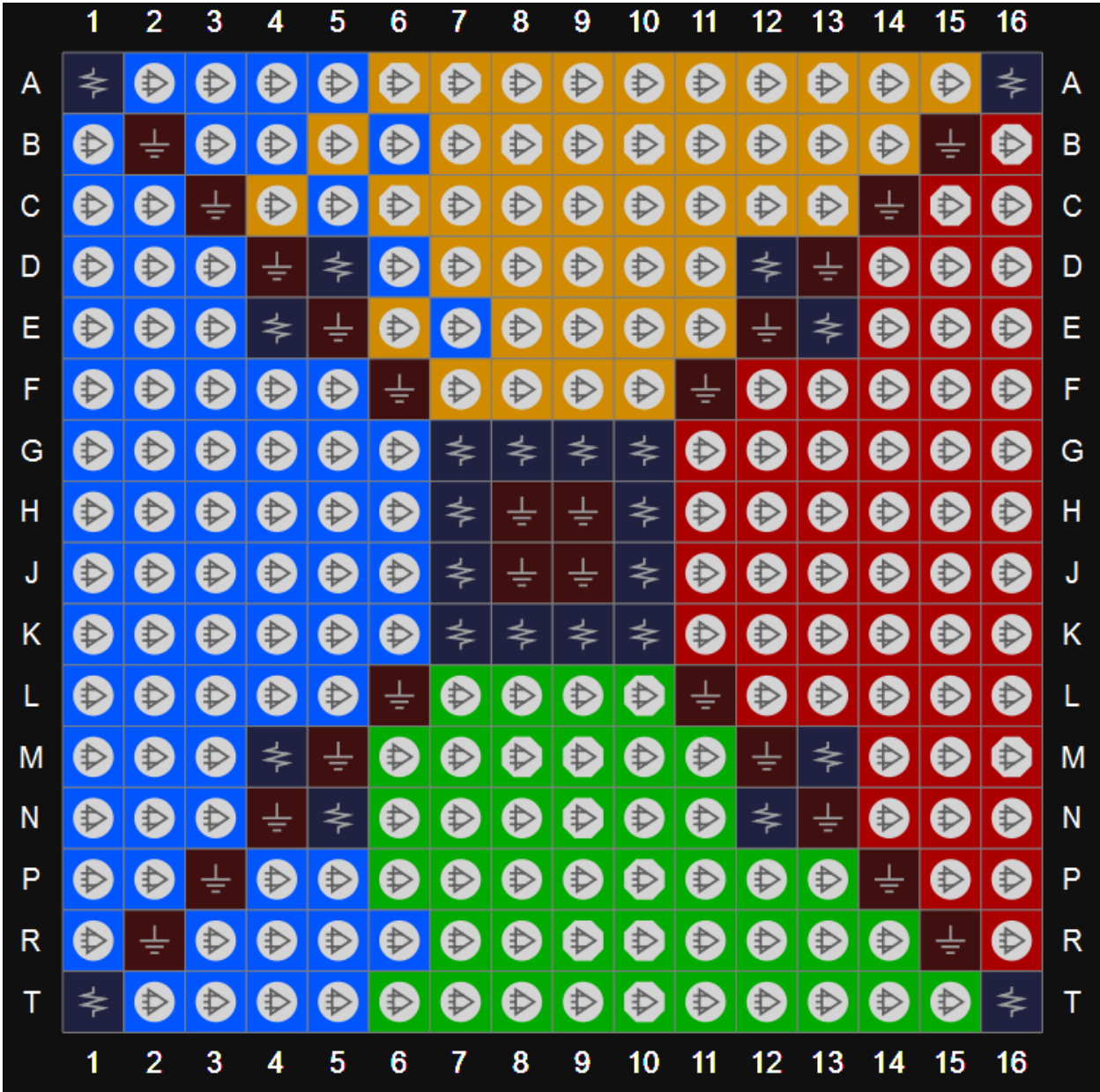


表 3-18 GW1N-4 器件 PG256 其他管脚

VCC	A1, A16, G7, G10, K7, K10, T1, T16
VCCO0	E13, J10, M13, H10
VCCO1	K8, N5, N12
VCCO2	E4, H7, M4, J7
VCCO3	D12, D5, G9
VCCX	G8, K9
VSS	B2, B15, C3, C14, D4, D13, E5, E12, F6, F11, H8, H9, J8, J9, L6, L11, M5, M12, N4, N13, P3, P14, R2, R15

3.3.10 PG256M 管脚分布示意图

图 3-19 GW1N-4 器件 PG256M 封装管脚分布示意图（顶视图）



表 3-19 GW1N-4 器件 PG256M 其他管脚

VCC	F10, G11, H10, H8, J7, J9, K6, L7
VCCO0	A14, A3, F8, F9
VCCO1	C16, J11, P16
VCCO2	L8, L9, T3,T14
VCCO3	C1, H6, P1
VCCX	H11, J6
VSS	A1, A16, B15, B2, F7, G10, G6, G7, G8, G9, K10, K11, K7, K8, K9, L10, R2, R15, T1, H9, H7, J10, J8

3.4 GW1N-9 器件管脚分布示意图

3.4.1 QN48 管脚分布示意图

图 3-20 GW1N-9 器件 QN48 封装管脚分布示意图（顶视图）

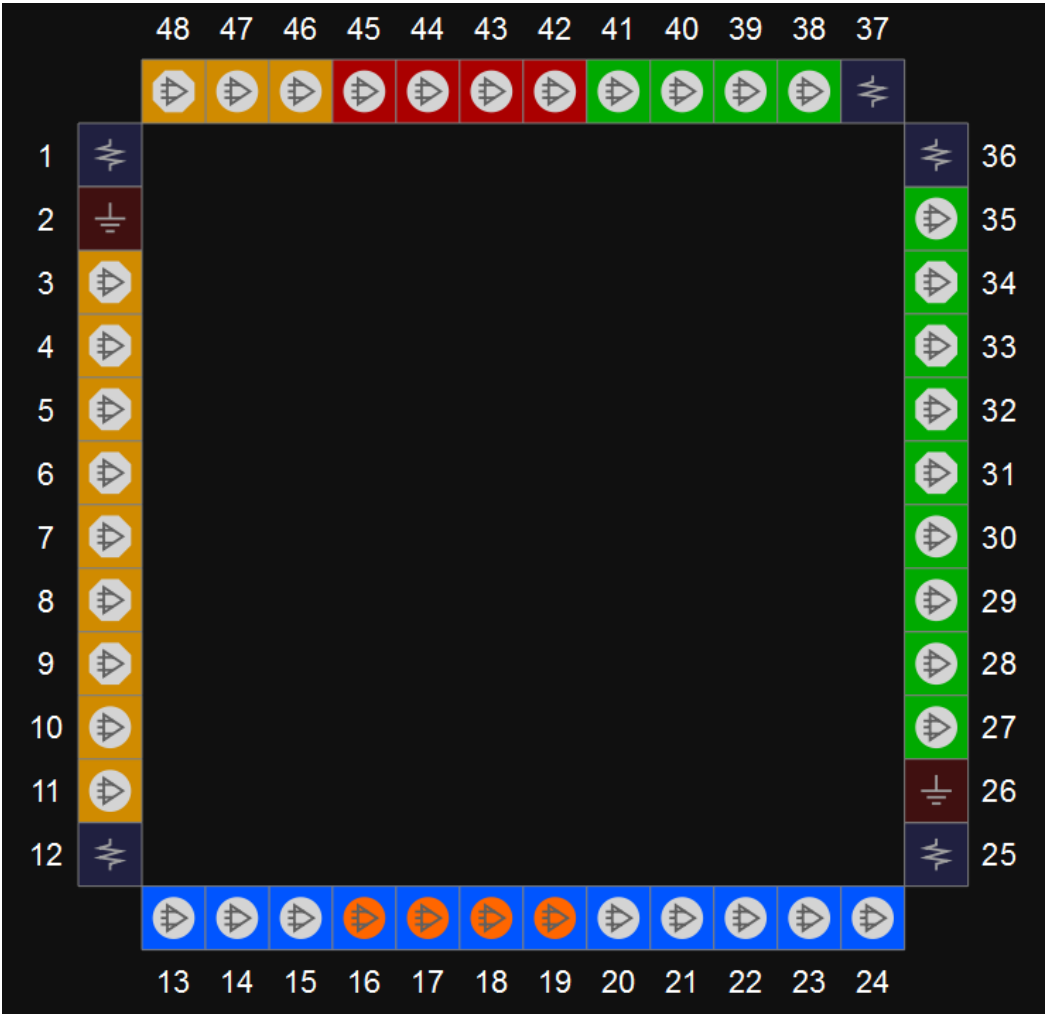


表 3-20 GW1N-9 器件 QN48 其他管脚

VCC	12, 37
VCCO0/VCCO3	1
VCCO1/VCCO2	25
VCCX	36
VSS	2, 26

3.4.2 CM64 管脚分布示意图

图 3-21 GW1N-9 器件 CM64 封装管脚分布示意图（顶视图）

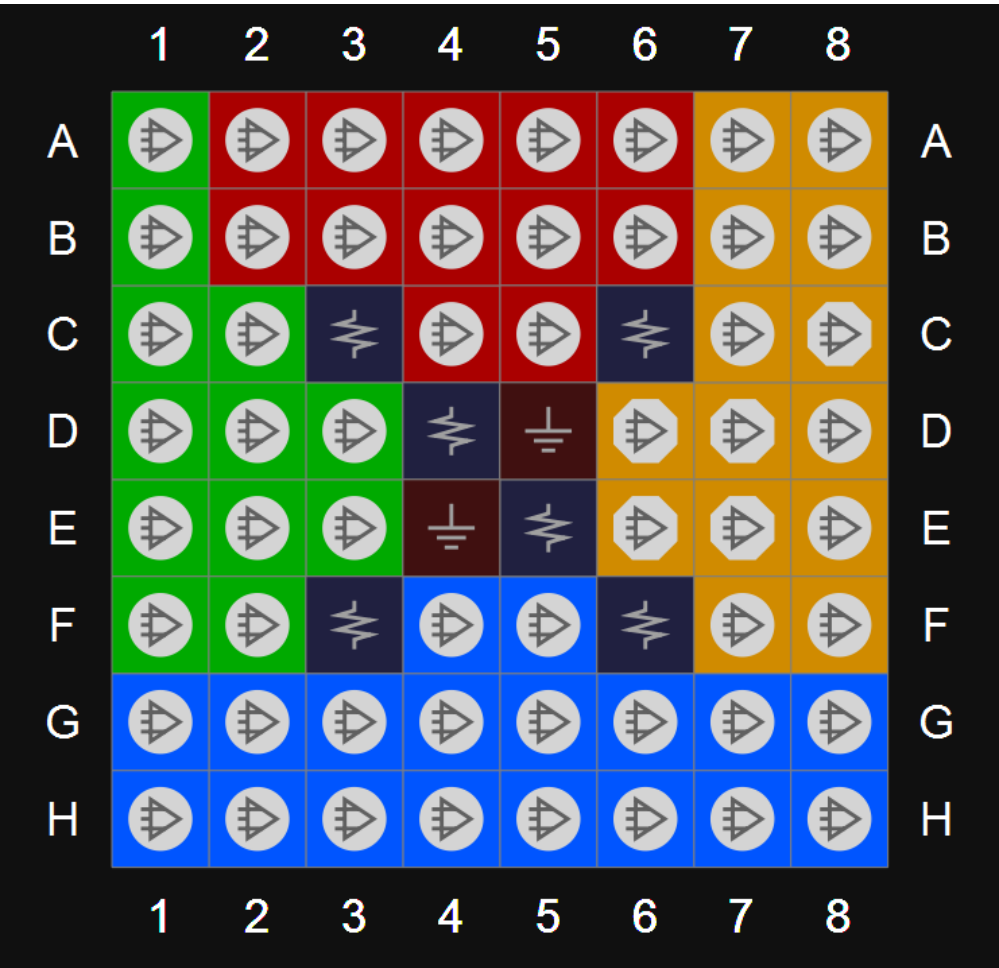


表 3-21 GW1N-9 器件 CM64 其他管脚

VCC	D4, E5
VCCO0/VCCO2	C6
VCCO1/VCCO3	F3
VCCX	C3, F6
VSS	D5, E4

3.4.3 CS81M 管脚分布示意图

图 3-22 GW1N-9 器件 CS81M 封装管脚分布示意图（顶视图）

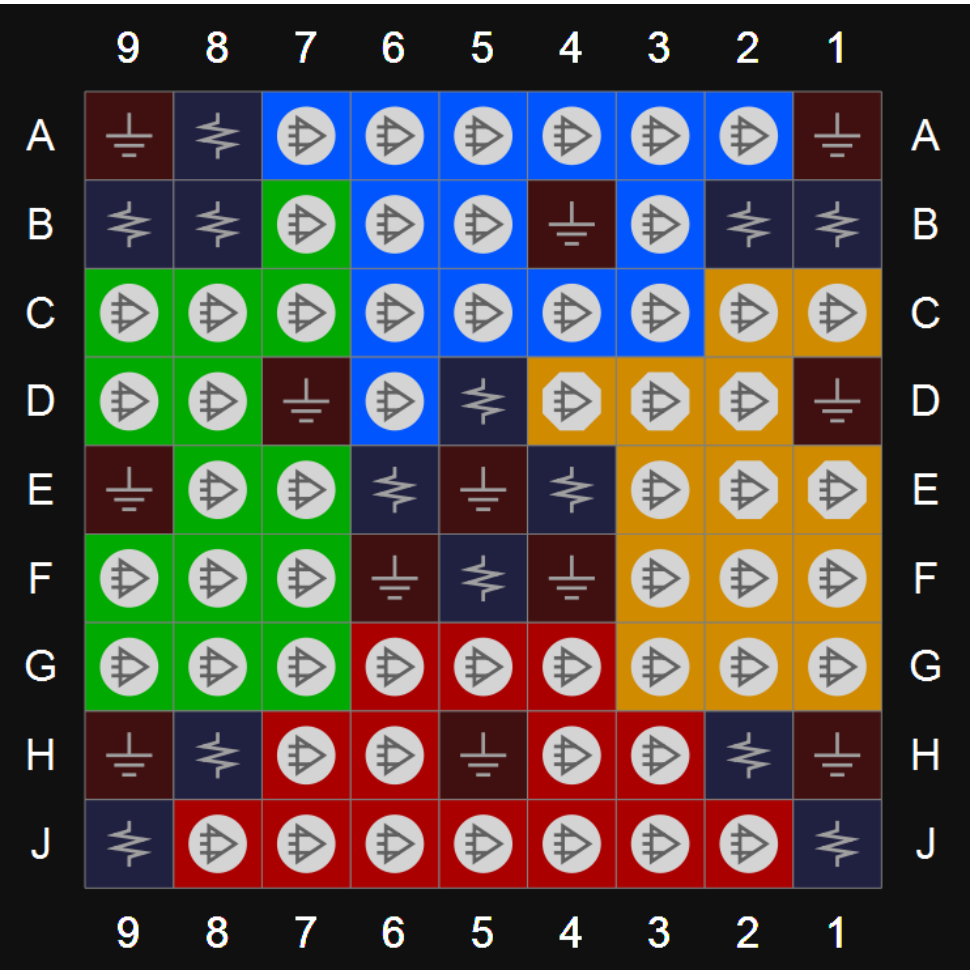


表 3-22 GW1N-9 器件 CS81M 其他管脚

VCC	A8、B2、B9、H2、H8
VCCO0	F5
VCCO1	E6
VCCO2	D5
VCCO3	E4
VCCX	B1、B8、J1、J9
VSS	A1、A9、B4、D1、D7、E5、E9、F4、F6、H1、H5、H9

3.4.4 QN88 管脚分布示意图

图 3-23 GW1N-9 器件 QN88 封装管脚分布示意图（顶视图）

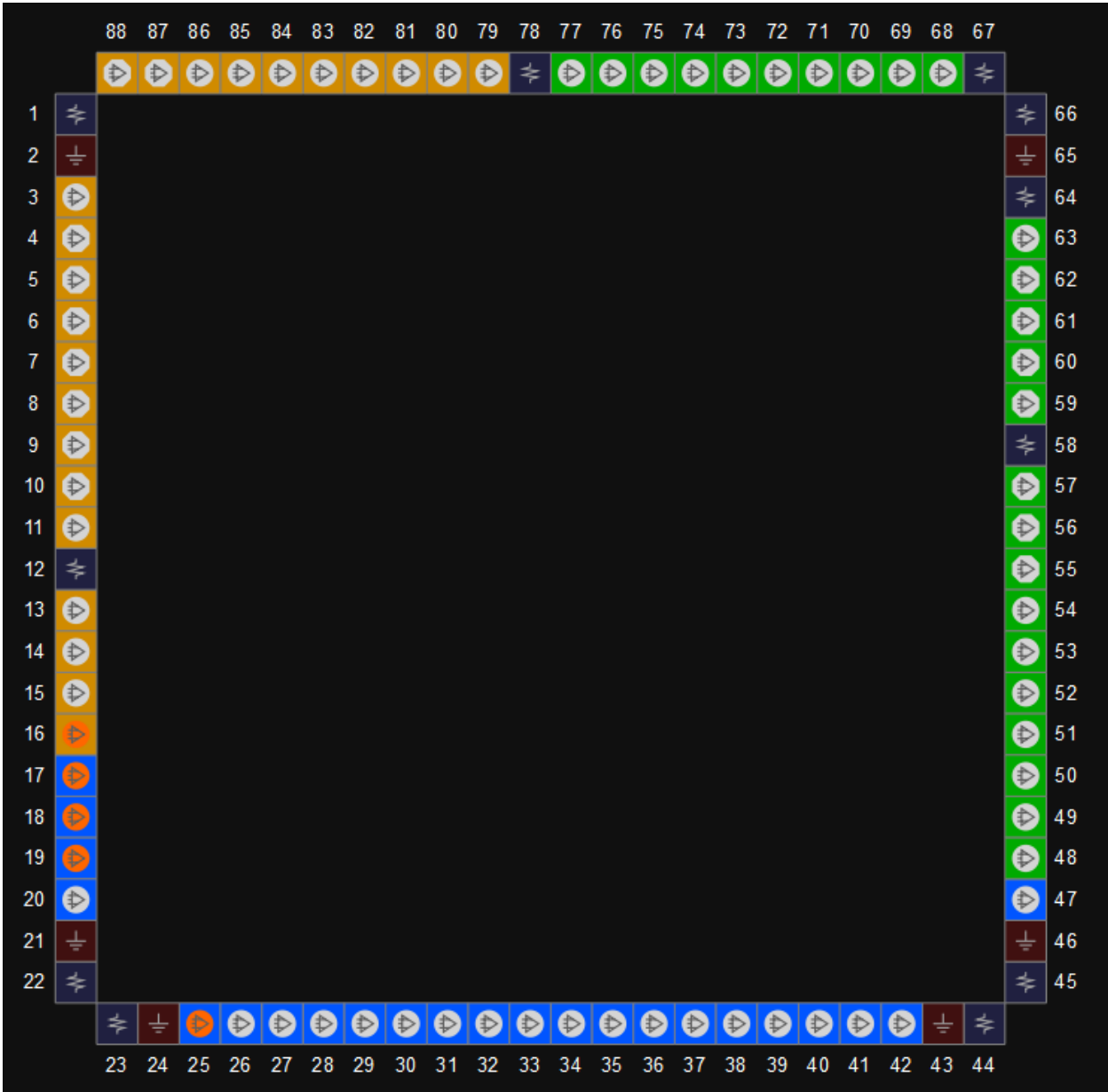


表 3-23 GW1N-9 器件 QN88 其他管脚

VCC	1, 22, 45, 66
VCCO0	67
VCCO1	58
VCCO2	23, 44
VCCO3	12
VCCX	64, 78
VSS	2, 21, 24, 43, 46, 65

3.4.5 LQ100 管脚分布示意图

图 3-24 GW1N-9 器件 LQ100 封装管脚分布示意图（顶视图）

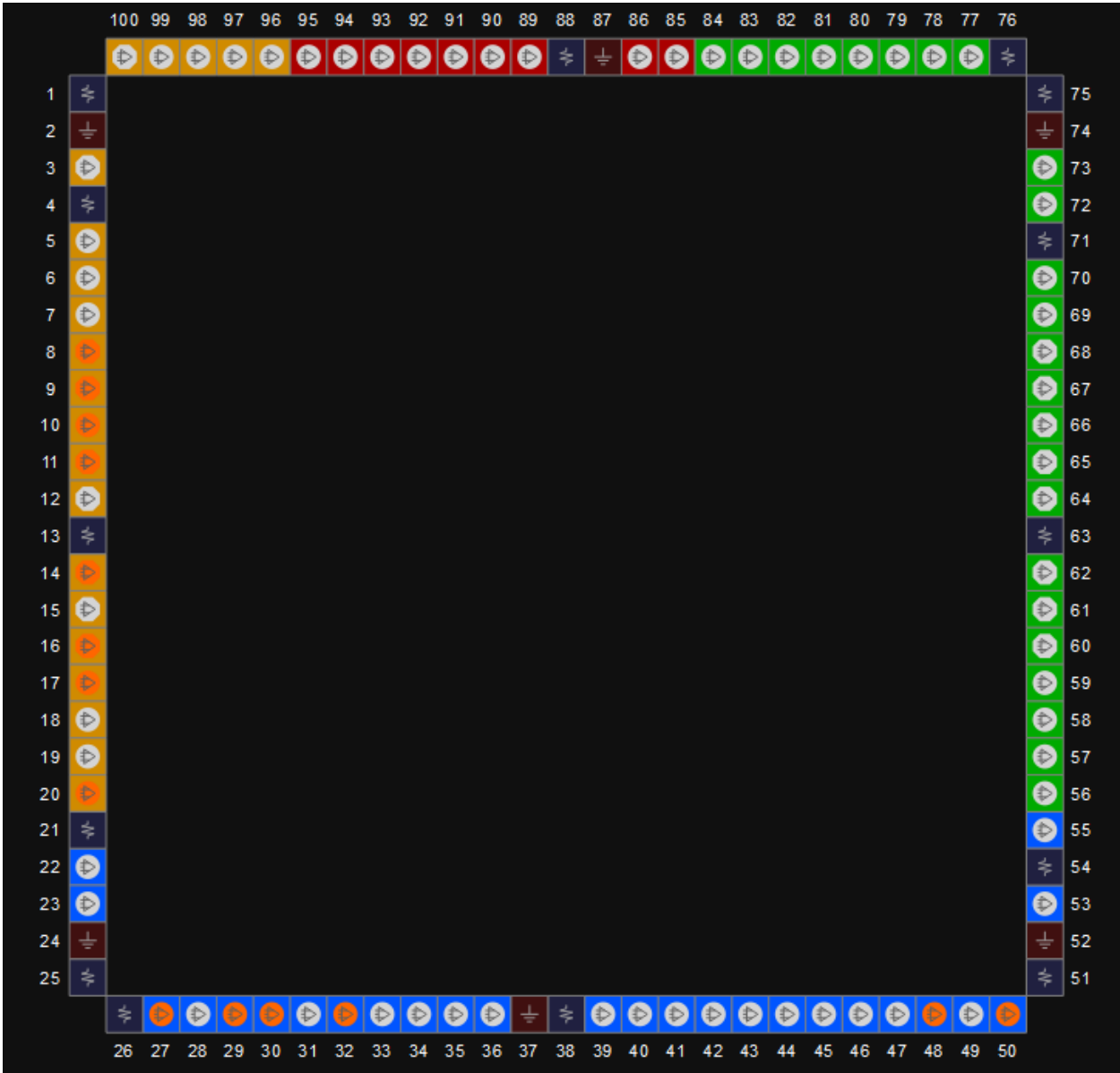


表 3-24 GW1N-9 器件 LQ100 其他管脚

VCC	1, 25, 51, 75
VCCO0	76, 88
VCCO1	63, 71
VCCO2	26, 38
VCCO3	4, 13
VCCX	21, 54
VSS	2, 24, 52, 74, 87, 37

3.4.6 LQ144 管脚分布示意图

图 3-25 GW1N-9 器件 LQ144 封装管脚分布示意图（顶视图）



表 3-25 GW1N-9 器件 LQ144 其他管脚

VCC	1, 36, 73, 108
VCCO0	109, 127
VCCO1	77, 91
VCCO2	37, 55
VCCO3	5, 19
VCCX	31, 103
VSS	2, 17, 33, 35, 53, 74, 89, 105,107, 125

3.4.7 EQ144 管脚分布示意图

图 3-26 GW1N-9 器件 EQ144 封装管脚分布示意图（顶视图）



表 3-26 GW1N-9 器件 EQ144 其他管脚

VCC	1, 36, 73, 108
VCCO0	109, 127
VCCO1	77, 91
VCCO2	37, 55
VCCO3	5, 19
VCCX	31, 103
VSS	2, 17, 33, 35, 53, 74, 89, 105, 107, 125

3.4.8 MG160 管脚分布示意图

图 3-27 GW1N-9 器件 MG160 封装管脚分布示意图（顶视图）

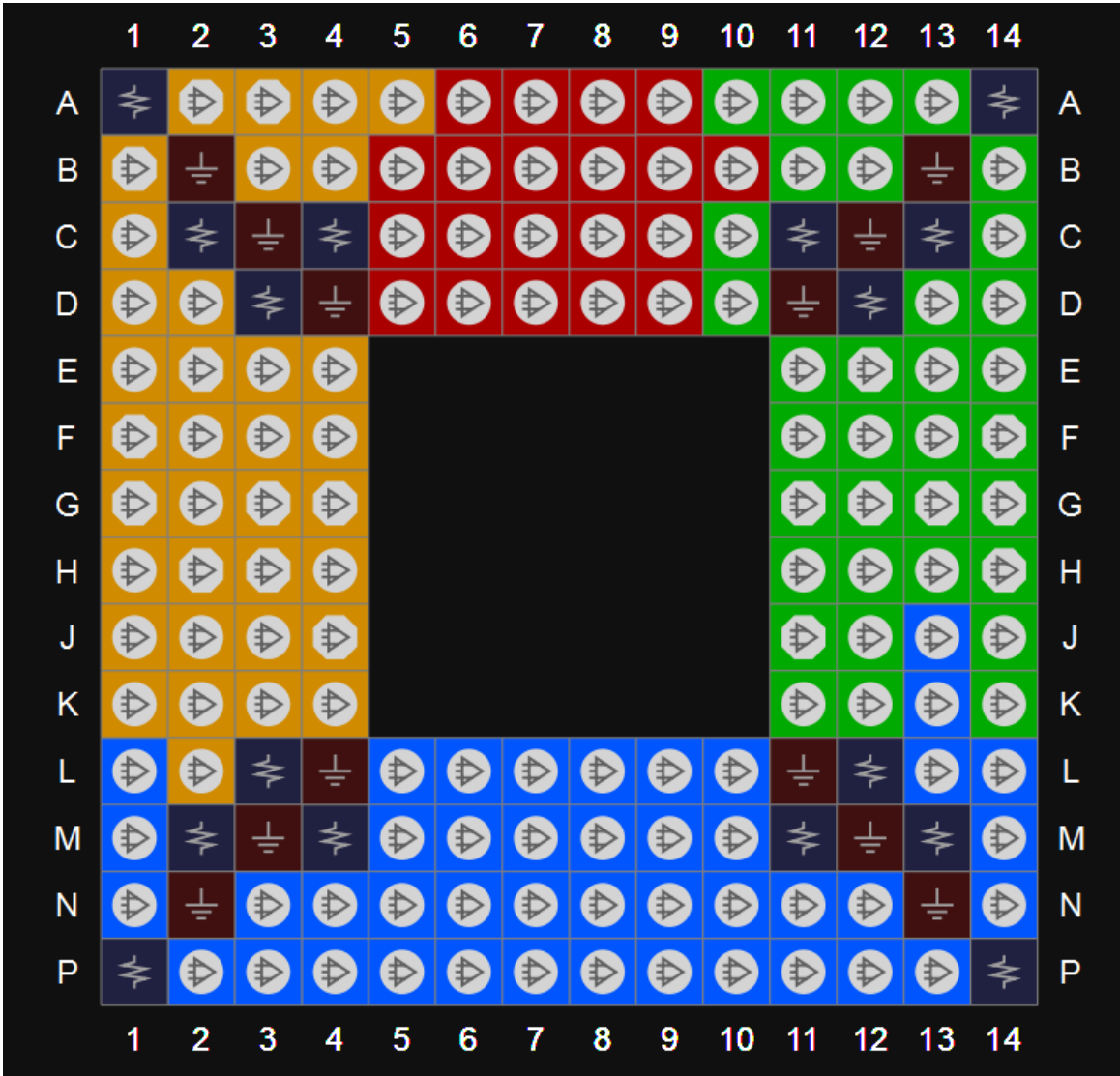


表 3-27 GW1N-9 器件 MG160 其他管脚

VCC	A1, A14, P1, P14
VCCO0	C4, C11
VCCO1	D12, L12
VCCO2	M11, M4
VCCO3	D3, L3
VCCX	C13, C2, M13, M2
VSS	B13, B2, C12, C3, D11, D4, L11, L4, M12, M3, N13, N2

3.4.9 UG169 管脚分布示意图

图 3-28 GW1N-9 器件 UG169 封装管脚分布示意图（顶视图）



表 3-28 GW1N-9 器件 UG169 其他管脚

VCC	F7,G6,G8,H7
VCCO0	C6,C7,C8
VCCO1	F11,G11,H11,J11
VCCO2	L6,L7,L8
VCCO3	F2,G3,J3,K3
VCCX	D10,D3,D4,K4,K9
VSS	A1,A13,B8,C3,D2,D5,E11,E2,F3,G7,H12,J4,L9,M6,N1,N13

3.4.10 LQ176 管脚分布示意图

图 3-29 GW1N-9 器件 LQ176 封装管脚分布示意图（顶视图）



表 3-29 GW1N-9 器件 LQ176 其他管脚

VCC	1, 44, 89, 132
VCCO0	133, 155, 176
VCCO1	95, 110, 115
VCCO2	45, 65, 88
VCCO3	13, 22, 34
VCCX	40, 66, 130, 154
VSS	2, 43, 46, 87, 90, 131, 134, 175

3.4.11 EQ176 管脚分布示意图

图 3-30 GW1N-9 器件 EQ176 封装管脚分布示意图（顶视图）



表 3-30 GW1N-9 器件 EQ176 其他管脚

VCC	1, 44, 89, 132
VCCO0	133, 155, 176
VCCO1	95, 110, 115
VCCO2	45, 65, 88
VCCO3	13, 22, 34
VCCX	40, 66, 130, 154
VSS	2, 43, 46, 87, 90, 131, 134, 175

3.4.12 MG196 管脚分布示意图

图 3-31 GW1N-9 器件 MG196 封装管脚分布示意图（顶视图）

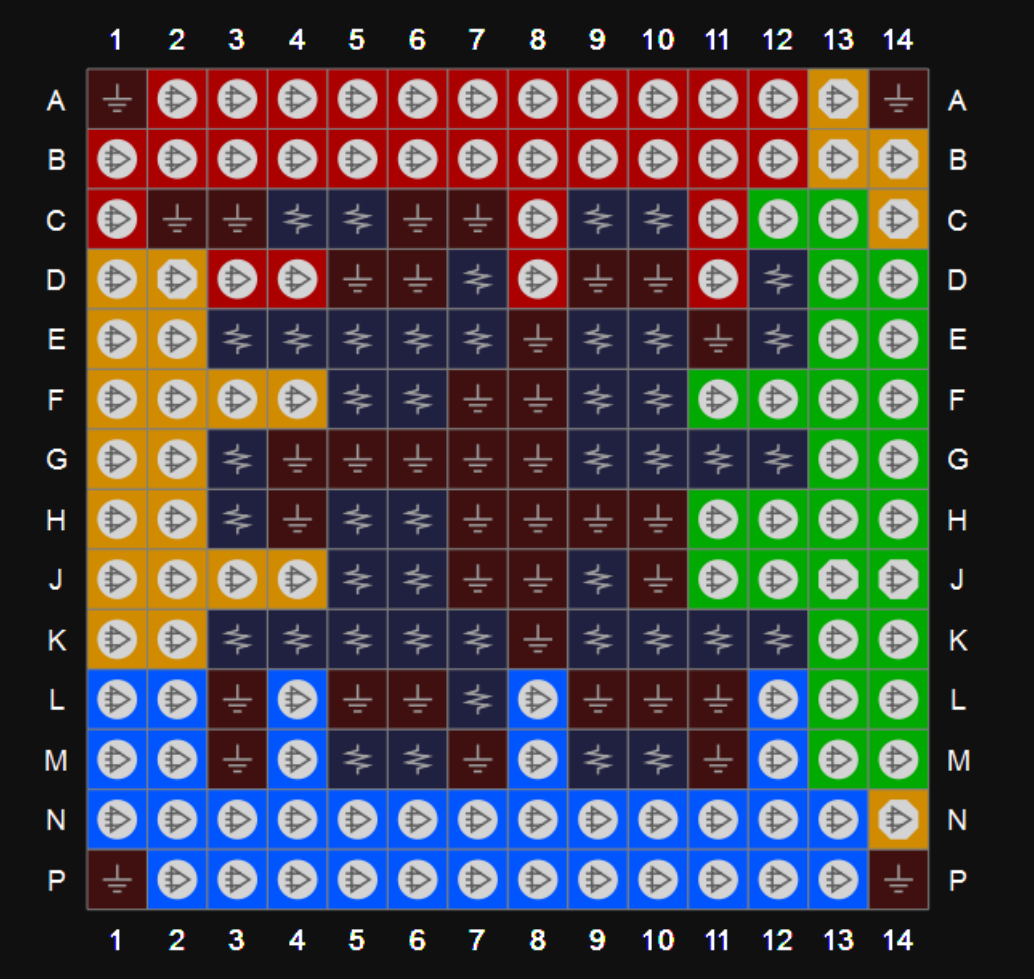


表 3-31 GW1N-9 器件 MG196 其他管脚

VCC	E10,E5,E6,E9,F10,F5,F6,F9,J5,J6,J9,K10,K5,K6,K9
VCCO0	C4,C10,C5,C9
VCCO1	D12,E12,G11,G12,K11,K12
VCCO2	M5,M10,M6,M9
VCCO3	E3,E4,G3,H3,K3,K4
VCCX	L7,K7,H6,H5,D7,E7,G10,G9
VSS	A14,A1,C3,C2,C7,C6,D5,D10,D9,D6,E8,E11,F7,F8,G4,G5,G6,G7,G8,H10,H4,H7,H8,H9,J10,J7,J8,K8,L10,L11,L3,L5,L6,L9,M11,M3,M7,P1,P14

3.4.13 PG256 管脚分布示意图

图 3-32 GW1N-9 器件 PG256 封装管脚分布示意图（顶视图）

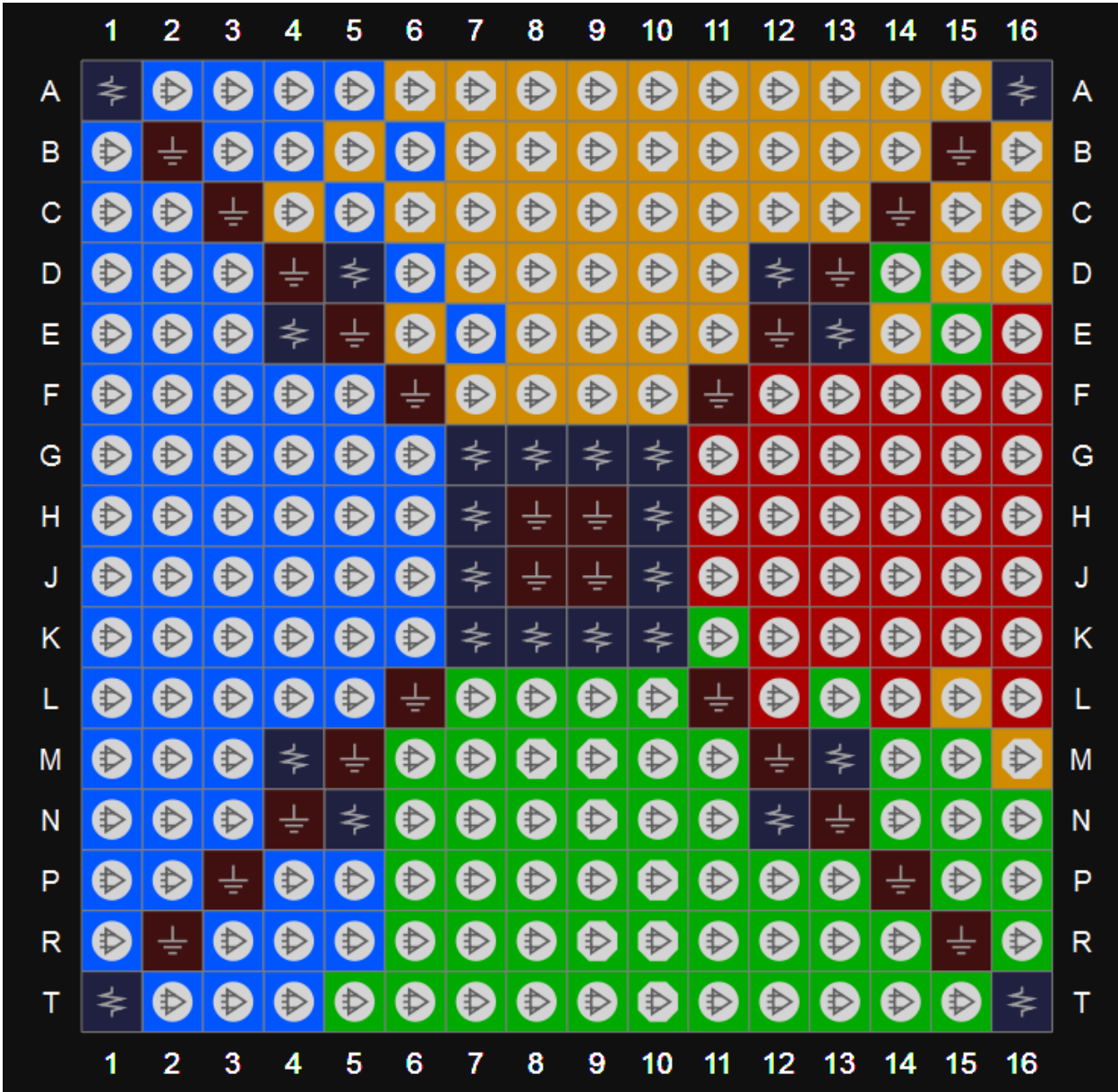


表 3-32 GW1N-9 器件 PG256 其他管脚

VCC	A1, A16, G7, G10, K7, K10, T1, T16
VCCO0	E13, J10, M13, H10
VCCO1	K8, N5, N12
VCCO2	E4, H7, M4, J7
VCCO3	D12, D5, G9
VCCX	G8, K9
VSS	B2, B15, C3, C14, D4, D13, E5, E12, F6, F11, H8, H9, J8, J9, L6, L11, M5, M12, N4, N13, P3, P14, R2, R15

3.4.14 UG256 管脚分布示意图

图 3-33 GW1N-9 器件 UG256 封装管脚分布示意图（顶视图）

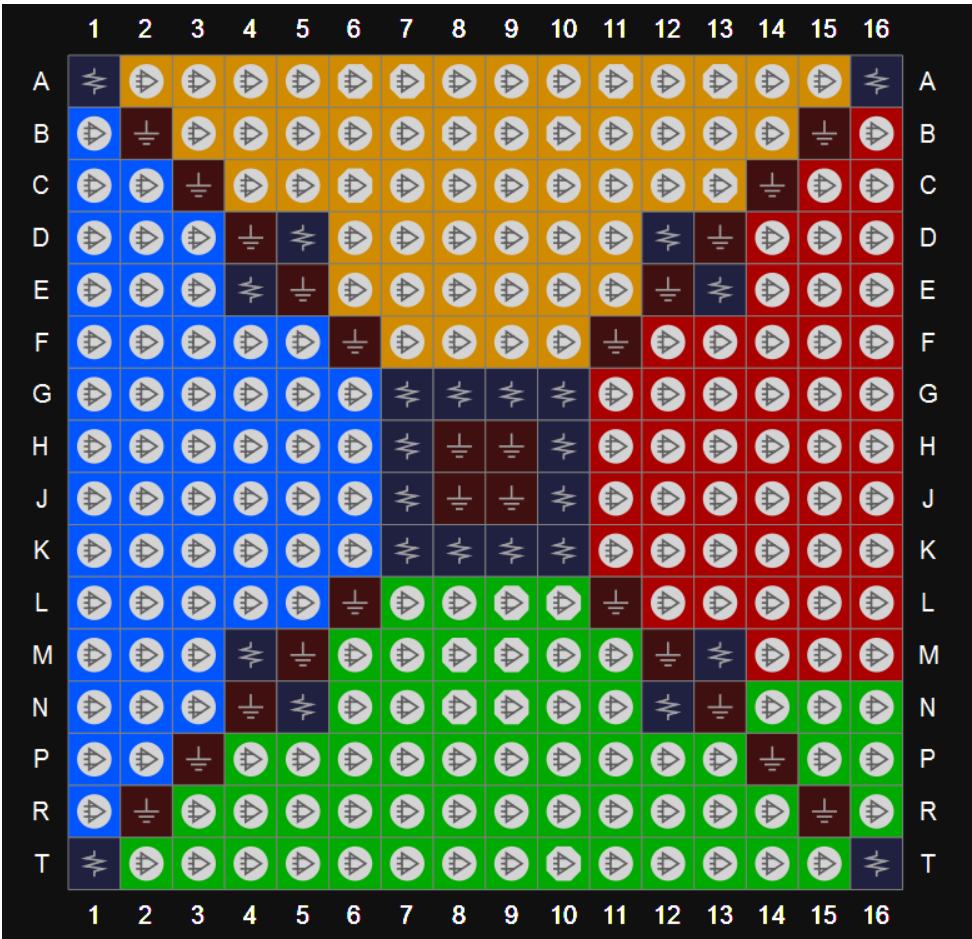


表 3-33 GW1N-9 器件 UG256 其他管脚

VCC	A1, A16, G10, G7, K10, K7, T1, T16
VCCO0	E13, H10, J10, M13
VCCO1	K8, K9, N12,N5
VCCO2	E4, H7, J7, M4
VCCO3	D12, D5, G9
VCCX	G8
VSS	B15, B2, C14, C3, D13, D4, E12, E5, F11, F6, H8, H9, J8, J9, L11, L6, M12, M5, N13, N4, P14, P3, R15, R2

3.4.15 UG332 管脚分布示意图

图 3-34 GW1N-9 器件 UG332 管脚分布示意图（顶视图）

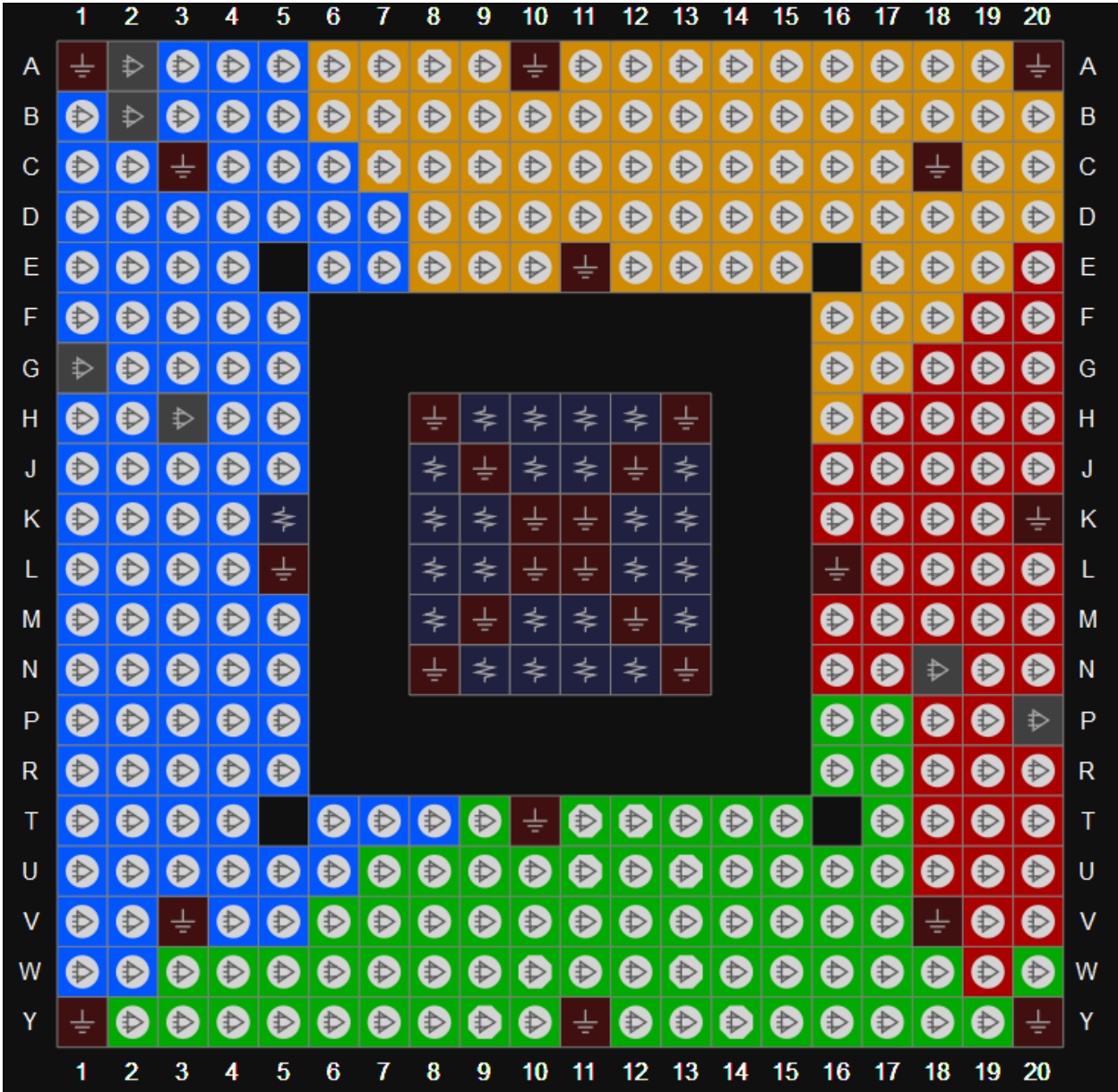


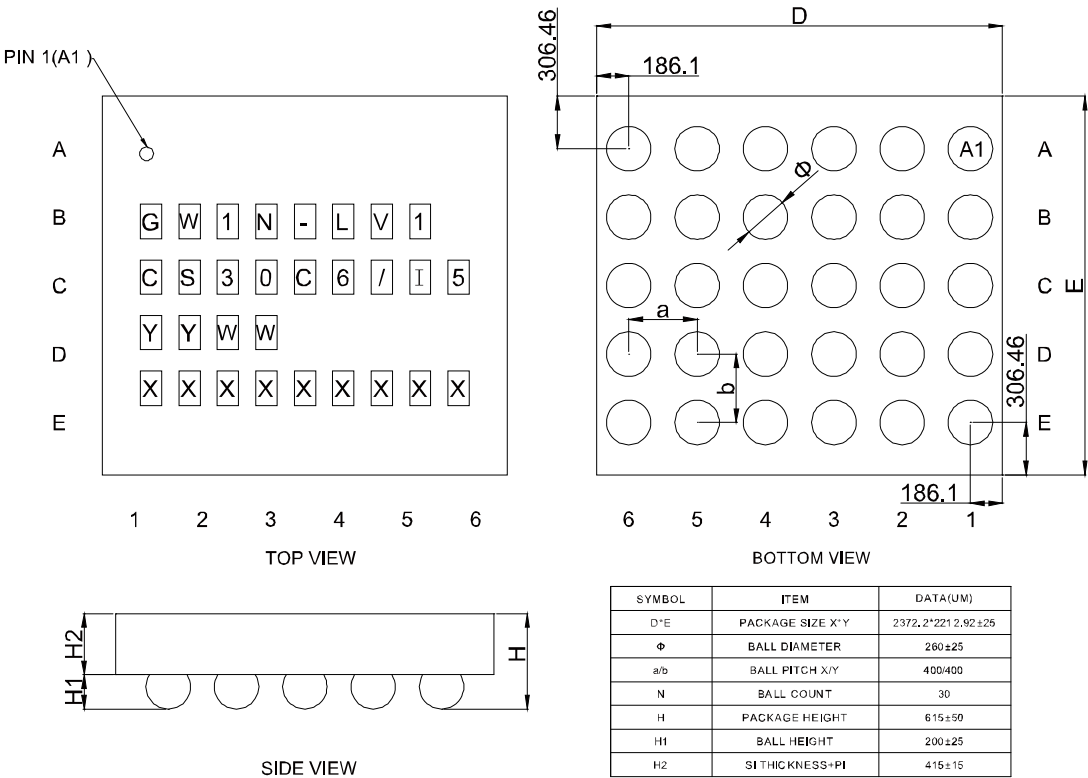
表 3-34 GW1N-9 器件 UG332 其他管脚

VCC	J10, J11, K9, K12, L9, L12, M10, M11
VCCO0	J13, K13, K5, L8
VCCO1	N9, N12, M8, J8
VCCO2	K8, H11, N10, N11, L13
VCCO3	H10, H9, H12
VCCX	A1, M13
VSS	A10, A20, C3, C18, E11, H8, H13, J9, J12, K10, K11, K20, L5, L10, L11, L16, M9, M12, N8, N13, T10, V3, V18, Y1, Y11, Y20, N18
NC	N18, P20, G1, H3

4封装尺寸

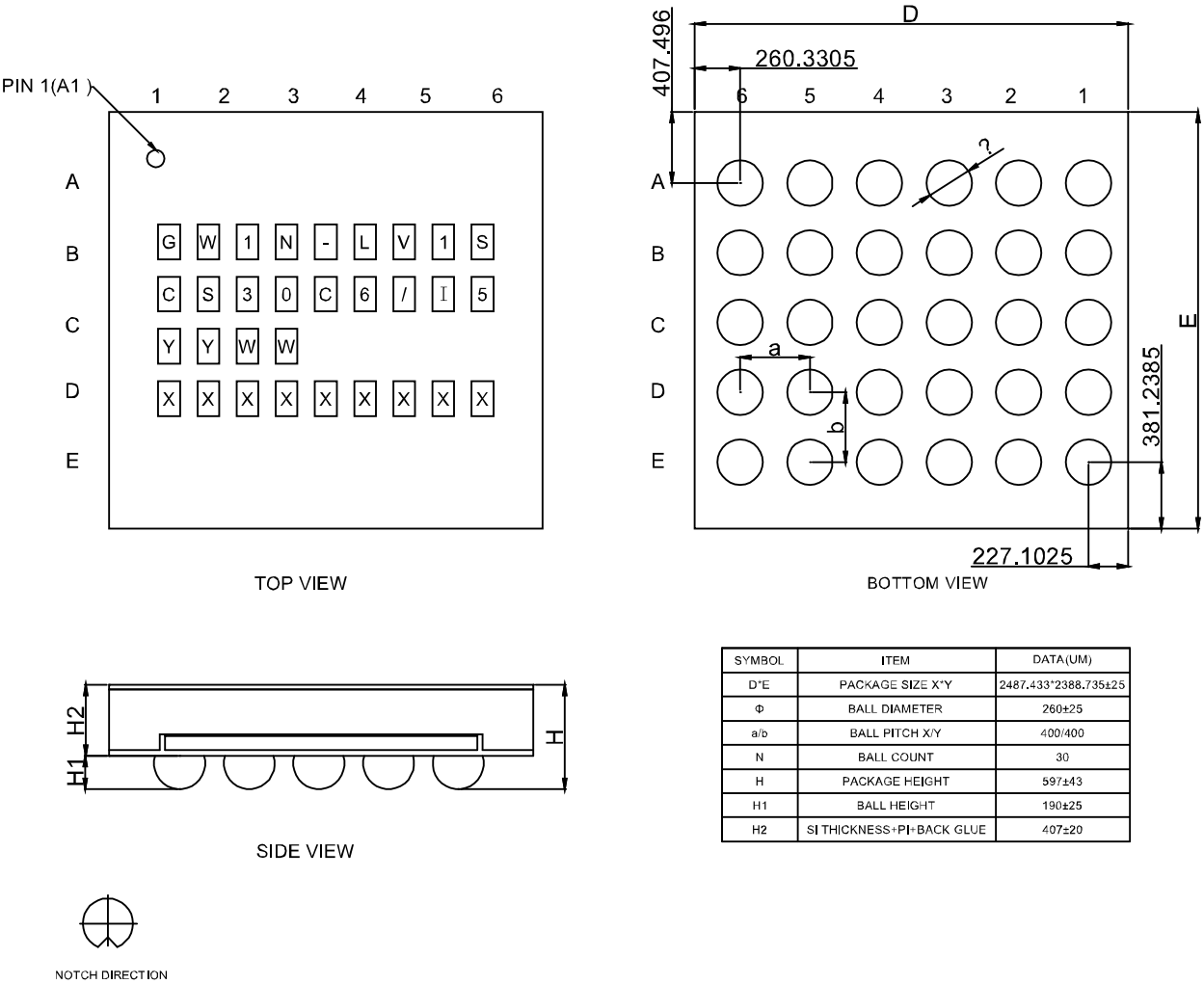
4.1 封装尺寸 CS30 (2.3mm x 2.4mm, GW1N-1)

图 4-1 封装尺寸 CS30 (GW1N-1)



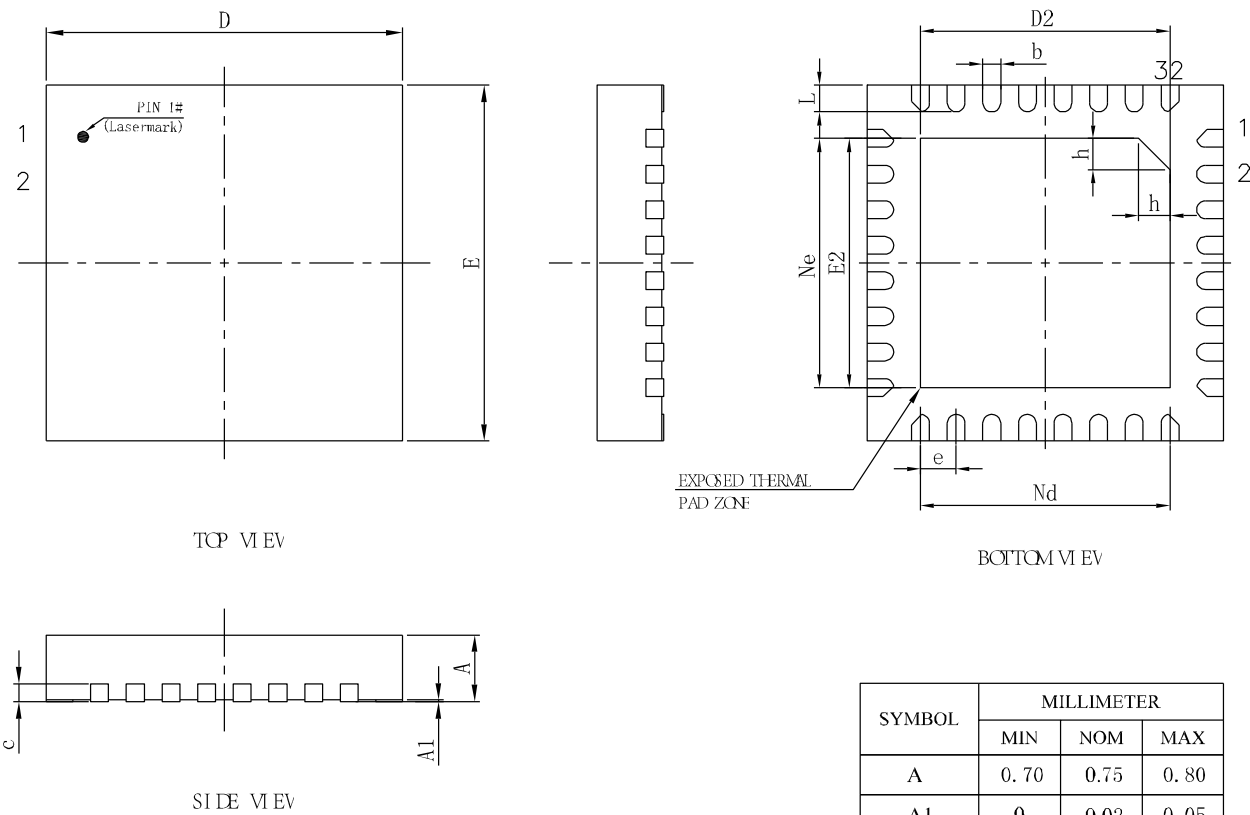
4.2 封装尺寸 CS30 (2.3mm x 2.4mm, GW1N-1S)

图 4-2 封装尺寸 CS30 (GW1N-1S)



4.3 封装尺寸 FN32 (4mm x 4mm)

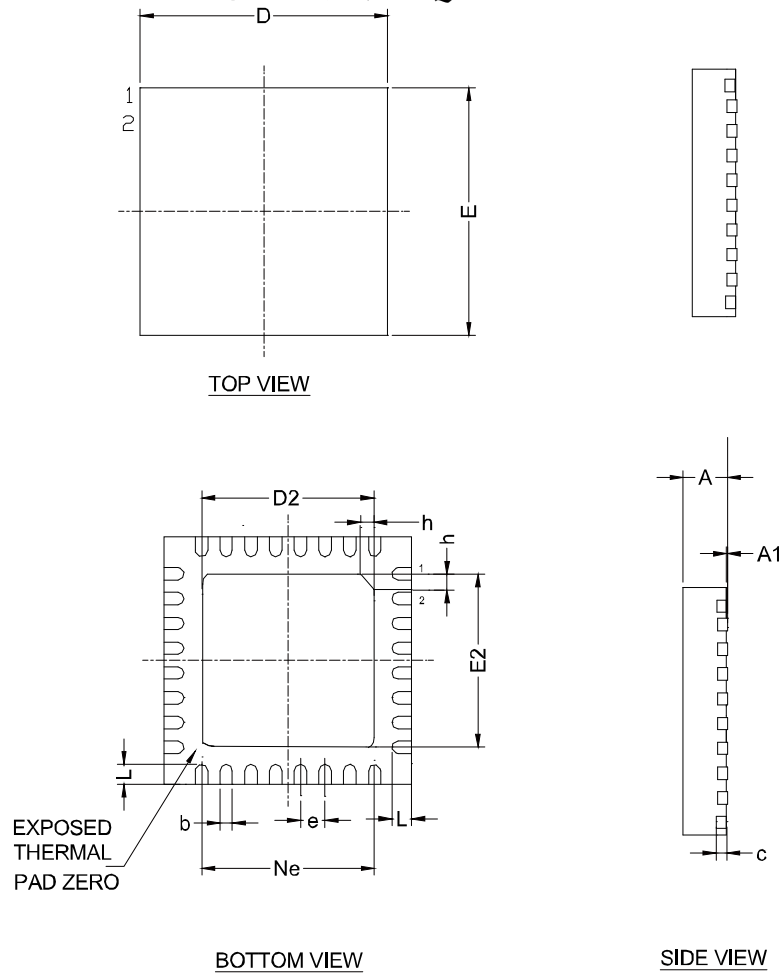
图 4-3 封装尺寸 FN32(GW1N-1S)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.70	2.80	2.90
e	0.40BSC		
Ne	2.80BSC		
Nd	2.80BSC		
E	3.90	4.00	4.10
E2	2.70	2.80	2.90
L	0.25	0.30	0.35
h	0.30	0.35	0.40
L/F载体尺寸	122X122		

4.4 封装尺寸 QN32 (5mm x 5mm)

图 4-4 封装尺寸 QN32

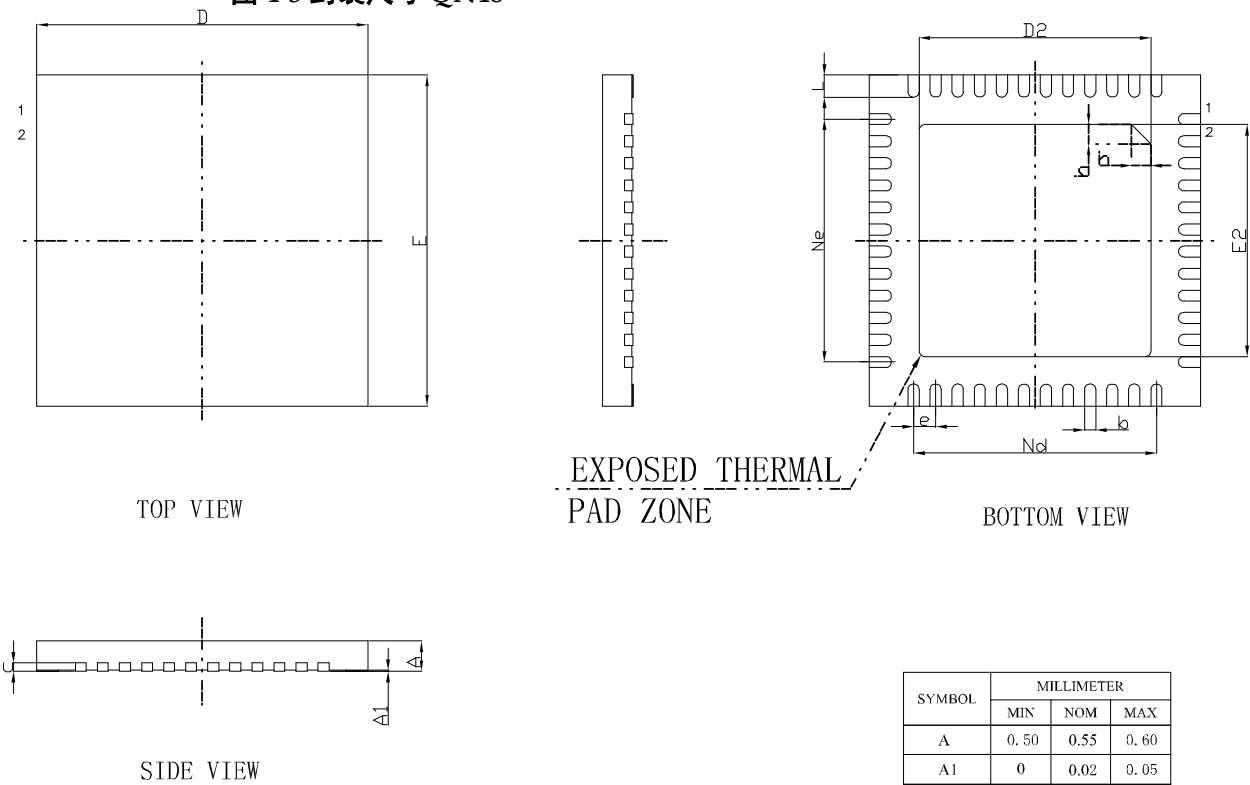


* CONTROLLING DIMENSION : MM

SYMBOL	MILLIMETER		
	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	—	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.40	3.50	3.60
e	0.50 bsc		
Ne	3.50 bsc		
E	4.90	5.00	5.10
E2	3.40	3.50	3.60
L	0.35	0.40	0.45
h	0.30	0.35	0.40
L/F 载体尺寸	150x150		130x130

4.5 封装尺寸 QN48 (6mm x 6mm)

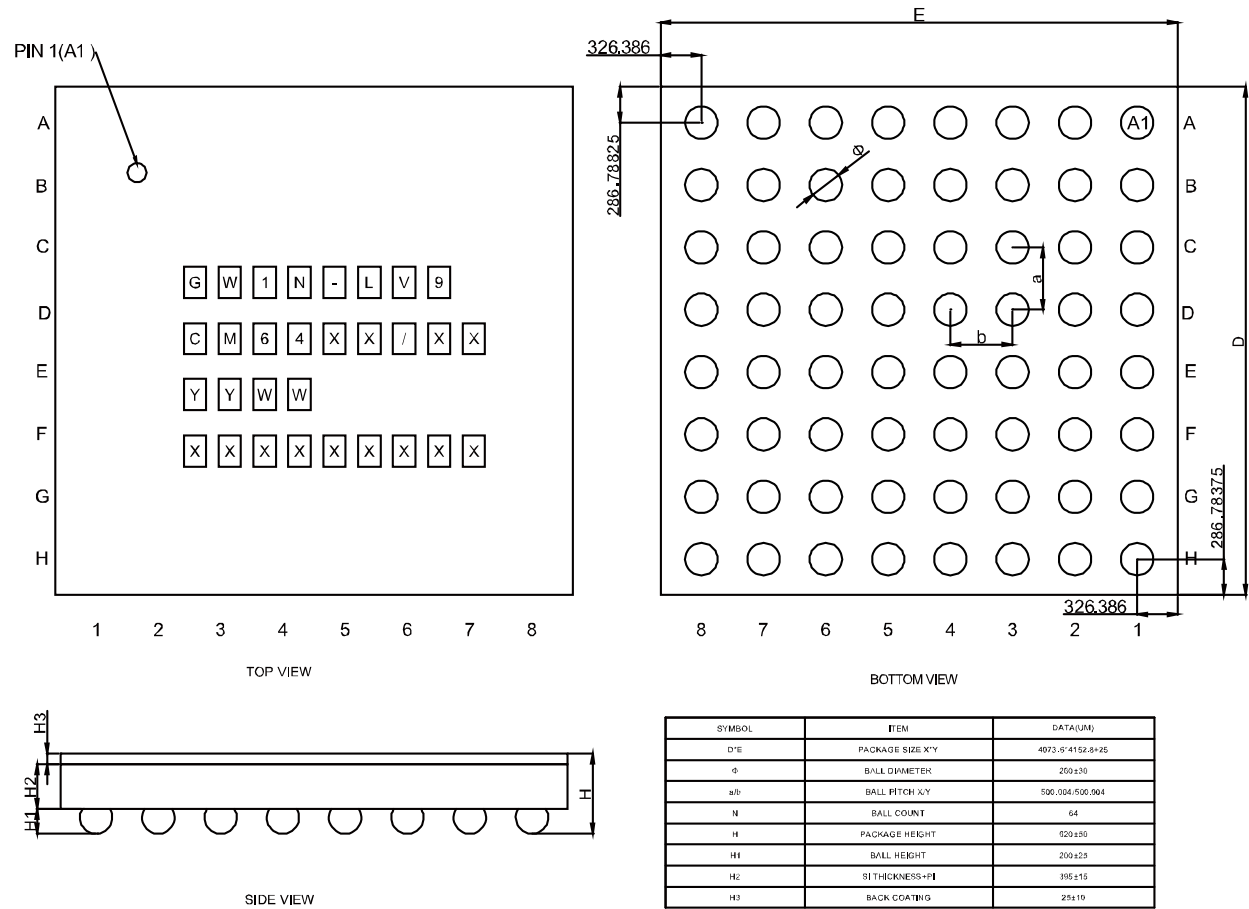
图 4-5 封装尺寸 QN48



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.50	0.55	0.60
A1	0	0.02	0.05
b	0.15	0.20	0.25
c	0.10	0.15	0.20
D	5.90	6.00	6.10
D2	4.10	4.20	4.30
e	0.40BSC		
Ne	4.40BSC		
Nd	4.40BSC		
E	5.90	6.00	6.10
E2	4.10	4.20	4.30
L	0.35	0.40	0.45
h	0.30	0.35	0.40
1. 载体尺寸 (MIL)	177*177		

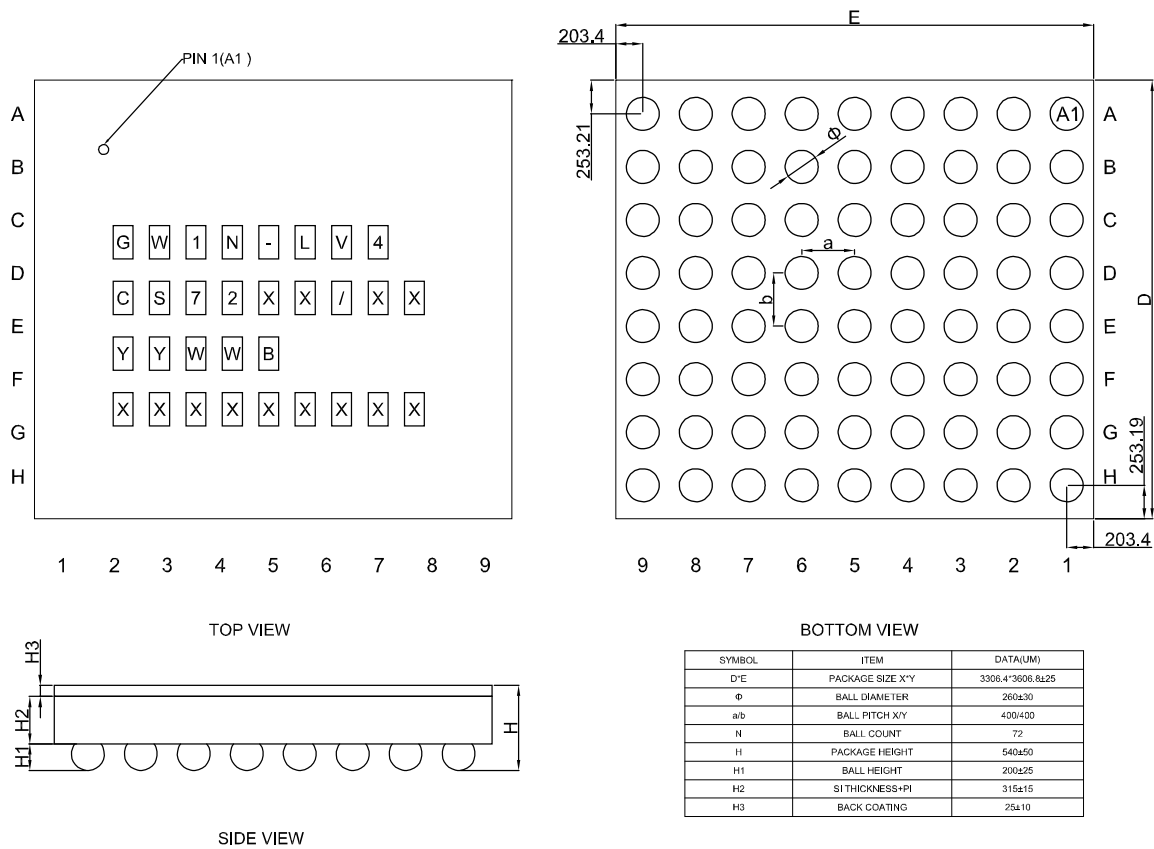
4.6 封装尺寸 CM64 (4.1mm x 4.1mm)

图 4-6 封装尺寸 CM64



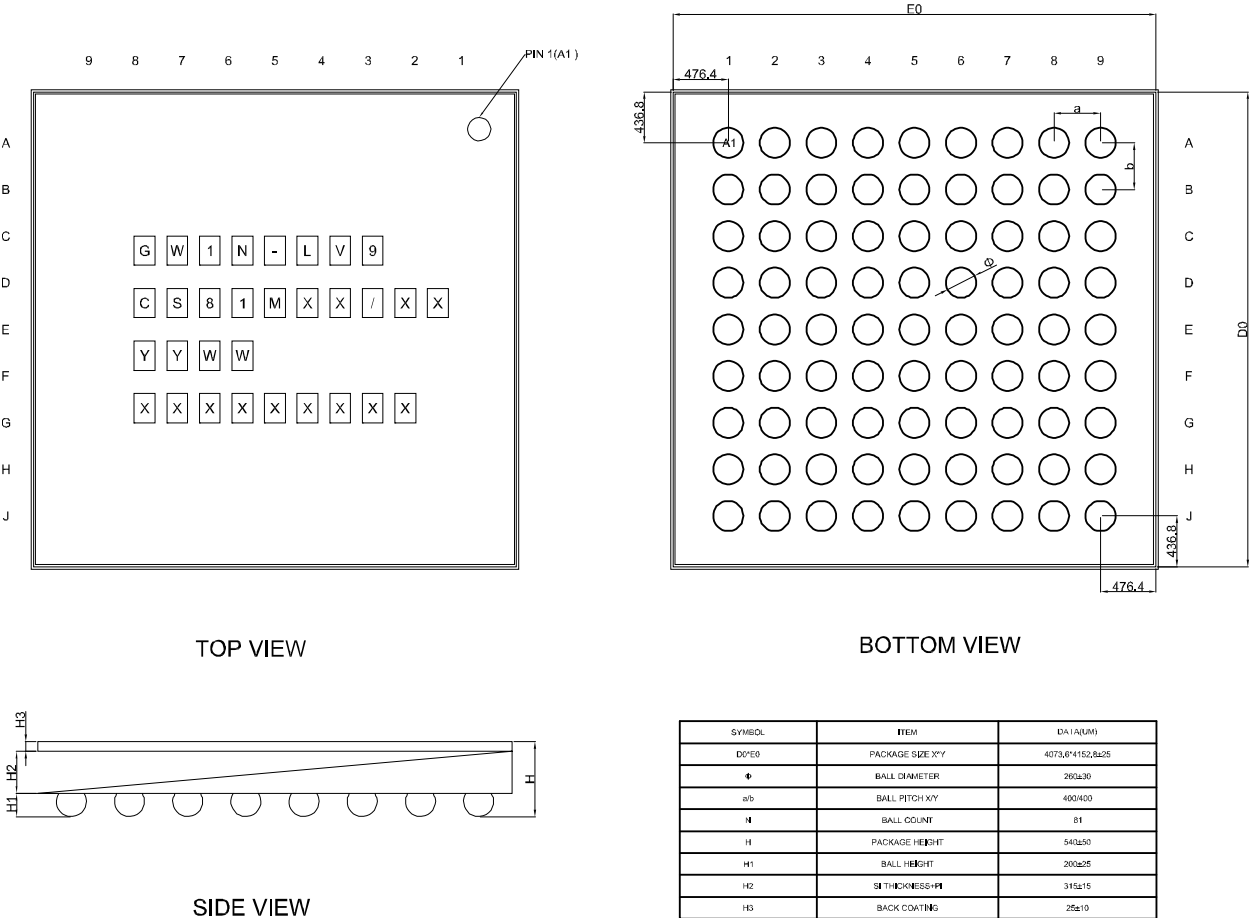
4.7 封装尺寸 CS72 (3.6mm x 3.3mm)

图 4-7 封装尺寸 CS72



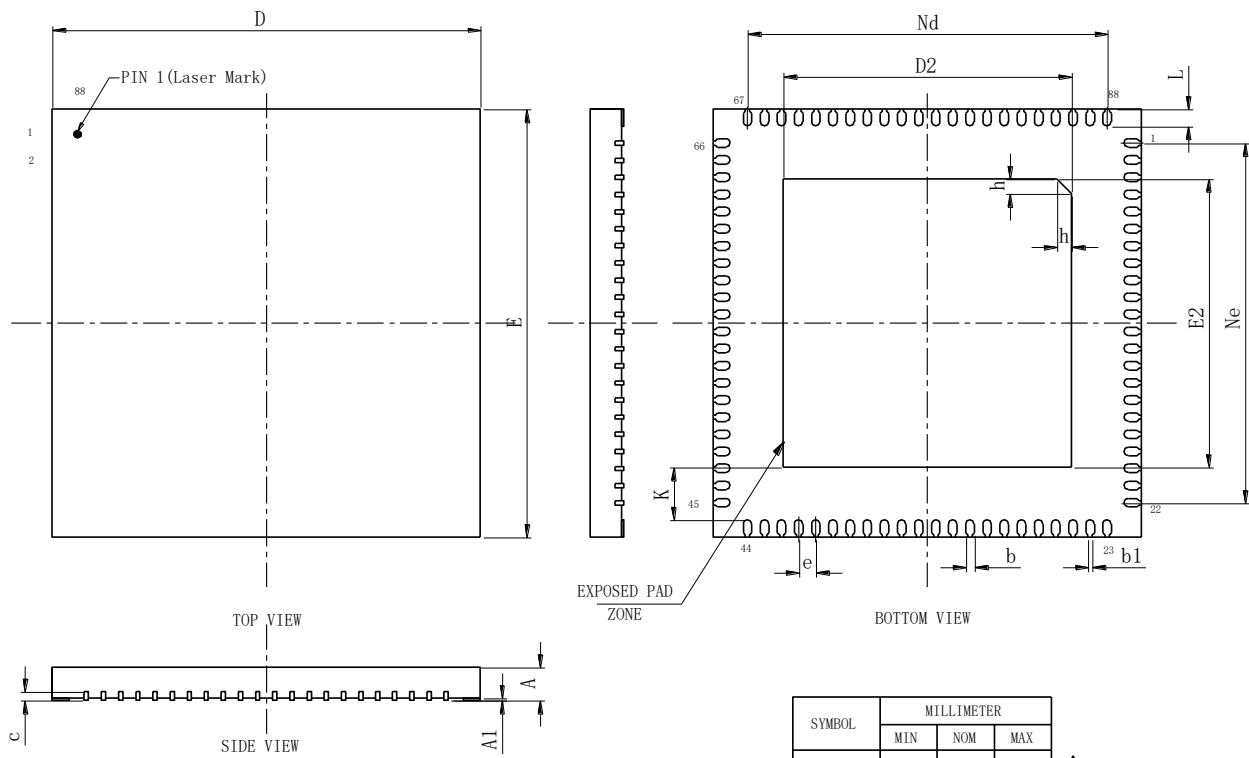
4.8 封装尺寸 CS81M (4.1mm x 4.1mm)

注！
CS81M 封装尺寸图中管脚 1-9 的顺序与其它 WLCSP 封装相反。
图 4-8 封装尺寸 CS81M



4.9 封装尺寸 QN88 (10mm x 10mm)

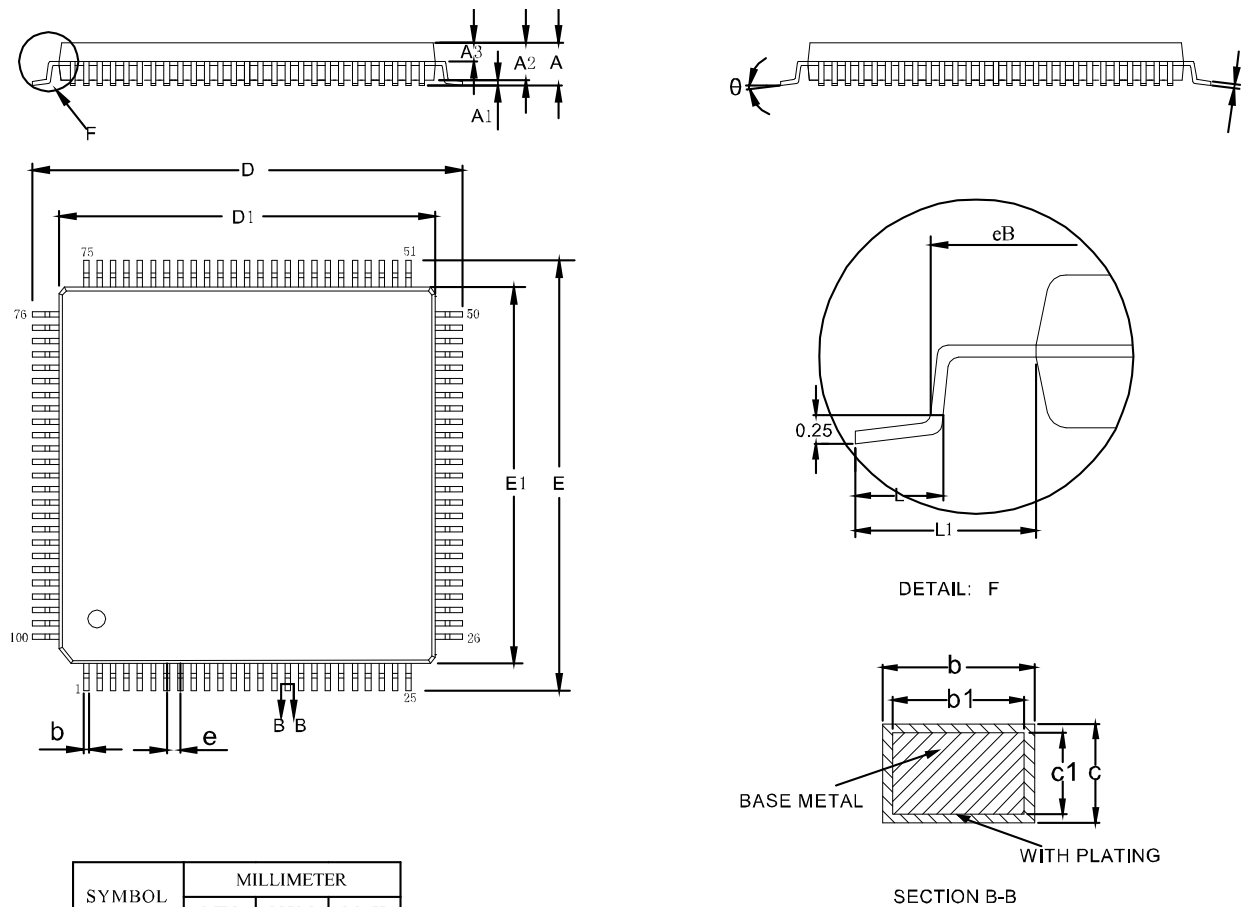
图 4-9 封装尺寸 QN88



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
	0.80	0.85	0.90
	0.85	0.90	0.95
A1	0	0.02	0.05
b	0.15	0.20	0.25
b1	0.10REF		
c	0.18	0.20	0.25
D	9.90	10.00	10.10
D2	6.64	6.74	6.84
e	0.40BSC		
Nd	8.40REF		
E	9.90	10.00	10.10
E2	6.64	6.74	6.84
Ne	8.40REF		
L	0.30	0.40	0.50
K	0.20	-	-
h	0.30	0.35	0.40
L/F载体尺寸 (mil)	300x300		

4.10 封装尺寸 LQ100/LQ100X(LV)/LQ100X(UV) (14mm x 14mm)

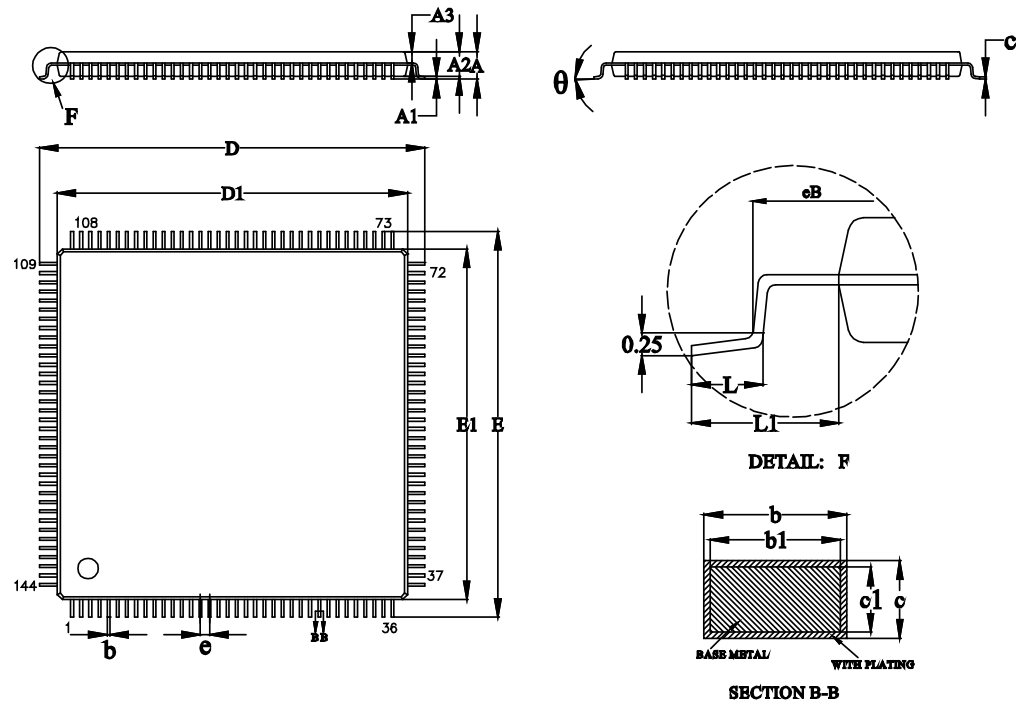
图 4-10 封装尺寸 LQ100/LQ100X-LV/LQ100X-UV



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
eB	15.05	—	15.35
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
0	0	—	7°

4.11 封装尺寸 LQ144 / LQ144X (20mm x 20mm)

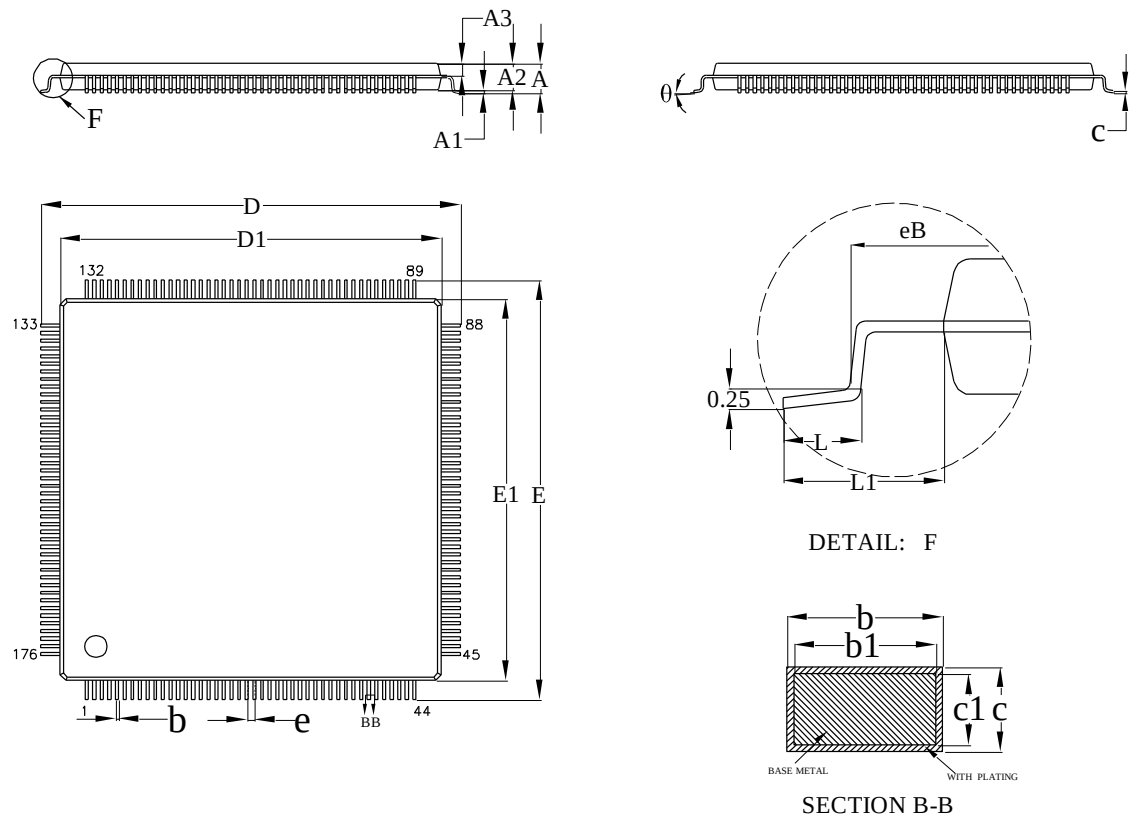
图 4-11 封装尺寸 LQ144 / LQ144X



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	21.80	22.00	22.20
D1	19.90	20.00	20.10
E	21.80	22.00	22.20
E1	19.90	20.00	20.10
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

4.13 封装尺寸 LQ176 (20mm x 20mm)

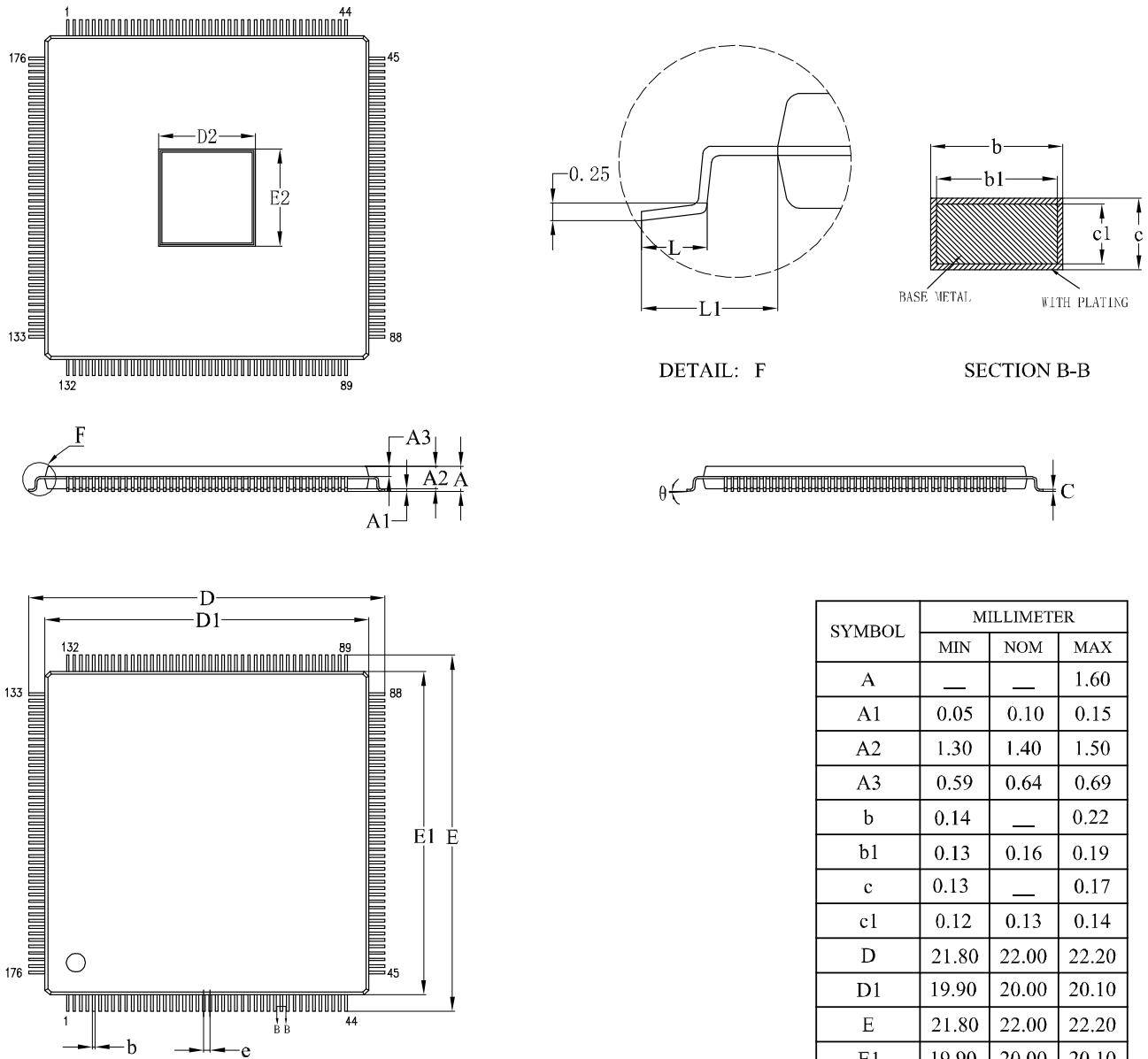
图 4-13 封装尺寸 LQ176



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	0.10	0.15
A2	1.30	1.40	1.50
A3	0.59	0.64	0.69
b	0.14	—	0.22
b1	0.13	0.16	0.19
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	21.80	22.00	22.20
D1	19.90	20.00	20.10
E	21.80	22.00	22.20
E1	19.90	20.00	20.10
e	0.40BSC		
eB	21.15	—	21.40
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	—	7°

4.14 封装尺寸 EQ176 (20mm x 20mm)

图 4-14 封装尺寸 EQ176

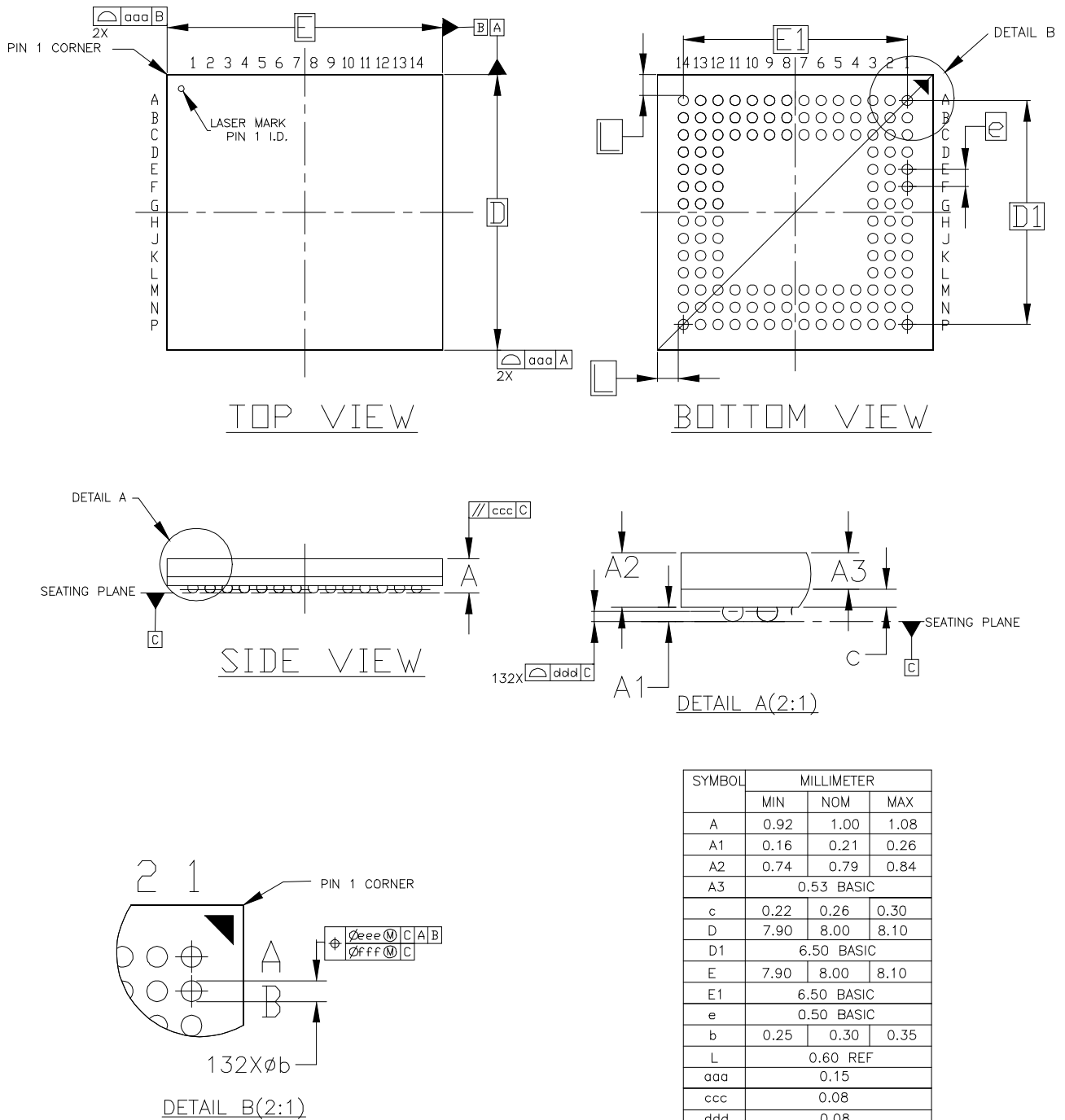


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	0.10	0.15
A2	1.30	1.40	1.50
A3	0.59	0.64	0.69
b	0.14	—	0.22
b1	0.13	0.16	0.19
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	21.80	22.00	22.20
D1	19.90	20.00	20.10
E	21.80	22.00	22.20
E1	19.90	20.00	20.10
e	0.40BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	—	7°

L F Size (mm)	D2	E2
236*236	6.00REF	6.00REF
290*290	7.00REF	7.00REF

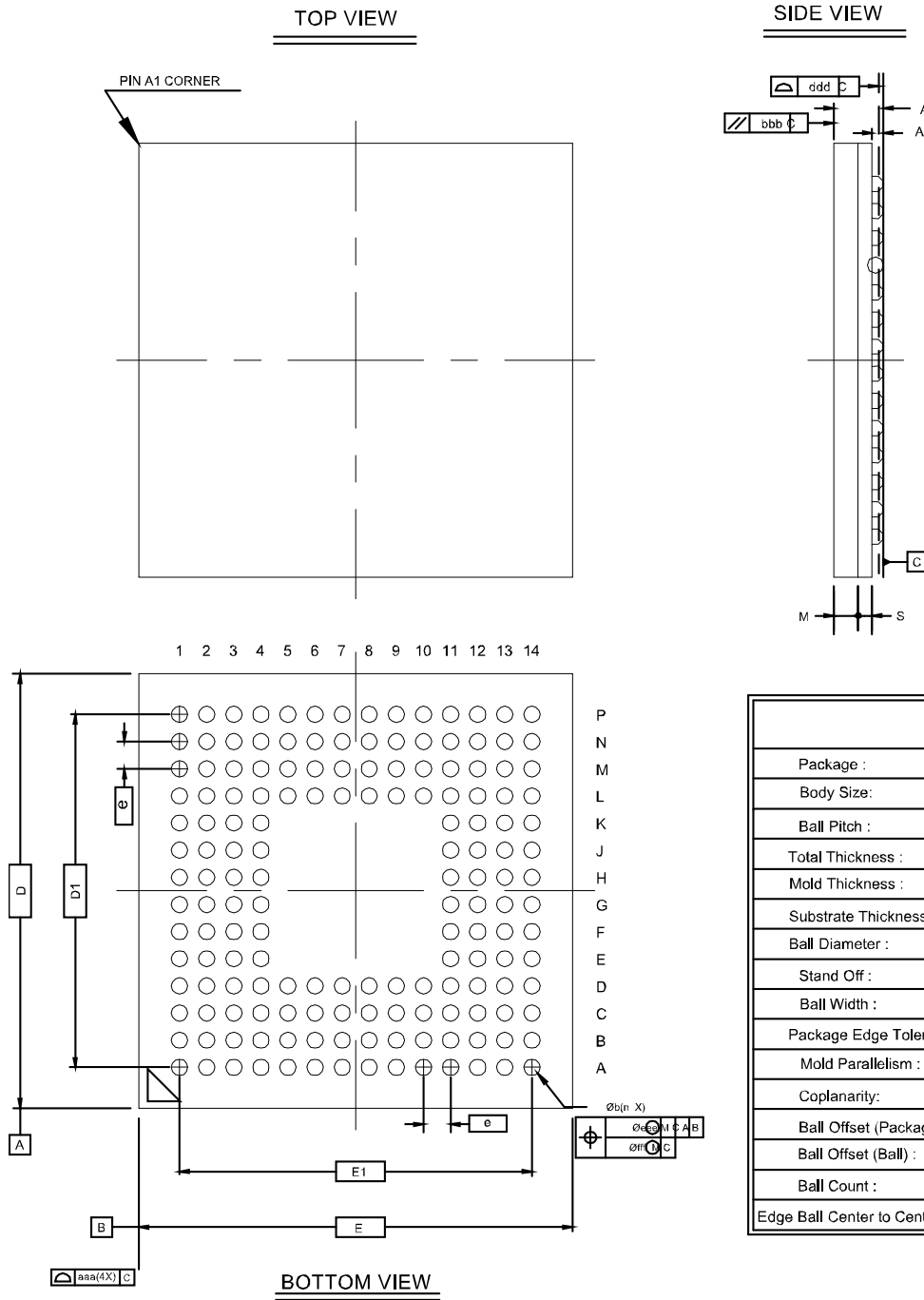
4.15 封装尺寸 MG132X (8mm x 8mm)

图 4-15 封装尺寸 MG132X



4.16 封装尺寸 MG160 (8mm x 8mm)

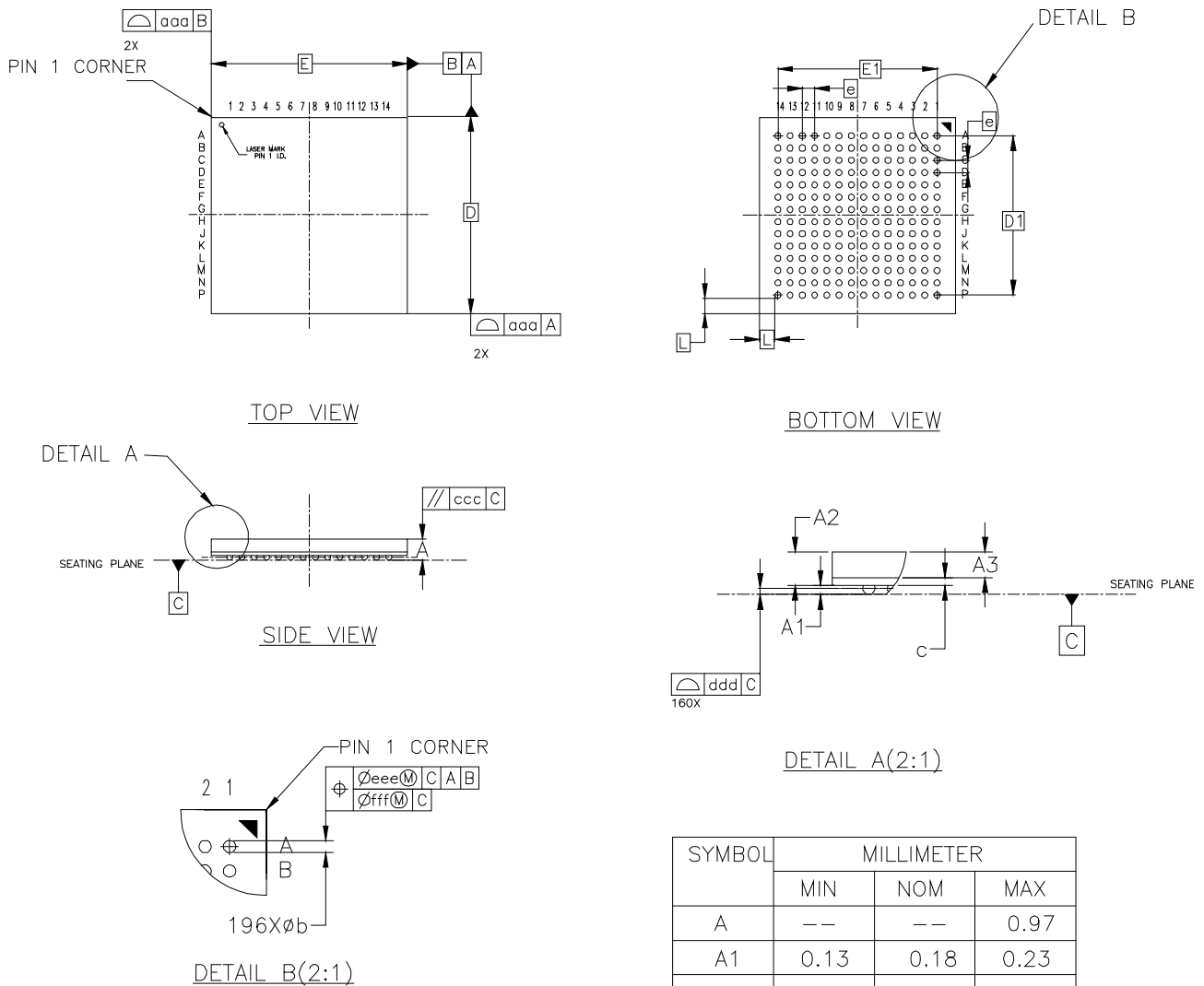
图 4-16 封装尺寸 MG160



		Symbol	Common Dimensions		
			MIN.	NOM.	MAX.
Package :			MBGA		
Body Size:	X	E	8.000		
	Y	D	8.000		
Ball Pitch :		e	0.500		
Total Thickness :		A	-	-	1.000
Mold Thickness :		M	0.450		Ref.
Substrate Thickness :		S	0.250		Ref.
Ball Diameter :			0.300		
Stand Off :		A1	0.160	-	0.260
Ball Width :		b	0.270	-	0.370
Package Edge Tolerance :		aaa	0.100		
Mold Parallelism :		ccc	0.100		
Coplanarity:		ddd	0.080		
Ball Offset (Package) :		eee	0.150		
Ball Offset (Ball) :		fff	0.080		
Ball Count :		n	160		
Edge Ball Center to Center :	X	E1	-		
	Y	D1	-		

4.17 封装尺寸 MG196 (8mm x 8mm)

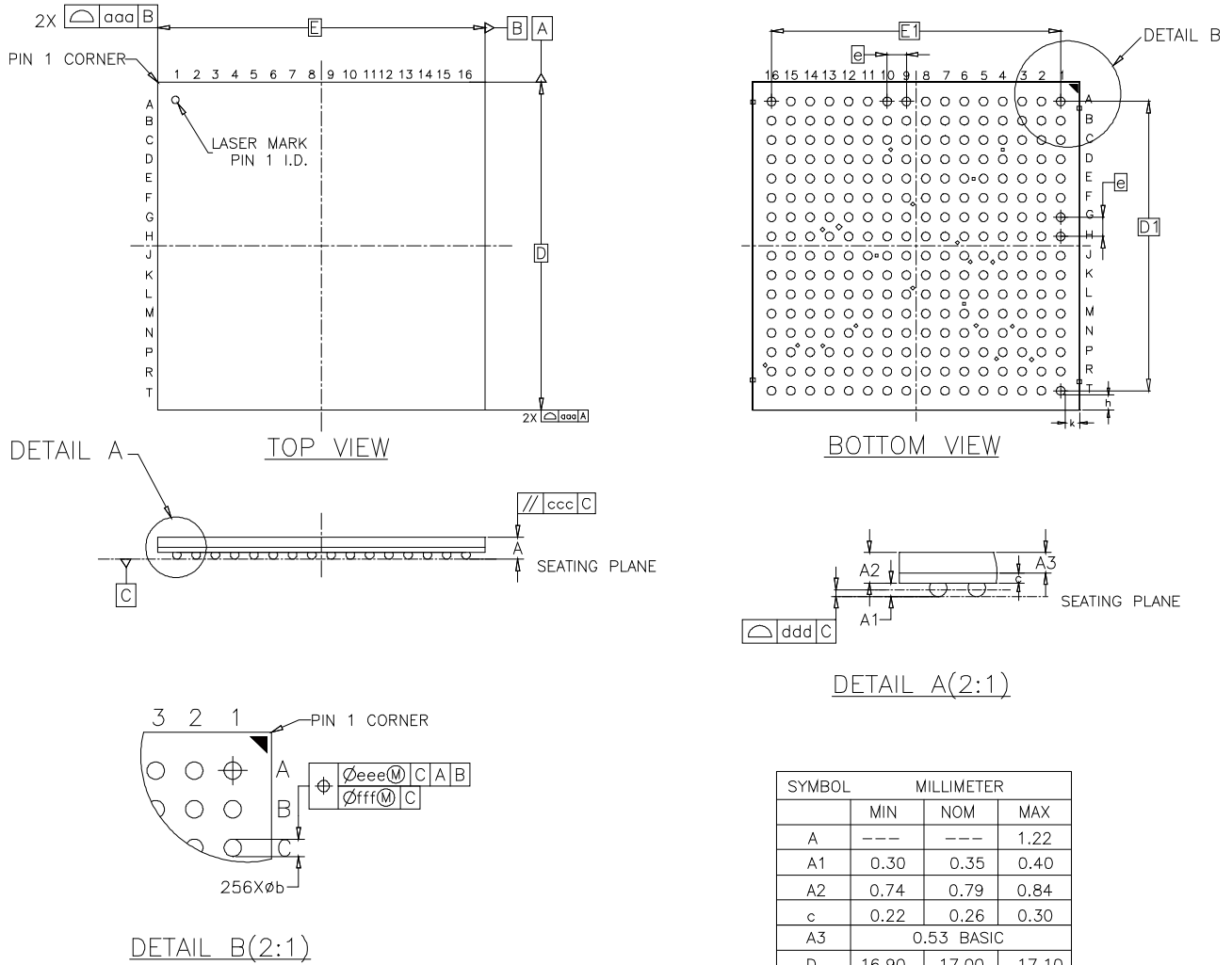
图 4-17 封装尺寸 MG196



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	0.97
A1	0.13	0.18	0.23
A2	0.64	0.69	0.74
A3	0.53 BASIC		
c	0.13	0.16	0.19
D	7.90	8.00	8.10
D1	6.50 BASIC		
E	7.90	8.00	8.10
E1	6.50 BASIC		
L	0.625 BASIC		
e	0.50 BASIC		
b	0.20	0.25	0.30
aaa	0.15		
ccc	0.15		
ddd	0.08		
eee	0.15		
fff	0.05		

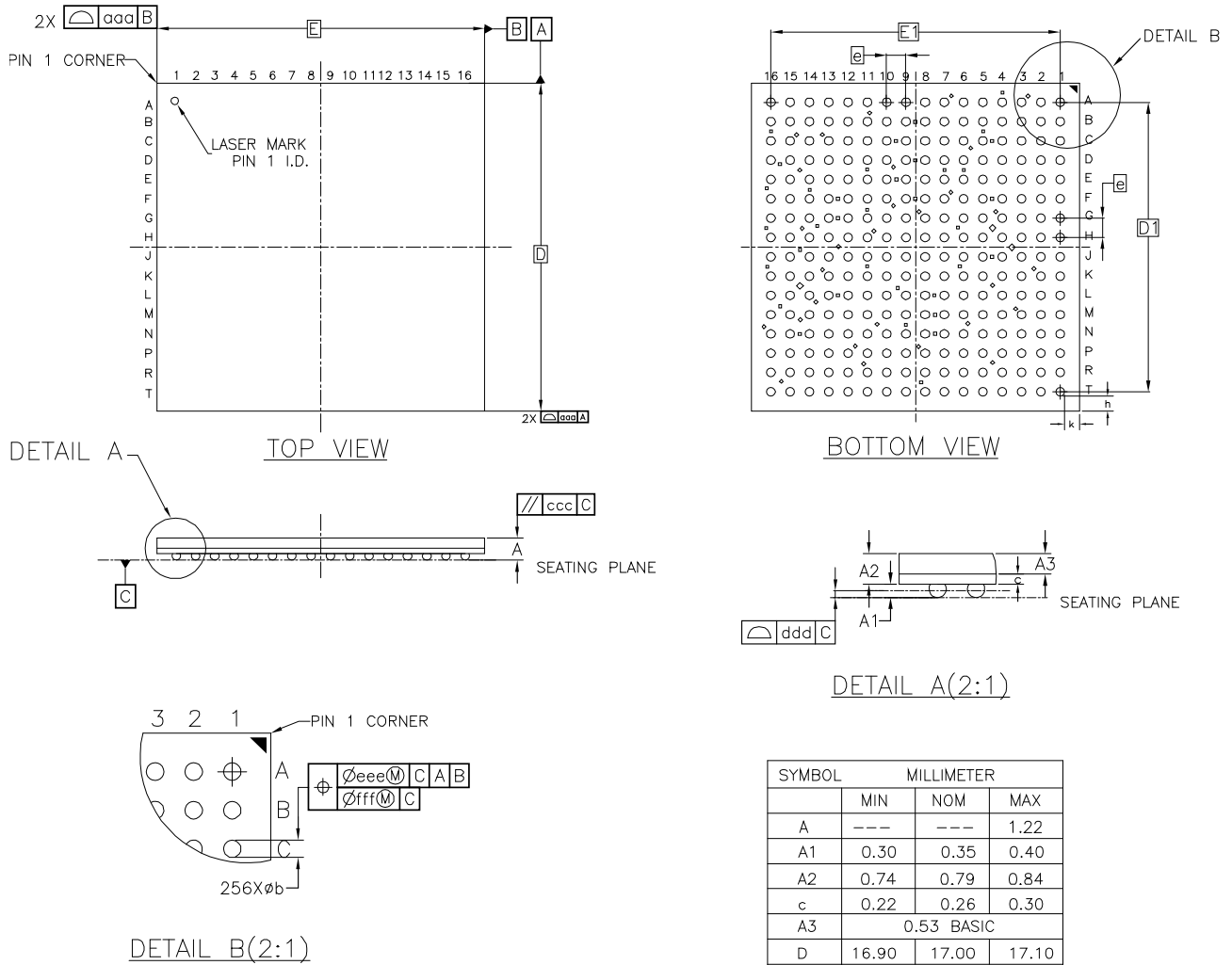
4.18 封装尺寸 PG256M (17mm x 17mm)

图 4-18 封装尺寸 PG256M



4.19 封装尺寸 PG256 (17mm x 17mm)

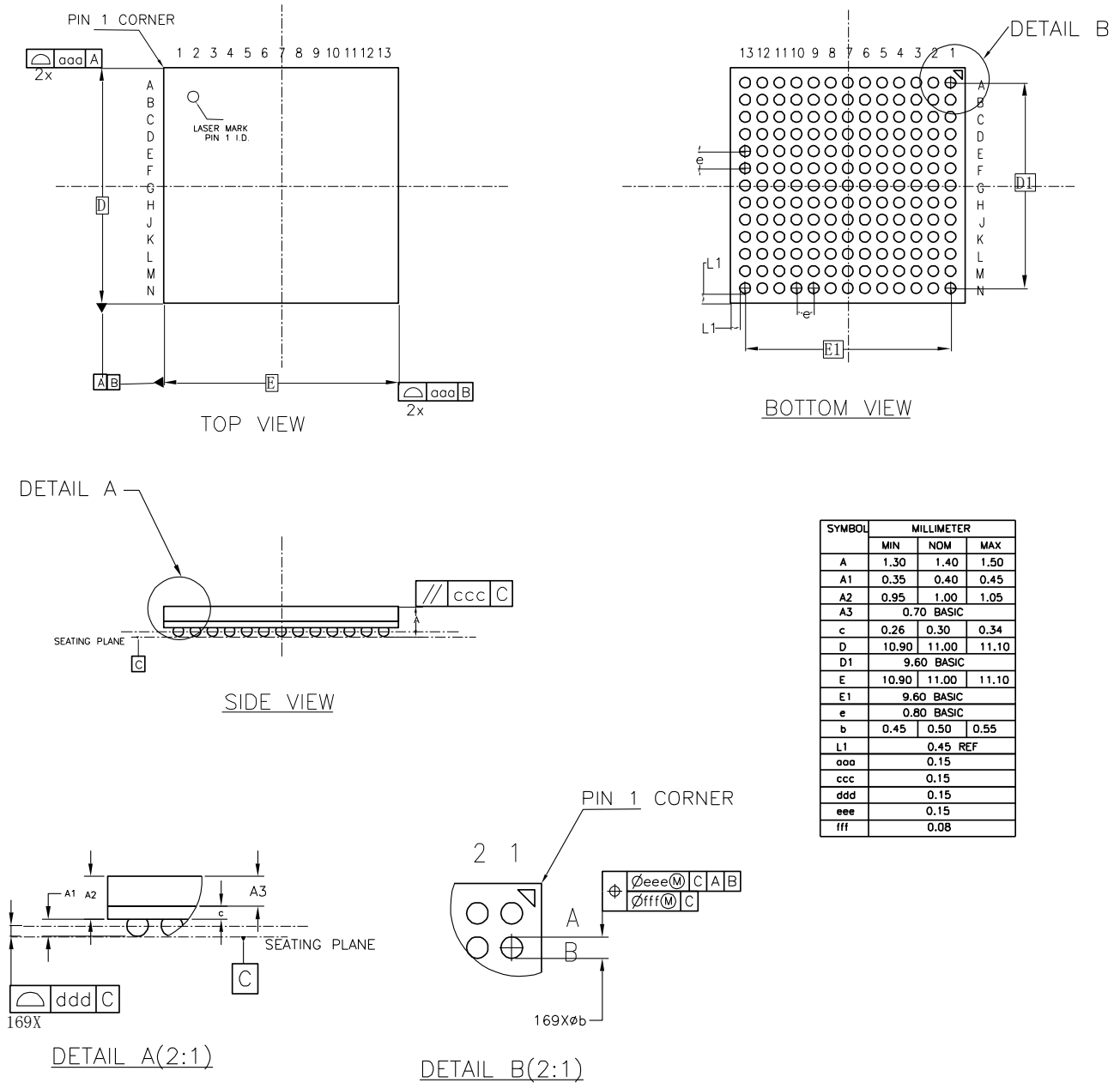
图 4-19 封装尺寸 PG256



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	---	1.22
A1	0.30	0.35	0.40
A2	0.74	0.79	0.84
c	0.22	0.26	0.30
A3	0.53 BASIC		
D	16.90	17.00	17.10
D1	15.00 BASIC		
E	16.90	17.00	17.10
E1	15.00 BASIC		
e	1.00 BASIC		
b	0.40	0.45	0.50
aaa	0.10		
ccc	0.20		
ddd	0.12		
eee	0.15		
fff	0.08		
h	0.775 REF		
k	0.775 REF		

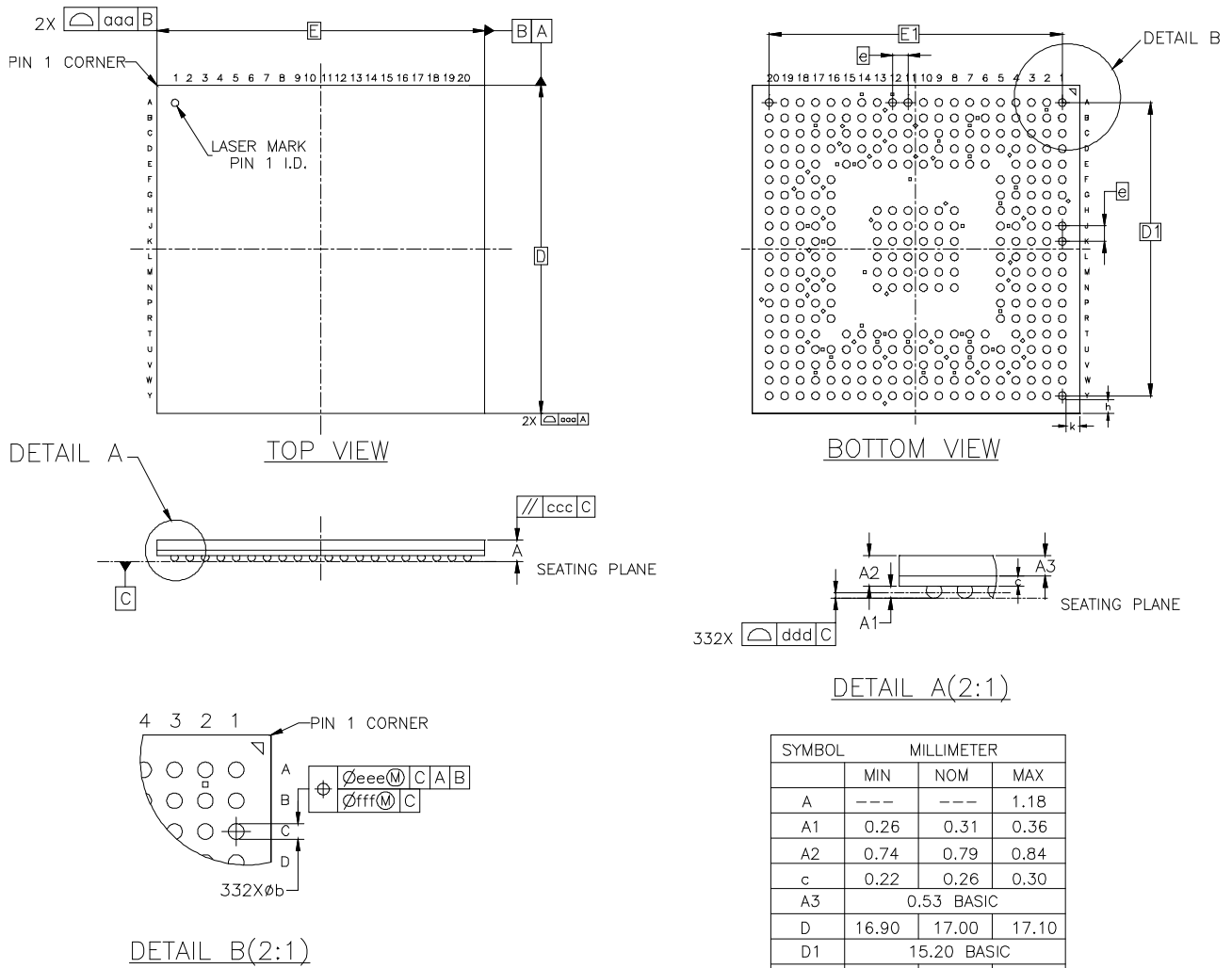
4.20 封装尺寸 UG169 (11mm x 11mm)

图 4-20 封装尺寸 UG169



4.22 封装尺寸 UG332 (17mm x 17mm)

图 4-22 封装尺寸 UG332



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	---	1.18
A1	0.26	0.31	0.36
A2	0.74	0.79	0.84
c	0.22	0.26	0.30
A3	0.53 BASIC		
D	16.90	17.00	17.10
D1	15.20 BASIC		
E	16.90	17.00	17.10
E1	15.20 BASIC		
e	0.800 BASIC		
b	0.35	0.40	0.45
aaa	0.15		
ccc	0.15		
ddd	0.10		
eee	0.15		
fff	0.08		
h	0.700 REF		
k	0.700 REF		

