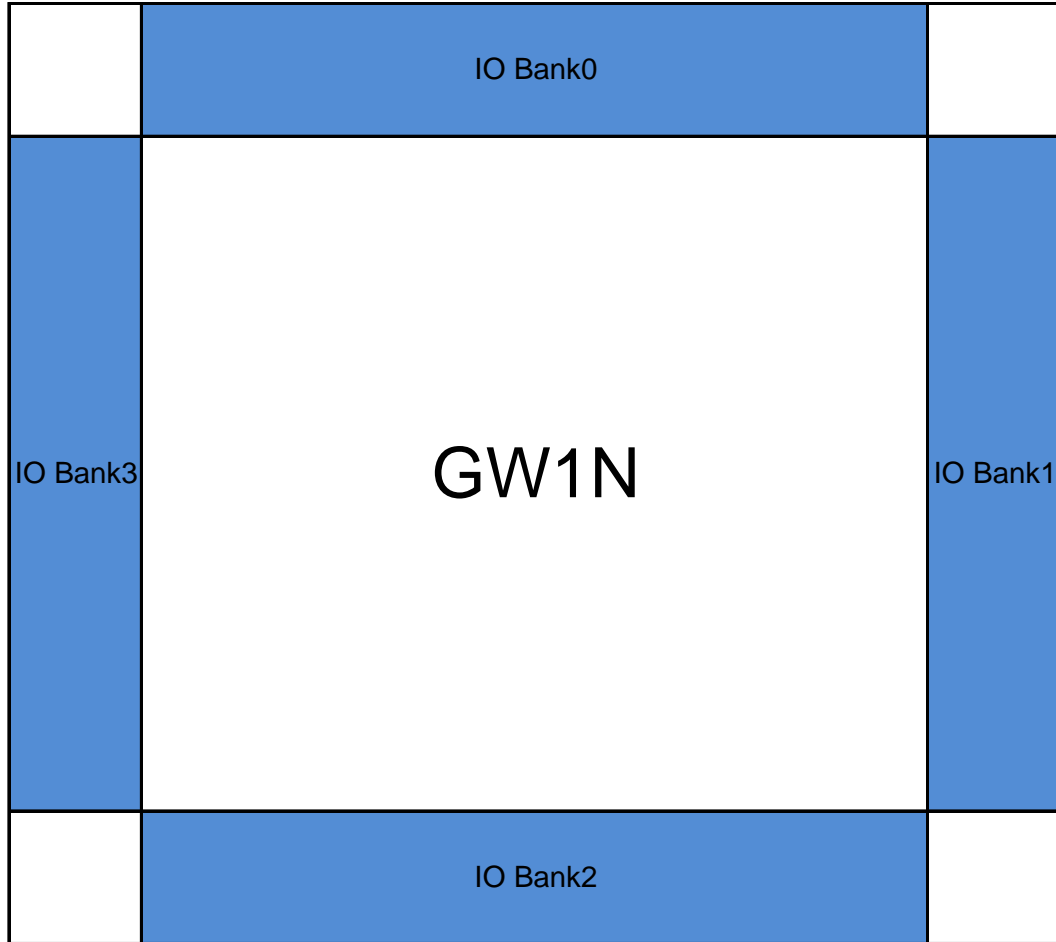


日期	版本	说明
2016/3/1	1.05	初始版本。
2016/4/20	1.06	更新GW1N-2&4 Pin list信息和True LVDS信息。
2016/6/16	1.07	添加PG256封装的管脚K11。
2016/6/22	1.08	更新PG256封装的管脚A2，由NC改为IO。
2016/7/4	1.09	此版本为GW1N-2/4器件的Production版本Pinout手册，兼用功能R_PLL_in的分配由IOR2A/B更新为IOR3A/B，R_PLL_in在LQ100、LQ144、MG160和PG256封装中已经封装出来，但是在CS72中没有封装出来。
2016/7/18	1.10	LQ100、LQ144和MG160封装的BANK1 IOR2A/B对应的True LVDS没有封装出来 增加QN32封装信息； 更新GW1N-2/4 MG160封装的其他管脚信息。
2016/9/18	1.11	GW1N-4增加QN88封装：对调管脚57和59； 更新 QN32封装信息：Pin10, Pin11, Pin12, Pin13, Pin23, Pin26, Pin29及Pin30 去掉GW1N-4 QFN88封装的管脚78对应的VCCO0，管脚78只对应VCCX。
2016/11/29	1.12	修改MODE管脚名称。
2017/3/10	1.13	修改MI/MO位置。
2017/4/14	1.14	增加QN48封装信息； 增加MCLK默认频率。
2017/5/31	1.15	修改MI/MO位置。
2017/9/22	1.16	MG160封装的D2脚从原来的IOL3A改为IOL2B，E2脚从原来的IOL3B改为IOL3A，E3脚从原来的IOL5A改为IOL3B。
2018/3/13	1.17	GCLK[n]_[x]，RPLL_[n]_fb，RPLL_[n]_in分别拆分成GCLKT_[x]/GCLKC_[x]， LPLL_T_fb/RPLL_T_fb LPLL_C_fb/RPLL_C_fb，LPLL_T_in/RPLL_T_in LPLL_C_in/RPLL_C_in并修改描述 增加PG256M的封装信息。
2018/6/7	1.18	修改MODE管脚相关描述，MODE不再作为专用管脚，可以复用为GPIO。
2018/11/27	1.19	增加电源供电要求。
2019/2/18	1.2	修改VCC UV版本的电源供电范围。
2019/5/15	1.3	修改VCCO UV版本的电源供电范围。
2020/3/3	1.4	新增MG132X封装信息。
2020/3/30	1.5	新增MG132X封装信息。 补充MODE0/MODE1/MODE2管脚描述。 完善电源信息。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
RECONFIG_N	I, 内部弱上拉	低电平脉冲开始新的GowinCONFIG配置
READY	I/O	高电平表示当前可以对器件进行编程配置
		低电平表示无法对器件进行编程配置
DONE	I/O	高电平表示成功完成编程配置
		低电平表示未完成编程配置或编程配置失败
FASTRD_N/D3	I/O	MSPI模式下Flash访问速度选择端口FASTRD_N，低电平表示使用高速Flash访问模式，高电平表示使用普通Flash访问模式
		CPU模式下的数据端口D3
MCLK/D4	I/O	MSPI模式下时钟输出MCLK，默认频率为2.1Mhz，精度为+/-5%。
		CPU模式下的数据端口D4
MCS_N/D5	I/O	MSPI模式下的使能信号MCS_N，低电平有效
		CPU模式下的数据端口D5
MO/D6	I/O	MSPI模式下MOSI: Master数据输出/Slave数据输入
		CPU模式下的数据端口D6
MI/D7	I/O	MSPI模式下MISO: Master数据输入/Slave数据输出
		CPU模式下的数据端口D7
SSPI_CS_N/D0	I/O	SSPI模式下的使能信号SSPI_CS_N，低电平有效，内部弱上拉
		CPU模式下的数据端口D0
SO/D1	I/O	SSPI模式下MISO: Master数据输入/Slave数据输出
		CPU模式下的数据端口D1
SI/D2	I/O	SSPI模式下MOSI: Master数据输出/Slave数据输入
		CPU模式下的数据端口D2
TMS	I, 内部弱上拉	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入，需要再PCB上连接4.7K下拉电阻

Pin Definitions

管脚名称	方向	说明
TDI	I, 内部弱上拉	JTAG模式串行数据输入
TDO	O	JTAG模式串行数据输出
JTAGSEL_N	I, 内部弱上拉	JTAG模式选择信号, 低电平有效
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
DOUT	O	SERIAL模式下的数据输出
CLKHOLD_N	I, 内部弱上拉	高电平表示SSPI模式和CPU模式操作有效 低电平表示SSPI模式和CPU模式操作无效
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
GCLKC_[x]	I	全局时钟输入管脚, C(Comp), [x]: 全局时钟序号
LPLL_T_fb/RPLL_T_fb	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_fb/RPLL_C_fb	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边PLL时钟输入管脚, T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边PLL时钟输入管脚, C(Comp)
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
其他管脚		
NC	NA	预留未使用
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚



注!

- 1.每个Bank还提供一个独立的参考电压 (VREF) ;
- 2.用户可以选择使用IOB内置的VREF源 (等于 $0.5 \cdot VCCO$) ;
- 3.也可选择外部的VREF输入 (使用Bank中任意一个I/O管脚作为外部VREF输入) 。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOB10A	I/O	2		True_of_IOB10B	NONE				29	31	J13	44	N4	C1	R3
IOB10B	I/O	2		Comp_of_IOB10A	NONE				30	32	K12	45	P4	D2	R4
IOB11A	I/O	2		True_of_IOB11B	NONE							46	N5	E1	P5
IOB11B	I/O	2		Comp_of_IOB11A	NONE							47	P5	F2	R5
IOB12A	I/O	2		True_of_IOB12B	TRUE		15	D6	31	33	J12	48	L6	F4	M7
IOB12B	I/O	2		Comp_of_IOB12A	TRUE		16	E6	32	34	J14	49	M6	G6	M8
IOB13A	I/O	2		True_of_IOB13B	NONE									F3	R6
IOB13B	I/O	2		Comp_of_IOB13A	NONE									F1	P6
IOB14A	I/O	2		True_of_IOB14B	TRUE			H6	33	35		50	L7	G5	T4
IOB14B	I/O	2		Comp_of_IOB14A	TRUE			G6		36		51	M7	G4	T5
IOB15A	I/O	2		True_of_IOB15B	NONE				34					G2	N7
IOB15B	I/O	2		Comp_of_IOB15A	NONE									G3	P7
IOB16A	I/O	2		True_of_IOB16B	TRUE						G12	52	N6	F5	T6
IOB16B	I/O	2		Comp_of_IOB16A	TRUE						G14	54	P6	H6	T7
IOB17A	I/O	2		True_of_IOB17B	NONE									G1	R7
IOB17B	I/O	2		Comp_of_IOB17A	NONE									H2	T8
IOB18A	I/O	2		True_of_IOB18B	TRUE		17							H4	N8
IOB18B	I/O	2		Comp_of_IOB18A	TRUE		18							J6	P8
IOB19A/GCLKT_5	I/O	2	GCLKT_5	True_of_IOB19B	NONE					39	G13	56	N7	J1	R8
IOB19B/GCLKC_5	I/O	2	GCLKC_5	Comp_of_IOB19A	NONE					40	H12	57	P7	J3	T9
IOB20A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB20B	TRUE	4	19	G5	35	41		58	L8	L2	T10
IOB20B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB20A	TRUE	5	20	F5	36	42		59	M8	M1	R9
IOB21A	I/O	2		True_of_IOB21B	NONE							60	L9	H3	P9
IOB21B	I/O	2		Comp_of_IOB21A	NONE							61	M9	H1	N9
IOB22A	I/O	2		True_of_IOB22B	TRUE			D4			F13	62	N8	J2	T11
IOB22B	I/O	2		Comp_of_IOB22A	TRUE			D5			F14	63	P8	K1	R10
IOB23A	I/O	2		True_of_IOB23B	NONE									H5	P10
IOB23B	I/O	2		Comp_of_IOB23A	NONE									J4	R11
IOB24A	I/O	2		True_of_IOB24B	TRUE			E4		43	E13	64	N9	K3	M9
IOB24B	I/O	2		Comp_of_IOB24A	TRUE			E5		44	F12	65	P9	K2	M10
IOB25A	I/O	2		True_of_IOB25B	NONE									J5	T12
IOB25B	I/O	2		Comp_of_IOB25A	NONE									K6	R12
IOB26A	I/O	2		True_of_IOB26B	TRUE		21	H4		45	E12	66	L10	L1	N10
IOB26B	I/O	2		Comp_of_IOB26A	TRUE		22	G4	37	46	E14	67	M10	L3	P11
IOB27A	I/O	2		True_of_IOB27B	NONE									K4	T13

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOB27B	I/O	2		Comp_of_IOB27A	NONE				38					L5	R13
IOB28A	I/O	2		True_of_IOB28B	NONE				39			68	N10	K5	N11
IOB28B	I/O	2		Comp_of_IOB28A	NONE				40			69	P10	L4	P12
IOB29A	I/O	2		True_of_IOB29B	NONE									N2	R14
IOB29B	I/O	2		Comp_of_IOB29A	NONE									P1	T15
IOB2A	I/O	2		True_of_IOB2B	TRUE				17		N13			A4	L3
IOB2B	I/O	2		Comp_of_IOB2A	TRUE				18		N14			C5	M3
IOB30A	I/O	2		True_of_IOB30B	TRUE			F4	41	47	C14	70	P11	M3	N12
IOB30B	I/O	2		Comp_of_IOB30A	TRUE			F3	42	48	D12	71	N11	N1	P13
IOB31A	I/O	2		True_of_IOB31B	NONE									M2	M11
IOB31B	I/O	2		Comp_of_IOB31A	NONE									N3	L11
IOB32A	I/O	2		True_of_IOB32B	TRUE		23	H3		49	B14		P12	R1	P15
IOB32B	I/O	2		Comp_of_IOB32A	TRUE		24	G3		50	C13		N12	P2	R16
IOB33A	I/O	2		True_of_IOB33B	NONE								P13	P4	M12
IOB33B	I/O	2		Comp_of_IOB33A	NONE									T4	N13
IOB34A	I/O	2		True_of_IOB34B	TRUE					55		75	M14	T2	M13
IOB34B	I/O	2		Comp_of_IOB34A	TRUE					53		72	N14	R3	L12
IOB35A	I/O	2		True_of_IOB35B	NONE								K13	R5	N14
IOB35B	I/O	2		Comp_of_IOB35A	NONE								L14	P5	P14
IOB36A	I/O	2		True_of_IOB36B	TRUE			G1				78	J13	T3	N16
IOB36B	I/O	2		Comp_of_IOB36A	TRUE			G2	47			76	L13	R4	N15
IOB37A	I/O	2		True_of_IOB37B	NONE									T5	L13
IOB37B	I/O	2		Comp_of_IOB37A	NONE									R6	L14
IOB3A	I/O	2		True_of_IOB3B	NONE									D6	
IOB3B	I/O	2		Comp_of_IOB3A	NONE									E7	
IOB4A	I/O	2		True_of_IOB4B	TRUE	32			19		M12			A3	N1
IOB4B	I/O	2		Comp_of_IOB4A	TRUE	1			20	22	M14	32	L1	B4	N2
IOB5A	I/O	2		True_of_IOB5B	NONE									A5	L4
IOB5B	I/O	2		Comp_of_IOB5A	NONE					23		34	M1	B6	L5
IOB6A	I/O	2		True_of_IOB6B	TRUE		13	H7	25	27	L14	38	N1	B1	P2
IOB6B	I/O	2		Comp_of_IOB6A	TRUE		14	G7	26	28	M13	39	P2	C2	N3
IOB7A	I/O	2		True_of_IOB7B	NONE							40	N3	D3	N6
IOB7B	I/O	2		Comp_of_IOB7A	NONE							41	P3	D1	M6
IOB8A	I/O	2		True_of_IOB8B	TRUE			F7	27	29	K13	42	L5	E2	P4
IOB8B	I/O	2		Comp_of_IOB8A	TRUE			F6	28	30	K14	43	M5	E3	N5

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
I0B9A	I/O	2		True_of_I0B9B	NONE									B3	T2
I0B9B	I/O	2		Comp_of_I0B9A	NONE									A2	R1
I0L10A/TMS	I/O	3	TMS	True_of_I0L10B	NONE	24	4	D8	5	8	A6	13	F1	B8	N4
I0L10B/TCK	I/O	3	TCK	Comp_of_I0L10A	NONE	25	5	D7	6	9	B6	14	G1	A7	P3
I0L10C/SCLK	I/O	3	SCLK	True_of_I0L10D	NONE			D3		10		15	F3	C10	K5
I0L10D/TDI	I/O	3	TDI	Comp_of_I0L10C	NONE	27	6	E7	7	11	B4	16	G4	A6	L6
I0L10E/TDO	I/O	3	TDO	True_of_I0L10F	NONE	28	7	E8	8	12	A4	18	G3	C6	M5
I0L10F/RECONFIG_N	I/O	3	RECONFIG_N	Comp_of_I0L10E	NONE	29	8		9	14	C10	20	H3	B10	M4
I0L10G/DONE	I/O	3	DONE	True_of_I0L10H	NONE	30	9		10	15	A13	21	J4	C13	G3
I0L10H/READY	I/O	3	READY	Comp_of_I0L10G	NONE					16	B13	22	H2	A13	G2
I0L10I	I/O	3		True_of_I0L10J	NONE							23	H1	F9	H4
I0L10J	I/O	3		Comp_of_I0L10I	NONE							24	K3	E11	H3
I0L11A/GCLKT_6	I/O	3	GCLKT_6	True_of_I0L11B	TRUE		10	F9	11	17	A7	25	J2	C8	J5
I0L11B/GCLKC_6	I/O	3	GCLKC_6	Comp_of_I0L11A	TRUE		11	F8		18	B7	26	J3	A8	J4
I0L12A	I/O	3		True_of_I0L12B	NONE									B9	G1
I0L12B	I/O	3		Comp_of_I0L12A	NONE									A10	H2
I0L13A	I/O	3		True_of_I0L13B	TRUE			G9		19	B5	27	J1	F8	H1
I0L13B	I/O	3		Comp_of_I0L13A	TRUE			G8		20	C6	28	K1	D9	J1
I0L14A	I/O	3		True_of_I0L14B	NONE									D8	J3
I0L14B	I/O	3		Comp_of_I0L14A	NONE									E9	J2
I0L15A	I/O	3		True_of_I0L15B	TRUE				13		A3	29	K2	B7	K1
I0L15B	I/O	3		Comp_of_I0L15A	TRUE				14		C4	30	L2	C7	K2
I0L16A	I/O	3		True_of_I0L16B	NONE									F7	L1
I0L16B	I/O	3		Comp_of_I0L16A	NONE									E8	L2
I0L17A	I/O	3		True_of_I0L17B	TRUE				15		A2			C4	K3
I0L17B	I/O	3		Comp_of_I0L17A	TRUE				16		B3			B5	K4
I0L18A	I/O	3		True_of_I0L18B	NONE									E6	M1
I0L18B	I/O	3		Comp_of_I0L18A	NONE									D7	M2
I0L2A	I/O	3		True_of_I0L2B	TRUE				3		C12	3	C1	B14	C2
I0L2B	I/O	3		Comp_of_I0L2A	TRUE						A12		D2	A15	D3
I0L3A/JTAGSEL_N/LPLL_T_in	I/O	3	JTAGSEL_N/ LPLL_T_in	True_of_I0L3B	NONE		3	B7	4	3	B9	4	E2	C12	E4
I0L3B/LPLL_C_in	I/O	3	LPLL_C_in	Comp_of_I0L3A	NONE			C7		5		6	E3	B12	E3
I0L4A/LPLL_T_fb	I/O	3	LPLL_T_fb	True_of_I0L4B	TRUE			B9				7	E4	B13	D2
I0L4B/LPLL_C_fb	I/O	3	LPLL_C_fb	Comp_of_I0L4A	TRUE			B8				8	F4	A14	D1

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOL5A	I/O	3		True_of_IOL5B	NONE						A11			F10	F5
IOL5B	I/O	3		Comp_of_IOL5A	NONE						B12			D11	G5
IOL6A	I/O	3		True_of_IOL6B	TRUE			C9			A10	9	D1	B11	F4
IOL6B	I/O	3		Comp_of_IOL6A	TRUE			C8			C11	10	E1	A12	F3
IOL7A	I/O	3		True_of_IOL7B	NONE									A11	E2
IOL7B	I/O	3		Comp_of_IOL7A	NONE									C11	E1
IOL8A	I/O	3		True_of_IOL8B	TRUE						C9		H4	D10	F2
IOL8B	I/O	3		Comp_of_IOL8A	TRUE						A9		K4	E10	F1
IOL9A/GCLKT_7	I/O	3	GCLKT_7	True_of_IOL9B	NONE	26				6	C8	11	F2	A9	H5
IOL9B/GCLKC_7	I/O	3	GCLKC_7	Comp_of_IOL9A	NONE					7	B8	12	G2	C9	G4
IOR10A/MI/D7	I/O	1	MI/D7	True_of_IOR10B	NONE	13	34		62	68	N4	96	F14	P10	D16
IOR10B/MO/D6	I/O	1	MO/D6	Comp_of_IOR10A	NONE	12	33		61	67	P13	95	G14	R10	E16
IOR10C/MCS_N/D5	I/O	1	MCS_N/D5	True_of_IOR10D	NONE	11	32		60	66	P3	94	E12	M9	F14
IOR10D/MCLK/D4	I/O	1	MCLK/D4	Comp_of_IOR10C	NONE	10	31		59	65	M4	93	G12	L10	G14
IOR10E/FASTRD_N/D2	I/O	1	FASTRD_N/D2	True_of_IOR10F	NONE				57	64		92	G11	R9	F15
IOR10F/SI/D2	I/O	1	SI/D2	Comp_of_IOR10E	NONE			E2		62		90	G13	T10	G15
IOR10G/SO/D1	I/O	1	SO/D1	True_of_IOR10H	NONE			E3	56	61		88	H14	M8	F16
IOR10I/SSFT_CS_N/D0	I/O	1	SSFT_CS_N/D0	Comp_of_IOR10G	NONE			D2	55	60	N12	87	J11	N9	G16
IOR10I/DIN/CLKHOLD_N	I/O	1	DIN/CLKHOLD_N	True_of_IOR10J	NONE				54	59		86	H13	T9	H14
IOR10J/DOOUT/WE_N	I/O	1	DOOUT/WE_N	Comp_of_IOR10I	NONE				53	58		85	H12	P9	H15
IOR11A/GCLKT_3	I/O	1	GCLKT_3	True_of_IOR11B	TRUE	9	30	F1	52	57	M7	84	J14	T7	H12
IOR11B/GCLKC_3	I/O	1	GCLKC_3	Comp_of_IOR11A	TRUE	8	29	F2	51	56	N8	83	K14	R8	H13
IOR12A	I/O	1		True_of_IOR12B	NONE						P7			N8	H16
IOR12B	I/O	1		Comp_of_IOR12A	NONE						N7			L9	J15
IOR13A	I/O	1		True_of_IOR13B	TRUE						P9		E11	P8	J13
IOR13B	I/O	1		Comp_of_IOR13A	TRUE						N9		F11	T8	J14
IOR14A	I/O	1		True_of_IOR14B	NONE						N5			M6	J16
IOR14B	I/O	1		Comp_of_IOR14A	NONE						M5			L8	K16
IOR15A	I/O	1		True_of_IOR15B	TRUE						P8	82	J12	M7	K15
IOR15B	I/O	1		Comp_of_IOR15A	TRUE				50		M8	81	H11	N7	L15
IOR16A	I/O	1		True_of_IOR16B	NONE						N3			R7	K14
IOR16B	I/O	1		Comp_of_IOR16A	NONE						P4			P7	K13
IOR17A	I/O	1		True_of_IOR17B	TRUE		28		49			80	K12	N6	L16
IOR17B	I/O	1		Comp_of_IOR17A	TRUE		27		48		M3	79	K11	L7	M16

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOR18A	I/O	1		True_of_IOR18B	NONE						P2			P6	M15
IOR18B	I/O	1		Comp_of_IOR18A	NONE						N2			T6	M14
IOR2A	I/O	1		True_of_IOR2B	TRUE			B1						T15	C13
IOR2B	I/O	1		Comp_of_IOR2A	TRUE			B2						R14	C14
IOR3A/RPLL_T_in	I/O	1	RPLL_T_in	True_of_IOR3B	NONE	17	35		63	73		106	B14	R12	F11
IOR3B/RPLL_C_in	I/O	1	RPLL_C_in	Comp_of_IOR3A	NONE	16				72		104	C14	P13	F12
IOR4A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR4B	TRUE			C3				102	D14	P12	E13
IOR4B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR4A	TRUE			B3				101	E14	T13	D14
IOR5A	I/O	1		True_of_IOR5B	NONE									R11	C15
IOR5B	I/O	1		Comp_of_IOR5A	NONE									T12	B16
IOR6A	I/O	1		True_of_IOR6B	TRUE						M11	100	D13	R13	E14
IOR6B	I/O	1		Comp_of_IOR6A	TRUE						P12	99	E13	T14	F13
IOR7A	I/O	1		True_of_IOR7B	NONE						M10			M10	G13
IOR7B	I/O	1		Comp_of_IOR7A	NONE						P11			N11	G12
IOR8A	I/O	1		True_of_IOR8B	TRUE			C1			M9			T11	D15
IOR8B	I/O	1		Comp_of_IOR8A	TRUE			C2			N10			P11	E15
IOR9A/GCLKT_2	I/O	1	GCLKT_2	True_of_IOR9B	NONE	14				70	N6	98	F13	N10	J12
IOR9B/GCLKC_2	I/O	1	GCLKC_2	Comp_of_IOR9A	NONE					69	P6	97	F12	M11	K12
IOT12A	I/O	0		True_of_IOT12B	NONE				79		C1	134	A6		
IOT12B	I/O	0		Comp_of_IOT12A	NONE						C3	133	A7		
IOT13A	I/O	0		True_of_IOT13B	NONE									G15	C7
IOT13B	I/O	0		Comp_of_IOT13A	NONE									G14	D7
IOT14A	I/O	0		True_of_IOT14B	NONE			B6		93	B1	132	C6	G11	B6
IOT14B	I/O	0		Comp_of_IOT14A	NONE			C6		92	B2	131	D6	H12	B5
IOT15A	I/O	0		True_of_IOT15B	NONE									G16	A6
IOT15B	I/O	0		Comp_of_IOT15A	NONE									H15	B7
IOT16A	I/O	0		True_of_IOT16B	NONE	22	45			91	K1	130	C7	H13	E7
IOT16B	I/O	0		Comp_of_IOT16A	NONE	21	44			90	K3	129	D7	J12	E8
IOT17A	I/O	0		True_of_IOT17B	NONE	20				89		128	B7	H14	D8
IOT17B	I/O	0		Comp_of_IOT17A	NONE								B8	H16	C8
IOT18A	I/O	0		True_of_IOT18B	NONE						G3		A8	J16	A7
IOT18B	I/O	0		Comp_of_IOT18A	NONE						H2	126	A9	J14	B8
IOT20A	I/O	0		True_of_IOT20B	NONE					86		124			
IOT20B	I/O	0		Comp_of_IOT20A	NONE					85					
IOT21A	I/O	0		True_of_IOT21B	NONE						M1			J15	A8

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOT21B	I/O	0		Comp_of_IOT21A	NONE						M2			K16	A9
IOT22A	I/O	0		True_of_IOT22B	NONE							123	C8	H11	D9
IOT22B	I/O	0		Comp_of_IOT22A	NONE							122	D8	J13	C9
IOT23A	I/O	0		True_of_IOT23B	NONE						C7			K14	B9
IOT23B	I/O	0		Comp_of_IOT23A	NONE						L3			K15	B10
IOT24A	I/O	0		True_of_IOT24B	NONE		43	B5		84		121	B9	J11	A10
IOT24B	I/O	0		Comp_of_IOT24A	NONE		42	C5		83		120	B10	L12	A11
IOT25A	I/O	0		True_of_IOT25B	NONE						J3			L16	C10
IOT25B	I/O	0		Comp_of_IOT25A	NONE						K2			L14	D10
IOT26A	I/O	0		True_of_IOT26B	NONE							119	D9	K13	B11
IOT26B	I/O	0		Comp_of_IOT26A	NONE							118	C9	K12	C11
IOT27A	I/O	0		True_of_IOT27B	NONE						J1				
IOT27B	I/O	0		Comp_of_IOT27A	NONE						J2				
IOT2A	I/O	0		True_of_IOT2B	NONE									L15	D4
IOT2B/MODE0	I/O	0	MODE0	Comp_of_IOT2A	NONE			A7	88	100		144	B1	M16	E5
IOT30A	I/O	0		True_of_IOT30B	NONE		41	B4		82		117	A11	K11	A12
IOT30B	I/O	0		Comp_of_IOT30A	NONE		40	C4	77	81		116	A10	L13	B12
IOT31A	I/O	0		True_of_IOT31B	NONE						H1				E9
IOT31B	I/O	0		Comp_of_IOT31A	NONE				76		H3				E10
IOT32A	I/O	0		True_of_IOT32B	NONE									M14	A13
IOT32B	I/O	0		Comp_of_IOT32A	NONE				75					M15	B13
IOT33A	I/O	0		True_of_IOT33B	NONE						F1	115	B11	D14	C12
IOT33B	I/O	0		Comp_of_IOT33A	NONE				74		F3	114	B12	E15	D11
IOT34A	I/O	0		True_of_IOT34B	NONE										
IOT34B	I/O	0		Comp_of_IOT34A	NONE										
IOT35A	I/O	0		True_of_IOT35B	NONE		39	A3	73	80	E3	113	D10	N15	B14
IOT35B	I/O	0		Comp_of_IOT35A	NONE		38	A4	72	79	F2	112	C10	P16	A15
IOT36A	I/O	0		True_of_IOT36B	NONE				71					N16	E12
IOT36B	I/O	0		Comp_of_IOT36A	NONE				70					N14	E11
IOT37A	I/O	0		True_of_IOT37B	NONE				69	78	E1	111	A12	P15	D13
IOT37B	I/O	0		Comp_of_IOT37A	NONE				68	77	E2	110	A13	R16	D12
IOT3A/MODE2	I/O	0	MODE2	True_of_IOT3B	NONE								A2	C15	A2
IOT3B/MODE1	I/O	0	MODE1	Comp_of_IOT3A	NONE	23	48		87			143	A3	B16	B1
IOT4A	I/O	0		True_of_IOT4B	NONE			A6	86	99		142	B3	D16	E6
IOT4B	I/O	0		Comp_of_IOT4A	NONE				85	98		141	B4	E14	F6

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOT5A	I/O	0		True_of_IOT5B	NONE				84					C16	C4
IOT5B	I/O	0		Comp_of_IOT5A	NONE				83					D15	D5
IOT6A	I/O	0		True_of_IOT6B	NONE				82	97		140	A4	E16	B3
IOT6B	I/O	0		Comp_of_IOT6A	NONE				81	96		139	A5	F15	C3
IOT7A	I/O	0		True_of_IOT7B	NONE							138	B5	F13	B4
IOT7B	I/O	0		Comp_of_IOT7A	NONE							137	B6	G12	C5
IOT8A	I/O	0		True_of_IOT8B	NONE						C2			F14	D6
IOT8B	I/O	0		Comp_of_IOT8A	NONE						D1			F16	C6
IOT9A	I/O	0		True_of_IOT9B	NONE		47		80	95		136	C5	F12	A4
IOT9B	I/O	0		Comp_of_IOT9A	NONE		46			94		135	D5	G13	A5
VCC	Power	N/A				2	12	H8	22	25	N1	36			
VCC	Power	N/A				18	37	A2	66	75	P14	108			
VCC	Power	N/A						A8	1	1	A14	1			
VCC	Power	N/A							45	51	A1	73			
VCC	Power	N/A											A1	A1	F10
VCC	Power	N/A											A14	A16	G11
VCC	Power	N/A											P1	G7	H8
VCC	Power	N/A											P14	G10	H10
VCC	Power	N/A												K10	J9
VCC	Power	N/A												K7	J7
VCC	Power	N/A												T1	K6
VCC	Power	N/A												T16	L7
VCCO0	Power	N/A				19				88	D3	127			
VCCO0	Power	N/A						A5	67	76	G1	109			
VCCO0	Power	N/A									L1		C11	J10	A14
VCCO0	Power	N/A											C4	E13	A3
VCCO0	Power	N/A												H10	F9
VCCO0	Power	N/A												M13	F8
VCCO0/VCCO3	Power	N/A					1								
VCCO1	Power	N/A				7		D1		54	P1	77			
VCCO1	Power	N/A							58	63	N11	91			
VCCO1	Power	N/A									M6		D12	K8	C16
VCCO1	Power	N/A											L12	N5	J11
VCCO1	Power	N/A												N12	P16
VCCO1/VCCO2	Power	N/A					25								

GW1N系列FPGA产品
GW1N-2&2B&4&4B器件Pinout
Pin List



管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
VCCO2	Power	N/A				6									
VCCO2	Power	N/A						H5	23	26		37			
VCCO2	Power	N/A							44						
VCCO2	Power	N/A								38		55			
VCCO2	Power	N/A									L12		M11	H7	L9
VCCO2	Power	N/A									H14		M4	E4	L8
VCCO2	Power	N/A									D14			J7	T14
VCCO2	Power	N/A												M4	T3
VCCO3	Power	N/A				31			12						
VCCO3	Power	N/A						E9		4		5			
VCCO3	Power	N/A								13		19			
VCCO3	Power	N/A											D3	D12	C1
VCCO3	Power	N/A											L3	D5	H6
VCCO3	Power	N/A												G9	P1
VCCO3/VCCX	Power	N/A									B10				
VCCO3/VCCX	Power	N/A									A8				
VCCO3/VCCX	Power	N/A									C5				
VCCX	Power	N/A				15	36		64	71		103			
VCCX	Power	N/A						H2		21		31			
VCCX	Power	N/A							78						
VCCX	Power	N/A											C13		J6
VCCX	Power	N/A											C2		H11
VCCX	Power	N/A											M13	K9	
VCCX	Power	N/A											M2	G8	
VSS	Ground	N/A				3		H9	21	24		35			
VSS	Ground	N/A					2	A9	2	2		2			
VSS	Ground	N/A					26	H1	46	52		74			
VSS	Ground	N/A						A1	65	74		107			
VSS	Ground	N/A						D9							
VSS	Ground	N/A						E1							
VSS	Ground	N/A							24						
VSS	Ground	N/A							43						
VSS	Ground	N/A								37		53			
VSS	Ground	N/A								87		125			
VSS	Ground	N/A										17			

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
VSS	Ground	N/A										33			
VSS	Ground	N/A										89			
VSS	Ground	N/A										105			
VSS	Ground	N/A									D2		B13	B15	G6
VSS	Ground	N/A									G2		B2	B2	F7
VSS	Ground	N/A									L2		C12	C14	H9
VSS	Ground	N/A									P5		C3	C3	H7
VSS	Ground	N/A									P10		D11	D13	J10
VSS	Ground	N/A									L13		D4	D4	J8
VSS	Ground	N/A									A5		L11	E12	L10
VSS	Ground	N/A									B11		L4	E5	K11
VSS	Ground	N/A									D13		M12	F11	A16
VSS	Ground	N/A									H13		M3	F6	A1
VSS	Ground	N/A											N13	H9	B15
VSS	Ground	N/A											N2	H8	G7
VSS	Ground	N/A												J8	B2
VSS	Ground	N/A												J9	K10
VSS	Ground	N/A												L11	K8
VSS	Ground	N/A												L6	G10
VSS	Ground	N/A												M12	R15
VSS	Ground	N/A												M5	
VSS	Ground	N/A												N13	T16
VSS	Ground	N/A												N4	T1
VSS	Ground	N/A												P14	G9
VSS	Ground	N/A												P3	G8
VSS	Ground	N/A												R15	R2
VSS	Ground	N/A												R2	K9
VSS	Ground	N/A													K7

管脚名	功能	BANK	兼用功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
BANK3 True LVDS Pair															
IOL11A/GCLK_T_6	I/O	3	GCLKT_6	True_of_IOL11B	TRUE		10	F9		17	A7	25	J2	C8	J5
IOL11B/GCLK_C_6	I/O	3	GCLKC_6	Comp_of_IOL11A	TRUE		11	F8		18	B7	26	J3	A8	J4
IOL13A	I/O	3		True_of_IOL13B	TRUE			G9		19	B5	27	J1	F8	H1
IOL13B	I/O	3		Comp_of_IOL13A	TRUE			G8		20	C6	28	K1	D9	J1
IOL15A	I/O	3		True_of_IOL15B	TRUE				13		A3	29	K2	B7	K1
IOL15B	I/O	3		Comp_of_IOL15A	TRUE				14		C4	30	L2	C7	K2
IOL17A	I/O	3		True_of_IOL17B	TRUE				15		A2			C4	K3
IOL17B	I/O	3		Comp_of_IOL17A	TRUE				16		B3			B5	K4
IOL2A	I/O	3		True_of_IOL2B	TRUE						C12	3	C1	B14	C2
IOL2B	I/O	3		Comp_of_IOL2A	TRUE						A12		D2	A15	D3
IOL4A/LPLL_T_fb	I/O	3	LPLL_T_fb	True_of_IOL4B	TRUE			B9				7	E4	B13	D2
IOL4B/LPLL_C_fb	I/O	3	LPLL_C_fb	Comp_of_IOL4A	TRUE			B8				8	F4	A14	D1
IOL6A	I/O	3		True_of_IOL6B	TRUE			C9			A10	9	D1	B11	F4
IOL6B	I/O	3		Comp_of_IOL6A	TRUE			C8			C11	10	E1	A12	F3
IOL8A	I/O	3		True_of_IOL8B	TRUE						C9		H4	D10	F2
IOL8B	I/O	3		Comp_of_IOL8A	TRUE						A9		K4	E10	F1
BANK2 True LVDS Pair															
IOB12A	I/O	2		True_of_IOB12B	TRUE		15	D6	31	33	J12	48	L6	F4	M7
IOB12B	I/O	2		Comp_of_IOB12A	TRUE		16	E6	32	34	J14	49	M6	G6	M8
IOB14A	I/O	2		True_of_IOB14B	TRUE			H6		35		50	L7	G5	T4
IOB14B	I/O	2		Comp_of_IOB14A	TRUE			G6		36		51	M7	G4	T5
IOB16A	I/O	2		True_of_IOB16B	TRUE						G12	52	N6	F5	T6
IOB16B	I/O	2		Comp_of_IOB16A	TRUE						G14	54	P6	H6	T7
IOB18A	I/O	2		True_of_IOB18B	TRUE		17							H4	N8
IOB18B	I/O	2		Comp_of_IOB18A	TRUE		18							J6	P8

管脚名	功能	BANK	兼用功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOB20A/GCLK T_4	I/O	2	GCLKT_4	True_of_IOB20B	TRUE	4	19	G5	35	41		58	L8	L2	T10
IOB20B/GCLK C_4	I/O	2	GCLKC_4	Comp_of_IOB20A	TRUE	5	20	F5	36	42		59	M8	M1	R9
IOB22A	I/O	2		True_of_IOB22B	TRUE			D4			F13	62	N8	J2	T11
IOB22B	I/O	2		Comp_of_IOB22A	TRUE			D5			F14	63	P8	K1	R10
IOB24A	I/O	2		True_of_IOB24B	TRUE			E4		43	E13	64	N9	K3	M9
IOB24B	I/O	2		Comp_of_IOB24A	TRUE			E5		44	F12	65	P9	K2	M10
IOB26A	I/O	2		True_of_IOB26B	TRUE		21	H4		45	E12	66	L10	L1	N10
IOB26B	I/O	2		Comp_of_IOB26A	TRUE		22	G4		46	E14	67	M10	L3	P11
IOB2A	I/O	2		True_of_IOB2B	TRUE				17		N13			A4	L3
IOB2B	I/O	2		Comp_of_IOB2A	TRUE				18		N14			C5	M3
IOB30A	I/O	2		True_of_IOB30B	TRUE			F4	41	47	C14	70	P11	M3	N12
IOB30B	I/O	2		Comp_of_IOB30A	TRUE			F3	42	48	D12	71	N11	N1	P13
IOB32A	I/O	2		True_of_IOB32B	TRUE		23	H3		49	B14		P12	R1	P15
IOB32B	I/O	2		Comp_of_IOB32A	TRUE		24	G3		50	C13		N12	P2	R16
IOB34A	I/O	2		True_of_IOB34B	TRUE					55		75	M14	T2	M13
IOB34B	I/O	2		Comp_of_IOB34A	TRUE					53		72	N14	R3	L12
IOB36A	I/O	2		True_of_IOB36B	TRUE			G1				78	J13	T3	N16
IOB36B	I/O	2		Comp_of_IOB36A	TRUE			G2				76	L13	R4	N15
IOB4A	I/O	2		True_of_IOB4B	TRUE	32			19		M12			A3	N1
IOB4B	I/O	2		Comp_of_IOB4A	TRUE	1			20		M14	32		B4	N2
IOB6A	I/O	2		True_of_IOB6B	TRUE		13	H7	25	27	L14	38	N1	B1	P2
IOB6B	I/O	2		Comp_of_IOB6A	TRUE		14	G7	26	28	M13	39	P2	C2	N3
IOB8A	I/O	2		True_of_IOB8B	TRUE			F7	27	29	K13	42	L5	E2	P4
IOB8B	I/O	2		Comp_of_IOB8A	TRUE			F6	28	30	K14	43	M5	E3	N5
BANK1 True LVDS Pair															
IOR11A/GCLK T_3	I/O	1	GCLKT_3	True_of_IOR11B	TRUE	9	30	F1	52	57	M7	84	J14	T7	H12
IOR11B/GCLK C_3	I/O	1	GCLKC_3	Comp_of_IOR11A	TRUE	8	29	F2	51	56	N8	83	K14	R8	H13
IOR13A	I/O	1		True_of_IOR13B	TRUE						P9		E11	P8	J13
IOR13B	I/O	1		Comp_of_IOR13A	TRUE						N9		F11	T8	J14
IOR15A	I/O	1		True_of_IOR15B	TRUE						P8	82	J12	M7	K15

管脚名	功能	BANK	兼用功能	差分Pair	LVDS	QN32	QN48	CS72	QN88	LQ100	MG132X	LQ144	MG160	PG256	PG256M
IOR15B	I/O	1		Comp_of_IOR15A	TRUE						M8	81	H11	N7	L15
IOR17A	I/O	1		True_of_IOR17B	TRUE		28		49			80	K12	N6	L16
IOR17B	I/O	1		Comp_of_IOR17A	TRUE		27		48		M3	79	K11	L7	M16
IOR2A	I/O	1		True_of_IOR2B	TRUE			B1						T15	C13
IOR2B	I/O	1		Comp_of_IOR2A	TRUE			B2						R14	C14
IOR4A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR4B	TRUE			C3				102	D14	P12	E13
IOR4B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR4A	TRUE			B3				101	E14	T13	D14
IOR6A	I/O	1		True_of_IOR6B	TRUE						M11	100	D13	R13	E14
IOR6B	I/O	1		Comp_of_IOR6A	TRUE						P12	99	E13	T14	F13
IOR8A	I/O	1		True_of_IOR8B	TRUE			C1			M9			T11	D15
IOR8B	I/O	1		Comp_of_IOR8A	TRUE			C2			N10			P11	E15

Power

GW1N-2/GW1N-2B/GW1N-4/GW1N-4B 器件QN48封装电源供电要求			
名称	描述	最小值	最大值
VCC	LV版本核电压	1.14V	1.26V
	UV版本核电压	1.71V	3.465V
VCCO0/VCCO3	VCCO0和VCCO3内部短接在一起	LV版本I/O Bank电压	1.14V
		UV版本I/O Bank电压	1.14V
VCCO1/VCCO2	VCCO1和VCCO2内部短接在一起	LV版本I/O Bank电压	1.14V
		UV版本I/O Bank电压	1.14V
VCCX	辅助电压	2.375V	3.465V
GW1N-2/GW1N-2B/GW1N-4/GW1N-4B 器件MG132X封装电源供电要求			
名称	描述	最小值	最大值
VCC	LV版本核电压	1.14V	1.26V
	UV版本核电压	1.71V	3.465V
VCCO0、VCCO1 VCCO2	LV版本I/O Bank电压	1.14V	3.465V
		UV版本I/O Bank电压	1.14V
VCCX/VCCO3	VCCX和VCCO3内部短接在一起	2.375V	3.465V
GW1N-2/GW1N-2B/GW1N-4/GW1N-4B 器件QN32/CS72/QN88/LQ100/LQ144/MG160/PG256/PG256M封装电源供电要求			
名称	描述	最小值	最大值
VCC	LV版本核电压	1.14V	1.26V
	UV版本核电压	1.71V	3.465V
VCCO0、VCCO1 VCCO2、VCCO3	LV版本I/O Bank电压	1.14V	3.465V
		UV版本I/O Bank电压	1.14V
VCCX	辅助电压	2.375V	3.465V