



GW2A 系列 FPGA 产品 封装与管脚手册

UG111-2.1.1, 2023-03-30

版权所有 © 2023 广东高云半导体科技股份有限公司

 GOWIN高云、Gowin、晨熙、高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2016/08/31	1.0	初始版本。
2019/06/04	1.1	替换 PG484 封装尺寸图。
2019/07/02	1.2	新增 GW2A-55 UG324 封装。
2019/07/29	1.3	● 替换 GW2A-18 PG484 封装尺寸图； ● 新增 GW2A-55 PG484 封装尺寸图。
2019/12/10	1.4	● 新增 GW2A-18 PG256E 封装； ● 新增 GW2A-55 UG324D 封装。
2020/03/06	1.5	● 更新 GW2A-18 PG256C、UG324 及 PG256E 的管脚分布表； ● 更新 GW2A-55 UG324 及 UG324D 的管脚分布表。
2020/04/16	1.5.1	修改 GW2A-55 UG324 封装管脚数据信息。
2020/09/23	1.6	新增 GW2A-55 UG676 封装。
2021/07/16	1.7	新增 GW2A-18 UG484、PG256CF 封装。
2021/08/25	1.7.1	修改 PG256 封装尺寸图。
2021/12/27	1.8	● 新增 GW2A-18 PG256SF 封装。 ● 新增 GW2A-55 UG324F 封装。
2022/09/15	1.9	● 增加关于 QN88 封装厚度的注释。 ● 新增 GW2A-55 UG484S 封装。 ● 修改 EQ144 封装尺寸图。
2022/10/28	2.0	● 新增 GW2A-18 PG484C 封装； ● 更新管脚定义。
2023/03/10	2.1	● 删除 GW2A-18 LQ144 封装。 ● 更新第 2 章“概述”中“表 2-1 封装和最大用户 I/O 信息、LVDS 对数”的注释。
2023/03/30	2.1.1	更新第 2.4 章管脚数目中 GW2A-18 PG256C、UG324、PG256E、PG256CF 封装和 GW2A-55 UG324 封装的管脚数目。

目录

目录 i

图目录..... iii

表目录..... v

1 关于本手册 1

 1.1 手册内容 1

 1.2 相关文档..... 1

 1.3 术语、缩略语 1

 1.4 技术支持与反馈..... 2

2 概述..... 3

 2.1 无铅封装..... 3

 2.2 封装和最大用户 I/O 信息、LVDS 对数..... 3

 2.3 电源管脚..... 4

 2.4 管脚数目 5

 2.4.1 GW2A-18 器件管脚数目 5

 2.4.2 GW2A-55 器件管脚数目 8

 2.5 管脚定义说明 9

 2.6 I/O BANK 说明 11

3 管脚分布示意图..... 13

 3.1 GW2A-18 器件管脚分布示意图..... 13

 3.1.1 QN88 管脚分布示意图 13

 3.1.2 EQ144 管脚分布示意图 14

 3.1.3 MG196 管脚分布示意图 15

 3.1.4 PG256 管脚分布示意图 16

 3.1.5 PG256S 管脚分布示意图 17

 3.1.6 PG256C 管脚分布示意图..... 19

 3.1.7 UG324 管脚分布示意图 20

3.1.8 PG484 管脚分布示意图	21
3.1.9 PG484C 管脚分布示意图	22
3.1.10 PG256E 管脚分布示意图	24
3.1.11 UG484 管脚分布示意图	25
3.1.12 PG256CF 管脚分布示意图	26
3.1.13 PG256SF 管脚分布示意图	27
3.2 GW2A-55 器件管脚分布示意图	28
3.2.1 UG324 管脚分布示意图	28
3.2.2 UG324D 管脚分布示意图	29
3.2.3 PG484 管脚分布示意图	30
3.2.4 PG1156 管脚分布示意图	31
3.2.5 UG676 管脚分布示意图	33
3.2.6 UG484S 管脚分布示意图	34
3.2.7 UG324F 管脚分布示意图	35
4 封装尺寸	36
4.1 封装尺寸 QN88 (10mm x 10mm)	36
4.2 封装尺寸 EQ144 (20mm x 20mm)	37
4.3 封装尺寸 MG196 (8mm x 8mm)	38
4.4 封装尺寸 PG256 (17mm x 17mm)	39
4.5 封装尺寸 PG256C/PG256CF (17mm x 17mm)	40
4.6 封装尺寸 PG256S/PG256SF (17mm x 17mm)	41
4.7 封装尺寸 PG256E (17mm x 17mm)	42
4.8 封装尺寸 PG484(23mm x 23mm, GW2A-18)	43
4.9 封装尺寸 PG484C (23mm x 23mm)	44
4.10 封装尺寸 PG484(23mm x 23mm, GW2A-55)	45
4.11 封装尺寸 PG1156 (35mm x 35mm)	46
4.12 封装尺寸 UG324/UG324D/UG324F (15mm x 15mm)	47
4.13 封装尺寸 UG484/UG484S (19mm x 19mm)	48
4.14 封装尺寸 UG676 (21mm x 21mm)	49

图目录

图 2-1 GW2A 系列 FPGA 产品 I/O BANK 整体示意图	11
图 3-1 GW2A-18 器件 QN88 封装管脚分布示意图.....	13
图 3-2 GW2A-18 器件 EQ144 封装管脚分布示意图.....	14
图 3-3 GW2A-18 器件 MG196 封装管脚分布示意图	15
图 3-4 GW2A-18 器件 PG256 封装管脚分布示意图.....	16
图 3-5 GW2A-18 器件 PG256S 封装管脚分布示意图	17
图 3-6 GW2A-18 器件 PG256C 封装管脚分布示意图	19
图 3-7 GW2A-18 器件 UG324 封装管脚分布示意图.....	20
图 3-8 GW2A-18 器件 PG484 封装管脚分布示意图.....	21
图 3-9 GW2A-18 器件 PG484C 封装管脚分布示意图	22
图 3-10 GW2A-18 器件 PG256E 封装管脚分布示意图	24
图 3-11 GW2A-18 器件 UG484 封装管脚分布示意图.....	25
图 3-12 GW2A-18 器件 PG256CF 封装管脚分布示意图	26
图 3-13 GW2A-18 器件 PG256SF 封装管脚分布示意图	27
图 3-14 GW2A-55 器件 UG324 封装管脚分布示意图.....	28
图 3-15 GW2A-55 器件 UG324D 封装管脚分布示意图	29
图 3-16 GW2A-55 器件 PG484 封装管脚分布示意图.....	30
图 3-17 GW2A-55 器件 PG1156 封装管脚分布示意图	31
图 3-18 GW2A-55 器件 UG676 封装管脚分布示意图.....	33
图 3-19 GW2A-55 器件 UG484S 封装管脚分布示意图	34
图 3-20 GW2A-55 器件 UG324F 封装管脚分布示意图	35
图 4-1 封装尺寸 QN88.....	36
图 4-2 封装尺寸 EQ144	37
图 4-3 封装尺寸 MG196	38
图 4-4 封装尺寸 PG256.....	39
图 4-5 封装尺寸 PG256C/PG256CF	40
图 4-6 封装尺寸 PG256S/PG256SF	41
图 4-7 封装尺寸 PG256E.....	42
图 4-8 封装尺寸 PG484 (GW2A-18).....	43

图 4-9 封装尺寸 PG484C	44
图 4-10 封装尺寸 PG484 (GW2A-55).....	45
图 4-11 封装尺寸 PG1156	46
图 4-12 封装尺寸 UG324/UG324D/UG324F	47
图 4-13 封装尺寸 UG484/UG484S	48
图 4-14 封装尺寸 UG676.....	49

表目录

表 1-1 术语、缩略语	1
表 2-1 封装和最大用户 I/O 信息、LVDS 对数	3
表 2-2 GW2A 电源管脚	4
表 2-3 GW2A-18 器件管脚数目列表	5
表 2-4 GW2A-55 器件管脚数目列表	8
表 2-5 GW2A 系列 FPGA 产品管脚定义说明	9
表 3-1 GW2A-18 器件 QN88 其它管脚	14
表 3-2 GW2A-18 器件 EQ144 其它管脚	15
表 3-3 GW2A-18 器件 MG196 其它管脚	16
表 3-4 GW2A-18 器件 PG256 其它管脚(电源、MODE、地与 GW1N 兼容)	17
表 3-5 GW2A-18 器件 PG256S 其它管脚	18
表 3-6 GW2A-18 器件 PG256C 其它管脚	19
表 3-7 GW2A-18 器件 UG324 其它管脚	20
表 3-8 GW2A-18 器件 PG484 其它管脚	21
表 3-9 GW2A-18 器件 PG484C 其它管脚	23
表 3-10 GW2A-18 器件 PG256E 其它管脚	24
表 3-11 GW2A-18 器件 UG484 其它管脚	25
表 3-12 GW2A-18 器件 PG256CF 其它管脚	26
表 3-13 GW2A-18 器件 PG256SF 其它管脚	27
表 3-14 GW2A-55 器件 UG324 其它管脚	28
表 3-15 GW2A-55 器件 UG324D 其它管脚	29
表 3-16 GW2A-55 器件 PG484 其它管脚	30
表 3-17 GW2A-55 器件 PG1156 其它管脚	32
表 3-18 GW2A-55 器件 UG676 其它管脚	33
表 3-19 GW2A-55 器件 UG484S 其它管脚	34
表 3-20 GW2A-55 器件 UG324F 其它管脚	35

1 关于本手册

1.1 手册内容

GW2A 系列 FPGA 产品封装与管脚手册主要包括高云半导体 GW2A 系列 FPGA 产品的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

- 1. [DS102, GW2A 系列 FPGA 产品数据手册](#)
- 2. [UG110, GW2A-18 器件 Pinout 手册](#)
- 3. [UG113, GW2A-55 器件 Pinout 手册](#)
- 4. [UG290, Gowin FPGA 产品编程配置手册](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
EQ	ELQFP	ELQFP 封装
FPGA	Field Programmable Gate Array	现场可编程门阵列
LQ	LQFP	LQFP 封装
LVDS	Low-Voltage Differential Signaling	低电压差分信号
PG	PBGA	PBGA 封装
QN	QFN	QFN 封装
UG	UBGA	UBGA 封装

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail: support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

高云半导体 GW2A 系列 FPGA 产品是高云半导体晨熙®(Arora)家族第一代产品，内部资源丰富，封装 IO 数量丰富，使用方便灵活。

2.1 无铅封装

GW2A 系列 FPGA 产品采用无铅工艺封装，绿色环保，符合欧盟的 RoHS 指令。GW2A 系列 FPGA 产品物质成分信息符合 IPC-1752 标准文件。

2.2 封装和最大用户 I/O 信息、LVDS 对数

表 2-1 封装和最大用户 I/O 信息、LVDS 对数

封装	间距(mm)	尺寸(mm)	GW2A-18	GW2A-55
QN88	0.4	10 x 10	66 (22)	-
EQ144	0.5	20 x 20	119 (34)	-
MG196	0.5	8 x 8	114 (39)	-
PG256	1.0	17 x 17	207 (73)	-
PG256S	1.0	17 x 17	192 (72)	-
PG256SF	1.0	17 x 17	192 (71)	
PG256C	1.0	17 x 17	190 (64)	-
PG256CF	1.0	17 x 17	190 (65)	-
PG256E	1.0	17 x 17	162 (29)	-
UG324	0.8	15 x 15	239 (90)	239 (86)
UG324F	0.8	15 x 15	-	239 (86)
UG324D	0.8	15 x 15	-	239 (71)
UG484	0.8	19 x 19	379 (94)	-
UG484S	0.8	19 x 19	-	344 (91)
UG676	0.8	21 x 21	-	525 (111)
PG484	1.0	23 x 23	319 (78)	319 (76)
PG484C	1.0	23 x 23	355 (89)	-
PG1156	1.0	35 x 35	-	607 (152)

注！

- 本手册中 GW2A 系列 FPGA 产品封装命名采用缩写的方式, 详细信息请参考 1.3 术语、缩略语;
- JTAGSEL_N 和 JTAG 管脚是互斥管脚, JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚 (TCK、TDI、TDO、TMS) 不可同时复用为 I/O, 此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。

2.3 电源管脚

表 2-2 GW2A 电源管脚

VCC	VCCIO0	VCCIO1	VCCIO2
VCCIO3	VCCIO4	VCCIO5	VCCIO6
VCCIO7	VCCX	VSS	NC
VCCPLLL0	VCCPLLL1	VCCPLLR0	VCCPLLR1
VCCPLLL	VCCPLLR	-	-

2.4 管脚数目

2.4.1 GW2A-18 器件管脚数目

表 2-3 GW2A-18 器件管脚数目列表

管脚类型		GW2A-18												
		QN88	EQ144	MG196	PG256	PG256S	PG256C	UG324	PG484	PG484C	PG256E	UG484	PG256CF	PG256SF
I/O 单端/差分对 /LVDS ^[1]	BANK0	8/4/2	19/8/4	12/6/4	29/14/10	20/10/8	25/12/8	28/14/12	40/20/10	41/20/11	26/13/5	48/24/12	26/12/8	20/10/8
	BANK1	9/4/4	12/6/6	14/7/6	20/10/10	19/9/9	26/12/11	28/14/11	39/18/10	45/22/11	14/7/3	47/23/12	25/12/11	19/9/9
	BANK2	4/2/1	12/6/3	16/8/5	20/10/7	30/15/11	16/7/5	28/14/10	46/23/11	47/23/12	12/6/2	47/23/11	16/7/5	30/15/11
	BANK3	17/6/3	21/9/5	25/12/7	29/13/10	37/18/10	36/17/9	39/19/11	31/15/8	40/18/9	31/12/4	47/23/11	36/17/9	37/18/9
	BANK4	8/3/3	17/8/6	13/6/4	36/18/12	16/7/7	27/13/11	28/14/12	40/20/10	43/21/10	18/9/3	48/24/12	27/13/11	16/7/7
	BANK5	10/5/5	16/8/5	8/4/3	36/18/11	18/9/8	26/12/9	28/14/12	40/20/10	47/23/12	18/9/4	48/24/12	26/12/9	18/9/8
	BANK6	9/4/4	11/5/3	12/6/5	18/9/8	24/12/8	19/9/7	28/14/11	34/17/8	47/23/12	20/10/4	47/23/12	19/9/7	24/12/8
	BANK7	1/0/0	8/4/2	14/7/5	16/7/5	28/14/11	15/7/5	32/16/11	46/23/11	45/22/12	23/11/4	47/23/12	15/7/5	28/14/11
最大用户 I/O 总数 ^[2]		66	119	114	207	192	190	239	319	355	162	379	190	192
差分对		28	54	56	99	94	89	119	157	172	77	187	89	94
TrueLVDS 输出		22	34	39	73	72	65	90	78	89	26	94	65	71
VCC		4	0	0	6	6	0	0	32	21	0	12	0	6
VCCX		0	0	8	2	8	0	12	8	4	6	0	0	8
VCCIO0		1	1	2	2	3	3	3	3	5	2	4	3	3
VCCIO1		1	1	2	2	2	3	3	3	5	2	5	3	2
VCCIO2		0	0	3	1	3	2	3	3	4	2	0	2	3
VCCIO3		1	2	3	2	3	2	3	3	4	3	5	2	3
VCCIO4		1	1	2	2	2	3	3	3	5	2	4	3	2
VCCIO5		1	1	2	2	2	3	3	3	5	6	5	3	2

管脚类型	GW2A-18												
	QN88	EQ144	MG196	PG256	PG256S	PG256C	UG324	PG484	PG484C	PG256E	UG484	PG256CF	PG256SF
VCCIO6	0	0	3	1	3	2	3	3	4	2	0	2	3
VCCIO7	1	2	3	2	2	0	3	3	4	2	0	0	2
VCCIO6/VCCIO7	0	0	0	0	0	0	0	0	0	0	9	0	0
VCCX/VCCIO2	0	0	0	0	0	0	0	0	0	0	4	0	0
VCCX/VCCIO7	0	0	0	0	0	2	0	0	0	0	0	2	0
VCC/VCCPLLL1 ^[3]	0	4	0	0	0	0	0	0	0	0	0	0	0
VCCX/ VCCIO2/ VCCIO6 ^[3]	2	2	0	0	0	0	0	0	0	0	0	0	0
VCCPLLL0	0	1	0	0	0	0	0	0	0	0	1	0	0
VCCPLLL1	1	0	0	0	0	0	0	0	0	0	1	0	0
VCCPLLR0	0	1	0	0	0	0	0	0	0	0	1	0	0
VCCPLLR1	1	1	0	0	0	0	0	0	0	0	1	0	0
VCCPLLL	0	0	0	1	1	0	0	2	2	0	0	0	1
VCCPLLR	0	0	0	1	1	0	0	2	2	0	0	0	1
VCC/VCCPLLL/VCCPLLR	0	0	0	0	0	10	11	0	0	11	0	10	0
VCC/VCCPLLL0/VCCPLLL1/ VCCPLLR0/VCCPLLR1	0	0	15	0	0	0	0	0	0	0	0	0	0
VSS	7	7	39	24	26	33	37	95	63	52	52	33	26
MODE0	1	1	1	1	1	1	1	1	0	0	1	1	1
MODE1	1	1	1	1	1	1	1	1	0	0	1	1	0
MODE2	0	1	0	1	0	1	1	1	0	0	1	1	1
EXTR	1	1	0	1	0	0	0	1	0	0	0	0	1
JTAGSEL_N	0	0	0	0	1	1	1	1	1	0	1	1	1
NC	0	0	0	0	1	2	0	0	0	4	0	2	1

注！

- [1]单端/差分/LVDS I/O 的数目包含 CLK 管脚、下载管脚，该数目不包括 EXTR；
- [2]JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况。
- [3]引脚复用。

2.4.2 GW2A-55 器件管脚数目

表 2-4 GW2A-55 器件管脚数目列表

管脚类型		GW2A-55						
		UG324	UG324D	PG484	PG1156	UG676	UG484S	UG324F
I/O 单端/差分对/LVDS/LVDS 输出 ^[1]	BANK0	28/14/10	28/14/10	40/20/10	80/40/14/6	68/34/14/0	60/29/14	28/14/10
	BANK1	28/14/13	28/14/13	39/19/10	79/39/16/4	71/35/16/0	51/25/15	28/14/13
	BANK2	28/14/10	28/14/10	46/23/10	80/40/10/10	66/33/10/3	42/21/9	28/14/10
	BANK3	40/20/9	40/20/9	31/15/8	61/30/9/7	58/29/9/4	27/13/7	40/20/9
	BANK4	28/14/13	28/14/13	40/20/10	80/40/16/4	72/36/16/0	60/29/16	28/14/13
	BANK5	28/14/13	28/14/13	40/20/10	80/40/14/6	68/34/14/0	48/24/14	28/14/13
	BANK6	28/14/9/1	28/5/2	34/17/8	64/32/8/8	56/28/8/4	26/13/7	28/14/9/1
	BANK7	32/16/10	32/5/1	46/23/10	80/40/10/10	66/33/10/3	30/15/9	32/16/10
最大用户 I/O 总数 ^[2]		239	239	319	607	525	344	239
差分对		119	99	159	303	262	169	119
TrueLVDS 输出		86	71	76	152	111	91	86
Only TrueLVDS 输出 ^[3]		0	0	0	55	14	0	0
VCC		0	11	32	32	19	0	11
VCCX		12	12	8	16	14	14	12
VCCIO0		3	3	3	12	5	7	3
VCCIO1		3	3	3	11	4	6	3
VCCIO2		3	3	3	12	5	4	3
VCCIO3		3	3	3	11	4	4	3
VCCIO4		3	3	3	12	5	7	3
VCCIO5		3	3	3	11	4	6	3
VCCIO6		3	3	3	12	5	4	3
VCCIO7		3	3	3	11	4	4	3
VCCPLLL		0	0	2	2	2	0	0
VCCPLLR		0	0	2	2	2	0	0
VCC/VCCPLLL/ VCCPLLR		11	0	0	0	0	20	0
VSS		37	37	95	172	77	59	37
MODE0		0	0	1	1	1	0	0
MODE1		0	0	1	1	1	0	0
MODE2		1	1	1	1	1	0	1
MODE0/MODE1		1	1	0	0	0	0	1
EXTR		0	0	1	1	0	0	0
NC		0	0	0	231	0	4	0
JTAGSEL_N		1	1	1	1	1	1	1

注！

- [1] I/O 单端/差分对/LVDS/LVDS 输出的数目包含 CLK 管脚、下载管脚, PG484 无 LVDS

输出；该类数目不包括 EXTR；

- [2]JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况；
- [3]只支持真 LVDS 输出，不支持输入。

2.5 管脚定义说明

GW2A 系列 FPGA 产品的管脚在不同的封装中对应不同的位置。

表 2-5 中对普通用户 I/O 的管脚定义、具有多功能的管脚定义、专用管脚的定义以及其它管脚定义进行了详细说明。

表 2-5 GW2A 系列 FPGA 产品管脚定义说明

管脚名称	方向	说明
用户 I/O 管脚		
IO[End][Row/Column Number][A/B]	I/O/LVDS	[End]提供管脚在器件中的位置信息，包括 L(left) R(right) B(bottom) T(top)。 [Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为 T(top)或 B(bottom)，则提供列信息，即管脚对应的 CFU 列数。若[End]为 L(left)或 R(right)，则提供行信息，即管脚对应的 CFU 行数[A/B]提供差分信号对信息。 方向为 LVDS 时表示该管脚只支持真 LVDS 输出。
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM 表示在用户 I/O 功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户 I/O。
D0	I/O	CPU 模式下的数据端口 D0
D1	I/O	CPU 模式下的数据端口 D1
D2	I/O	CPU 模式下的数据端口 D2
D3	I/O	CPU 模式下的数据端口 D3
D4	I/O	CPU 模式下的数据端口 D4
D5	I/O	CPU 模式下的数据端口 D5
D6	I/O	CPU 模式下的数据端口 D6
D7	I/O	CPU 模式下的数据端口 D7
WE_N	I	CPU 模式下选择 D[7: 0]的数据输入输出方向，"0"选择写入，"1"选择读出。
DOUT	O	SERIAL 模式下的数据输出
DIN	I，内部弱上拉	SERIAL 模式下的数据输入
TMS	I，内部弱上拉	JTAG 模式串行模式输入
TCK	I	JTAG 模式串行时钟输入
TDO	O	JTAG 模式串行数据输出
TDI	I，内部弱上拉	JTAG 模式串行数据输入

管脚名称	方向	说明
JTAGSEL_N	I, 内部弱上拉	恢复 JTAG 下载功能信号
RECONFIG_N	I, 内部弱上拉	全局复位 GowinCONFIG 逻辑信号, 低电平有效。
FASTRD_N	I	访问 SPI FLASH 方式选择信号, 低电平表示 Fast Read 模式; 高电平表示 Read 模式。
READY ^[1]	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
DONE ^[1]	O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
	I	DONE 信号为低电平时, 延迟芯片启动, 直到 DONE 信号为高电平。
MI	O	MSPI 模式下 MI
MO	I	MSPI 模式下 MO
MCS_N	O	MSPI 模式下的使能信号 MCS_N, 低电平有效。
MCLK	O	MSPI 模式下时钟输出 MCLK, 默认频率为 2.5MHz。
SCLK	I	SSPI, SERIAL, CPU 模式下的时钟输入。
SO	O	SSPI 模式下 SO
SI	I/O	SSPI 模式下 SI
SSPI_CS_N	I/O	SSPI 模式下的使能信号 SSPI_CS_N, 低电平有效, 内部弱上拉。
CLKHOLD_N	I, 内部弱上拉	高电平表示 SSPI 模式和 CPU 模式操作有效 低电平表示 SSPI 模式和 CPU 模式操作无效
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
GCLKC_[x]	I	GCLKT_[x] 的差分对比输入管脚, C(Comp), [x] 是全局时钟序号 [2]
LPLL_T_fb/RPLL_T_fb	I	左边/右边 PLL 反馈输入管脚, T(True)。
LPLL_C_fb/RPLL_C_fb	I	左边/右边 PLL 反馈输入管脚, C(Comp)。
LPLL_T_in/RPLL_T_in	I	左边/右边 PLL 时钟输入管脚, T(True)。
LPLL_C_in/RPLL_C_in	I	左边/右边 PLL 时钟输入管脚, C(Comp)。
MODE2	I, 内部弱上拉	GowinCONFIG 配置模式选择信号端口; 若该管脚未被封装出来, 内部接地。
MODE1	I, 内部弱上拉	GowinCONFIG 配置模式选择信号端口; 若该管脚未被封装出来, 内部接地。
MODE0	I, 内部弱上拉	GowinCONFIG 配置模式选择信号端口; 若该管脚未被封装出来, 内部接地。
其它管脚		
EXTR	NA	外接 10K 1%电阻到地

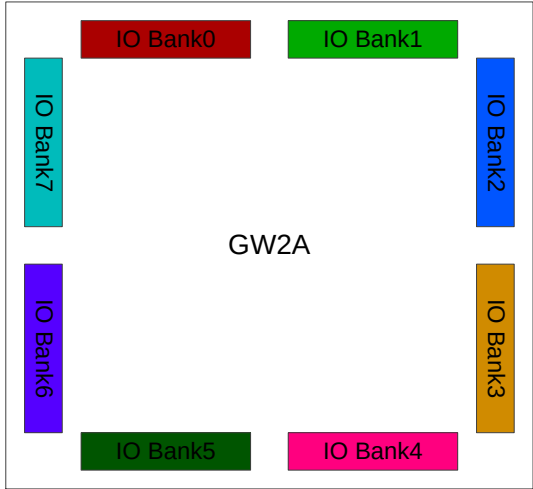
管脚名称	方向	说明
NC	NA	预留未使用
VSS	NA	Ground 管脚
VCC	NA	核电压供电管脚
VCCIO#	NA	I/O BANK#的 I/O 电压供电管脚
VCCX	NA	辅助电压供电管脚
VCCPLLL0/1	NA	LQFP 封装：左边 PLL0/1 电压供电管脚，LQFP 单独封装出来
VCCPLLR0/1	NA	LQFP 封装：右边 PLL0/1 电压供电管脚，LQFP 单独封装出来
VCCPLLL	NA	PBGA 封装：左边 PLL0/1 电压供电管脚简称
VCCPLLR	NA	PBGA 封装：右边 PLL0/1 电压供电管脚简称

- 注！
- [1] READY 和 DONE 默认状态为 open-drain 输出，内部弱上拉。在配置期间，DONE 输出 0。
 - [2] 当输入是单端时，GCLKC_[x]所在管脚不是全局时钟管脚。

2.6 I/O BANK 说明

GW2A 系列 FPGA 产品分为八个 I/O BANK 区，图 2-1 为 GW2A 系列 FPGA 产品的 I/O BANK 整体示意图。

图 2-1 GW2A 系列 FPGA 产品 I/O BANK 整体示意图



封装与管脚手册列举了 GW2A 系列 FPGA 产品每种封装的管脚分布示意图。GW2A 系列 FPGA 产品的八个 BANK 用八种颜色区分。

用户 I/O、电源、地使用不同的符号和颜色来区分。GW2A 系列 FPGA 产品管脚示意图中管脚定义如下所示：

1. “” 表示 BANK0 中的 I/O。
2. “” 表示 BANK1 中的 I/O。
3. “” 表示 BANK2 中的 I/O。

4. “” 表示 BANK3 中的 I/O。
5. “” 表示 BANK4 中的 I/O。
6. “” 表示 BANK5 中的 I/O。
7. “” 表示 BANK6 中的 I/O。
8. “” 表示 BANK7 中的 I/O。
9. “” 表示 VCC、VCCX、VCCIO。
10. “” 表示 VSS。
11. “” 表示 NC。
12. “” 表示专用管脚 EXTR。

3 管脚分布示意图

3.1 GW2A-18 器件管脚分布示意图

3.1.1 QN88 管脚分布示意图

图 3-1 GW2A-18 器件 QN88 封装管脚分布示意图

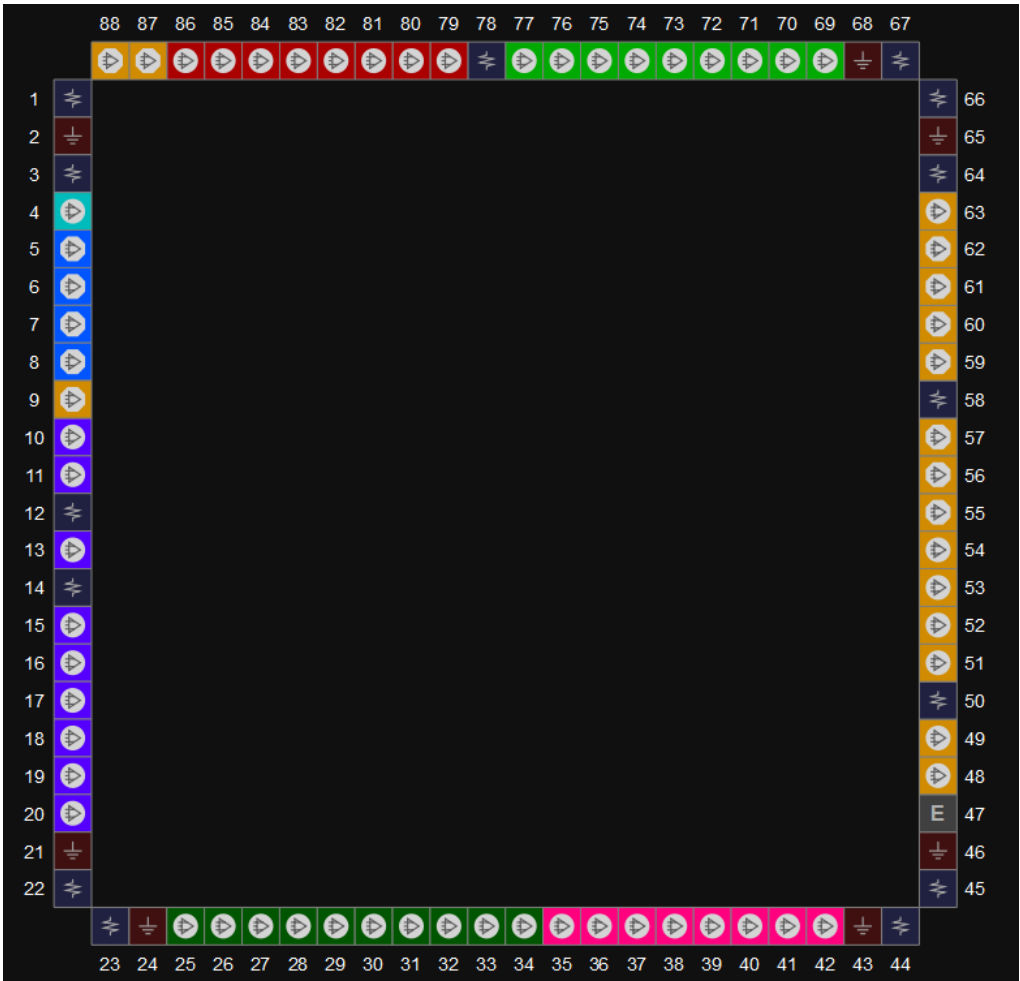


表 3-1 GW2A-18 器件 QN88 其它管脚

VCC	1, 22, 45, 66
VCCX/ VCCIO2/ VCCIO6	12, 64
VCCIO0	78
VCCIO1	67
VCCIO3	58
VCCIO4	44
VCCIO5	23
VCCIO7	3
VCCPLLL1	14
VCCPLLR1	50
VSS	2, 21, 24, 43, 46, 65, 68
EXTR	47
MODE	87, 88

3.1.2 EQ144 管脚分布示意图

图 3-2 GW2A-18 器件 EQ144 封装管脚分布示意图



表 3-2 GW2A-18 器件 EQ144 其它管脚

VCC/VCCPLLL1	1, 36, 73, 108
VCCX/ VCCIO2/ VCCIO6	31, 103
VCCIO0	127
VCCIO1	109
VCCIO3	77, 91
VCCIO4	55
VCCIO5	37
VCCIO7	5,19
VCCPLLL0	8
VCCPLLR0	104
VCCPLLR1	81
VSS	2, 17, 35, 53, 74, 89, 107
EXTR	75
MODE	142, 143, 144

3.1.3 MG196 管脚分布示意图

图 3-3 GW2A-18 器件 MG196 封装管脚分布示意图



表 3-3 GW2A-18 器件 MG196 其它管脚

VCC/VCCPLLL0/VCCPLLL1/VCCPLLR0/VCCPLLR1	E10, E5, E6, E9, F10, F5, F6, F9, J5, J6, J9, K10, K5, K6, K9
VCCIO0	C10, C4
VCCIO1	C5, C9
VCCIO2	D12, E12, G11
VCCIO3	G12, K11, K12
VCCIO4	M10, M5
VCCIO5	M6, M9
VCCIO6	E3, E4, G3
VCCIO7	H3, K3, K4
VCCX	D7, E7, G10, G9, H5, H6, K7, L7
VSS	A1, A14, C2, C3, C6, C7, D10, D5, D6, D9, E11, E8, F7, F8, G4, G5, G6, G7, G8, H10, H4, H7, H8, H9, J10, J7, J8, K8, L10, L11, L3, L5, L6, L9, M11, M3, M7, P1, P14
MODE	N9, P13

3.1.4 PG256 管脚分布示意图

图 3-4 GW2A-18 器件 PG256 封装管脚分布示意图



表 3-4 GW2A-18 器件 PG256 其它管脚(电源、MODE、地与 GW1N 兼容)

VCC	A1, A16, G7, K10, T1, T16
VCCIO0	E13, H10
VCCIO1	J10, M13
VCCIO2	N12
VCCIO3	K8, N5
VCCIO4	M4, J7
VCCIO5	E4, H7
VCCIO6	D5
VCCIO7	D12, G9
VCCX	G8, K9
VCCPLLL	G10
VCCPLLR	K7
VSS	B2, B15, C3, C14, D4, D13, E5, E12, F6, F11, H8, H9, J8, J9, L6, L11, M5, M12, N4, N13, P3, P14, R2, R15
EXTR	L7
MODE	B16, C15, M16

3.1.5 PG256S 管脚分布示意图

图 3-5 GW2A-18 器件 PG256S 封装管脚分布示意图



表 3-5 GW2A-18 器件 PG256S 其它管脚

VCC	G7, G9, H8, J9, K10, K8
VCCIO0	B4, B9, D7
VCCIO1	B13, D10
VCCIO2	D15, G13, J15
VCCIO3	K13, N15, R13
VCCIO4	N10, R8
VCCIO5	R4, N7
VCCIO6	J2, K4, N2
VCCIO7	D2, G4
VCCX	E5, F11, F8, G10, H6, J10, L6, L9
VCCPLLL	J7
VCCPLLR	H10
VSS	A1, A16, B11, B7, D13, D4, E9, G15, G2, G8, H12, H7, H9, J5, J8, K7, K9, L15, L2, M8, N13, P3, R10, R6, T1, T16
NC	P14
MODE	T11, N11
JTAGSEL_N	D12

3.1.6 PG256C 管脚分布示意图

图 3-6 GW2A-18 器件 PG256C 封装管脚分布示意图



表 3-6 GW2A-18 器件 PG256C 其它管脚

VCC/VCCPLL/ VCCPLL	D13, G10, G6, G7, G8, G9, H11, H6, K7, N4
VCCIO0	A1, C4, C7
VCCIO1	A16, C10, C13
VCCIO2	E14, G14
VCCIO3	K14, M14
VCCIO4	P10, P13, T16
VCCIO5	P4, P7, T1
VCCIO6	K3, M3
VCCX /VCCIO7	E3, G3
VSS	B15, B2, C12, C5, D10, D7, E12, E13, E2, E4, G13, G4, H10, H15, H16, H7, H8, H9, J10, J7, J8, J9, K13, K4, M13, M4, M5, N10, N7, P12, P5, R15, R2
NC	L5, F12
MODE	H13, H12, G12
JTAGSEL_N	C11

3.1.7 UG324 管脚分布示意图

图 3-7 GW2A-18 器件 UG324 封装管脚分布示意图

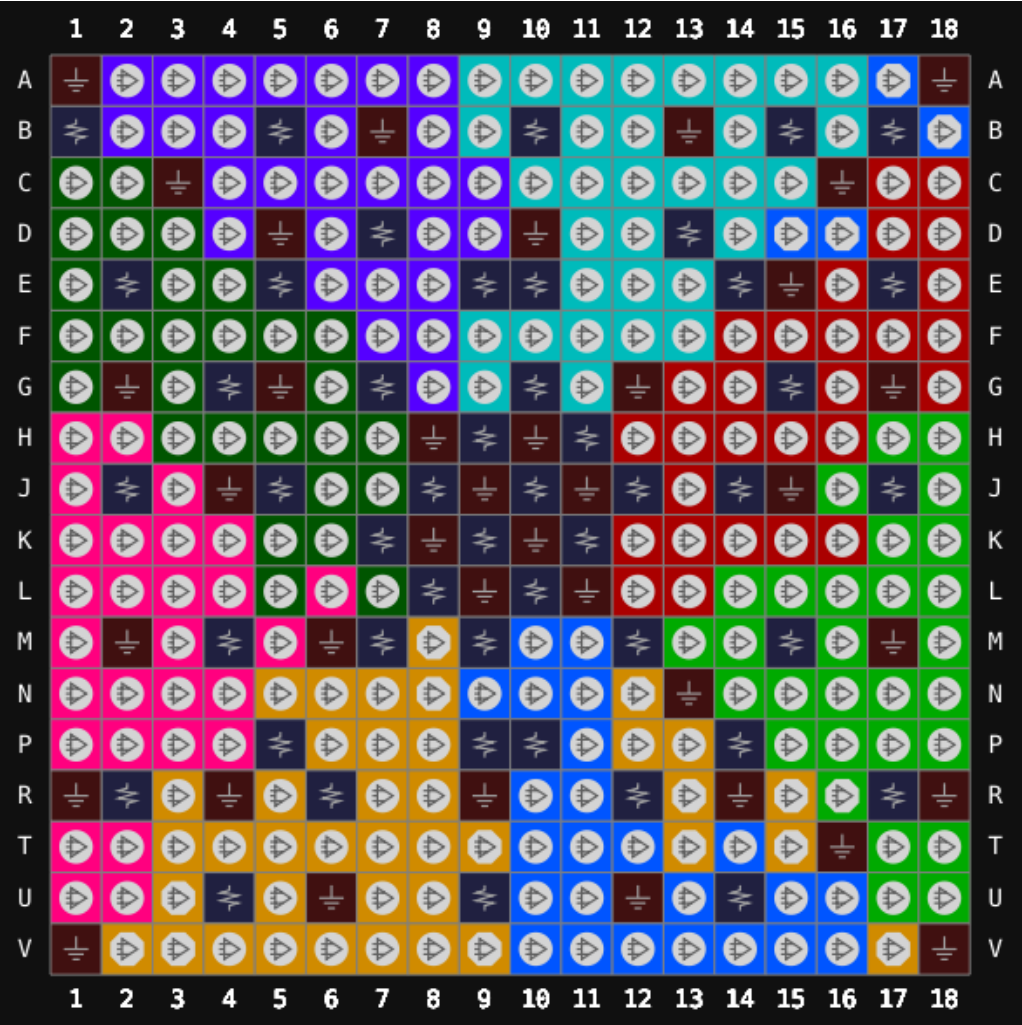


表 3-7 GW2A-18 器件 UG324 其它管脚

VCC/VCCPLL/ VCCPLL	G7,H11,H9 J10,J8,K11,K9,L10,L8,M12,M7
VCCIO0	E17,G15,J14
VCCIO1	J17,M15,R17
VCCIO2	P9,R12,U14
VCCIO3	R6,U4,U9
VCCIO4	J5,M4,R2
VCCIO5	E2,G4,J2
VCCIO6	B10,B5,D7
VCCIO7	B15,D13,E10
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J1,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1
MODE	T15,N12
JTAGSEL_N	R16

3.1.8 PG484 管脚分布示意图

图 3-8 GW2A-18 器件 PG484 封装管脚分布示意图

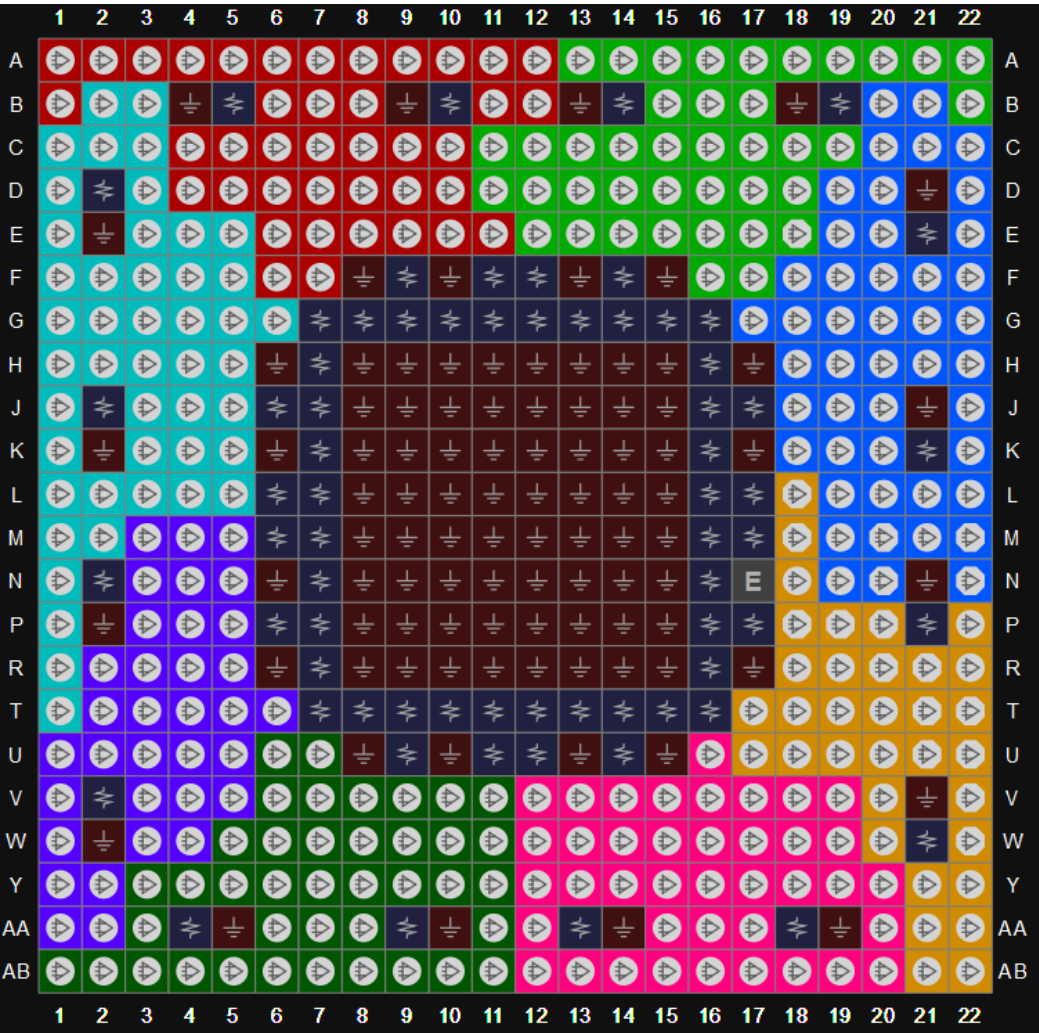


表 3-8 GW2A-18 器件 PG484 其它管脚

VCC	G10, G11, G12, G13, G14, G15, G16, G7, G8, G9, H16, H7, J16, J7, L16, L7, M16, M7, P16, P7, R16, R7, T10, T11, T12, T13, T14, T15, T16, T7, T8, T9
VCCIO0	B5, B10, F11
VCCIO1	B14, B19, F12
VCCIO2	E21, K21, L17
VCCIO3	M17, P21, W21
VCCIO4	AA13, AA18, U12
VCCIO5	U11, AA4, AA9
VCCIO6	M6, N2, V2
VCCIO7	D2, J2, L6
VCCX	F14, F9, J6, J17, P6, P17, U9, U14
VCCPLL	N7, K7
VCCPLL	N16, K16
VSS	AA10, AA14, AA19, AA5, B13, B18, B4, B9, D21, E2, F10, F13, F15,

	F8, H10, H11, H12, H13, H14, H15, H17, H6, H8, H9, J10, J11, J12, J13, J14, J15, J21, J8, J9, K10, K11, K12, K13, K14, K15, K17, K2, K6, K8, K9, L10, L11, L12, L13, L14, L15, L8, L9, M10, M11, M12, M13, M14, M15, M8, M9, N10, N11, N12, N13, N14, N15, N21, N6, N8, N9, P10, P11, P12, P13, P14, P15, P2, P8, P9, R10, R11, R12, R13, R14, R15, R17, R6, R8, R9, U10, U13, U15, U8, V21, W2
EXTR	N17
MODE	U22, U21, T22
JTAGSEL_N	E18

3.1.9 PG484C 管脚分布示意图

图 3-9 GW2A-18 器件 PG484C 封装管脚分布示意图

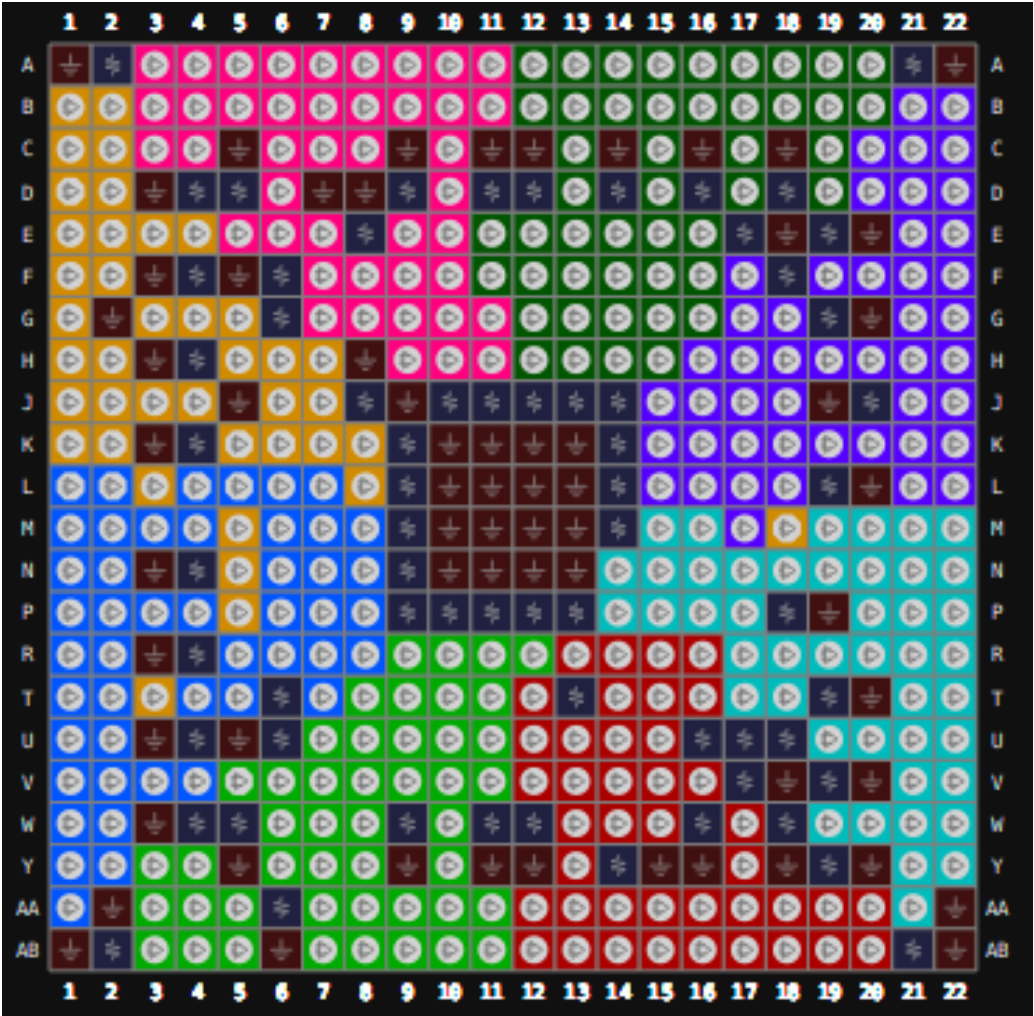


表 3-9 GW2A-18 器件 PG484C 其它管脚

VCC	P10, N9, U17, J8, T13, P13, J10, J13, K14, P9, J12, U16, L14, P11, K9, J14, L9, P12, J11, M14, M9
VCCIO0	W16, W18, W12, Y14, AB21
VCCIO1	W9, W5, W11, AB2, AA6
VCCIO2	F4, D4, H4, K4
VCCIO3	N4, W4, U4, R4
VCCIO4	D11, D5, D9, A2, E8
VCCIO5	D16, D18, A21, D14, D12
VCCIO6	G19, L19, E19, J20
VCCIO7	P18, T19, V19, Y19
VCCX	U18, F18, G6, T6
VCCPLLL	U6, E17
VCCPLLR	F6, V17
VSS	L10, L11, M10, M11, L12, L13, M12, M13, N11, K11, N12, K12, K13, N13, N10, K10, J9, D7, J5, H8, A1, C5, C9, C11, C12, C14, C16, A22, E20, G20, L20, P19, V20, Y20, AB22, Y18, Y16, Y12, Y11, Y9, Y5, AB1, N3, U3, W3, D3, F3, K3, G2, AA2, AA22, H3, R3, AB6, Y15, T20, J19, C18, D8, U5, E18, F5, V18
JTAGSEL_N	V5

3.1.10 PG256E 管脚分布示意图

图 3-10 GW2A-18 器件 PG256E 封装管脚分布示意图



表 3-10 GW2A-18 器件 PG256E 其它管脚

VCC/VCCPLL/VCCPLLR	F5,G10,G8,H7,J10,K7,K9,L8,L9,M10,M7
VCCIO0	E7,F7
VCCIO1	E10,F9
VCCIO2	G12,H11
VCCIO3	F12,N7,N8
VCCIO4	J11,M13
VCCIO5	N10,N11,N12,N5,N6,N9
VCCIO6	J6,M4
VCCIO7	G5,H6
VCCX	F8,H12,H5,K12,K5,L10
VSS	A1,A16,B12,B4,B8,D15,E2,F10,F11,F6,G7,G9,H10,H15,H8,H9.J12,J2,J5,J7,J8,J9,K10,K8,L12,L6,L7,M11,M12,M15,M5,M6,N13,N2,N4,P13,P4,R10,R11,R12,R13,R4,R5,R6,R7,R8,R9,T1,T13,T16,T4, L11
NC	G6,G11,K11,K6

3.1.11 UG484 管脚分布示意图

图 3-11 GW2A-18 器件 UG484 封装管脚分布示意图

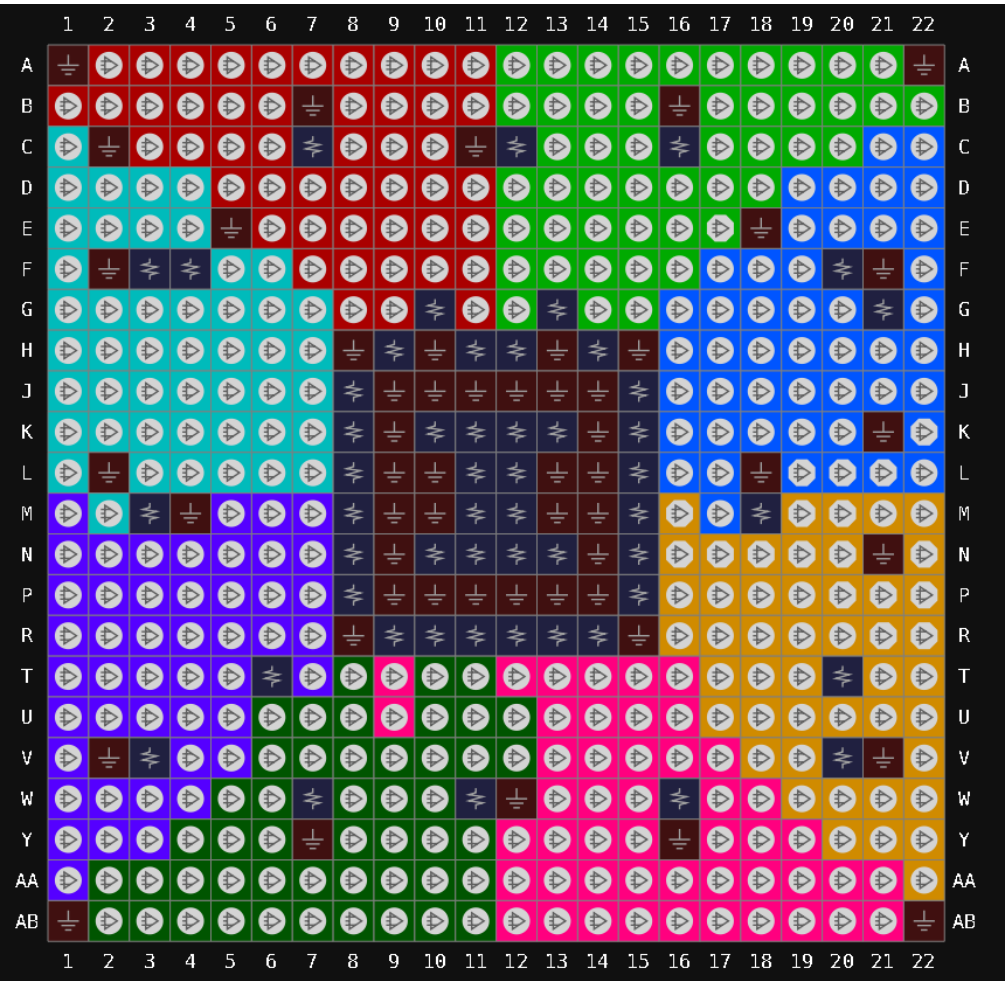


表 3-11 GW2A-18 器件 UG484 其它管脚

VCC	K10,K11,K12,K13,L11,L12,M11,M12,N10,N11,N12,N13
VCCIO0	C7,G10,H11,H9
VCCIO1	C12,C16,G13,H12,H14
VCCIO3	M15,M18,N15,P15,V20
VCCIO4	R12,R13,R14,W16
VCCIO5	R10,R11,R9,W11,W7
VCCIO6/VCCIO7	F3,J8,K8,L8,M3,M8,N8,P8,V3
VCCX/VCCIO2	F20,J15,K15,L15
VCCPLLL0	F4
VCCPLLL1	T6
VCCPLLR0	G21
VCCPLLR1	T20
VSS	A1,A22,AB1,AB22,B16,B7,C11,C2,E18,E5,F2,F21,H10,H13,H15,H8,J10,J11,J12,J13,J14,J9,K14,K21,K9,L10,L13,L14,L18,L2,L9,M10,M13,M14,M4,M9,N14,N21,N9,P10,P11,P12,P13,P14,P9,R15,R8,V

	2,V21,W12,Y16,Y7
--	------------------

3.1.12 PG256CF 管脚分布示意图

图 3-12 GW2A-18 器件 PG256CF 封装管脚分布示意图



表 3-12 GW2A-18 器件 PG256CF 其它管脚

VCC/VCCPLL/ VCCPLL	D13, G10, G6, G7, G8, G9, H11, H6, K7, N4
VCCIO0	A1, C4, C7
VCCIO1	A16, C10, C13
VCCIO2	E14, G14
VCCIO3	K14, M14
VCCIO4	P10, P13, T16
VCCIO5	P4, P7, T1
VCCIO6	K3, M3
VCCX /VCCIO7	E3, G3
VSS	B15, B2, C12, C5, D10, D7, E12, E13, E2, E4, G13, G4, H10, H15, H16, H7, H8, H9, J10, J7, J8, J9, K13, K4, M13, M4, M5, N10, N7, P12, P5, R15, R2
NC	L5,F12
MODE	H13, H12, G12
JTAGSEL_N	C11

3.1.13 PG256SF 管脚分布示意图

图 3-13 GW2A-18 器件 PG256SF 封装管脚分布示意图



表 3-13 GW2A-18 器件 PG256SF 其它管脚

VCC	G7,G9,H8,J9,K10,K8
VCCIO0	D7,B4,B9
VCCIO1	D10,B13
VCCIO2	D15,G13,J15
VCCIO3	K13,N15,R13
VCCIO4	N10,R8
VCCIO5	N7,R4
VCCIO6	K4,N2,J2
VCCIO7	G4,D2
VCCPLLL	J7
VCCPLLR	H10
VCCX	E5,F11,F8,G10,H6,J10,L6,L9
VSS	A1,A16,B11,B7,D13,D4,E9,G15,G2,G8,H12,H7,H9,J5,J8,K7,K9,L15,L2,M8,N13,P3,R10,R6,T1,T16
NC	P14
MODE	T11,N11
JTAGSEL_N	D12

3.2 GW2A-55 器件管脚分布示意图

3.2.1 UG324 管脚分布示意图

图 3-14 GW2A-55 器件 UG324 封装管脚分布示意图



表 3-14 GW2A-55 器件 UG324 其它管脚

VCC/VCCPLL/ VCCPLL	G7,H11,H9,J10,J8,K11,K9,L10,L8,M12,M7
VCCIO0	E17,J14,G15
VCCIO1	J17,M15,R17
VCCIO2	P9,R12,U14
VCCIO3	R6,U4,U9
VCCIO4	J5,M4,R2
VCCIO5	E2,G4,J2
VCCIO6	B10,B5,D7
VCCIO7	B15,D13,E10
VCCX	B1,B17,E14,E5,E9,G10,J12,K7,M9,P10,P14,P5
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18
MODE	T15,N12

3.2.2 UG324D 管脚分布示意图

图 3-15 GW2A-55 器件 UG324D 封装管脚分布示意图



表 3-15 GW2A-55 器件 UG324D 其它管脚

VCC/VCCPLL/ VCCPLLR	M7,M12,L8,L10,K9,K11,J8,J10,H9,H11,G7
VCCIO0	J14,G15,E17
VCCIO1	J17,M15,R17
VCCIO2	P9,R12,U14
VCCIO3	R6,U4,U9
VCCIO4	J5,M4,R2
VCCIO5	E2,G4,J2
VCCIO6	B10,B5,D7
VCCIO7	B15,D13,E10
VCCX	B1,B17,E14,E5,E9,G10,J12,K7,M9,P10,P14,P5
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18
MODE	T15,N12

3.2.3 PG484 管脚分布示意图

图 3-16 GW2A-55 器件 PG484 封装管脚分布示意图

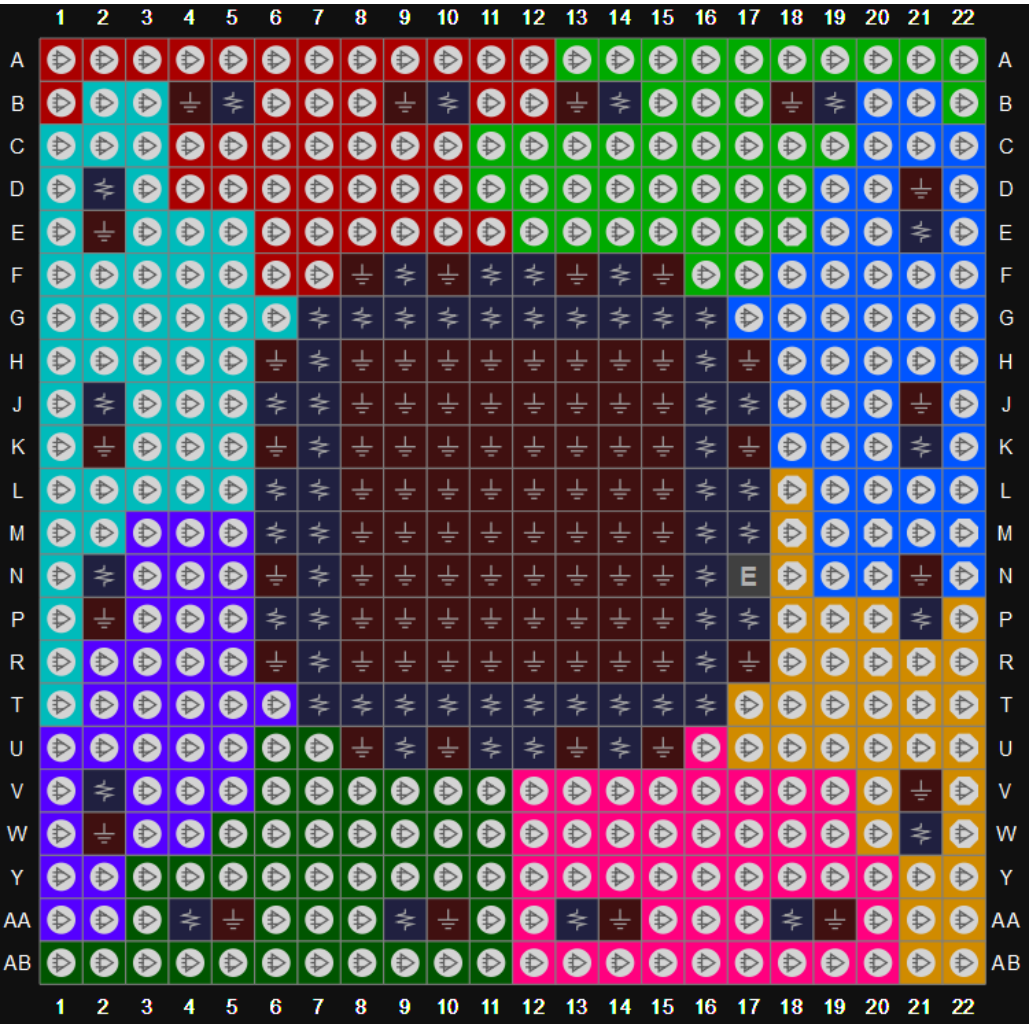


表 3-16 GW2A-55 器件 PG484 其它管脚

VCC	J7, M16, T7, L7, L16, H7, G9, T13, T14, G10, M7, G11, G12, G14, G13, G15, P16, P7, H16, G7, G16, G8, R16, J16, T12, T11, R7, T15, T9, T8, T10, T16
VCCIO0	B5, B10, F11
VCCIO1	B14, B19, F12
VCCIO2	E21, K21, L17
VCCIO3	M17, P21, W21
VCCIO4	AA13, AA18, U12
VCCIO5	U11, AA4, AA9
VCCIO6	M6, N2, V2
VCCIO7	D2, J2, L6
VCCX	F14, F9, J6, J17, P6, P17, U9, U14
VCCPLL	N7, K7
VCCPLL	N16, K16
VSS	AA10, AA14, AA19, AA5, B13, B18, B4, B9, D21, E2, F10, F13, F15,

	F8, H10, H11, H12, H13, H14, H15, H17, H6, H8, H9, J10, J11, J12, J13, J14, J15, J21, J8, J9, K10, K11, K12, K13, K14, K15, K17, K2, K6, K8, K9, L10, L11, L12, L13, L14, L15, L8, L9, M10, M11, M12, M13, M14, M15, M8, M9, N10, N11, N12, N13, N14, N15, N21, N6, N8, N9, P10, P11, P12, P13, P14, P15, P2, P8, P9, R10, R11, R12, R13, R14, R15, R17, R6, R8, R9, U10, U13, U15, U8, V21, W2
EXTR	N17
MODE	U22,U21,T22
JTAGSEL_N	E18

3.2.4 PG1156 管脚分布示意图

图 3-17 GW2A-55 器件 PG1156 封装管脚分布示意图

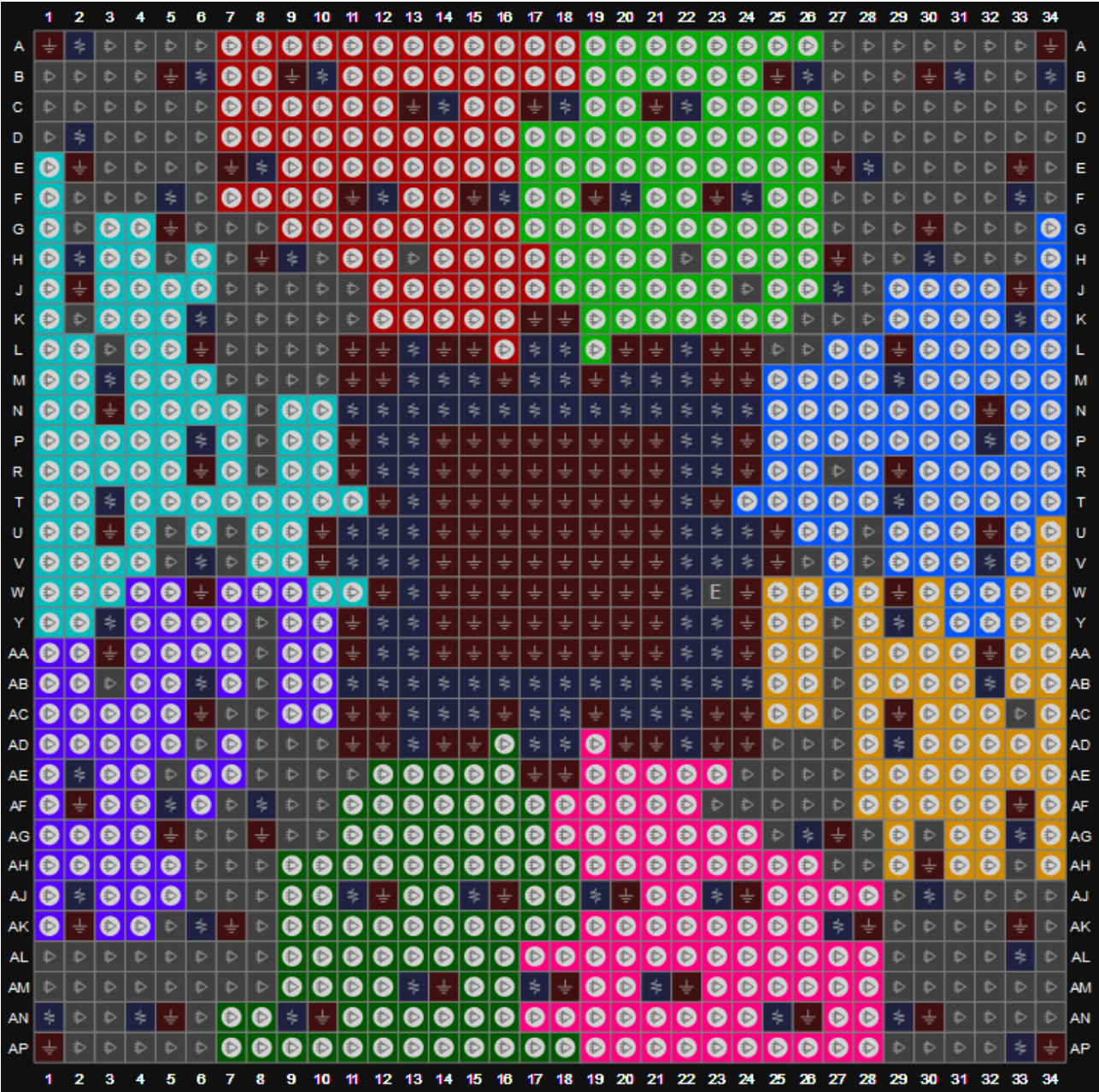


表 3-17 GW2A-55 器件 PG1156 其它管脚

VCC	AA13, AA22, AB13, AB14, AB15, AB16, AB17, AB18, AB19, AB20, AB21, AB22, N13, N14, N15, N16, N17, N18, N19, N20, N21, N22, P13, P22, R13, R22, U13, U22, V13, V22, Y13, Y22
VCCIO0	A2, B10, B6, C14, E8, F12, F16, H9, L13, L17, M13, M17
VCCIO1	B26, B31, C18, C22, E28, F20, F24, L18, L22, M18, M22
VCCIO2	B34, F33, H30, J27, K33, M29, N23, N24, P32, T29, U23, U24
VCCIO3	AB23, AB24, AB32, AD29, AG33, AJ30, AL33, V23, V24, V32, Y29
VCCIO4	AC18, AC22, AD18, AD22, AG26, AJ19, AJ23, AK27, AM21, AN25, AN29, AP33
VCCIO5	AC13, AC17, AD13, AD17, AJ11, AJ15, AK6, AM13, AM17, AN4, AN9
VCCIO6	AB11, AB12, AB6, AE2, AF5, AF8, AJ2, AN1, V11, V12, V6, Y3
VCCIO7	D2, F5, H2, K6, M3, N11, N12, P6, T3, U11, U12
VCCX	AA12, AA23, AC14, AC15, AC20, AC21, M14, M15, M20, M21, P12, P23, R12, R23, Y12, Y23
VCCPLLL	T13, W13
VCCPLLR	T22, W22
VSS	A1, A34, AA11, AA14, AA15, AA16, AA17, AA18, AA19, AA20, AA21, AA24, AA3, AA32, AC11, AC12, AC16, AC19, AC23, AC24, AC29, AC6, AD11, AD12, AD14, AD15, AD20, AD21, AD23, AD24, AE17, AE18, AF2, AF33, AG27, AG5, AG8, AH30, AJ12, AJ16, AJ20, AJ24, AK2, AK28, AK33, AK7, AM14, AM18, AM22, AN10, AN26, AN30, AN5, AP1, AP34, B25, B30, B5, B9, C13, C17, C21, E2, E27, E33, E7, F11, F15, F19, F23, G30, G5, H27, H8, J2, J33, K17, K18, L11, L12, L14, L15, L20, L21, L23, L24, L29, L6, M11, M12, M16, M19, M23, M24, N3, N32, P11, P14, P15, P16, P17, P18, P19, P20, P21, P24, R11, R14, R15, R16, R17, R18, R19, R20, R21, R24, R29, R6, T12, T14, T15, T16, T17, T18, T19, T20, T21, T23, U10, U14, U15, U16, U17, U18, U19, U20, U21, U25, U3, U32, V10, V14, V15, V16, V17, V18, V19, V20, V21, V25, W12, W14, W15, W16, W17, W18, W19, W20, W21, W24, W29, W6, Y11, Y14, Y15, Y16, Y17, Y18, Y19, Y20, Y21, Y24
EXTR	W23
MODE	W28, V34, U34
JTAGSEL_N	G26
NC	A27, A28, A29, A3, A30, A31, A32, A33, A4, A5, A6, AA27, AA8, AB27, AB3, AB8, AC27, AC33, AC7, AC8, AD10, AD25, AD26, AD27, AD6, AD8, AD9, AE10, AE11, AE24, AE25, AE26, AE27, AE5, AE8, AE9, AF10, AF23, AF24, AF25, AF26, AF27, AF7, AF9, AG10, AG25, AG28, AG30, AG6, AG7, AG9, AH27, AH28, AH33, AH6, AH7, AH8, AJ29, AJ31, AJ32, AJ33, AJ34, AJ6, AJ7, AJ8, AK29, AK30, AK31, AK32, AK34, AK5, AK8, AL1, AL2, AL29, AL3, AL30, AL31, AL32, AL34, AL4, AL5, AL6, AL7, AL8, AM1, AM2, AM29, AM3, AM30, AM31, AM32, AM33, AM34, AM4, AM5, AM6, AM7, AM8, AN2, AN3, AN31, AN32, AN33, AN34, AN6, AP2, AP29, AP3, AP30, AP31, AP32, AP4, AP5, AP6, B1, B2, B27, B28, B29, B3, B32, B33, B4, C1, C2, C27, C28, C29, C3, C30, C31, C32, C33, C34, C4, C5, C6, D1, D27, D28, D29, D3, D30, D31, D32, D33, D34, D4, D5, D6, E29, E3, E30, E31, E32, E34, E4, E5, E6, F2, F27, F28, F29, F3, F30, F31, F32, F34, F4, F6, G2, G27, G28, G29, G31, G32, G33, G6, G7, G8, H10, H13, H22, H28, H29, H31, H32, H33, H5, H7, J10, J11, J24, J28, J7, J8, J9, K10, K11, K2, K26, K27, K28, K7, K8, K9, L10, L25, L26, L3, L7, L8, L9, M10, M7, M8, M9, N8, P8, R27, R8, U28, U5, U7, V26, V28, V5, V7, Y27, Y8

3.2.5 UG676 管脚分布示意图

图 3-18 GW2A-55 器件 UG676 封装管脚分布示意图

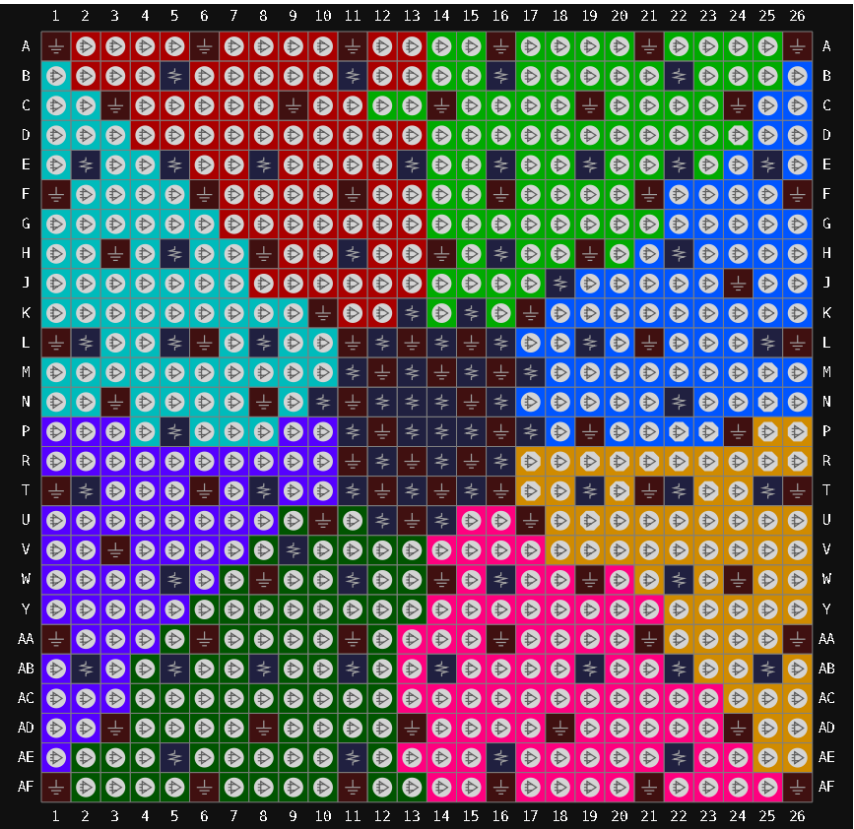


表 3-18 GW2A-55 器件 UG676 其它管脚

VCC	K15,L12,L14,L16,M13,M17,N12,N13,N14,N16,P11,P13,P14,P15,R12,R14,R16,T13,U12
VCCIO0	B11,B5,E13,E8,H11
VCCIO1	B16,B22,E19,H16
VCCIO2	E25,H22,L19,L25,N22
VCCIO3	AB25,T19,T25,W22
VCCIO4	AB14,AB19,AE16,AE22,W16
VCCIO5	AB8,AE11,AE5,W11
VCCIO6	AB2,P5,T2,T8,W5
VCCIO7	E2,H5,L2,L8
VCCX	AB11,AB22,AB5,E16,E22,E5,J18,K13,L5,N10,P17,T22,U14,V9
VCCPLL	M11,M15
VCCPLL	T11,T15
VSS	A1,A11,,A16,A21,A26,A6,AA1,AA11,AA16,,AA21,AA26,AA6,AD13,AD18,AD24,AD3,AD8,AF1,AF11,AF16,AF21,AF26,AF6,C14,C19,C24,C3,C9,F1,F11,F16,F21,F26,F6,H14,H19,H3,H8,J24,K10,K17,L1,L11,L13,L15,L21,L26,L6,M12,M14,M16,N11,N15,N3,N8,P12,P16,P19,P24,R11,R13,R15,T1,T12,T14,T16,T21,T26,T6,U10,U13,U17,V3,W14,W19,W24,W8
MODE	P26,R26,R23
JTAGSEL_N	D24

3.2.6 UG484S 管脚分布示意图

图 3-19 GW2A-55 器件 UG484S 封装管脚分布示意图



表 3-19 GW2A-55 器件 UG484S 其它管脚

VCC/VCCPLL/ VCCPLLR	K9,K11,J12,J8,P9,P11,L10,N10,L14,P13,R14,N14,L12,J10,N12,M9, J14,K13,M13,M11
VCCIO0	L16,J18,G14,C21,B19,E19,G21
VCCIO1	L21,R21,N18,U18,W21,AA19
VCCIO2	V16,AA11,T13,AA15
VCCIO3	V8,T9,AA7,V12
VCCIO4	L7,W2,W5,U5,AA3,N5,R2
VCCIO5	F6,L2,G2,J5,F4,C2
VCCIO6	B7,G10,B4,E9
VCCIO7	B15,B11,E13,E17
VCCX	L8,D16,K15,N8,H15,G12,R12,H9,U11,F11,V6,R6,R10,M15
VSS	A1,A22,B5,B9,B13,B17,D4,D18,E2,E7,E11,E15,E21,G5,G18,H7,J2 ,J9,J11,J13,J15,J20,K10,K12,K14,L5,L9,L11,L13,L18,M10,M12,M1 4,N2,N9,N11,N13,N17,N21,P10,P12,P14,R5,R18,U2,U7,U21,V4,V 10,V14,W7,W16,W19,AA5,AA9,AA13,AA17,AB1,AB22
JTAGSEL_N	T20
NC	T16,U17,W18,U19

3.2.7 UG324F 管脚分布示意图

图 3-20 GW2A-55 器件 UG324F 封装管脚分布示意图



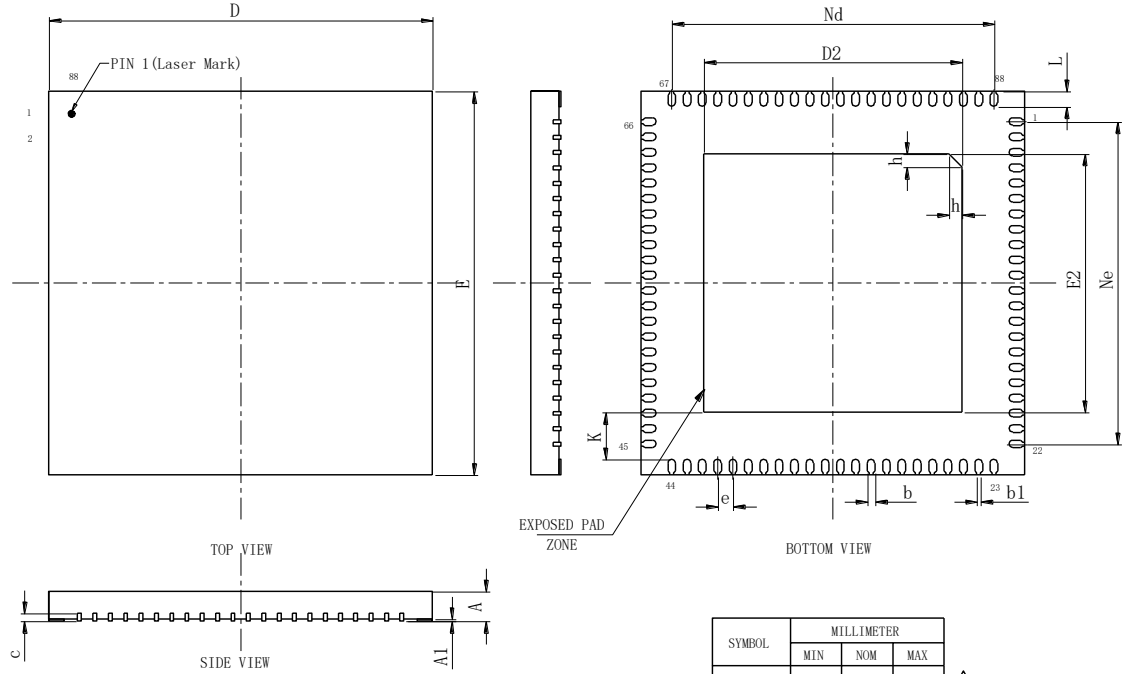
表 3-20 GW2A-55 器件 UG324F 其它管脚

VCC/VCCPLL/ VCCPLL	G7,H11,H9,J10,J8,K11,K9,L10,L8,M12,M7
VCCIO0	E17,J14,G15
VCCIO1	J17,M15,R17
VCCIO2	P9,R12,U14
VCCIO3	R6,U4,U9
VCCIO4	J5,M4,R2
VCCIO5	E2,G4,J2
VCCIO6	B10,B5,D7
VCCIO7	B15,D13,E10
VCCX	B1,B17,E14,E5,E9,G10,J12,K7,M9,P10,P14,P5
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18
MODE	T15,N12

4 封装尺寸

4.1 封装尺寸 QN88 (10mm x 10mm)

图 4-1 封装尺寸 QN88

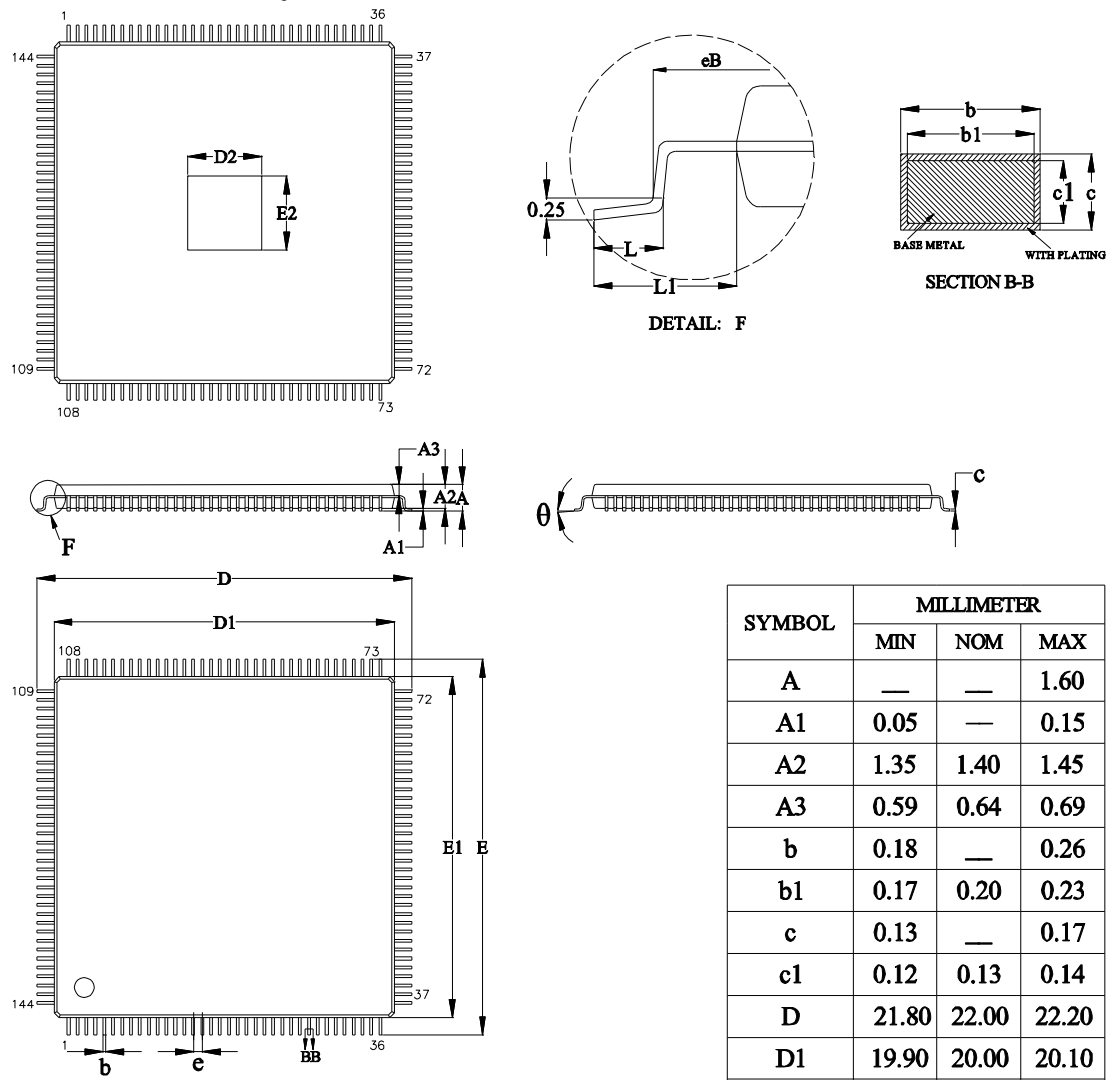


SYMBOL	MILLIMETER			
	MIN	NOM	MAX	
A	0.70	0.75	0.80	△
	0.80	0.85	0.90	
	0.85	0.90	0.95	
A1	0	0.02	0.05	△
b	0.15	0.20	0.25	
b1	0.10REF			
c	0.18	0.20	0.25	△
D	9.90	10.00	10.10	
D2	6.64	6.74	6.84	
e	0.40BSC			△
Nd	8.40REF			
E	9.90	10.00	10.10	
E2	6.64	6.74	6.84	△
Ne	8.40REF			
L	0.30	0.40	0.50	
K	0.20	—	—	△
h	0.30	0.35	0.40	

注！
GW2A-LV18QN88 的 A(NOM)的值为 0.9mm。

4.2 封装尺寸 EQ144 (20mm x 20mm)

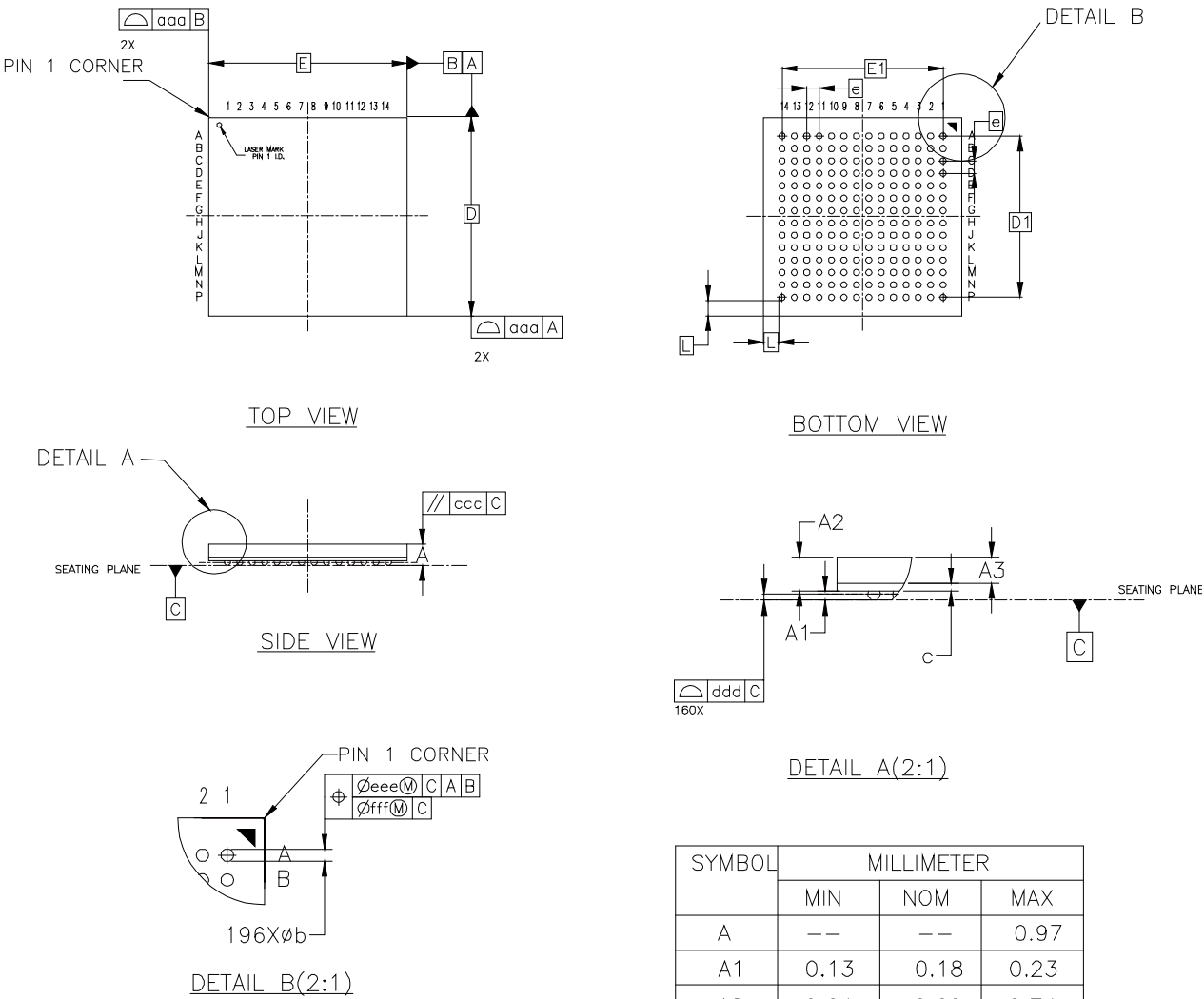
图 4-2 封装尺寸 EQ144



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	21.80	22.00	22.20
D1	19.90	20.00	20.10
E	21.80	22.00	22.20
E1	19.90	20.00	20.10
e	0.50BSC		
eB	21.15		21.40
L	0.45	—	0.75
L1	1.00REF		
D2	9.74REF		
E2	9.74REF		
θ	0	—	7°

4.3 封装尺寸 MG196 (8mm x 8mm)

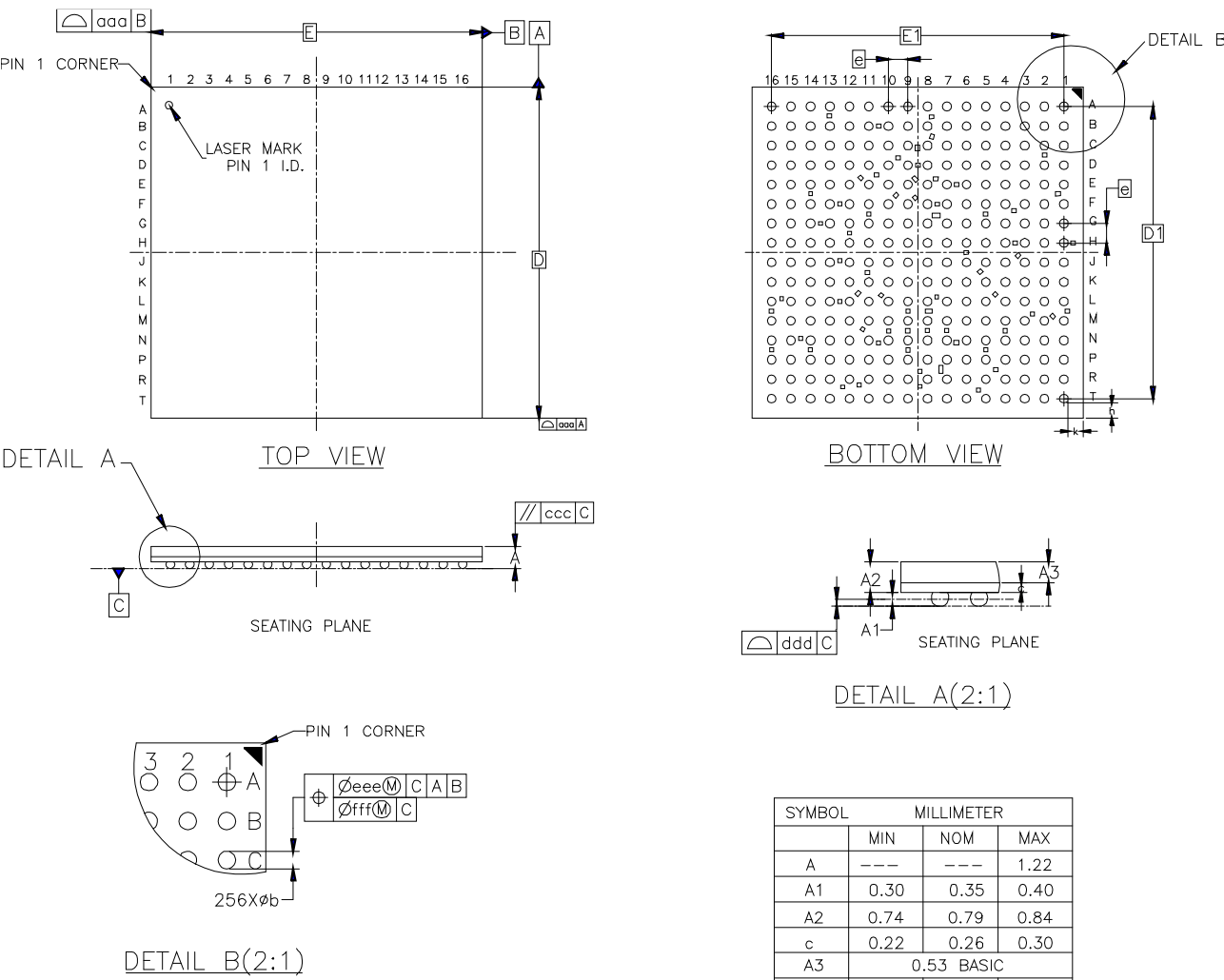
图 4-3 封装尺寸 MG196



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	0.97
A1	0.13	0.18	0.23
A2	0.64	0.69	0.74
A3	0.53 BASIC		
c	0.13	0.16	0.19
D	7.90	8.00	8.10
D1	6.50 BASIC		
E	7.90	8.00	8.10
E1	6.50 BASIC		
L	0.625 BASIC		
e	0.50 BASIC		
b	0.20	0.25	0.30
aaa	0.15		
ccc	0.15		
ddd	0.08		
eee	0.15		
fff	0.05		

4.4 封装尺寸 PG256 (17mm x 17mm)

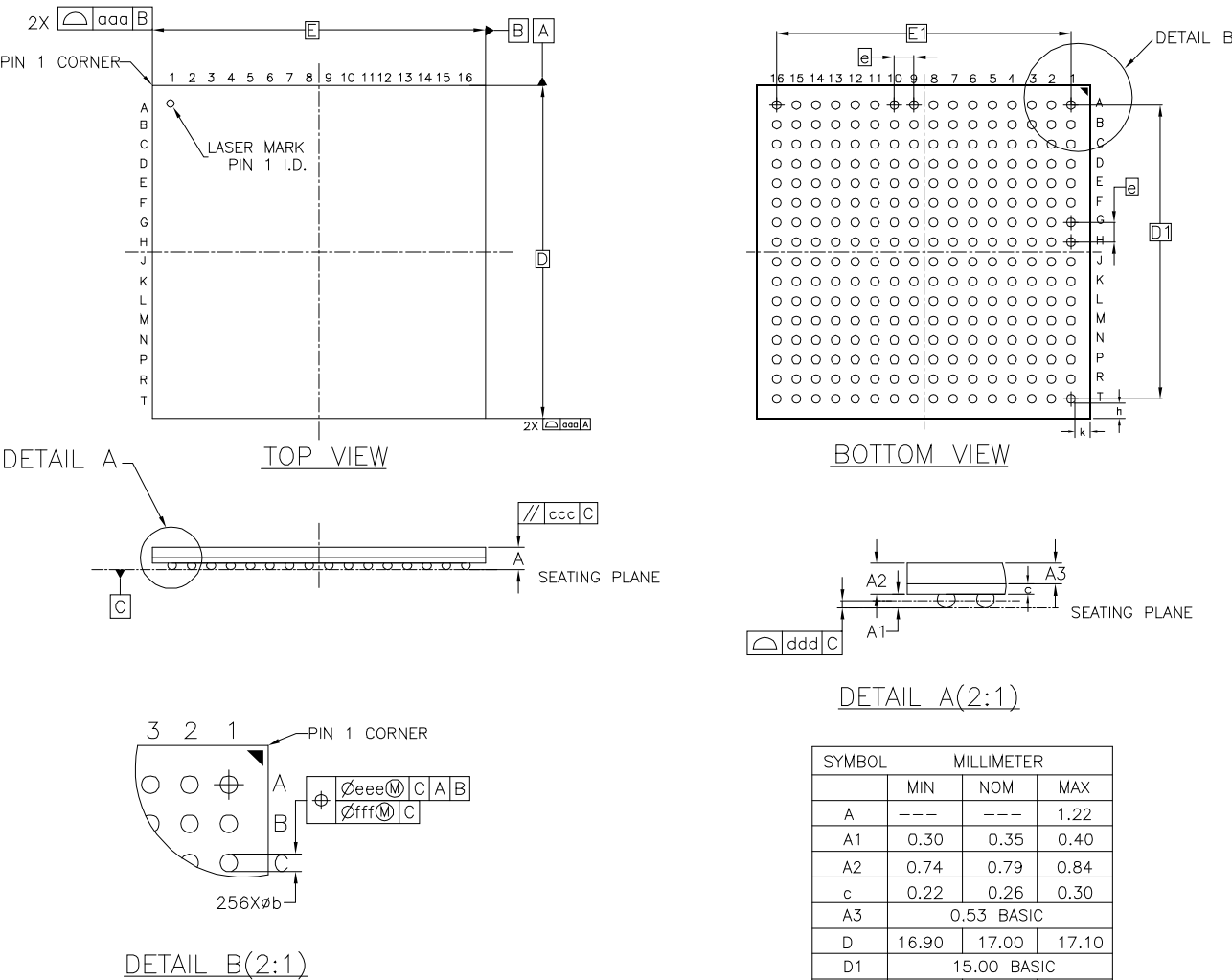
图 4-4 封装尺寸 PG256



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	---	1.22
A1	0.30	0.35	0.40
A2	0.74	0.79	0.84
c	0.22	0.26	0.30
A3	0.53 BASIC		
D	16.90	17.00	17.10
D1	15.00 BASIC		
E	16.90	17.00	17.10
E1	15.00 BASIC		
e	1.00 BASIC		
b	0.40	0.45	0.50
aaa	0.10		
ccc	0.20		
ddd	0.12		
eee	0.15		
fff	0.08		
h	0.775 REF		
k	0.775 REF		

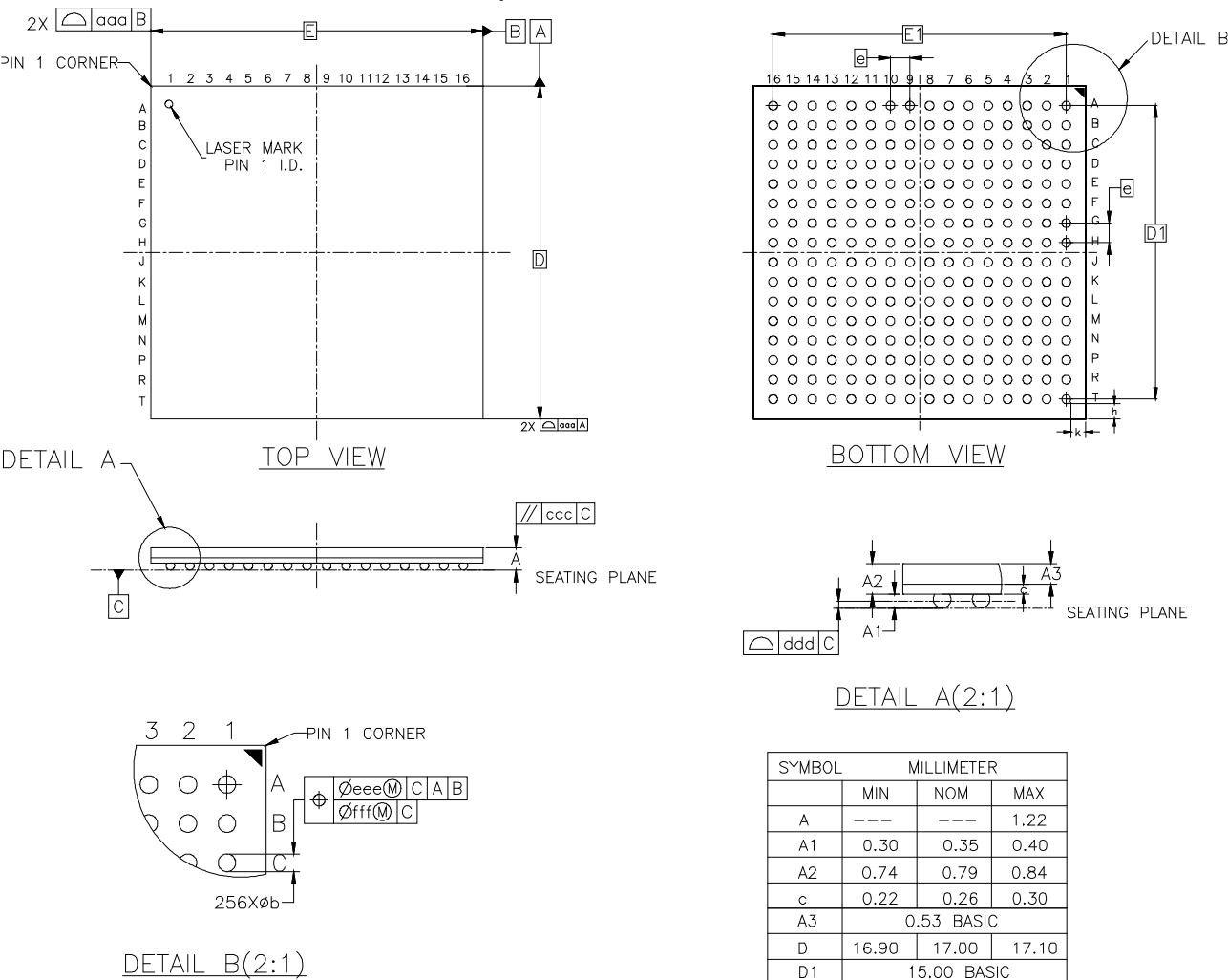
4.5 封装尺寸 PG256C/PG256CF (17mm x 17mm)

图 4-5 封装尺寸 PG256C/PG256CF



4.6 封装尺寸 PG256S/PG256SF (17mm x 17mm)

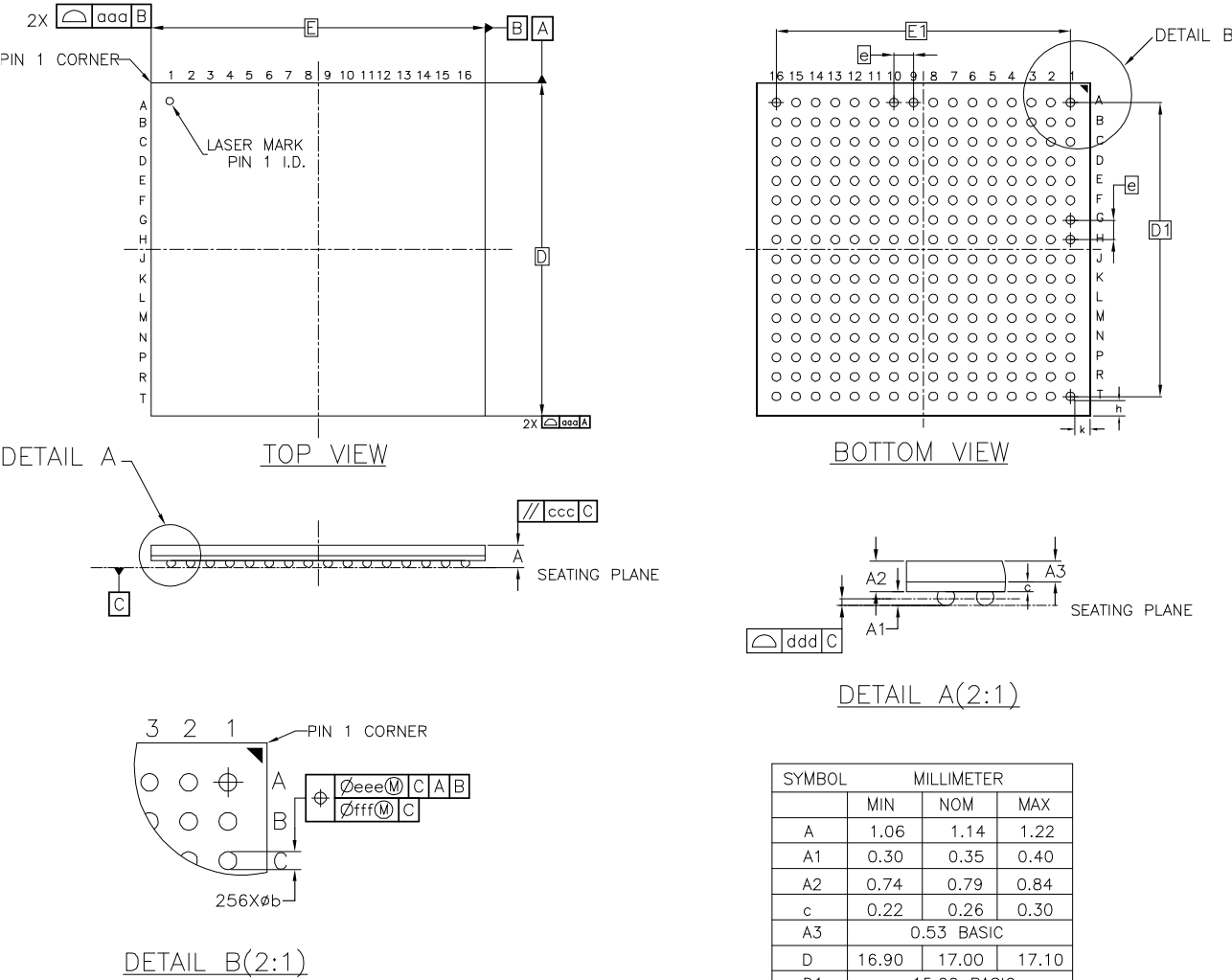
图 4-6 封装尺寸 PG256S/PG256SF



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	---	1.22
A1	0.30	0.35	0.40
A2	0.74	0.79	0.84
c	0.22	0.26	0.30
A3	0.53 BASIC		
D	16.90	17.00	17.10
D1	15.00 BASIC		
E	16.90	17.00	17.10
E1	15.00 BASIC		
e	1.00 BASIC		
b	0.40	0.45	0.50
aaa	0.10		
ccc	0.20		
ddd	0.12		
eee	0.15		
fff	0.08		
h	0.775 REF		
k	0.775 REF		

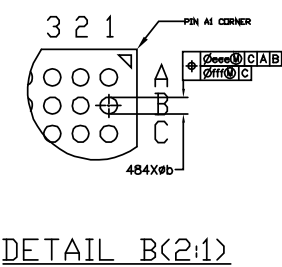
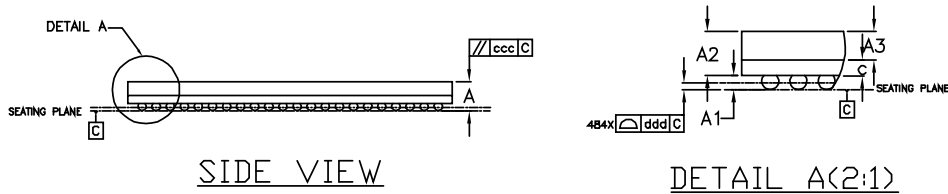
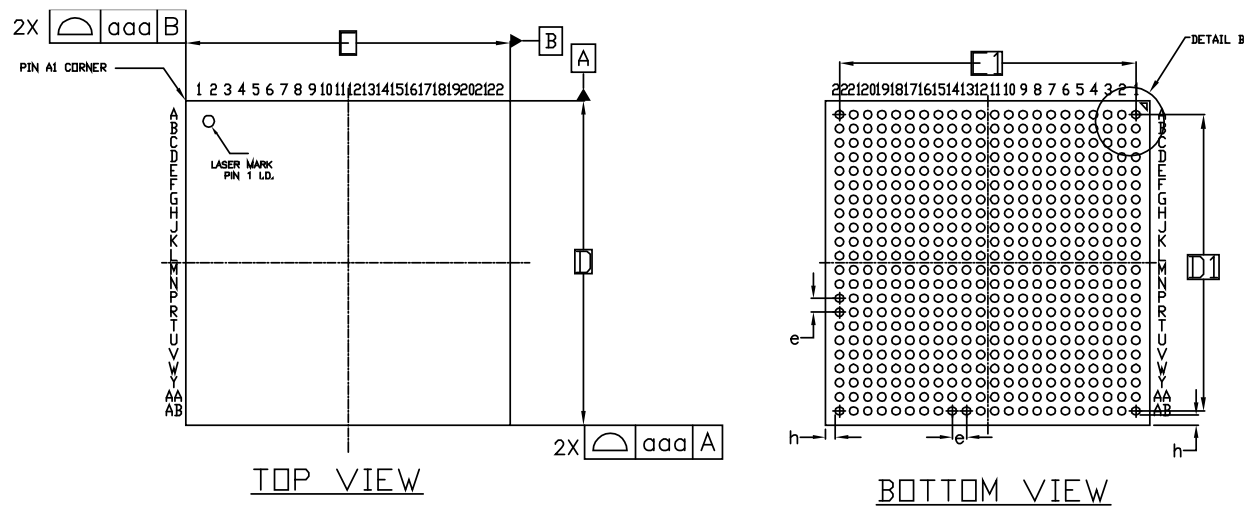
4.7 封装尺寸 PG256E (17mm x 17mm)

图 4-7 封装尺寸 PG256E



4.8 封装尺寸 PG484(23mm x 23mm, GW2A-18)

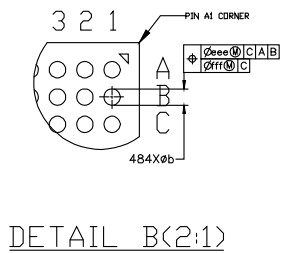
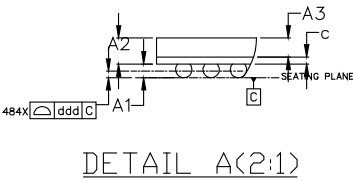
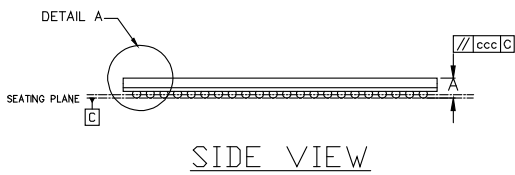
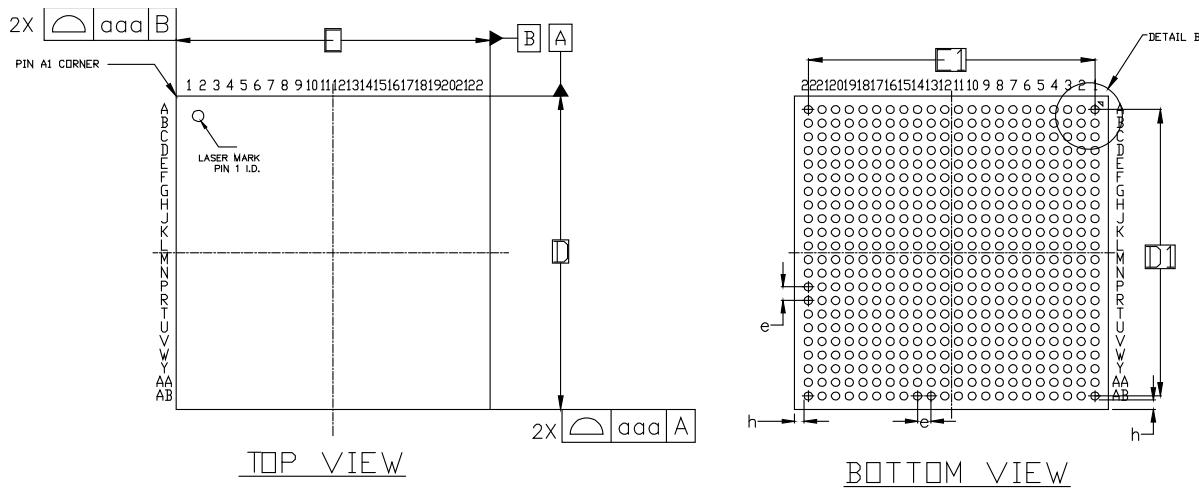
图 4-8 封装尺寸 PG484 (GW2A-18)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	2.06	2.15
A1	0.45	0.50	0.55
A2	1.51	1.56	1.61
A3	1.00 BASIC		
c	0.52	0.56	0.60
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
b	0.55	0.60	0.65
h	0.70 REF		
aaa	0.20		
ccc	0.35		
ddd	0.15		
eee	0.25		
fff	0.10		

4.9 封装尺寸 PG484C (23mm x 23mm)

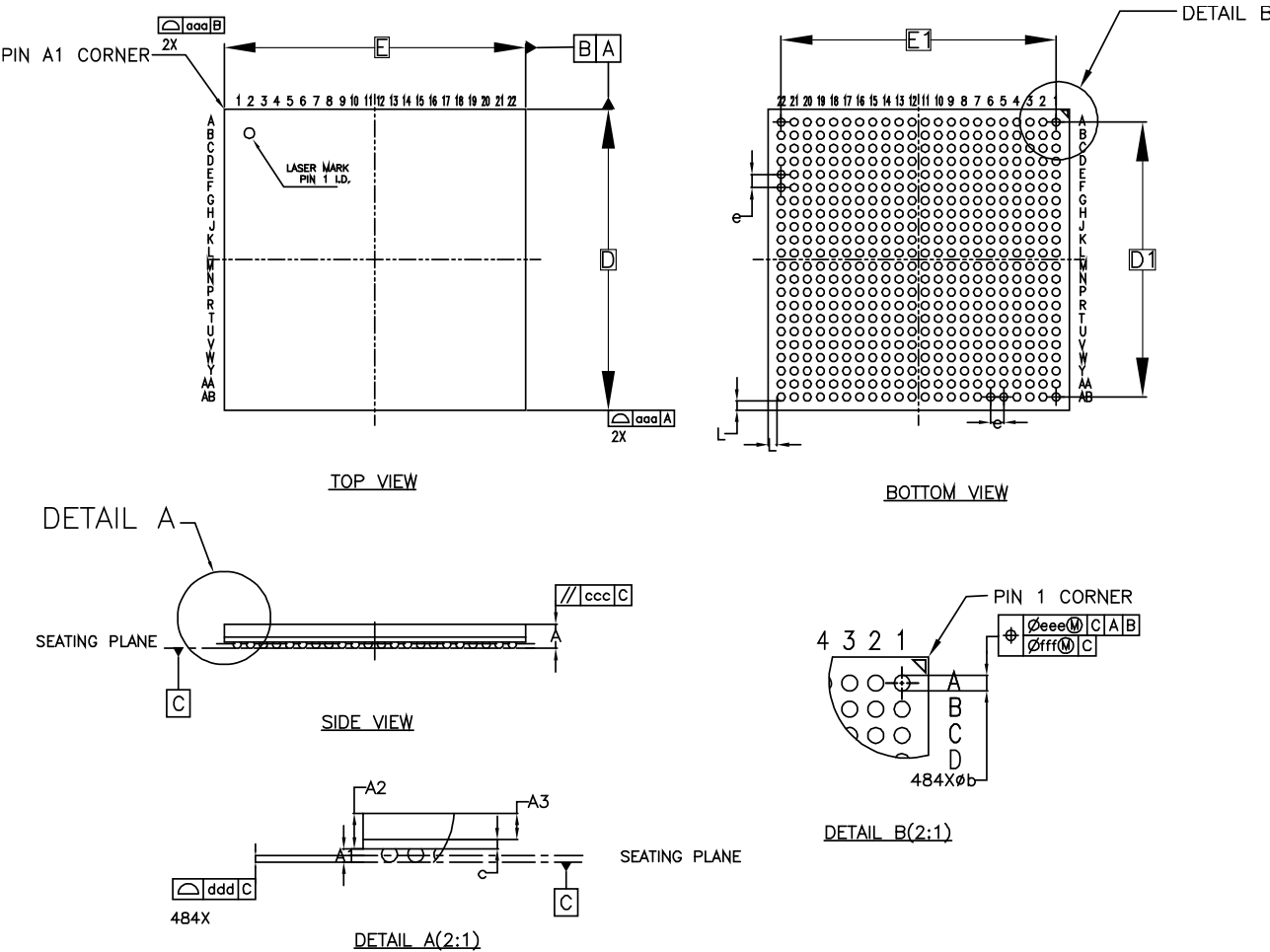
图 4-9 封装尺寸 PG484C



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.38	1.46	1.54
A1	0.45	0.50	0.55
A2	0.91	0.96	1.01
A3	0.70 BASIC		
c	0.23	0.26	0.29
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
b	0.55	0.60	0.65
h	0.70 REF		
aaa	0.20		
ccc	0.15		
ddd	0.20		
eee	0.18		
fff	0.10		

4.10 封装尺寸 PG484(23mm x 23mm, GW2A-55)

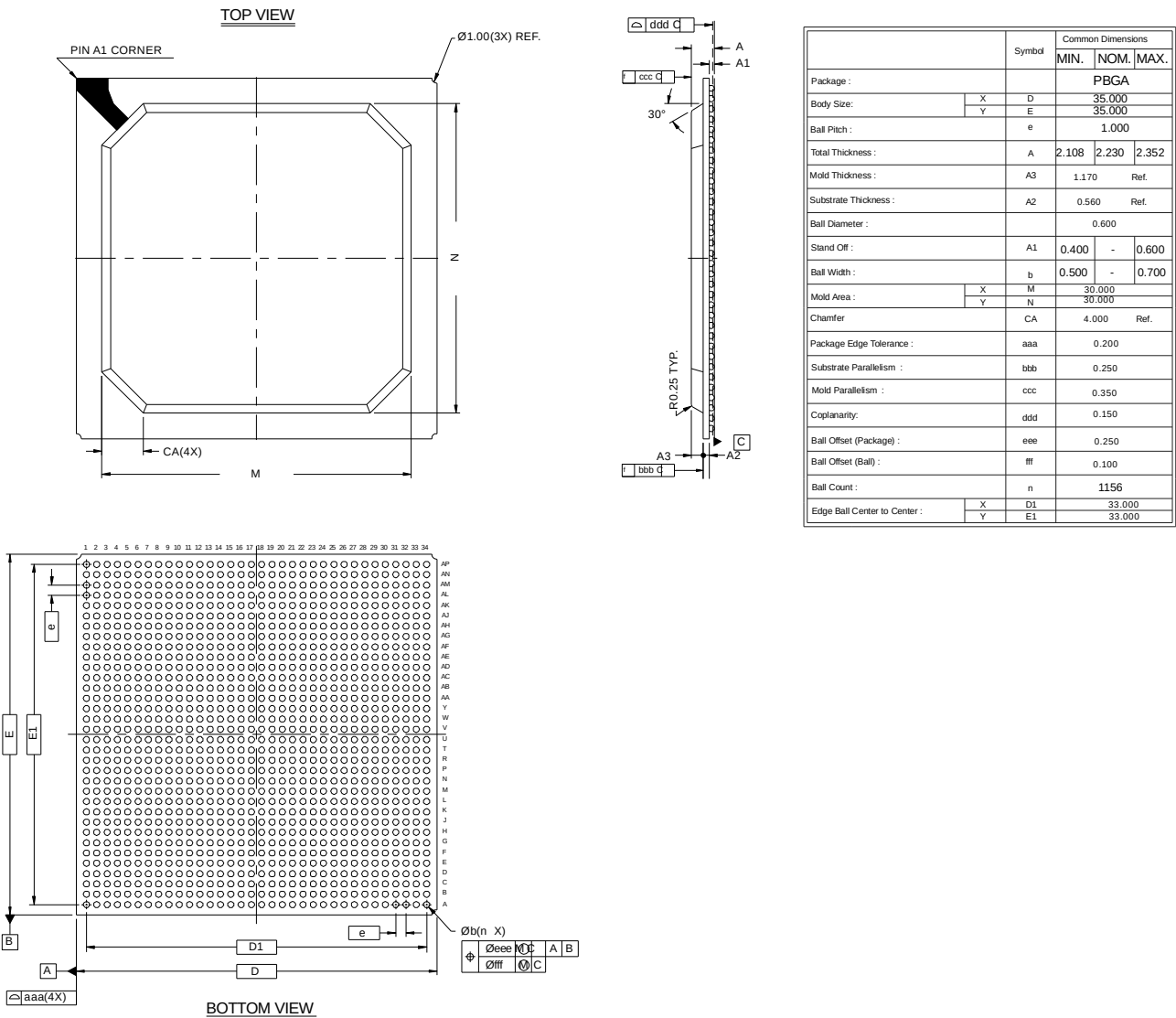
图 4-10 封装尺寸 PG484 (GW2A-55)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.76	1.86	1.96
A1	0.46	0.50	0.54
A2	1.28	1.36	1.44
A3	1.00 BASIC		
c	0.32	0.36	0.40
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
L	0.70 BASIC		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.25		
ddd	0.25		
eee	0.18		
fff	0.10		

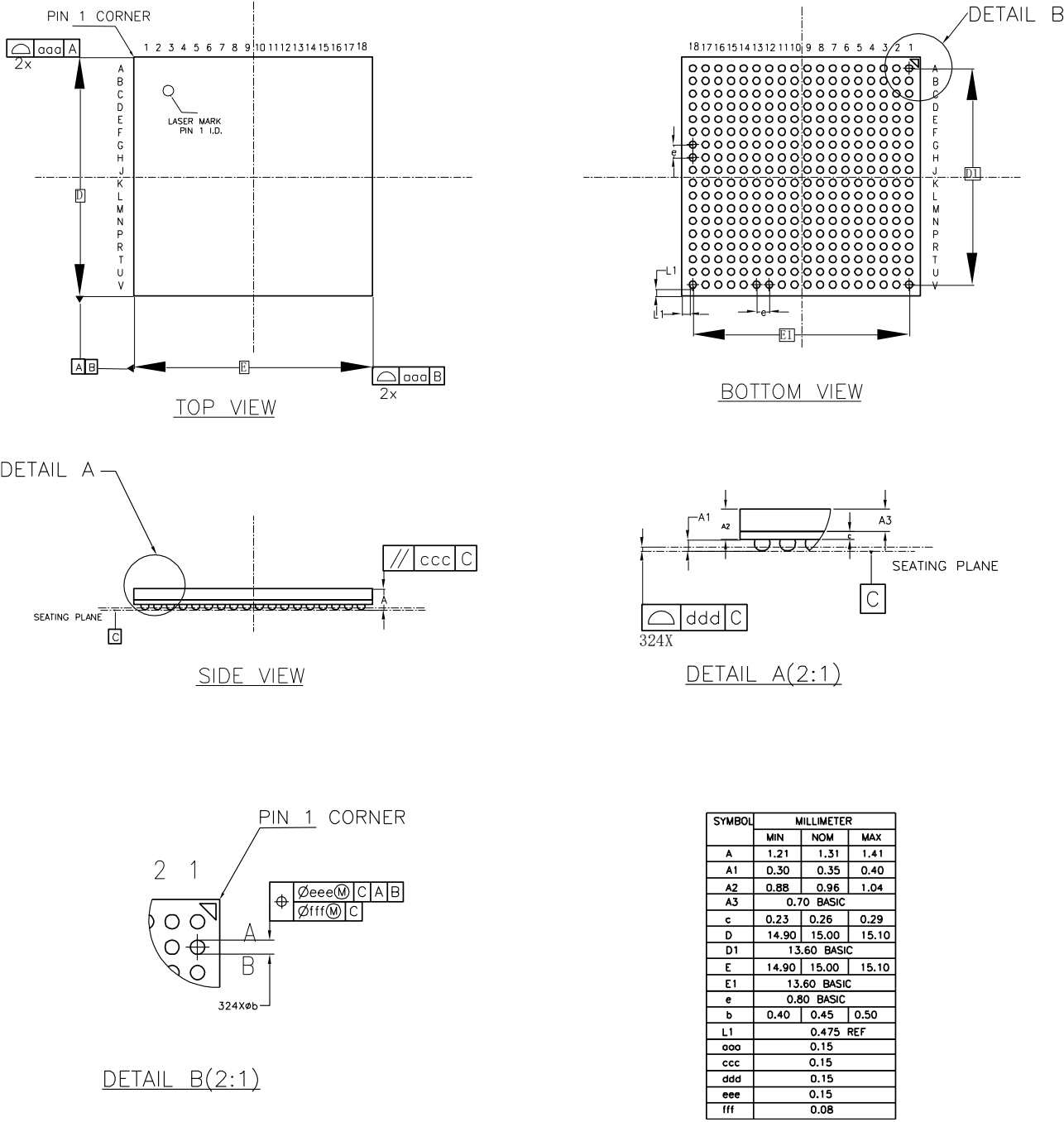
4.11 封装尺寸 PG1156 (35mm x 35mm)

图 4-11 封装尺寸 PG1156



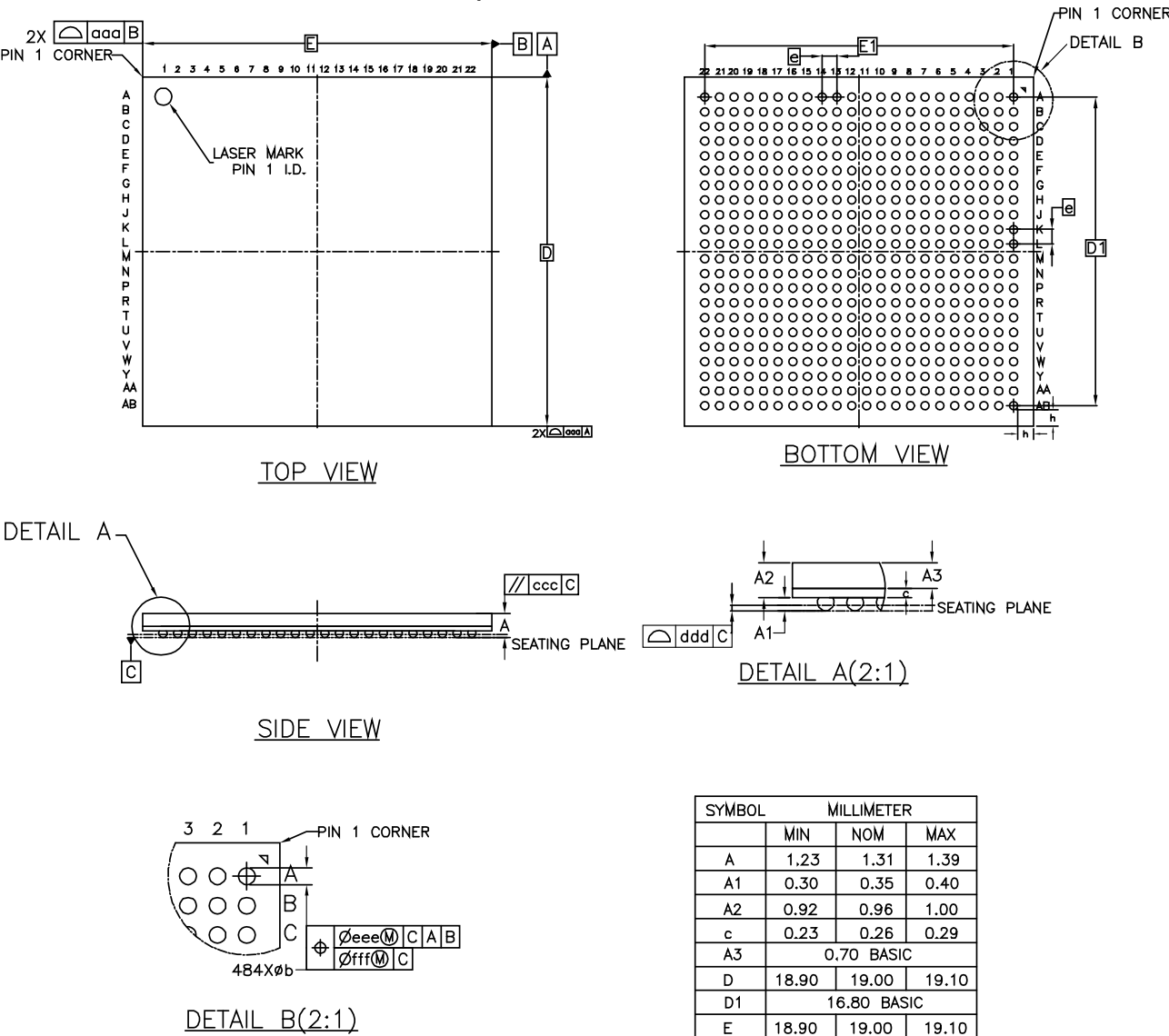
4.12 封装尺寸 UG324/UG324D/UG324F (15mm x 15mm)

图 4-12 封装尺寸 UG324/UG324D/UG324F



4.13 封装尺寸 UG484/UG484S (19mm x 19mm)

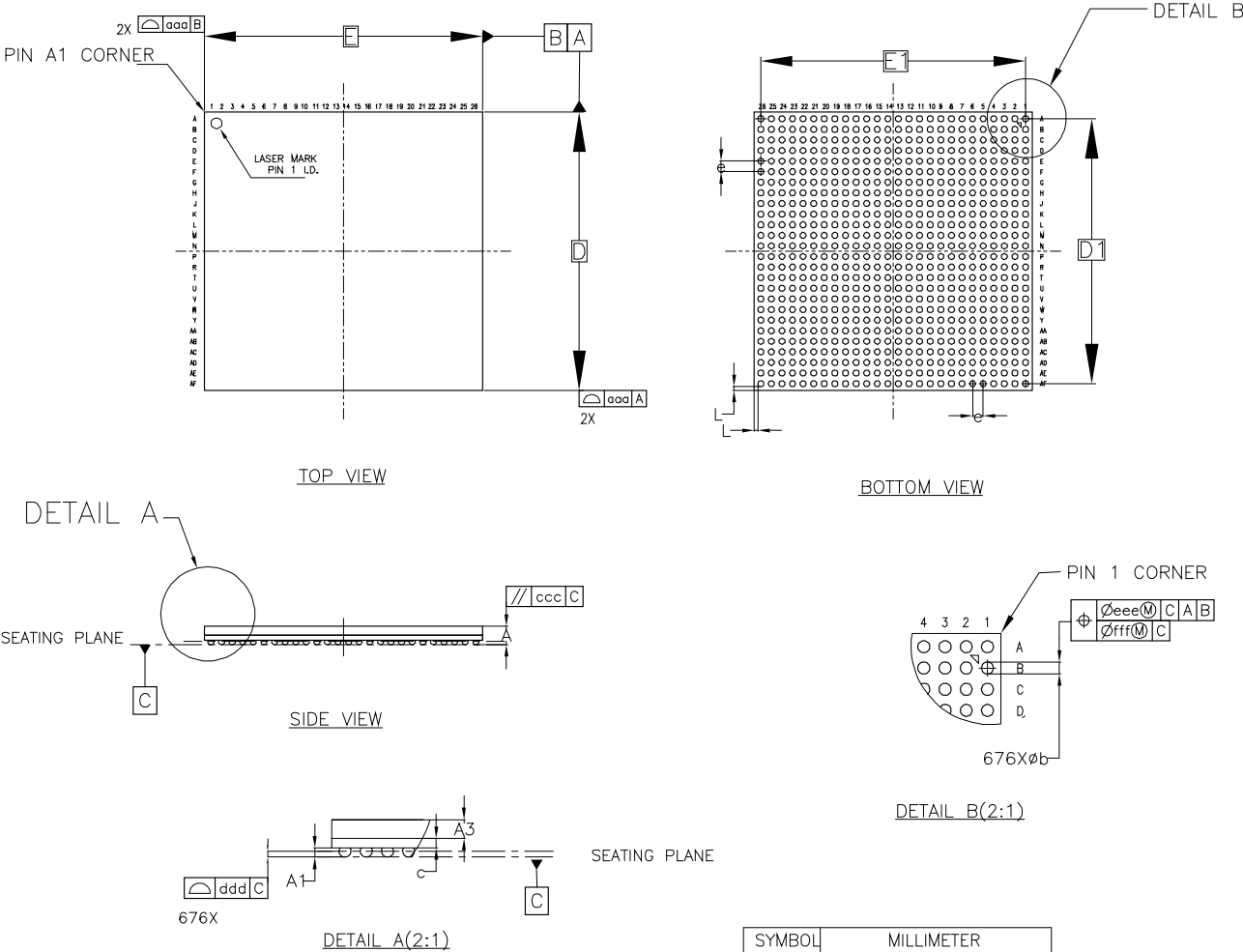
图 4-13 封装尺寸 UG484/UG484S



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.23	1.31	1.39
A1	0.30	0.35	0.40
A2	0.92	0.96	1.00
c	0.23	0.26	0.29
A3	0.70 BASIC		
D	18.90	19.00	19.10
D1	16.80 BASIC		
E	18.90	19.00	19.10
E1	16.80 BASIC		
e	0.80 BASIC		
b	0.40	0.45	0.50
aaa	0.15		
ccc	0.12		
ddd	0.15		
eee	0.15		
fff	0.08		
h	0.875 REF		

4.14 封装尺寸 UG676 (21mm x 21mm)

图 4-14 封装尺寸 UG676



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.33	1.41	1.49
A1	0.30	0.35	0.40
A2	0.98	1.06	1.14
A3	0.70 BASIC		
c	0.32	0.36	0.40
D	20.90	21.00	21.10
D1	20.00 BASIC		
E	20.90	21.00	21.10
E1	20.000 BASIC		
e	0.800 BASIC		
L	0.275 BASIC		
b	0.40	0.45	0.50
aaa	0.15		
ccc	0.17		
ddd	0.15		
eee	0.15		
fff	0.08		

