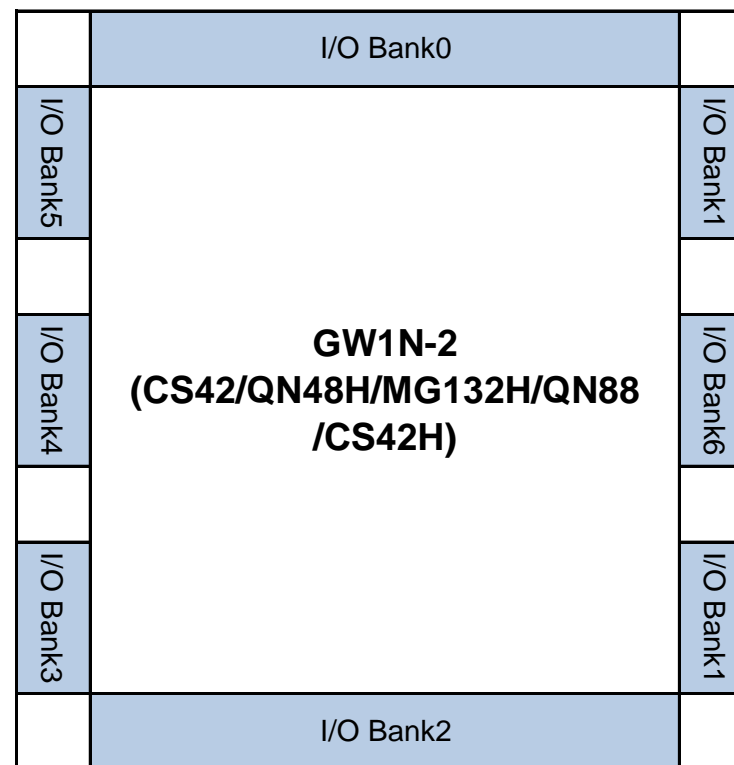
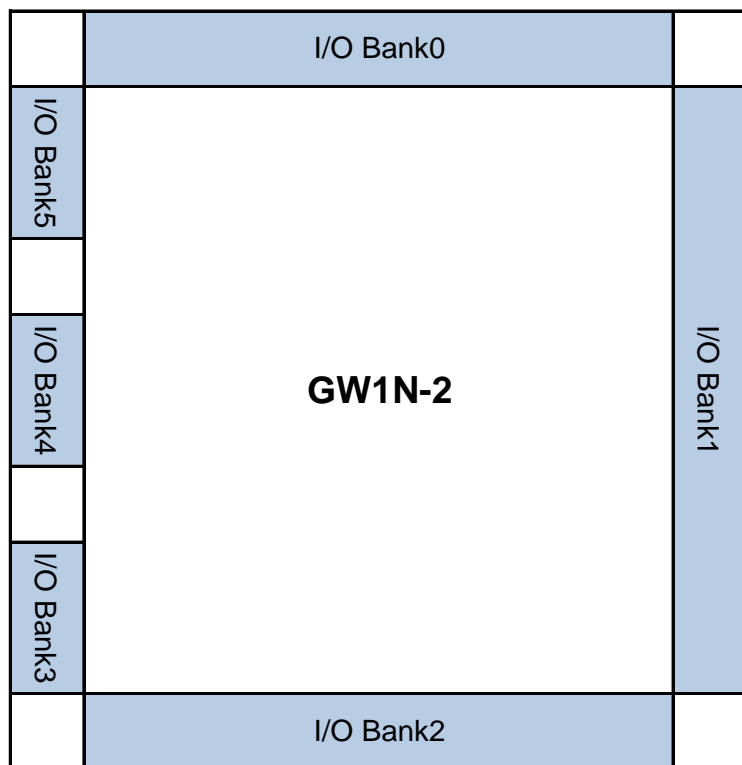


日期	版本	说明
2020/11/23	1.0	初始版本，支持CS42、MG132X、LQ100X、LQ144X封装。
2021/1/20	1.1	新增QN48,QN48M封装。
2021/2/24	1.2	新增MG132封装。
2021/5/14	1.3	MG132封装改名为MG132H，QN48M封装改名为QN48H； 新增MG132、LQ100、LQ144封装。
2021/6/7	1.3.1	增加MG132、LQ100、LQ144封装的IOT14A/IOT14B管脚配置功能说明。
2021/7/21	1.3.2	新增MG121, MG121X封装。
2021/10/29	1.4	更新Pin Definitions； 新增MG49封装。
2021/12/3	1.4.1	更新I ² C配置模式的封装信息。
2022/1/20	1.5	新增QN32X、QN88和CS42H封装。
2022/3/25	1.5.1	更新Pin Definitions； 更新CS42H封装信息。
2022/6/15	1.6	新增QN32和CS100H封装信息。 更新QN32X封装的管脚信息和Power信息。
2022/7/8	1.7	新增LQ144F封装信息； QN88封装分为UV和LV版本。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
[pin]_[End][Row/Column Number][A/B]	I/O	[pin]管脚名称，其他信息同上
		有封装管脚的短接IO，按数字大小排序，第一个IO使用管脚的名称，其他短接的使用管脚名称和去掉IO字符位置信息拼接，如IOL6A/IOL8A短接，管脚名为E6，则IOL6A对应E6，IOL8A对应E6_L8A
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
D0	I/O	CPU模式下的数据端口D0
D1	I/O	CPU模式下的数据端口D1
D2	I/O	CPU模式下的数据端口D2
D3	I/O	CPU模式下的数据端口D3
D4	I/O	CPU模式下的数据端口D4
D5	I/O	CPU模式下的数据端口D5
D6	I/O	CPU模式下的数据端口D6
D7	I/O	CPU模式下的数据端口D7
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向，“0”选择写入，“1”选择读出
DOUT	O	SERIAL模式下的数据输出
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
TMS	I, 内部弱上拉	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入
TDO	O	JTAG模式串行数据输出
TDI	I, 内部弱上拉	JTAG模式串行数据输入
JTAGSEL_N	I, 内部弱上拉	恢复JTAG下载功能信号
RECONFIG_N	I	全局复位GowinCONFIG逻辑信号，低电平有效
FASTRD_N	I	访问SPI FLASH方式选择信号，低电平表示Fast Read模式；高电平表示Read模式
DONE ^[1]	O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
	I	DONE信号为低电平时，延迟芯片启动，直到DONE信号为高电平

管脚名称	方向	说明
READY ^[1]	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
MI	O	MSPI模式下MI
MO	I	MSPI模式下MO
MCS_N	O	MSPI模式下的使能信号MCS_N, 低电平有效
MCLK	O	MSPI模式下时钟输出MCLK, 默认频率为 2.5Mhz
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
SO	O	SSPI模式下SO
SI	I/O	SSPI模式下SI
SSPI_CS_N	I/O	SSPI模式下的使能信号SSPI_CS_N, 低电平有效, 内部弱上拉
CLKHOLD_N	I, 内部弱上拉	高电平表示SSPI模式和CPU模式操作有效 低电平表示SSPI模式和CPU模式操作无效
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚, C(Comp), [x]是全局时钟序号 ^[2]
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
LPLL_C_fb/RPLL_C_fb	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_fb/RPLL_T_fb	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边PLL时钟输入管脚, C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边PLL时钟输入管脚, T(True)
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚标记为“VCCO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚标记为“VCCO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚标记为“VCCO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
SDA	I/O	I2C串行数据线; 当GowinCONFIG配置模式支持I2C时, 需要外上拉
SCL	I	I2C串行时钟线; 当GowinCONFIG配置模式支持I2C时, 需要外上拉
其他管脚		
CKP	DIO ^[3]	MIPI_DPHY_RX的时钟通道输入管脚, T(True)
CKN	DIO	MIPI_DPHY_RX的时钟通道差分输入管脚, C(Comp)
RX0P	DIO	MIPI_DPHY_RX的数据通道0输入管脚, T(True)
RX0N	DIO	MIPI_DPHY_RX的数据通道0差分输入管脚, C(Comp)
RX1P	DIO	MIPI_DPHY_RX的数据通道1输入管脚, T(True)
RX1N	DIO	MIPI_DPHY_RX的数据通道1差分输入管脚, C(Comp)

管脚名称	方向	说明
RX2P	DIO	MIPI_DPHY_RX的数据通道2输入管脚, T(True)
RX2N	DIO	MIPI_DPHY_RX的数据通道2差分输入管脚, C(Comp)
RX3P	DIO	MIPI_DPHY_RX的数据通道3输入管脚, T(True)
RX3N	DIO	MIPI_DPHY_RX的数据通道3差分输入管脚, C(Comp)
NC	NA	预留未使用
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚
注! [1]在芯片配置前及配置期间, 需保持默认弱上拉, 不可强驱动为“0”。 [2]当输入是单端时,GCLKC_[x]所在管脚不是全局时钟管脚。 [3]DIO是专用管脚。		



注!

- [1]每个Bank还提供一个独立的参考电压（VREF）；
- [2]用户可以选择使用IOB内置的VREF源（等于 $0.5 \cdot V_{CC0}$ ）；
- [3]用户也可选择外部的VREF输入（使用Bank中任意一个I/O管脚作为外部VREF输入）。

注1
[1]UV版本封装。
[2]LV版本封装。
[3]该管脚内部接地。
[4]该管脚内部接VCC0。
[5] QN32/CS42/QN48/QN48HL/Q100/LQ144/MG132/MG121/LQ144F封装的IOT144/IOT148管脚不支持SDA/SCL配置功能。

管脚名称	功能	BANK	配置功能	差分Pair	LVDS	X16	CS42	MG132X ^[2]	MG132X ^[2]	LQ100X ^[2]	LQ100X ^[2]	LQ144X ^[2]	LQ144X ^[2]	QN48	QN48H	MG132H	MG132 ^[2]	MG132 ^[2]	LQ100 ^[2]	LQ100 ^[2]	LQ144 ^[2]	LQ144 ^[2]	MG121X ^[2]	MG121X ^[2]	MG121 ^[2]	MG121 ^[2]	MG49	QN32X ^[2]	QN32X ^[2]	QN89 ^[2]	QN89 ^[2]	CS42H	QN32 ^[2]	QN32 ^[2]	CS100H	LQ144F ^[2]	LQ144F ^[2]								
IOB11A	I/O	2		True_of_IOB11B	True	x16		P8	P8	40	40	57	57			P8	P8	P8	40	40	57	57	K8	K8	K8	K8							G4_B11A			K5	57	57							
IOB11B	I/O	2		Comp_of_IOB11A	True	none		M8	M8	41	41	58	58			M8	M8	M8	41	41	58	58	L8	L8	L8	L8									J5	58	58								
IOB12A/FASTRD_N	I/O	2	FASTRD_N	True_of_IOB12B	none	none		P9	P9	42	42	59	59			P9	P9	P9	42	42	59	59	J7	J7	J7	J7							G4_B12A				59	59							
IOB12B	I/O	2		Comp_of_IOB12A	none	none		N9	N9	43	43	60	60			N9	N9	N9	43	43	60	60															60	60							
IOB13A	I/O	2		True_of_IOB13B	True	x16		M9	M9			61	61	33	33	M9	M9	M9			61	61	H9	H9	H9	H9	G5						G3			H5	61	61							
IOB13B	I/O	2		Comp_of_IOB13A	True	none		N10	N10			62	62	32	32	N10	N10	N10			62	62	J9	J9	J9	J9	F5							G5	62	62									
IOB14A	I/O	2		True_of_IOB14B	none	none						63	63								63	63											G3_B14A				63	63							
IOB14B	I/O	2		Comp_of_IOB14A	none	none																																							
IOB15A	I/O	2		True_of_IOB15B	True	x16		M10	M10			65	65			M10	M10	M10			65	65	K9	K9	K9	K9							G3_B15A			K4	65	65							
IOB15B	I/O	2		Comp_of_IOB15A	True	none		P11	P11			67	67			P11	P11	P11			67	67	L9	L9	L9	L9								J4	67	67									
IOB16A	I/O	2		True_of_IOB16B	none	none				45	45	68	68						45	45	68	68										G3_B16A				68	68								
IOB16B/DOUT/WE_N	I/O	2	DOUT/WE_N	Comp_of_IOB16A	none	none				47	47	69	69						47	47	69	69														69	69								
IOB17A	I/O	2		True_of_IOB17B	True	x16		M11	M11							M11	M11	M11																	H4										
IOB17B	I/O	2		Comp_of_IOB17A	True	none		P12	P12							P12	P12	P12																	G4										
IOB18A/SSPI_CS_N	I/O	2	SSPI_CS_N	True_of_IOB18B	none	none	G2	N12	N12	48	48	70	70	34	34	N12	N12	N12	48	48	70	70	L2	L2	L2	L2		16	16						K3	70	70								
IOB18B/SI	I/O	2	SI	Comp_of_IOB18A	none	none	G1	P13	P13	49	49	71	71	35	35	P13	P13	P13	49	49	71	71	K2	K2	K2	K2		17	17					J3	71	71									
IOB2A	I/O	2		True_of_IOB2B	True	x16		P2	P2			38	38			P2	P2	P2			38	38	L3	L3	L3	L3									K10	38	38								
IOB2B	I/O	2		Comp_of_IOB2A	True	none		N2	N2			39	39			N2	N2	N2			39	39	K3	K3	K3	K3									J10	39	39								
IOB3A/DIN/CLKHOLD_N	I/O	2	DIN/CLKHOLD_N	True_of_IOB3B	none	none		P3	P3	27	27	40	40			P3	P3	P3	27	27	40	40	L4	L4	L4	L4		8	8									40	40						
IOB3B	I/O	2		Comp_of_IOB3A	none	none		M3	M3	28	28	41	41			M3	M3	M3	28	28	41	41	K4	K4	K4	K4												41	41						
IOB4A	I/O	2		True_of_IOB4B	True	x16		N3	N3	29	29	42	42			N3	N3	N3	29	29	42	42	J5	J5	J5	J5	G1											42	42						
IOB4B	I/O	2		Comp_of_IOB4A	True	none		P4	P4	30	30	43	43			P4	P4	P4	30	30	43	43	J4	J4	J4	J4	G2												43	43					
IOB5A/SCLK	I/O	2	SCLK	True_of_IOB5B	none	none	F4	M4	M4	31	31	44	44	29	29	M4	M4	M4	31	31	44	44	J8	J8	J8	J8		9	9										44	44					
IOB5B/SO	I/O	2	SO	Comp_of_IOB5A	none	none	G4	N4	N4	32	32	45	45	28	28	N4	N4	N4	32	32	45	45	H7	H7	H7	H7		10	10										45	45					
IOB6A	I/O	2		True_of_IOB6B	True	x16		N5	N5			47	47			N5	N5	N5			47	47	L5	L5	L5	L5													47	47					
IOB6B	I/O	2		Comp_of_IOB6A	True	none		M5	M5			48	48			M5	M5	M5			48	48	K5	K5	K5	K5													48	48					
IOB7A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB7B	none	none		M7	M7	34	34	49	49	31	31	M7	M7	M7	34	34	49	49	L6	L6	L6	L6	G3	11	11											49	49				
IOB7B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB7A	none	none		N8	N8	35	35	50	50	30	30	N8	N8	N8	35	35	50	50	K6	K6	K6	K6	F3	12	12											50	50				
IOB8A	I/O	2		True_of_IOB8B	True	x16		P7	P7	36	36	52	52			P7	P7	P7	36	36	52	52	J6	J6	J6	J6														52	52				
IOB8B	I/O	2		Comp_of_IOB8A	True	none		N7	N7	37	37	54	54			N7	N7	N7	37	37	54	54																			54	54			
IOB9A/GCLKT_3	I/O	2	GCLKT_3	True_of_IOB9B	none	none	F3	N6	N6	38	38	55	55			N6	N6	N6	38	38	55	55	L7	L7	L7	L7	G4	13	13											55	55				
IOB9B/GCLKC_3	I/O	2	GCLKC_3	Comp_of_IOB9A	none	none	G3	P6	P6	39	39	56	56			P6	P6	P6	39	39	56	56	K7	K7	K7	K7	F4	14	14											56	56				
IOL11A	I/O	4		True_of_IOL11B	True	x16		H1	H1			15	15	20	20	H1	H1	H1			15	15	E10	E10	E10	E10														15	15				
IOL11B	I/O	4		Comp_of_IOL11A	True	none		H3	H3			17	17	21	21	H3	H3	H3			17	17	E11	E11	E11	E11														17	17				
IOL12A/GCLKT_6	I/O	4	GCLKT_6	True_of_IOL12B	none	none		G3	G3	12	12	19	19			G3	G3	G3	12	12	19	19	F11	F11	F11	F11	C1														19	19			
IOL12B/GCLKC_6	I/O	4	GCLKC_6	Comp_of_IOL12A	none	none		H2	H2	13	13	20	20			H2	H2	H2	13	13	20	20	F10	F10	F10	F10	C2															20	20		
IOL13A	I/O	4		True_of_IOL13B	True	x16	E5	J1	J1	14	14	21	21	21	21	J1	J1	J1	14	14	21	21	G11	G11	G11	G11	D1															21	21		
IOL13B	I/O	4		Comp_of_IOL13A	True	none	E6	J2	J2	15	15	22	22			J2	J2	J2	15	15	22	22	G10	G10	G10	G10	D2																22	22	
IOL14A	I/O	4		True_of_IOL14B	none	none				16	16	23	23						16	16	23	23	F9	F9	F9	F9																23	23		
IOL14B	I/O	4		Comp_of_IOL14A	none	none				17	17	24	24						17	17	24	24																				24	24		
IOL15A	I/O	3		True_of_IOL15B	True	x16	F5	J3	J3	18	18	25	25	23	23	J3	J3	J3	18	18	25	25	G9	G9	G9	G9																25	25		
IOL15B	I/O	3		Comp_of_IOL15A	True	none	F6	K2	K2	19	19	26	26	22	22	K2	K2	K2	19	19	26	26	G8	G8	G8	G8																26	26		
IOL16A/GCLKT_5	I/O	3	GCLKT_5	True_of_IOL16B	none	none		K1	K1	20	20	27	27			K1	K1	K1	20	20	27	27	H11	H11	H11	H11	E1	4	4														27	27	
IOL16B/GCLKC_5	I/O	3	GCLKC_5	Comp_of_IOL16A	none	none		K3	K3	21	21	28	28			K3	K3	K3	21	21	28	28	H10	H10	H10	H10	E2	5	5														28	28	
IOL17A	I/O	3		True_of_IOL17B	True	x16	G5	M1	M1	24	24	32	32	27	27	M1	M1	M1	24	24	32	32	K11	K11	K11	K11	F1																32	32	
IOL17B	I/O	3		Comp_of_IOL17A	True	none	G6	M2	M2	25	25	33	33	24	24	M2	M2	M2	25	25	33	33	J10	J10	J10	J10	F2																	33	33
IOL18A	I/O	3		True_of_IOL18B	none	none						34	34								34	34	J11	J11	J11	J11																	34	34	
IOL18B	I/O	3		Comp_of_IOL18A	none	none		L3	L3			35	35			L3	L3	L3			35	35																					35	35	
IOL19A	I/O	3		True_of_IOL19B	none	none																																							

注1

- [1]UV版本封装。
- [2]LV版本封装。
- [3]该管脚内部接地。
- [4]该管脚内接VCC0。
- [5] QN32/CS42/QN48/QN48HL/Q100/LQ144/MG132/MG121/LQ144F封装的IOT144/IOT148管脚不支持SDA/SCL配置功能。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	CS42	MG132X ^[1]	MG132X ^[2]	LQ100X ^[1]	LQ100X ^[2]	LQ144X ^[1]	LQ144X ^[2]	QN48	QN48H	MG132H	MG132 ^[1]	MG132 ^[2]	LQ100 ^[1]	LQ100 ^[2]	LQ144 ^[1]	LQ144 ^[2]	MG121X ^[1]	MG121X ^[2]	MG121 ^[1]	MG121 ^[2]	MG49	QN32X ^[1]	QN32X ^[2]	QN88 ^[1]	QN88 ^[2]	CS42H	QN32 ^[1]	QN32 ^[2]	CS100H	LQ144F ^[1]	LQ144F ^[2]			
VCC00	Power	N/A						C5	C5			135	135			C5	C5	C5																		123	123			
VCC00/VCC02	Power	N/A					A1																																	
VCC00/VCCX	Power	N/A																																						
VCC00/VCCX	Power	N/A																																						
VCC01	Power	N/A						D14		55		79		37		D14	D14		55		79			H5		H5		D5	19	19	65	65	B3	19	19	E4	79			
VCC01	Power	N/A						H14		73		88				L12	H14		73		88																	88		
VCC01	Power	N/A						L12				102				L12					102																	102		
VCC01/VCC04/VCC05	Power	N/A																																						
VCC01/VCCX	Power	N/A						D14		55		79					D14		55		79			H5		H5													79	
VCC01/VCCX	Power	N/A						H14		73		88					H14		73		88																		88	
VCC01/VCCX	Power	N/A						L12				102					L12				102																			102
VCC02	Power	N/A						M6	M6	26	26	37	37			M6	M6	M6	26	26	37	37	H6	H6	H6	H6		7	7	23	23	F5	7	7	G6	51	51			
VCC02	Power	N/A						N11	N11	46	46	51	51			N11	N11	N11	46	46	51	51						15	15	39	39		15	15			66	66		
VCC02	Power	N/A						P1	P1			66	66			P1	P1	P1			66	66																37	37	
VCC02/VCCX	Power	N/A												36	36																									
VCC02/VCC03/VCC04/VCC05	Power	N/A																									D3													
VCC03	Power	N/A						L1	L1	23	23	30	30			L1	L1	L1	23	23	30	30	H8	H8	H8	H8		6	6	17	17		6	6	G7	30	30			
VCC03/VCC04/VCC05	Power	N/A					C4																																	
VCC04	Power	N/A						G1	G1	11	11	16	16			G1	G1	G1	11	11	16	16	F8	F8	F8	F8											F7	16	16	
VCC05	Power	N/A						D3	D3	5	5	7	7			D3	D3	D3	5	5	7	7	D8	D8	D8	D8												E7	7	7
VCCX	Power	N/A					E3									H14											E3											F5		
VCCX	Power	N/A																																						
VSS	Ground	N/A					E4	A5	A5								A5	A5	A5																					
VSS	Ground	N/A					C3	B11	B11	6	6	8	8		2	2	A5	A5	A5																					
VSS	Ground	N/A						D2	D2	22	22	18	18			D2	D2	D2	22	22	18	18	E6	E6	E6	E6														
VSS	Ground	N/A						D13	D13	33	33	29	29			D13	D13	D13	33	33	29	29	E7	E7	E7	E7														
VSS	Ground	N/A						G2	G2	44	44	46	46			G2	G2	G2	44	44	46	46	F5	F5	F5	F5														
VSS	Ground	N/A						H13	H13	56	56	53	53			H13	H13	H13	56	56	53	53	F6	F6	F6	F6														
VSS	Ground	N/A						L2	L2	72	72	64	64			L2	L2	L2	72	72	64	64	G5	G5	G5	G5														
VSS	Ground	N/A						L13	L13	79	79	80	80			L13	L13	L13	79	79	80	80	G6	G6	G6	G6														
VSS	Ground	N/A						P5	P5	92	92	90	90			P5	P5	P5	92	92	90	90	L1	L1	L1	L1														
VSS	Ground	N/A						P10	P10			101	101			P10	P10	P10			101	101	L11	L11	L11	L11														
VSS	Ground	N/A										116	116								116	116																		
VSS	Ground	N/A										124	124								124	124																		
VSS	Ground	N/A										134	134								134	134																		
NC	N/A	N/A						C7	C7			103	103				C7	C7			103	103						22	22											
NC	N/A	N/A										31	31								31	31																		

注! VCCX不能小于最大的VCCO。			
GW1N-2器件CS42封装电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0/VCCO2	VCCO0和VCCO2内部短接在一起	1.14V	3.6V
VCCO3/VCCO4/VCCO5	VCCO3, VCCO4和VCCO5内部短接在一起	1.14V	3.6V
VCCD/VCCO1/VCCOD	VCCD, VCCO1和VCCOD内部短接在一起	1.14V	1.26V
VCCX	辅助电压	1.71V	3.6V
GW1N-2器件MG132X/MG132/MG121X/MG121封装LV版本电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0、VCCO2、VCCO3、 VCCO4、VCCO5	I/O Bank电压	1.14V	3.6V
VCCX/VCCO1	辅助电压VCCX和VCCO1内部短接在一起	1.71V	3.6V
GW1N-2器件MG132X/MG132/MG121X/MG121封装UV版本电源供电要求			
名称	描述	最小值	最大值
VCCX/VCC	核电压VCC和辅助电压VCCX短接在一起	1.71V	3.6V
VCCO0、VCCO1、VCCO2、 VCCO3、VCCO4、VCCO5	I/O Bank电压	1.14V	3.6V
GW1N-2器件LQ100X/LQ100封装LV版本电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0、VCCO2、VCCO3、 VCCO4、VCCO5	I/O Bank电压	1.14V	3.6V
VCCX/VCCO1	辅助电压VCCX和VCCO1内部短接在一起	1.71V	3.6V
GW1N-2器件LQ100X/LQ100封装UV版本电源供电要求			
名称	描述	最小值	最大值
VCCX/VCC	核电压VCC和辅助电压VCCX短接在一起	2.375V	3.6V
VCCO0、VCCO1、VCCO2、 VCCO3、VCCO4、VCCO5	I/O Bank电压	1.14V	3.6V

注!				
VCCX不能小于最大的VCCO。				
GW1N-2器件LQ144X/LQ144封装LV版本电源供电要求				
名称	描述		最小值	最大值
VCC	核电压		1.14V	1.26V
VCCO0、VCCO2、VCCO3、VCCO4、VCCO5	I/O Bank电压		1.14V	3.6V
VCCX/VCCO1	辅助电压VCCX和VCCO1内部短接在一起		1.71V	3.6V
GW1N-2器件LQ144X/LQ144封装UV版本电源供电要求				
名称	描述		最小值	最大值
VCCX/VCC	电压VCC和辅助电压VCCX短接在一起		1.71V	3.6V
VCCO0、VCCO1、VCCO2、VCCO3、VCCO4、VCCO5	I/O Bank电压		1.14V	3.6V
GW1N-2器件QN48封装电源供电要求				
名称	描述		最小值	最大值
VCC	核电压	LV版本	1.14V	1.26V
		UV版本	1.71V	3.6V
VCCO0、VCCO1	I/O Bank电压		1.14V	3.6V
VCCO3/VCCO4/VCCO5	I/O Bank电压，VCCO3、VCCO4和VCCO5内部短接在一起		1.14V	3.6V
VCCX/VCCO2	辅助电压VCCX和VCCO2内部短接在一起		1.71V	3.6V
GW1N-2器件QN48H封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCO1	核电压VCC和I/O Bank电压VCCO1短接在一起		1.14V	1.26V
VCCO0	I/O Bank电压		1.14V	3.6V
VCCO3/VCCO4/VCCO5	I/O Bank电压，VCCO3、VCCO4和VCCO5内部短接在一起		1.14V	3.6V
VCCX/VCCO2	辅助电压VCCX和VCCO2内部短接在一起		1.71V	3.6V
VCCD/VCCOD	VCCD，VCCOD内部短接在一起		1.14V	1.26V

注!				
VCCX不能小于最大的VCCO。				
GW1N-2器件MG132H封装电源供电要求				
名称	描述		最小值	最大值
VCC	核电压	LV版本	1.14V	1.26V
		UV版本	1.71V	3.6V
VCCO0、VCCO1、VCCO2、VCCO3、VCCO4、VCCO5	I/O Bank电压		1.14V	3.6V
VCCD/VCCOD	VCCD, VCCOD内部短接在一起		1.14V	1.26V
VCCX	辅助电压VCCX		1.71V	3.6V
GW1N-2器件MG49封装电源供电要求				
名称	描述		最小值	最大值
VCC	核电压	LV版本	1.14V	1.26V
		UV版本	1.71V	3.6V
VCCO0、VCCO1	I/O Bank电压		1.14V	3.6V
VCCO2/VCCO3/VCCO4/VCCO5	I/O Bank电压, VCCO2, VCCO3, VCCO4和VCCO5内部短接在一起		1.14V	3.6V
VCCX	辅助电压VCCX		1.71V	3.6V
GW1N-2器件QN32X封装LV版本电源供电要求				
名称	描述		最小值	最大值
VCCO1、VCCO2、VCCO3	I/O Bank电压		1.14V	3.6V
VCC/VCCO4/VCCO5	核电压, I/O Bank电压VCCO4和VCCO5内部短接在一起		1.14V	3.6V
VCCO0/VCCX	辅助电压VCCX和VCCO0内部短接在一起		1.71V	3.6V
GW1N-2器件QN32X封装UV版本电源供电要求				
名称	描述		最小值	最大值
VCCX	辅助电压VCCX		1.71V	3.6V
VCCO0、VCCO1、VCCO2、VCCO3	I/O Bank电压		1.14V	3.6V
VCC/VCCO4/VCCO5/VCCX	核电压, 辅助电压VCCX, I/O Bank电压VCCO4和VCCO5内部短接在一起		1.71V	3.6V

注！ VCCX不能小于最大的VCCO。			
GW1N-2器件QN88封装LV版本/UV版本电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0、VCCO1、VCCO2、 VCCO3、VCCO4、VCCO5	I/O Bank电压	1.14V	3.6V
VCCD/VCCOD	VCCD, VCCOD内部短接在一起	1.14V	1.26V
VCCX	辅助电压VCCX	1.71V	3.6V
GW1N-2器件CS42H封装电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0、VCCO1、VCCO2	I/O Bank电压	1.71V	3.6V
VCCO3/VCCO4/VCCO5	I/O Bank电压, VCCO3, VCCO4和VCCO5内部短接在一起	1.71V	3.6V
VCCD/VCCOD	VCCD, VCCOD内部短接在一起	1.14V	1.26V
VCCX	辅助电压VCCX	1.71V	3.6V
GW1N-2器件QN32封装LV版本电源供电要求			
名称	描述	最小值	最大值
VCCO1、VCCO2、VCCO3	I/O Bank电压	1.71V	3.6V
VCC/VCCO4/VCCO5	核电压, I/O Bank电压VCCO4和VCCO5内部短接在一起	1.71V	3.6V
VCCO0/VCCX	辅助电压VCCX和VCCO0内部短接在一起	1.71V	3.6V
GW1N-2器件QN32封装UV版本电源供电要求			
名称	描述	最小值	最大值
VCCO0、VCCO1、VCCO2、 VCCO3	I/O Bank电压	1.71V	3.6V
VCC/VCCO4/VCCO5/VCCX	核电压, 辅助电压VCCX, I/O Bank电压VCCO4和VCCO5内部短接在一起	1.71V	3.6V
VCCX	辅助电压VCCX	1.71V	3.6V

注！ VCCX不能小于最大的VCCO。			
GW1N-2器件CS100H封装电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0、VCCO1、VCCO2、 VCCO3、VCCO4、VCCO5	I/O Bank电压	1.71V	3.6V
VCCD/VCCOD	VCCD, VCCOD内部短接在一起	1.14V	1.26V
VCCX	辅助电压VCCX	1.71V	3.6V
GW1N-2器件LQ144F封装LV版本电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO0、VCCO2、VCCO3、 VCCO4、VCCO5	I/O Bank电压	1.71V	3.6V
VCCO1/VCCX	辅助电压VCCX和VCCO1内部短接在一起	1.71V	3.6V
GW1N-2器件LQ144F封装UV版本电源供电要求			
名称	描述	最小值	最大值
VCCO0、VCCO1、VCCO2、 VCCO3、VCCO4、VCCO5	I/O Bank电压	1.71V	3.6V
VCC/VCCX	核电压和辅助电压VCCX内部短接在一起	1.71V	3.6V