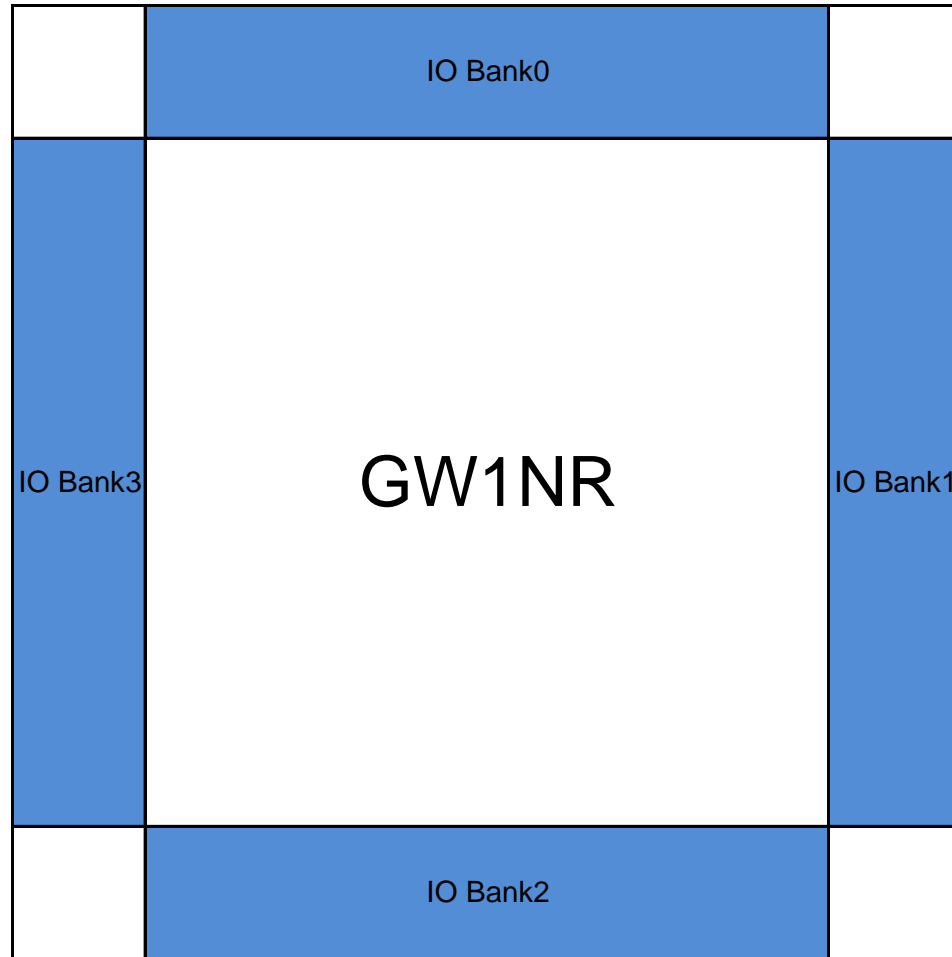


日期	版本	说明
2020/6/30	1.0	初始版本，支持QN32G封装。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
RECONFIG_N	I, 内部弱上拉	低电平脉冲开始新的GowinCONFIG配置
READY	I/O	高电平表示当前可以对器件进行编程配置
		低电平表示无法对器件进行编程配置
DONE	I/O	高电平表示成功完成编程配置
		低电平表示未完成编程配置或编程配置失败
FASTRD_N/D3	I/O	MSPI模式下Flash访问速度选择端口FASTRD_N，低电平表示使用高速Flash访问模式，高电平表示使用普通Flash访问模式
		CPU模式下的数据端口D3
MCLK/D4	I/O	MSPI模式下时钟输出MCLK
		CPU模式下的数据端口D4
MCS_N/D5	I/O	MSPI模式下的使能信号MCS_N，低电平有效
		CPU模式下的数据端口D5
MO/D6	I/O	MSPI模式下MOSI: Master数据输出/Slave数据输入
		CPU模式下的数据端口D6
MI/D7	I/O	MSPI模式下MISO: Master数据输入/Slave数据输出
		CPU模式下的数据端口D7
SSPI_CS_N/D0	I/O	SSPI模式下的使能信号SSPI_CS_N，低电平有效，内部弱上拉
		CPU模式下的数据端口D0
SO/D1	I/O	SSPI模式下MISO: Master数据输入/Slave数据输出
		CPU模式下的数据端口D1
SI/D2	I/O	SSPI模式下MOSI: Master数据输出/Slave数据输入
		CPU模式下的数据端口D2
TMS	I, 内部弱上拉	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入，需要在PCB上连接4.7K下拉电阻

管脚名称	方向	说明
TDI	I, 内部弱上拉	JTAG模式串行数据输入
TDO	O	JTAG模式串行数据输出
JTAGSEL_N	I, 内部弱上拉	JTAG模式选择信号, 低电平有效
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
DOUT	O	SERIAL模式下的数据输出
CLKHOLD_N	I, 内部弱上拉	高电平表示SSPI模式和CPU模式操作有效 低电平表示SSPI模式和CPU模式操作无效
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚, C(Comp), [x]是全局时钟序号 ^[1]
LPLL_T_fb/RPLL_T_fb	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_fb/RPLL_C_fb	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边PLL时钟输入管脚, T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边PLL时钟输入管脚, C(Comp)
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
其他管脚		
NC	NA	预留未使用
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚
注!		
[1]当输入是单端时,GCLKC_[x]所在管脚不是全局时钟管脚。		



注!

- 1.每个Bank还提供一个独立的参考电压（VREF）；
- 2.用户可以选择使用IOB内置的VREF源（等于 $0.5 \cdot V_{CC0}$ ）；
- 3.也可选择外部的VREF输入（使用Bank中任意一个IO管脚作为外部VREF输入）

Pin List

管脚名	功能	BANK	配置功能	差分Pair	QN32G
I0B10A	I/O	2	GCLKT_5	True_of_I0B10B	
I0B10B	I/O	2	GCLKC_5	Comp_of_I0B10A	
I0B11A	I/O	2	GCLKT_4	True_of_I0B11B	7
I0B11B	I/O	2	GCLKC_4	Comp_of_I0B11A	8
I0B12A	I/O	2		True_of_I0B12B	
I0B12B	I/O	2		Comp_of_I0B12A	
I0B13A	I/O	2		True_of_I0B13B	
I0B13B	I/O	2		Comp_of_I0B13A	
I0B14A	I/O	2		True_of_I0B14B	
I0B14B	I/O	2		Comp_of_I0B14A	
I0B15A	I/O	2		True_of_I0B15B	
I0B15B	I/O	2		Comp_of_I0B15A	
I0B16A	I/O	2		True_of_I0B16B	
I0B16B	I/O	2		Comp_of_I0B16A	
I0B17A	I/O	2		True_of_I0B17B	
I0B17B	I/O	2		Comp_of_I0B17A	
I0B18A	I/O	2		True_of_I0B18B	
I0B18B	I/O	2		Comp_of_I0B18A	
I0B19A	I/O	2		True_of_I0B19B	
I0B19B	I/O	2		Comp_of_I0B19A	
I0B2A	I/O	2		True_of_I0B2B	1
I0B2B	I/O	2		Comp_of_I0B2A	2
I0B3A	I/O	2		True_of_I0B3B	3
I0B3B	I/O	2		Comp_of_I0B3A	
I0B4A	I/O	2		True_of_I0B4B	
I0B4B	I/O	2		Comp_of_I0B4A	
I0B5A	I/O	2		True_of_I0B5B	
I0B5B	I/O	2		Comp_of_I0B5A	
I0B6A	I/O	2		True_of_I0B6B	
I0B6B	I/O	2		Comp_of_I0B6A	
I0B7A	I/O	2		True_of_I0B7B	
I0B7B	I/O	2		Comp_of_I0B7A	
I0B8A	I/O	2		True_of_I0B8B	

Pin List

管脚名	功能	BANK	配置功能	差分Pair	QN32G
I0B8B	I/O	2		Comp_of_I0B8A	6
I0B9A	I/O	2		True_of_I0B9B	
I0B9B	I/O	2		Comp_of_I0B9A	
I0L10A	I/O	3		True_of_I0L10B	
I0L10B	I/O	3		Comp_of_I0L10A	
I0L2A	I/O	3	JTAGSEL_N	True_of_I0L2B	
I0L2B	I/O	3		Comp_of_I0L2A	
I0L3A	I/O	3		True_of_I0L3B	
I0L3B	I/O	3		Comp_of_I0L3A	
I0L4A	I/O	3		True_of_I0L4B	
I0L4B	I/O	3		Comp_of_I0L4A	
I0L5A	I/O	3	GCLKT_7	True_of_I0L5B	26
I0L5B	I/O	3	GCLKC_7	Comp_of_I0L5A	25
I0L6A	I/O	3	TMS	True_of_I0L6B	27
I0L6B	I/O	3	TCK	Comp_of_I0L6A	28
I0L6C	I/O	3	SCLK	True_of_I0L6D	
I0L6D	I/O	3	TDI	Comp_of_I0L6C	29
I0L6E	I/O	3	TDO	True_of_I0L6F	30
I0L6F	I/O	3	RECONFIG_N	Comp_of_I0L6E	
I0L6G	I/O	3	DONE	True_of_I0L6H	
I0L6H	I/O	3	READY	Comp_of_I0L6G	
I0L6I	I/O	3		True_of_I0L6J	
I0L6J	I/O	3		Comp_of_I0L6I	
I0L7A	I/O	3	GCLKT_6	True_of_I0L7B	31
I0L7B	I/O	3	GCLKC_6	Comp_of_I0L7A	32
I0L8A	I/O	3		True_of_I0L8B	
I0L8B	I/O	3		Comp_of_I0L8A	
I0L9A	I/O	3		True_of_I0L9B	
I0L9B	I/O	3		Comp_of_I0L9A	
I0R10A	I/O	1		True_of_I0R10B	
I0R10B	I/O	1		Comp_of_I0R10A	
I0R2A	I/O	1		True_of_I0R2B	16
I0R2B	I/O	1		Comp_of_I0R2A	15

Pin List

管脚名	功能	BANK	配置功能	差分Pair	QN32G
IOR3A	I/O	1		True_of_IOR3B	14
IOR3B	I/O	1		Comp_of_IOR3A	
IOR4A	I/O	1	RPLL_T_fb	True_of_IOR4B	
IOR4B	I/O	1	RPLL_C_fb	Comp_of_IOR4A	
IOR5A	I/O	1	GCLKT_2/RPLL_T_in	True_of_IOR5B	
IOR5B	I/O	1	GCLKC_2/RPLL_C_in	Comp_of_IOR5A	
IOR6A	I/O	1	MI/D7	True_of_IOR6B	
IOR6B	I/O	1	MO/D6	Comp_of_IOR6A	
IOR6C	I/O	1	MCS_N/D5	True_of_IOR6D	
IOR6D	I/O	1	MCLK/D4	Comp_of_IOR6C	
IOR6E	I/O	1	FASTRD_N/D3	True_of_IOR6F	
IOR6F	I/O	1	SI/D2	Comp_of_IOR6E	
IOR6G	I/O	1	SO/D1	True_of_IOR6H	
IOR6H	I/O	1	SSPI_CS_N/D0	Comp_of_IOR6G	
IOR6I	I/O	1	DIN/CLKHOLD_N	True_of_IOR6J	
IOR6J	I/O	1	DOUT/WE_N	Comp_of_IOR6I	
IOR7A	I/O	1	GCLKT_3	True_of_IOR7B	12
IOR7B	I/O	1	GCLKC_3	Comp_of_IOR7A	11
IOR8A	I/O	1		True_of_IOR8B	
IOR8B	I/O	1		Comp_of_IOR8A	
IOR9A	I/O	1		True_of_IOR9B	
IOR9B	I/O	1		Comp_of_IOR9A	
IOT10A	I/O	0		True_of_IOT10B	
IOT10B	I/O	0		Comp_of_IOT10A	
IOT11A	I/O	0		True_of_IOT11B	
IOT11B	I/O	0		Comp_of_IOT11A	
IOT12A	I/O	0		True_of_IOT12B	
IOT12B	I/O	0		Comp_of_IOT12A	
IOT13A	I/O	0		True_of_IOT13B	
IOT13B	I/O	0		Comp_of_IOT13A	
IOT14A	I/O	0		True_of_IOT14B	20
IOT14B	I/O	0		Comp_of_IOT14A	19
IOT15A	I/O	0		True_of_IOT15B	

Pin List

管脚名	功能	BANK	配置功能	差分Pair	QN32G
IOT15B	I/O	0		Comp_of_IOT15A	
IOT16A	I/O	0		True_of_IOT16B	18
IOT16B	I/O	0		Comp_of_IOT16A	17
IOT17A	I/O	0		True_of_IOT17B	
IOT17B	I/O	0		Comp_of_IOT17A	
IOT2A	I/O	0		True_of_IOT2B	
IOT2B	I/O	0	MODE0	Comp_of_IOT2A	
IOT3A	I/O	0	MODE2	True_of_IOT3B	
IOT3B	I/O	0	MODE1	Comp_of_IOT3A	
IOT4A	I/O	0		True_of_IOT4B	24
IOT4B	I/O	0		Comp_of_IOT4A	23
IOT5A	I/O	0		True_of_IOT5B	
IOT5B	I/O	0		Comp_of_IOT5A	
IOT6A	I/O	0		True_of_IOT6B	
IOT6B	I/O	0		Comp_of_IOT6A	
IOT7A	I/O	0		True_of_IOT7B	
IOT7B	I/O	0		Comp_of_IOT7A	
IOT8A	I/O	0		True_of_IOT8B	
IOT8B	I/O	0		Comp_of_IOT8A	
IOT9A	I/O	0		True_of_IOT9B	22
IOT9B	I/O	0		Comp_of_IOT9A	21
VCC	Power	N/A			9
VCCO0/VCCO1	Power	N/A			13
VCCO2	Power	N/A			5
VCCO3	Power	N/A			4
VSS	Ground	N/A			10

GW1NR-1 QN32G封装电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO2、VCCO3	I/O Bank电源电压	1.14V	3.465V
	使用FLASH时，VCCO3给FLASH提供电压	1.71V	3.465V
VCCO0/VCCO1	I/O Bank电源电压，VCCO1和VCCO0内部短接在一起	1.14V	3.465V