

日期	版本	说明
2018/8/24	1.0	初始版本。
2018/11/16	1.1	增加电源供电要求。
2020/3/24	1.2	增加CS36U封装。 更新MODE0/MODE1/MODE2管脚描述。
2020/9/16	1.2.1	更新Power信息。
2021/7/16	1.2.2	更新Power相关管脚信息。
2021/8/12	1.2.3	删除VBUSPAD power信息。
2021/12/3	1.3	更新Pin Definitions。 更新使用MIPI时，VCCO POWER数值。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
D0	I/O	CPU模式下的数据端口D0
D1	I/O	CPU模式下的数据端口D1
D2	I/O	CPU模式下的数据端口D2
D3	I/O	CPU模式下的数据端口D3
D4	I/O	CPU模式下的数据端口D4
D5	I/O	CPU模式下的数据端口D5
D6	I/O	CPU模式下的数据端口D6
D7	I/O	CPU模式下的数据端口D7
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向，"0"选择写入，"1"选择读出
DOUT	O	SERIAL模式下的数据输出
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
TMS	I, 内部弱上拉	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入
TDO	O	JTAG模式串行数据输出
TDI	I, 内部弱上拉	JTAG模式串行数据输入
JTAGSEL_N	I, 内部弱上拉	恢复JTAG下载功能信号
RECONFIG_N	I	全局复位GowinCONFIG逻辑信号，低电平有效
FASTRD_N	I	访问SPI FLASH方式选择信号，低电平表示Fast Read模式；高电平表示Read模式
DONE ^[1]	O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
	I	DONE信号为低电平时，延迟芯片启动，直到DONE信号为高电平
READY ^[1]	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
MI	O	MSPI模式下MI
MO	I	MSPI模式下MO

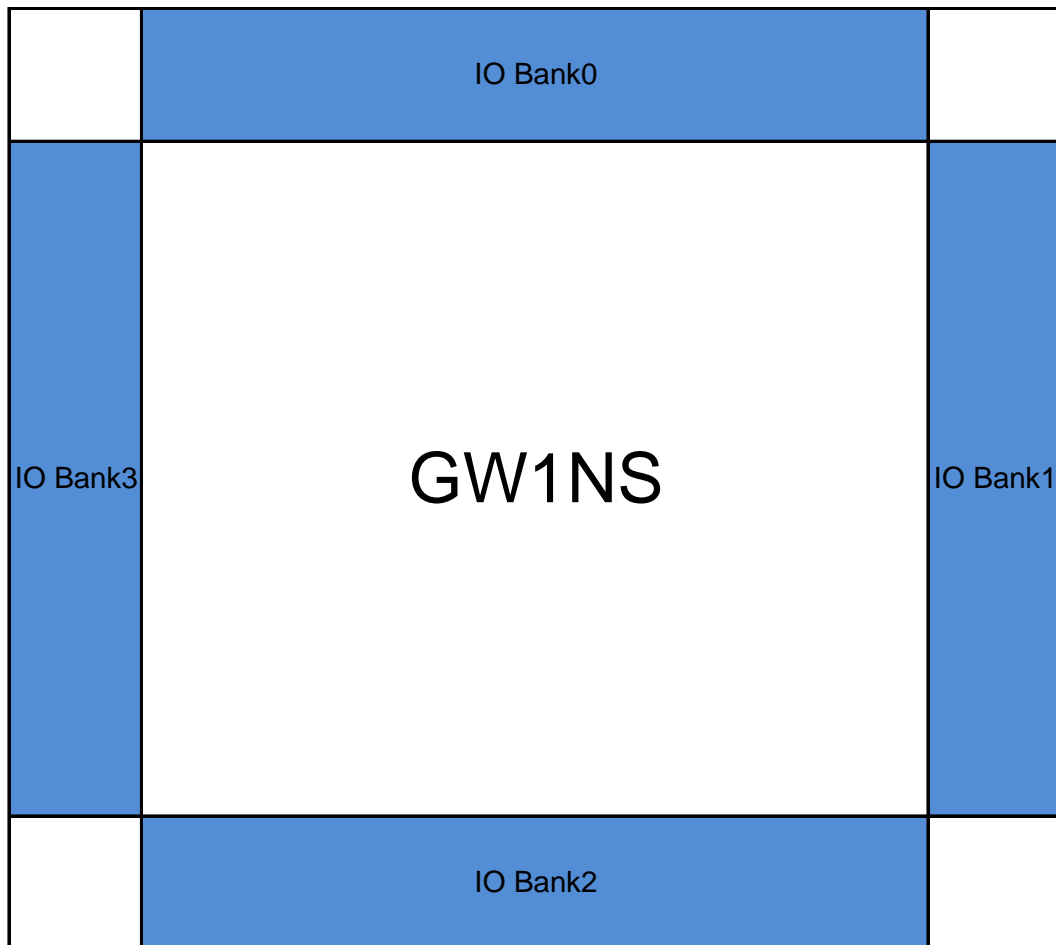
管脚名称	方向	说明
MCS_N	O	MSPI模式下的使能信号MCS_N，低电平有效
MCLK	O	MSPI模式下时钟输出MCLK，默认频率为 2.5Mhz
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
SO	O	SSPI模式下SO
SI	I/O	SSPI模式下SI
SSPI_CS_N	I/O	SSPI模式下的使能信号SSPI_CS_N，低电平有效，内部弱上拉
CLKHOLD_N	I, 内部弱上拉	高电平表示SSPI模式和CPU模式操作有效 低电平表示SSPI模式和CPU模式操作无效
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚，C(Comp)，[x]是全局时钟序号 ^[2]
GCLKT_[x]	I	全局时钟输入管脚，T(True)，[x]: 全局时钟序号
LPLL_C_fb/RPLL_C_fb	I	左边/右边PLL反馈输入管脚，C(Comp)
LPLL_T_fb/RPLL_T_fb	I	左边/右边PLL反馈输入管脚，T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边PLL时钟输入管脚，C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边PLL时钟输入管脚，T(True)
CH[7:0]	I	八通道模拟输入
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口；若该管脚未被封装出来，内部接地
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口；若该管脚未被封装出来，内部接地
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口；若该管脚未被封装出来，内部接地
其他管脚		
NC	NA	预留未使用
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚
VCCP	NA	FLASH供电管脚 (1.8V)
VCCPLL	NA	PLL电压供电管脚
USB信号管脚		
DM	NA	USB数据引脚Data-
DP	NA	USB数据引脚Data+
REXT	NA	12.7K高精度电阻
XIN	NA	晶振输入信号
XOUT	NA	晶振输出信号
IDPAD	NA	ID信号

管脚名称	方向	说明
VBUSPAD	NA	VBUS信号
VDDA	NA	ADC模拟电源电压, VDDA=3.3V
VDDAUSB	NA	模拟电源供电管脚 (3.3V)
VDDDUSB	NA	模拟电源供电管脚 (3.3V)
VDDPL	NA	HS驱动器的供电管脚 (1.2V)
X16	NA	指示IO支持16: 1功能
VREF	NA	ADC外部参考电压输入管脚

注!

[1]在芯片配置前及配置期间,需保持默认弱上拉,不可强驱动为“0”。

[2]当输入是单端时,GCLKC_[x]所在管脚不是全局时钟管脚。



注!

- [1]每个Bank还提供一个独立的参考电压 (VREF) ;
- [2]用户可以选择使用IOB内置的VREF源 (等于 $0.5 \cdot V_{CC0}$) ;
- [3]用户也可选择外部的VREF输入 (使用Bank中任意一个I/O管脚作为外部VREF输入) 。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	QN32	QN32	CS36	CS36U	QN48	LQ144
IOB10A/GCLKT_5	I/O	2	GCLKT_5	True_of_IOB10B	NONE	NONE					17	44
IOB10B/GCLKC_5	I/O	2	GCLKC_5	Comp_of_IOB10A	NONE	NONE					18	45
IOB11A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB11B	TRUE	x16	4	4	F4	F4	19	46
IOB11B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB11A	TRUE	NONE	5	5	E4	E4	20	47
IOB12A	I/O	2		True_of_IOB12B	NONE	NONE						54
IOB12B	I/O	2		Comp_of_IOB12A	NONE	NONE						58
IOB13A	I/O	2		True_of_IOB13B	TRUE	x16					21	59
IOB13B	I/O	2		Comp_of_IOB13A	TRUE	NONE					22	60
IOB14A	I/O	2		True_of_IOB14B	NONE	NONE						61
IOB14B	I/O	2		Comp_of_IOB14A	NONE	NONE						62
IOB15A	I/O	2		True_of_IOB15B	TRUE	x16	7		F3	F3	23	63
IOB15B	I/O	2		Comp_of_IOB15A	TRUE	NONE			E3	E3	24	64
IOB16A	I/O	2		True_of_IOB16B	NONE	NONE						65
IOB16B	I/O	2		Comp_of_IOB16A	NONE	NONE						66
IOB17A	I/O	2		True_of_IOB17B	TRUE	x16			F2			67
IOB17B	I/O	2		Comp_of_IOB17A	TRUE	NONE			E2			68
IOB18A	I/O	2		True_of_IOB18B	NONE	NONE						69
IOB18B	I/O	2		Comp_of_IOB18A	NONE	NONE						70
IOB19A	I/O	2		True_of_IOB19B	NONE	NONE						71
IOB19B	I/O	2		Comp_of_IOB19A	NONE	NONE						72
IOB7A	I/O	2		True_of_IOB7B	TRUE	x16			F6	F6		38
IOB7B	I/O	2		Comp_of_IOB7A	TRUE	NONE			E6	E6	14	39
IOB8A	I/O	2		True_of_IOB8B	NONE	NONE						40
IOB8B	I/O	2		Comp_of_IOB8A	NONE	NONE						41
IOB9A	I/O	2		True_of_IOB9B	TRUE	x16			F5	F5	15	42
IOB9B	I/O	2		Comp_of_IOB9A	TRUE	NONE			E5	E5	16	43
IOL2A/JTAGSEL_N/VREF	I/O	3	JTAGSEL_N/VREF	True_of_IOL2B	TRUE	NONE			B6	B6	3	3
IOL2B	I/O	3		Comp_of_IOL2A	TRUE	NONE						4
IOL3A	I/O	3		True_of_IOL3B	NONE	NONE						
IOL3B	I/O	3		Comp_of_IOL3A	NONE	NONE						7
IOL4A	I/O	3		True_of_IOL4B	TRUE	NONE						8
IOL4B	I/O	3		Comp_of_IOL4A	TRUE	NONE						9
IOL5A/GCLKT_7	I/O	3	GCLKT_7	True_of_IOL5B	NONE	NONE						11

Pin List

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	QN32	QN32	CS36	CS36U	QN48	LQ144
IOL5B/GCLKC_7	I/O	3	GCLKC_7	Comp_of_IOL5A	NONE	NONE						12
IOL6A/TMS	I/O	3	TMS	True_of_IOL6B	NONE	NONE	24	24	C5	C5	4	13
IOL6B/TCK	I/O	3	TCK	Comp_of_IOL6A	NONE	NONE	25	25	C6	C6	5	14
IOL6C/SCLK	I/O	3	SCLK	True_of_IOL6D	NONE	NONE	26	26				15
IOL6D/TDI	I/O	3	TDI	Comp_of_IOL6C	NONE	NONE	27	27	D5	D5	6	16
IOL6E/TDO	I/O	3	TDO	True_of_IOL6F	NONE	NONE	28	28	D6	D6	7	18
IOL6F/RECONFIG_N	I/O	3	RECONFIG_N	Comp_of_IOL6E	NONE	NONE						20
IOL6G/DONE	I/O	3	DONE	True_of_IOL6H	NONE	NONE					9	21
IOL6H/READY	I/O	3	READY	Comp_of_IOL6G	NONE	NONE						22
IOL6I	I/O	3		True_of_IOL6J	NONE	NONE						23
IOL6J	I/O	3		Comp_of_IOL6I	NONE	NONE						24
IOL7A/GCLKT_6	I/O	3	GCLKT_6	True_of_IOL7B	TRUE	NONE	29	29			10	25
IOL7B/GCLKC_6	I/O	3	GCLKC_6	Comp_of_IOL7A	TRUE	NONE	30	30			11	27
IOL8A	I/O	3		True_of_IOL8B	NONE	NONE	32					
IOL8B	I/O	3		Comp_of_IOL8A	NONE	NONE	1	32				28
IOL9A	I/O	3		True_of_IOL9B	NONE	NONE		1				29
IOL9B	I/O	3		Comp_of_IOL9A	NONE	NONE						30
IOR2A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR2B	TRUE	NONE	17					106
IOR2B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR2A	TRUE	NONE	16					104
IOR3A/GCLKT_2/RPLL_T_in	I/O	1	GCLKT_2/RPLL_T_in	True_of_IOR3B	NONE	NONE	13	16	D1	D1	35	101
IOR3B/GCLKC_2/RPLL_C_in	I/O	1	GCLKC_2/RPLL_C_in	Comp_of_IOR3A	NONE	NONE	14	17	E1	E1		102
IOR4A/MI/D7	I/O	1	MI/D7	True_of_IOR4B	TRUE	NONE					33	99
IOR4B/MO/D6	I/O	1	MO/D6	Comp_of_IOR4A	TRUE	NONE					34	100
IOR5A/MCS_N/D5	I/O	1	MCS_N/D5	True_of_IOR5B	NONE	NONE						97
IOR5B/MCLK/D4	I/O	1	MCLK/D4	Comp_of_IOR5A	NONE	NONE						98
IOR6A/FASTRD_N/D3	I/O	1	FASTRD_N/D3	True_of_IOR6B	NONE	NONE						96
IOR6B/SI/D2	I/O	1	SI/D2	Comp_of_IOR6A	NONE	NONE	12					95
IOR7A/SO/D1	I/O	1	SO/D1	True_of_IOR7B	TRUE	NONE	11		C1	C1	32	90
IOR7B/SSPI_CS_N/D0	I/O	1	SSPI_CS_N/D0	Comp_of_IOR7A	TRUE	NONE	10		C2	C2	31	88
IOR8A/DIN/CLKHOLD_N	I/O	1	DIN/CLKHOLD_N	True_of_IOR8B	NONE	NONE					29	86
IOR8B/DOUT/WE_N	I/O	1	DOUT/WE_N	Comp_of_IOR8A	NONE	NONE					30	87

Pin List

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	QN32	QN32	CS36	CS36U	QN48	LQ144
IOR9A/GCLKT_3	I/O	1	GCLKT_3	True_of_IOR9B	NONE	NONE	9		D2		28	84
IOR9B/GCLKC_3	I/O	1	GCLKC_3	Comp_of_IOR9A	NONE	NONE	8				27	83
IOT10A/GCLKT_0	I/O	0	GCLKT_0	True_of_IOT10B	NONE	NONE						130
IOT10B/GCLKC_0	I/O	0	GCLKC_0	Comp_of_IOT10A	NONE	NONE						129
IOT11A/GCLKT_1	I/O	0	GCLKT_1	True_of_IOT11B	NONE	x16	20	20	A3	A3		128
IOT11B/GCLKC_1	I/O	0	GCLKC_1	Comp_of_IOT11A	NONE	NONE			B3	B3		126
IOT12A	I/O	0		True_of_IOT12B	NONE	NONE						124
IOT12B	I/O	0		Comp_of_IOT12A	NONE	NONE						123
IOT13A	I/O	0		True_of_IOT13B	NONE	x16					39	122
IOT13B	I/O	0		Comp_of_IOT13A	NONE	NONE					38	121
IOT14A	I/O	0		True_of_IOT14B	NONE	NONE						120
IOT14B	I/O	0		Comp_of_IOT14A	NONE	NONE						119
IOT15A	I/O	0		True_of_IOT15B	NONE	x16			A4			118
IOT15B	I/O	0		Comp_of_IOT15A	NONE	NONE			B4			117
IOT16A	I/O	0		True_of_IOT16B	NONE	NONE						116
IOT16B	I/O	0		Comp_of_IOT16A	NONE	NONE						115
IOT17A	I/O	0		True_of_IOT17B	NONE	x16			A5			114
IOT17B	I/O	0		Comp_of_IOT17A	NONE	NONE			B5			113
IOT18A	I/O	0		True_of_IOT18B	NONE	NONE						112
IOT18B	I/O	0		Comp_of_IOT18A	NONE	NONE						111
IOT19A	I/O	0		True_of_IOT19B	NONE	NONE						110
IOT19B	I/O	0		Comp_of_IOT19A	NONE	NONE						
IOT2A	I/O	0		True_of_IOT2B	NONE	x16						
IOT2B/MODE0	I/O	0	MODE0	Comp_of_IOT2A	NONE	NONE	23					143
IOT3A/MODE2	I/O	0	MODE2	True_of_IOT3B	NONE	NONE					48	142
IOT3B/MODE1	I/O	0	MODE1	Comp_of_IOT3A	NONE	NONE						141
IOT4A/CH0	I/O	0	CH0	True_of_IOT4B	NONE	x16		22	A1	A1	47	140
IOT4B/CH1	I/O	0	CH1	Comp_of_IOT4A	NONE	NONE			B1	B1	46	139
IOT5A/CH2	I/O	0	CH2	True_of_IOT5B	NONE	NONE					45	138
IOT5B/CH3	I/O	0	CH3	Comp_of_IOT5A	NONE	NONE					44	137
IOT6A/CH4	I/O	0	CH4	True_of_IOT6B	NONE	x16	22	21	A2	A2	43	136
IOT6B/CH5	I/O	0	CH5	Comp_of_IOT6A	NONE	NONE	21		B2	B2	42	135
IOT7A/CH6	I/O	0	CH6	True_of_IOT7B	NONE	NONE					41	134

Pin List

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	QN32	QN32	CS36	CS36U	QN48	LQ144
IOT7B/CH7	I/O	0	CH7	Comp_of_IOT7A	NONE	NONE					40	133
IOT8A	I/O	0		True_of_IOT8B	NONE	x16						
IOT8B	I/O	0		Comp_of_IOT8A	NONE	NONE						
IOT9A	I/O	0		True_of_IOT9B	NONE	NONE						132
IOT9B	I/O	0		Comp_of_IOT9A	NONE	NONE						131
VCCO0	Power	N/A					19					
VCCO1	Power	N/A									25	91
VCCO2	Power	N/A					6	6	F1	F1	13	37
VCCO2	Power	N/A										55
VCCO3	Power	N/A						31		D3		5
VCCO3	Power	N/A										26
VCC/VCCPLL	Power	N/A					2		D4		12	
VCC/VCCPLL	Power	N/A					18				37	
VCCO1/VCCO3/VCCP/VCCX	Power	N/A					15					
VCCO1/VCCO3/VCCP/VCCX	Power	N/A					31					
VCCO1/VCCX/VDDAUSB/VD DDUSB	Power	N/A								C4		
VBUSPAD/VCCO1/VCCX/VD DAUSB/VDDDUSB	Power	N/A						15				
VBUSPAD/VCCO1/VCCX/VD DAUSB/VDDDUSB	Power	N/A						11				
VCC/VCCPLL/VDDPL	Power	N/A						2		D4		1
VCC/VCCPLL/VDDPL	Power	N/A						7				36
VCC/VCCPLL/VDDPL	Power	N/A						18				73
VCC/VCCPLL/VDDPL	Power	N/A										108
VCCO0/VDDA	Power	N/A						19	A6	A6		109
VCCO0/VDDA	Power	N/A						23				127
VCCO0/VDDA	Power	N/A										144
VCCO1/VCCO3	Power	N/A							C4			
VCCP/VCCX	Power	N/A							D3		8	
VCCP/VCCX	Power	N/A									36	
VCCO0/VCCO3/VDDA	Power	N/A									1	
VCCX/VDDAUSB	Power	N/A										31

Pin List

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	QN32	QN32	CS36	CS36U	QN48	LQ144
VCCX/VDDAUSB	Power	N/A										78
VCCX/VDDAUSB	Power	N/A										103
DP	Power	N/A						8		B5		75
IDPAD	Power	N/A						13		F2		80
DM	Power	N/A						9		A5		76
XIN	Power	N/A						10		B4		77
XOUT	Power	N/A						12		A4		79
REXT	Power	N/A						14		E2		81
VBUSPAD	Power	N/A								D2		82
VDDUSB	Power	N/A										85
VSS/AGND	Ground	N/A								C3		
VSS	Ground	N/A					3	3	C3		2	2
VSS	Ground	N/A									26	33
VSS	Ground	N/A										105
VSS	Ground	N/A										125
VSS	Ground	N/A										89
VSS	Ground	N/A										53
VSS	Ground	N/A										17
VSS	Ground	N/A										35
VSS	Ground	N/A										107
VSS	Ground	N/A										74
NC	N/A	N/A										6
NC	N/A	N/A										10
NC	N/A	N/A										19
NC	N/A	N/A										32
NC	N/A	N/A										34
NC	N/A	N/A										48
NC	N/A	N/A										49
NC	N/A	N/A										50
NC	N/A	N/A										51
NC	N/A	N/A										52
NC	N/A	N/A										56
NC	N/A	N/A										57

管脚名	功能	BANK	配置功能	差分Pair	LVDS	X16	QN32	QN32	CS36	CS36U	QN48	LQ144
NC	N/A	N/A										92
NC	N/A	N/A										93
NC	N/A	N/A										94

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN32	QN32U	CS36	CS36U	QN48	LQ144
BANK3 True LVDS Pair											
IOL2A/JTAGSEL_N/VREF	I/O	3	JTAGSEL_N/VREF	True_of_IOL2B	TRUE						3
IOL2B	I/O	3		Comp_of_IOL2A	TRUE						4
IOL4A	I/O	3		True_of_IOL4B	TRUE						8
IOL4B	I/O	3		Comp_of_IOL4A	TRUE						9
IOL7A/GCLKT_6	I/O	3	GCLKT_6	True_of_IOL7B	TRUE	29	29			10	25
IOL7B/GCLKC_6	I/O	3	GCLKC_6	Comp_of_IOL7A	TRUE	30	30			11	27
BANK2 True LVDS Pair											
IOB11A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB11B	TRUE	4	4	F4	F4	19	46
IOB11B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB11A	TRUE	5	5	E4	E4	20	47
IOB13A	I/O	2		True_of_IOB13B	TRUE					21	59
IOB13B	I/O	2		Comp_of_IOB13A	TRUE					22	60
IOB15A	I/O	2		True_of_IOB15B	TRUE			F3	F3	23	63
IOB15B	I/O	2		Comp_of_IOB15A	TRUE			E3	E3	24	64
IOB17A	I/O	2		True_of_IOB17B	TRUE			F2			67
IOB17B	I/O	2		Comp_of_IOB17A	TRUE			E2			68
IOB7A	I/O	2		True_of_IOB7B	TRUE			F6	F6		38
IOB7B	I/O	2		Comp_of_IOB7A	TRUE			E6	E6		39
IOB9A	I/O	2		True_of_IOB9B	TRUE			F5	F5	15	42
IOB9B	I/O	2		Comp_of_IOB9A	TRUE			E5	E5	16	43
BANK1 True LVDS Pair											
IOR2A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR2B	TRUE	17					106
IOR2B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR2A	TRUE	16					104
IOR4A/MI/D7	I/O	1	MI/D7	True_of_IOR4B	TRUE					33	99
IOR4B/MO/D6	I/O	1	MO/D6	Comp_of_IOR4A	TRUE					34	100
IOR7A/SO/D1	I/O	1	SO/D1	True_of_IOR7B	TRUE	11		C1	C1	32	90
IOR7B/SSPI_CS_N/D0	I/O	1	SSPI_CS_N/D0	Comp_of_IOR7A	TRUE	10		C2	C2	31	88

注!				
VCCX和电压最高的VCCO必须接在一起使用。				
GW1NS-2 QN32封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCPLL	VCC/VCCPLL内部连接在一起		1.14V	1.26V
VCCO0、VCCO2	I/O Bank电压	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压，UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
VCCX/VCCO1/VCCO3	VCCX/VCCO1/VCCO3内部连接在一起	LX版本辅助电压	1.71V	1.89V
		UX版本辅助电压	2.375V	3.6V
GW1NS-2 QN32U封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCPLL	VCC/VCCPLL内部连接在一起		1.14V	1.26V
VCCO0、VCCO2、VCCO3	I/O Bank电压	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压，UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
		使用BANK2的MIPI输出时，VCCO2需供1.2V	1.14V	3.6V
		使用ADC时，VCCO0需供3.3V电压	3.135V	3.6V
VCCX/VCCO1/VBUSPAD/VDDDUSB	VCCX/VCCO1/VBUSPAD/VDDDUSB内部连接在一起	LX版本辅助电压（不支持USB2.0 PHY）	1.71V	1.89V
		UX版本辅助电压（支持USB2.0 PHY）	2.375V	3.6V
		使用USB2.0 PHY时，VCCX需供3.3V电压	3.135V	3.6V

GW1NS-2 CS36封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCPLL	VCC/VCCPLL内部连接在一起		1.14V	1.26V
VCCO1/VCCO3	VCCO1/VCCO3内部连接在一起, I/O Bank电压	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压, UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
VCCO2、VCCO0	I/O Bank电压	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压, UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
		使用ADC时, VCCO0需供3.3V电压	3.135V	3.6V
VCCX	LX版本辅助电压		1.71V	1.89V
	UX版本辅助电压		2.375V	3.6V
GW1NS-2 QN48封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCPLL	VCC/VCCPLL内部连接在一起		1.14V	1.26V
VCCO1、VCCO2	I/O Bank电压	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压, UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
VCCX	LX版本辅助电压		1.71V	1.89V
	UX版本辅助电压		2.375V	3.6V
VCCO0/VCCO3	VCCO0/VCCO3内部连接在一起	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压, UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
		使用ADC时, VCCO0需供3.3V电压	3.135V	3.6V

GW1NS-2 LQ144封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCPLL	VCC/VCCPLL内部连接在一起		1.14V	1.26V
VCCO0、VCCO1 VCCO2、VCCO3	I/O Bank电压	LX版本I/O Bank电压	1.14V	1.89V
		UX版本I/O Bank电压，UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
	使用ADC时，VCCO0需供3.3V电压		3.135V	3.6V
VCCX/VDDAUSB	VCCX/VDDAUSB内部 连接在一起	LX版本辅助电压（不支持USB2.0 PHY）	1.71V	1.89V
		UX版本辅助电压（支持USB2.0 PHY）	2.375V	3.6V
		使用USB2.0 PHY时，VCCX需供3.3V电压	3.135V	3.6V
VDDUSB	模拟电源供电管脚 (3.3V)		3.135V	3.6V
GW1NS-2 CS36U封装电源供电要求				
名称	描述		最小值	最大值
VCC/VCCPLL	VCC/VCCPLL内部连接在一起		1.14V	1.26V
VCCO2、VCCO3	I/O Bank电压	UX版本器件的VCCX需大于或者等于I/O Bank电压	1.14V	3.6V
		使用BANK2的MIPI输出时，VCCO2需供1.2V	1.14V	3.6V
VCCO1/VCCX/VDDAUSB/ VDDUSB	VCCX/VCCO1/VDDAUSB/VDDUSB内部连接 在一起	UX版本辅助电压	2.375V	3.6V
		使用USB2.0 PHY时，VCCX需供3.3V电压	3.135V	3.6V
VCCO0	UX版本器件的VCCX需大于或者等于I/O Bank电压		1.14V	3.6V
	使用ADC时，VCCO0需供3.3V电压，同时VCCX需供3.3V电压		3.135V	3.6V