



# GW1NZ 系列 FPGA 产品(车规级) 封装与管脚手册

UG846-1.1,2023-09-28

版权所有 © 2023 广东高云半导体科技股份有限公司

**GOWIN**高云, Gowin, 小蜜蜂, LittleBee, 高云均为广东高云半导体科技股份有限公司注册商标, 本手册中提到的其他任何商标, 其所有权利属其拥有者所有。未经本公司书面许可, 任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部, 并不得以任何形式传播。

## 免责声明

本文档并未授予任何知识产权的许可, 并未以明示或暗示, 或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外, 高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保, 包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等, 均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任, 高云半导体保留修改文档中任何内容的权利, 恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

## 版本信息

| 日期         | 版本  | 说明  |
|------------|-----|---|
| 2021/11/25 | 1.0 | 初始版本。   |
| 2023/09/28 | 1.1 | <ul style="list-style-type: none"><li>● 删除管脚定义章节。</li><li>● 新增“图 4-2 推荐 PCB Layout QN48”。</li><li>● 更新“封装和最大用户 I/O 信息”中“表 2-1 封装和最大用户 I/O 信息”QN48 的最大用户 I/O 信息。</li></ul> |

# 目录

|                                |          |
|--------------------------------|----------|
| 目录.....                        | i        |
| 图目录.....                       | ii       |
| 表目录.....                       | iii      |
| <b>1 关于本手册.....</b>            | <b>1</b> |
| 1.1 手册内容.....                  | 1        |
| 1.2 相关文档.....                  | 1        |
| 1.3 术语、缩略语.....                | 1        |
| 1.4 技术支持与反馈.....               | 2        |
| <b>2 概述.....</b>               | <b>3</b> |
| 2.1 无铅封装.....                  | 3        |
| 2.2 封装和最大用户 I/O 信息.....        | 3        |
| 2.3 电源管脚.....                  | 4        |
| 2.4 管脚数目.....                  | 4        |
| 2.4.1 GW1NZ-1 器件管脚数目.....      | 4        |
| 2.5 I/O BANK 说明.....           | 4        |
| <b>3 管脚分布示意图.....</b>          | <b>6</b> |
| 3.1 GW1NZ-1 器件管脚分布示意图.....     | 6        |
| 3.1.1 QN48 管脚分布示意图.....        | 6        |
| <b>4 封装尺寸.....</b>             | <b>7</b> |
| 4.1 封装尺寸 QN48 (6mm x 6mm)..... | 7        |

# 图目录

|  |   |
|--|---|
| 图 3-1 GW1NZ-1 器件 QN48 封装管脚分布示意图（顶视图） ..... | 6 |
| 图 4-1 封装尺寸 QN48.....                       | 7 |
| 图 4-2 推荐 PCB Layout QN48.....              | 8 |

# 表目录

|                                  |   |
|----------------------------------|---|
| 表 1-1 术语、缩略语 .....               | 1 |
| 表 2-1 封装和最大用户 I/O 信息 .....       | 3 |
| 表 2-2 GW1NZ 电源管脚 .....           | 4 |
| 表 2-3 GW1NZ-1 器件管脚数目列表 .....     | 4 |
| 表 3-1 GW1NZ-1 器件 QN48 其他管脚 ..... | 6 |

# 1 关于本手册

## 1.1 手册内容

GW1NZ 系列车规级 FPGA 产品封装与管脚手册主要包括高云半导体 GW1NZ 系列 FPGA 产品(车规级)的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

## 1.2 相关文档

通过登录高云半导体网站 [www.gowinsemi.com.cn](http://www.gowinsemi.com.cn) 可以下载、查看以下相关文档：

- [DS845, GW1NZ 系列 FPGA 产品\(车规级\)数据手册](#)
- [UG290, Gowin FPGA 产品编程配置手册](#)
- [UG845, GW1NZ-1 器件\(车规级\)Pinout 手册](#)

## 1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

**表 1-1 术语、缩略语**

| 术语、缩略语 | 全称                            | 含义        |
|--------|-------------------------------|-----------|
| FPGA   | Field Programmable Gate Array | 现场可编程门阵列  |
| GPIO   | Gowin Programmable IO         | 高云可编程通用管脚 |
| QN     | QFN                           | QFN 封装    |

## 1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：[www.gowinsemi.com.cn](http://www.gowinsemi.com.cn)

E-mail：[support@gowinsemi.com](mailto:support@gowinsemi.com)

Tel: +86 755 8262 0391

# 2 概述

高云半导体 GW1NZ 系列 FPGA 产品(车规级)是高云半导体小蜜蜂® (LittleBee®) 家族 FPGA 第一代零功耗产品, 具有零功耗、低成本、瞬时启动、非易失性、高安全性、封装类型丰富、使用方便灵活等特点, 可广泛应用于工业控制、通信、消费类、视频监控等领域。

高云半导体提供面向市场自主研发的新一代 FPGA 硬件开发环境, 支持 GW1NZ 系列 FPGA 产品(车规级), 能够完成 FPGA 综合、布局、布线、产生数据流文件及下载等一站式工作。

## 2.1 无铅封装

GW1NZ 系列 FPGA 产品(车规级)采用无铅工艺封装, 绿色环保, 符合欧盟的 RoHS 指令。GW1NZ 系列 FPGA 产品(车规级)物质成分信息符合 IPC-1752 标准文件。

## 2.2 封装和最大用户 I/O 信息

表 2-1 封装和最大用户 I/O 信息

| 封装   | 间距(mm) | 尺寸(mm) | GW1NZ-1 |
|------|--------|--------|---------|
| QN48 | 0.4    | 6 x 6  | 40      |

注!

- 本手册中 GW1NZ 系列 FPGA 产品(车规级)封装命名采用缩写的方式, 详细信息请参考 [1.3 术语、缩略语](#)。
- JTAGSEL\_N 和 JTAG 管脚是互斥管脚, JTAGSEL\_N 引脚和 JTAG 下载的 4 个引脚 (TCK、TDI、TDO、TMS) 不可同时复用为 I/O。当 mode[2:0]=001 时, JTAGSEL\_N 管脚与 JTAG 配置的 4 个管脚 (TCK、TMS、TDI、TDO) 可以同时设置为 GPIO。

## 2.3 电源管脚

表 2-2 GW1NZ 电源管脚

|      |        |        |      |
|------|--------|--------|------|
| VCC  | VCCIO0 | VCCIO1 | VCCX |
| VCCM | VSS    | -      | -    |

## 2.4 管脚数目

### 2.4.1 GW1NZ-1 器件管脚数目

表 2-3 GW1NZ-1 器件管脚数目列表

| 管脚类型                       |       | GW1NZ-1 |
|----------------------------|-------|---------|
|                            |       | QN48    |
| I/O 单端/差分对 <sup>[1]</sup>  | BANK0 | 17/8    |
|                            | BANK1 | 22/10   |
| 最大用户 I/O 总数 <sup>[2]</sup> |       | 40      |
| 差分对                        |       | 18      |
| VCC                        |       | 3       |
| VCCX                       |       | 1       |
| VCCIO0                     |       | 1       |
| VCCIO1                     |       | 1       |
| VSS                        |       | 2       |
| MODE0                      |       | 1       |
| MODE1                      |       | 1       |
| JTAGSEL_N                  |       | 1       |

注!

- [1]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- [2] JTAGSEL\_N 和 JTAG 管脚是互斥管脚，JTAGSEL\_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O。当 mode[2:0]=001 时，JTAGSEL\_N 管脚与 JTAG 配置的 4 个管脚（TCK、TMS、TDI、TDO）可以同时设置为 GPIO。

## 2.5 I/O BANK 说明

GW1NZ-1 包括 2 个 I/O Bank。

详细的 Bank 分布示意图请参考 [DS841, GW1NZ 系列 FPGA 产品\(车规级\)数据手册 > 3.3 输入输出模块。](#)

本手册列举了 GW1NZ 系列 FPGA 产品(车规级)每种封装的管脚分布示意图，详细信息请参考 3 管脚分布示意图。GW1NZ 系列 FPGA 产品(车规级)的不同 BANK 用不同颜色区分。

用户 I/O、电源、地使用不同的符号和颜色来区分。GW1NZ 系列 FPGA 产品(车规级)管脚示意图中管脚定义如下所示：

- “” 表示 BANK0 中的 I/O。

- “” 表示 BANK1 中的 I/O。
- “” 表示 VCC、VCCX、VCCIO，填充颜色不变。
- “” 表示 VSS，填充颜色不变。
- “” 表示 NC。

# 3 管脚分布示意图

## 3.1 GW1NZ-1 器件管脚分布示意图

### 3.1.1 QN48 管脚分布示意图

图 3-1 GW1NZ-1 器件 QN48 封装管脚分布示意图（顶视图）

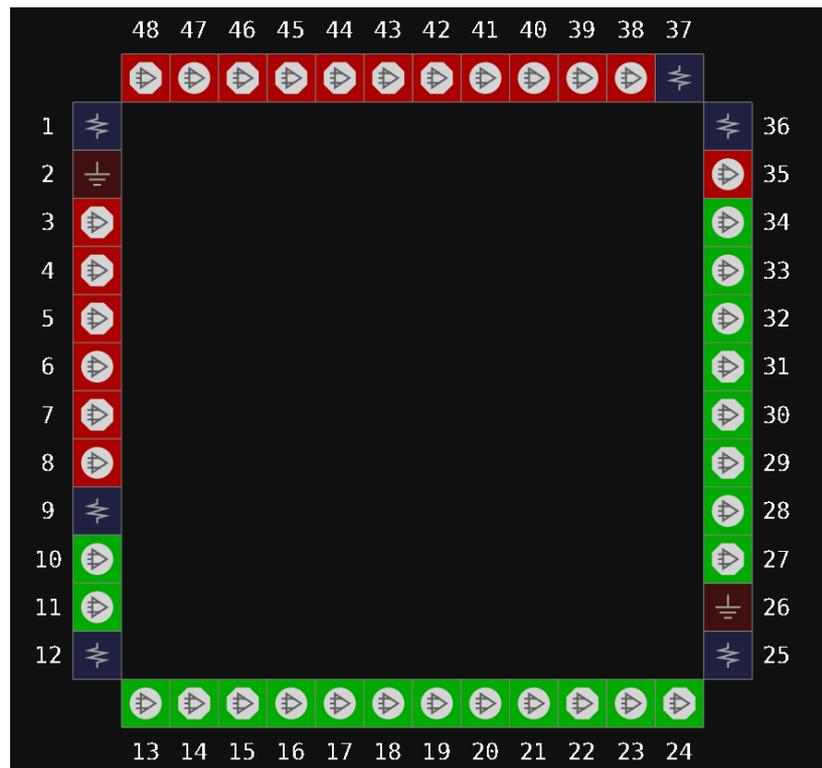


表 3-1 GW1NZ-1 器件 QN48 其他管脚

|        |         |
|--------|---------|
| VCC    | 9、12、37 |
| VCCIO0 | 1       |
| VCCIO1 | 25      |
| VCCX   | 36      |
| VSS    | 2、26    |



图 4-2 推荐 PCB Layout QN48

