



GW2AN 系列 FPGA 产品 封装与管脚手册

UG973-1.0, 2021-02-24

版权所有©2021 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2021/02/24	1.0	初始版本，支持 GW2AN-18X 器件。

目录

目录.....	i
图目录.....	iii
表目录.....	iv
1 关于本手册.....	1
1.1 手册内容.....	1
1.2 相关文档.....	1
1.3 术语、缩略语.....	2
1.4 技术支持与反馈.....	2
2 概述.....	3
2.1 无铅封装.....	3
2.2 封装和最大用户 I/O 信息、LVDS 对数.....	3
2.3 电源管脚.....	4
2.4 管脚数目.....	5
2.4.1 GW2AN-18X 器件管脚数目.....	5
2.5 管脚定义说明.....	8
2.6 I/O BANK 说明.....	10
3 管脚分布示意图.....	11
3.1 GW2AN-18X 器件管脚分布示意图.....	12
3.1.1 UG484 UV 版本管脚分布示意图.....	12
3.1.1 UG484 LV 版本管脚分布示意图.....	13
3.1.2 UG484 EV 版本管脚分布示意图.....	14
3.1.3 UG400 UV 版本管脚分布示意图.....	15
3.1.4 UG400 LV 版本管脚分布示意图.....	16
3.1.5 UG400 EV 版本管脚分布示意图.....	17
3.1.6 UG256 UV 版本管脚分布示意图.....	18
3.1.7 UG256 LV 版本管脚分布示意图.....	19
3.1.8 UG256 EV 版本管脚分布示意图.....	20
3.1.9 PG256 UV 版本管脚分布示意图.....	21
3.1.10 PG256 LV 版本管脚分布示意图.....	22
3.1.11 PG256 EV 版本管脚分布示意图.....	23
3.1.12 UG332 UV 版本管脚分布示意图.....	24
3.1.13 UG332 LV 版本管脚分布示意图.....	25
3.1.14 UG332 EV 版本管脚分布示意图.....	26
3.1.15 UG324 UV 版本管脚分布示意图.....	27
3.1.16 UG324 LV 版本管脚分布示意图.....	28
3.1.17 UG324 EV 版本管脚分布示意图.....	29

3.1.18 PG484 UV 版本管脚分布示意图	30
3.1.19 PG484 LV 版本管脚分布示意图	31
3.1.20 PG484 EV 版本管脚分布示意图	32
4 封装尺寸	33
4.1 封装尺寸 UG256 (14mm x 14mm)	34
4.2 封装尺寸 UG324 (15mm x 15mm)	35
4.3 封装尺寸 UG332 (17mm x 17mm)	36
4.4 封装尺寸 UG400(17mm x 17mm)	37
4.5 封装尺寸 UG484(19mm x 19mm)	38
4.6 封装尺寸 PG256 (17mm x 17mm)	39
4.7 封装尺寸 PG484 (23mm x 23mm)	40

图目录

图 3-1 GW2AN-18X 器件 UG484 UV 版本封装管脚分布示意图	12
图 3-2 GW2AN-18X 器件 UG484 LV 版本封装管脚分布示意图	13
图 3-3 GW2AN-18X 器件 UG484 EV 版本封装管脚分布示意图	14
图 3-4 GW2AN-18X 器件 UG400 UV 版本封装管脚分布示意图	15
图 3-5 GW2AN-18X 器件 UG400 LV 版本封装管脚分布示意图	16
图 3-6 GW2AN-18X 器件 UG400 EV 版本封装管脚分布示意图	17
图 3-7 GW2AN-18X 器件 UG256 UV 版本封装管脚分布示意图	18
图 3-8 GW2AN-18X 器件 UG256 LV 版本封装管脚分布示意图	19
图 3-9 GW2AN-18X 器件 UG256 EV 版本封装管脚分布示意图	20
图 3-10 GW2AN-18X 器件 PG256 UV 版本封装管脚分布示意图	21
图 3-11 GW2AN-18X 器件 PG256 LV 版本封装管脚分布示意图	22
图 3-12 GW2AN-18X 器件 PG256 EV 版本封装管脚分布示意图	23
图 3-13 GW2AN-18X 器件 UG332 UV 版本封装管脚分布示意图	24
图 3-14 GW2AN-18X 器件 UG332 LV 版本封装管脚分布示意图	25
图 3-15 GW2AN-18X 器件 UG332 EV 版本封装管脚分布示意图	26
图 3-16 GW2AN-18X 器件 UG324 UV 版本封装管脚分布示意图	27
图 3-17 GW2AN-18X 器件 UG324 LV 版本封装管脚分布示意图	28
图 3-18 GW2AN-18X 器件 UG324 EV 版本封装管脚分布示意图	29
图 3-19 GW2AN-18X 器件 PG484 UV 版本封装管脚分布示意图	30
图 3-20 GW2AN-18X 器件 PG484 LV 版本封装管脚分布示意图	31
图 3-21 GW2AN-18X 器件 PG484 EV 版本封装管脚分布示意图	32
图 4-1 封装尺寸 UG256	34
图 4-2 封装尺寸 UG324	35
图 4-3 封装尺寸 UG332	36
图 4-4 封装尺寸 UG400	37
图 4-5 封装尺寸 UG484	38
图 4-6 封装尺寸 PG256	39
图 4-7 封装尺寸 PG484	40

表目录

表 1-1 术语、缩略语	2
表 2-1 封装和最大用户 I/O 信息、LVDS 对数	3
表 2-2 GW2AN 电源管脚	4
表 2-3 GW2AN-18X 器件管脚数目列表	5
表 2-4 GW2AN 系列 FPGA 产品管脚定义说明	8
表 3-1 GW2AN-18X 器件 UG484 UV 版本其它管脚	12
表 3-2 GW2AN-18X 器件 UG484 LV 版本其它管脚	13
表 3-3 GW2AN-18X 器件 UG484 EV 版本其它管脚	14
表 3-4 GW2AN-18X 器件 UG400 UV 版本其它管脚	15
表 3-5 GW2AN-18X 器件 UG400 LV 版本其它管脚	16
表 3-6 GW2AN-18X 器件 UG400 EV 版本其它管脚	17
表 3-7 GW2AN-18X 器件 UG256 UV 版本其它管脚	18
表 3-8 GW2AN-18X 器件 UG256 LV 版本其它管脚	19
表 3-9 GW2AN-18X 器件 UG256 EV 版本其它管脚	20
表 3-10 GW2AN-18X 器件 PG256 UV 版本其它管脚	21
表 3-11 GW2AN-18X 器件 PG256 LV 版本其它管脚	22
表 3-12 GW2AN-18X 器件 PG256 EV 版本其它管脚	23
表 3-13 GW2AN-18X 器件 UG332 UV 版本其它管脚	24
表 3-14 GW2AN-18X 器件 UG332 LV 版本其它管脚	25
表 3-15 GW2AN-18X 器件 UG332 EV 版本其它管脚	26
表 3-16 GW2AN-18X 器件 UG324 UV 版本其它管脚	27
表 3-17 GW2AN-18X 器件 UG324 LV 版本其它管脚	28
表 3-18 GW2AN-18X 器件 UG324 EV 版本其它管脚	29
表 3-19 GW2AN-18X 器件 PG484UV 版本其它管脚	30
表 3-20 GW2AN-18X 器件 PG484 LV 版本其它管脚	31
表 3-21 GW2AN-18X 器件 PG484 EV 版本其它管脚	32

1 关于本手册

1.1 手册内容

GW2AN 系列 FPGA 产品封装与管脚手册主要包括高云半导体 GW2AN 系列 FPGA 产品的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

1. [DS971, GW2AN 系列 FPGA 产品数据手册](#)
2. [UG972, GW2AN-18X 器件 Pinout 手册](#)
3. [UG290, Gowin FPGA 产品编程配置手册](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPGA	Field Programmable Gate Array	现场可编程门阵列
LVDS	Low-Voltage Differential Signaling	低电压差分信号
UG484	UBGA484	UBGA484 封装
UG400	UBGA400	UBGA400 封装
UG256	UBGA256	UBGA256 封装
PG256	PBGA256	PBGA256 封装
UG332	UBGA332	UBGA332 封装
UG324	UBGA324	UBGA324 封装
PG484	PBGA484	PBGA484 封装

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

高云半导体 GW2AN 系列 FPGA 产品是高云半导体晨熙®(Arora®)家族第一代产品，内部资源丰富，封装 IO 数量丰富，使用方便灵活。

2.1 无铅封装

GW2AN 系列 FPGA 产品采用无铅工艺封装，绿色环保，符合欧盟的 RoHS 指令。GW2AN 系列 FPGA 产品物质成分信息符合 IPC-1752 标准文件。

2.2 封装和最大用户 I/O 信息、LVDS 对数

表 2-1 封装和最大用户 I/O 信息、LVDS 对数

封装	间距(mm)	尺寸(mm)	E-pad 尺寸 (mm)	GW2AN-4X	GW2AN-9X	GW2AN-18X
UG484	0.8	19 x 19		TBD	TBD	393 (96)
UG400	0.8	17 x 17	-	TBD	TBD	335 (95)
UG256	0.8	14 x 14		TBD	TBD	207 (86)
PG256	1.0	17 x 17	-	TBD	TBD	207 (86)
UG332	0.8	17 x 17	-	TBD	TBD	279 (82)
UG324	0.8	15 x 15		TBD	TBD	279 (74)
PG484	1.0	23 x 23		TBD	TBD	381 (96)

注！

- 本手册中 GW2AN 系列 FPGA 产品封装命名采用缩写的方式，详细信息请参考 1.3 术语、缩略语；
- JTAGSEL_N 和 JTAG 管脚是互斥管脚，JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚（TCK、TDI、TDO、TMS）不可同时复用为 I/O，此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况；当 mode[2:0]=001 时，JTAGSEL_N 管脚与 JTAG 配置的 4 个管脚（TCK、TMS、TDI、TDO）可以同时设置为 GPIO，此时最大用户 I/O 数加 1；

2.3 电源管脚

表 2-2 GW2AN 电源管脚

VCC	VCCO0	VCCO1	VCCO2
VCCO3	VCCO4	VCCO5	VCCO6
VCCO7	VCCO8	VCCX	VSS
NC			

2.4 管脚数目

2.4.1 GW2AN-18X 器件管脚数目

表 2-3 GW2AN-18X 器件管脚数目列表

管脚类型		GW2AN-18X																					
		UG48 ₄ ^[1]	UG48 ₄ ^[2]	UG48 ₄ ^[3]	UG40 ₀ ^[1]	UG40 ₀ ^[2]	UG40 ₀ ^[3]	UG25 ₆ ^[1]	UG25 ₆ ^[2]	UG25 ₆ ^[3]	PG256 ₁ ^[1]	PG256 ₂ ^[2]	PG256 ₃ ^[3]	UG33 ₂ ^[1]	UG33 ₂ ^[2]	UG33 ₂ ^[3]	UG32 ₄ ^[1]	UG32 ₄ ^[2]	UG32 ₄ ^[3]	PG484 ₁ ^[1]	PG484 ₂ ^[2]	PG484 ₃ ^[3]	
I/O 单 端/差 分对 /LVDS ^[4]	BANK 0	48/24/ 12	48/24/ 12	48/24/ 12	44/22/ 12	44/22/ 12	44/22/ 12	26/13/ 11	26/13/ 11	26/13/ 11	26/13/ 11	26/13/ 11	26/13/ 11	36/18/ 11	36/18/ 11	36/18/ 11	36/18/ 11	36/18/ 11	36/18/ 11	46/23/ 12	46/23/ 12	46/23/ 12	
	BANK 1	47/23/ 12	47/23/ 12	47/23/ 12	39/19/ 12	39/19/ 12	39/19/ 12	25/12/ 10	25/12/ 10	25/12/ 10	25/12/ 10	25/12/ 10	25/12/ 10	33/16/ 12	33/16/ 12	33/16/ 12	35/17/ 12	35/17/ 12	35/17/ 12	47/23/ 12	47/23/ 12	47/23/ 12	
	BANK 2	48/24/ 12	48/24/ 12	48/24/ 12	40/20/ 12	40/20/ 12	40/20/ 12	24/12/ 12	24/12/ 12	24/12/ 12	24/12/ 12	24/12/ 12	24/12/ 12	32/16/ 8	32/16/ 8	32/16/ 8	32/16/ 7	32/16/ 7	32/16/ 7	48/24/ 12	48/24/ 12	48/24/ 12	
	BANK 3	48/24/ 12	48/24/ 12	48/24/ 12	44/22/ 12	44/22/ 12	44/22/ 12	28/14/ 12	28/14/ 12	28/14/ 12	28/14/ 12	28/14/ 12	28/14/ 12	38/19/ 12	38/19/ 12	38/19/ 12	36/18/ 9	36/18/ 9	36/18/ 9	48/24/ 12	48/24/ 12	48/24/ 12	
	BANK 4	48/24/ 12	48/24/ 12	48/24/ 12	42/21/ 12	42/21/ 12	42/21/ 12	26/13/ 12	26/13/ 12	26/13/ 12	26/13/ 12	26/13/ 12	26/13/ 12	36/18/ 10	36/18/ 10	36/18/ 10	36/18/ 7	36/18/ 7	36/18/ 7	48/24/ 12	48/24/ 12	48/24/ 12	
	BANK 5	48/24/ 12	48/24/ 12	48/24/ 12	42/21/ 12	42/21/ 12	42/21/ 12	26/13/ 12	26/13/ 12	26/13/ 12	26/13/ 12	26/13/ 12	26/13/ 12	34/17/ 9	34/17/ 9	34/17/ 9	36/18/ 9	36/18/ 9	36/18/ 9	48/24/ 12	48/24/ 12	48/24/ 12	
	BANK 6	36/18/ 9	36/18/ 9	36/18/ 9	28/14/ 9	28/14/ 9	28/14/ 9	16/8/6	16/8/6	16/8/6	16/8/6	16/8/6	16/8/6	24/12/ 9	24/12/ 9	24/12/ 9	24/12/ 6	24/12/ 6	24/12/ 6	36/18/ 9	36/18/ 9	36/18/ 9	
	BANK 7	24/12/ 6	24/12/ 6	24/12/ 6	24/12/ 6	24/12/ 6	24/12/ 6	16/8/5	16/8/5	16/8/5	16/8/5	16/8/5	16/8/5	16/8/4	16/8/4	16/8/4	16/8/4	16/8/4	16/8/4	16/8/4	24/12/ 6	24/12/ 6	24/12/ 6
	BANK 8	36/18/ 9	36/18/ 9	36/18/ 9	32/16/ 8	32/16/ 8	32/16/ 8	20/10/ 6	20/10/ 6	20/10/ 6	20/10/ 6	20/10/ 6	20/10/ 6	30/15/ 7	30/15/ 7	30/15/ 7	28/14/ 9	28/14/ 9	28/14/ 9	36/18/ 9	36/18/ 9	36/18/ 9	
BANK 9	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	

管脚类型	GW2AN-18X																				
	UG48 ₄ ^[1]	UG48 ₄ ^[2]	UG48 ₄ ^[3]	UG40 ₀ ^[1]	UG40 ₀ ^[2]	UG40 ₀ ^[3]	UG25 ₆ ^[1]	UG25 ₆ ^[2]	UG25 ₆ ^[3]	PG256 ₁ ^[1]	PG256 ₂ ^[2]	PG256 ₃ ^[3]	UG33 ₂ ^[1]	UG33 ₂ ^[2]	UG33 ₂ ^[3]	UG32 ₄ ^[1]	UG32 ₄ ^[2]	UG32 ₄ ^[3]	PG484 ₁ ^[1]	PG484 ₂ ^[2]	PG484 ₃ ^[3]
最大用户 I/O 总数 ^[5]	383	383	383	335	335	335	207	207	207	207	207	207	279	279	279	279	279	279	381	381	381
差分对	191	191	191	167	167	167	103	103	103	103	103	103	139	139	139	139	139	139	190	190	190
TrueLVDS 输出	96	96	96	95	95	95	86	86	86	86	86	86	82	82	82	74	74	74	96	96	96
VCC	0	12	12	0	10	10	8	8	8	8	8	8	8	8	8	10	10	10	12	12	12
VCCX	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
VCCO0	4	0	0	3	0	0	2	2	2	2	2	2	2	2	2	2	2	2	6	6	6
VCCO1	5	5	5	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	5	5	5
VCCO2	4	4	4	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	5	5	5
VCCO3	5	5	5	3	3	3	2	2	2	2	2	2	2	2	2	2	2	2	5	5	5
VCCO4	4	4	4	2	2	2	2	2	2	2	2	2	2	2	2	2	2	2	5	5	5
VCCO5	5	5	5	3	3	3	2	2	2	2	2	2	2	2	2	2	2	2	5	5	5
VCCO6	3	3	3	2	2	2	1	1	1	1	1	1	2	2	2	2	2	2	3	3	3
VCCO7	3	3	3	2	2	2	2	2	2	2	2	2	1	1	1	2	2	2	4	4	4
VCCO8	3	3	3	2	2	2	1	1	1	1	1	1	2	2	2	2	2	2	3	3	3
VCC/VCCX	12	0	0	10	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
VCCO0/VCCX	0	4	4	0	3	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
VSS	52	52	52	33	33	33	24	24	24	24	24	24	27	27	27	16	16	16	49	49	49
MODE0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MODE1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
MODE2	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

管脚类型	GW2AN-18X																				
	UG48 4 ^[1]	UG48 4 ^[2]	UG48 4 ^[3]	UG40 0 ^[1]	UG40 0 ^[2]	UG40 0 ^[3]	UG25 6 ^[1]	UG25 6 ^[2]	UG25 6 ^[3]	PG256 1 ^[1]	PG256 2 ^[2]	PG256 3 ^[3]	UG33 2 ^[1]	UG33 2 ^[2]	UG33 2 ^[3]	UG32 4 ^[1]	UG32 4 ^[2]	UG32 4 ^[3]	PG484 1 ^[1]	PG484 2 ^[2]	PG484 3 ^[3]
EXTR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
JTAGSEL_N	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

注!

- [1]为 UV 版本封装;
- [2]为 LV 版本封装;
- [3]为 EV 版本封装;
- [4]I/O 单端/差分对/LVDS/LVDS 输出的数目包含 CLK 管脚、下载管脚, 该类数目不包括 EXTR;
- [5]JTAGSEL_N 和 JTAG 管脚是互斥管脚, JTAGSEL_N 引脚和 JTAG 下载的 4 个引脚 (TCK、TDI、TDO、TMS) 不可同时复用为 I/O, 此表格的数据为 JTAG 下载的 4 个引脚复用为 I/O 时的情况;

2.5 管脚定义说明

GW2AN 系列 FPGA 产品的管脚在不同的封装中对应不同的位置。

表 2-4 中对普通用户 I/O 的管脚定义、具有多功能的管脚定义、专用管脚的定义以及其它管脚定义进行了详细说明。

表 2-4 GW2AN 系列 FPGA 产品管脚定义说明

管脚名称	方向	说明
用户 I/O 管脚		
IO[End][Row/Column Number][A/B]	I/O/LVDS	[End]提供管脚在器件中的位置信息，包括 L(left) R(right) B(bottom) T(top) [Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为 T(top)或 B(bottom)，则提供列信息，即管脚对应的 CFU 列数。若[End]为 L(left)或 R(right)，则提供行信息，即管脚对应的 CFU 行数[A/B]提供差分信号对信息 方向为 LVDS 时表示该管脚只支持真 LVDS 输出
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM 表示在用户 I/O 功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户 I/O
D0	I/O	CPU 模式下的数据端口 D0
D1	I/O	CPU 模式下的数据端口 D1
D2	I/O	CPU 模式下的数据端口 D2
D3	I/O	CPU 模式下的数据端口 D3
D4	I/O	CPU 模式下的数据端口 D4
D5	I/O	CPU 模式下的数据端口 D5
D6	I/O	CPU 模式下的数据端口 D6
RECONFIG_N	I, 内部弱上拉	低电平脉冲开始新的 GowinCONFIG 配置
READY	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
DONE	I/O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
FASTRD_N	I/O	MSPI 模式下 Flash 访问速度选择端口 FASTRD_N，低电平表示使用高速 Flash 访问模式，高电平表示使用普通 Flash 访问模式
MCLK	I/O	MSPI 模式下时钟输出 MCLK
MCS_N	I/O	MSPI 模式下的使能信号 MCS_N，低电平有效
MI-1	I/O	MSPI 模式下 MI
MI-2	I/O	MSPI 模式下 WPN; QMSPI 模式下数据通道 2
MI-3	I/O	MSPI 模式下 HOLDN; QMSPI 模式下数据通道 3
MO	I/O	MSPI 模式下 MO
QSSPI_WPN	I	QSSPI 模式下 WPN; QSSPI 模式下数据通道 2
SSPI_CS_N	I/O	SSPI 模式下的使能信号 SSPI_CS_N，低电平有效，内部弱上拉
SO	I/O	SSPI 模式下 MISO: Master 数据输入/Slave 数据输出

管脚名称	方向	说明
SI	I/O	SSPI 模式下 MOSI: Master 数据输出/Slave 数据输入
TMS	I, 内部弱上拉	JTAG 模式串行模式输入
TCK	I	JTAG 模式串行时钟输入, 需要在 PCB 上连接 4.7K 下拉电阻
TDI	I, 内部弱上拉	JTAG 模式串行数据输入
TDO	O	JTAG 模式串行数据输出
JTAGSEL_N	I, 内部弱上拉	JTAG 模式选择信号, 低电平有效。
SCLK	I	SSPI, SERIAL, CPU 模式下的时钟输入
DIN	I, 内部弱上拉	SERIAL 模式下的数据输入
DOUT	O	SERIAL 模式下的数据输出
CLKHOLD_N	I, 内部弱上拉	高电平表示 SSPI 模式和 CPU 模式操作有效 低电平表示 SSPI 模式和 CPU 模式操作无效
WE_N	I	CPU 模式下选择 D[7: 0]的数据输入输出方向
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚, C(Comp), [x]是全局时钟序号 [1]
LPLL_T_fb/RPLL_T_fb	I	左边/右边 PLL 反馈输入管脚, T(True)
LPLL_C_fb/RPLL_C_fb	I	左边/右边 PLL 反馈输入管脚, C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边 PLL 时钟输入管脚, T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边 PLL 时钟输入管脚, C(Comp)
SDA	I/O	I2C 串行数据线
SCL	I	I2C 串行时钟线
专用管脚		
MODE2	I, 内部弱上拉	GowinCONFIG 配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
MODE1	I, 内部弱上拉	GowinCONFIG 配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
MODE0	I, 内部弱上拉	GowinCONFIG 配置模式选择信号端口; 若该管脚未被封装出来, 内部接地
EXTR	NA	外接 10K 1%电阻到地
其它管脚		
NC	NA	预留未使用
VSS	NA	Ground 管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的 I/O 电压供电管脚
VCCX	NA	辅助电压供电管脚

注!

[1] 当输入是单端时, GCLKC_[x]所在管脚不是全局时钟管脚。

2.6 I/O BANK 说明

GW2AN 系列 FPGA 产品分为九个 I/O BANK 区。详细的 Bank 分布示意图请参考 [DS971, GW2AN 系列 FPGA 产品数据手册 > 3.3 输入输出模块](#)。

该手册列举了 GW2AN 系列 FPGA 产品每种封装的管脚分布示意图，详细信息请参考 [3 管脚分布示意图](#)。GW2AN 系列 FPGA 产品的九个 BANK 用九种颜色区分。

用户 I/O、电源、地使用不同的符号和颜色来区分。GW2AN 系列 FPGA 产品管脚示意图中管脚定义如下所示：

1. “” 表示 BANK0 中的 I/O。
2. “” 表示 BANK1 中的 I/O。
3. “” 表示 BANK2 中的 I/O。
4. “” 表示 BANK3 中的 I/O。
5. “” 表示 BANK4 中的 I/O。
6. “” 表示 BANK5 中的 I/O。
7. “” 表示 BANK6 中的 I/O。
8. “” 表示 BANK7 中的 I/O。
9. “” 表示 BANK8 中的 I/O。
10. “” 表示 VCC、VCCX、VCCO，填充颜色不变。
11. “” 表示 VSS，填充颜色不变。
12. “” 表示 NC。
13. “” 表示专用管脚 EXTR。

3 管脚分布示意图

3.1 GW2AN-18X 器件管脚分布示意图

3.1.1 UG484 UV 版本管脚分布示意图

图 3-1 GW2AN-18X 器件 UG484 UV 版本封装管脚分布示意图



表 3-1 GW2AN-18X 器件 UG484 UV 版本其它管脚

VCC/VCCX	K10,K11,K12,K13,L11,L12,M11,M12,N10,N11,N12,N13
VCCO0	C7,G10,H11,H9
VCCO1	C12,C16,G13,H12,H14
VCCO2	F20,J15,K15,L15
VCCO3	M15,M18,N15,P15,V20
VCCO4	R12,R13,R14,W16
VCCO5	R10,R11,R9,W11,W7
VCCO6	N8,P8,V3
VCCO7	L8,M3,M8
VCCO8	F3,J8,K8
VSS	A1,A22,AB1,AB22,B16,B7,C11,C2,E18,E5,F2,F21,H10,H13,H15,H8,J10,J11,J12,J13,J14,J9,K14,K21,K9,L10,L13,L14,L18,L2,L9,M10,M13,M14,M4,M9,N14,N21,N9,P10,P11,P12,P13,P14,P9,R15,R8,V2,V21,W12,Y16,Y7

3.1.1 UG484 LV 版本管脚分布示意图

图 3-2 GW2AN-18X 器件 UG484 LV 版本封装管脚分布示意图

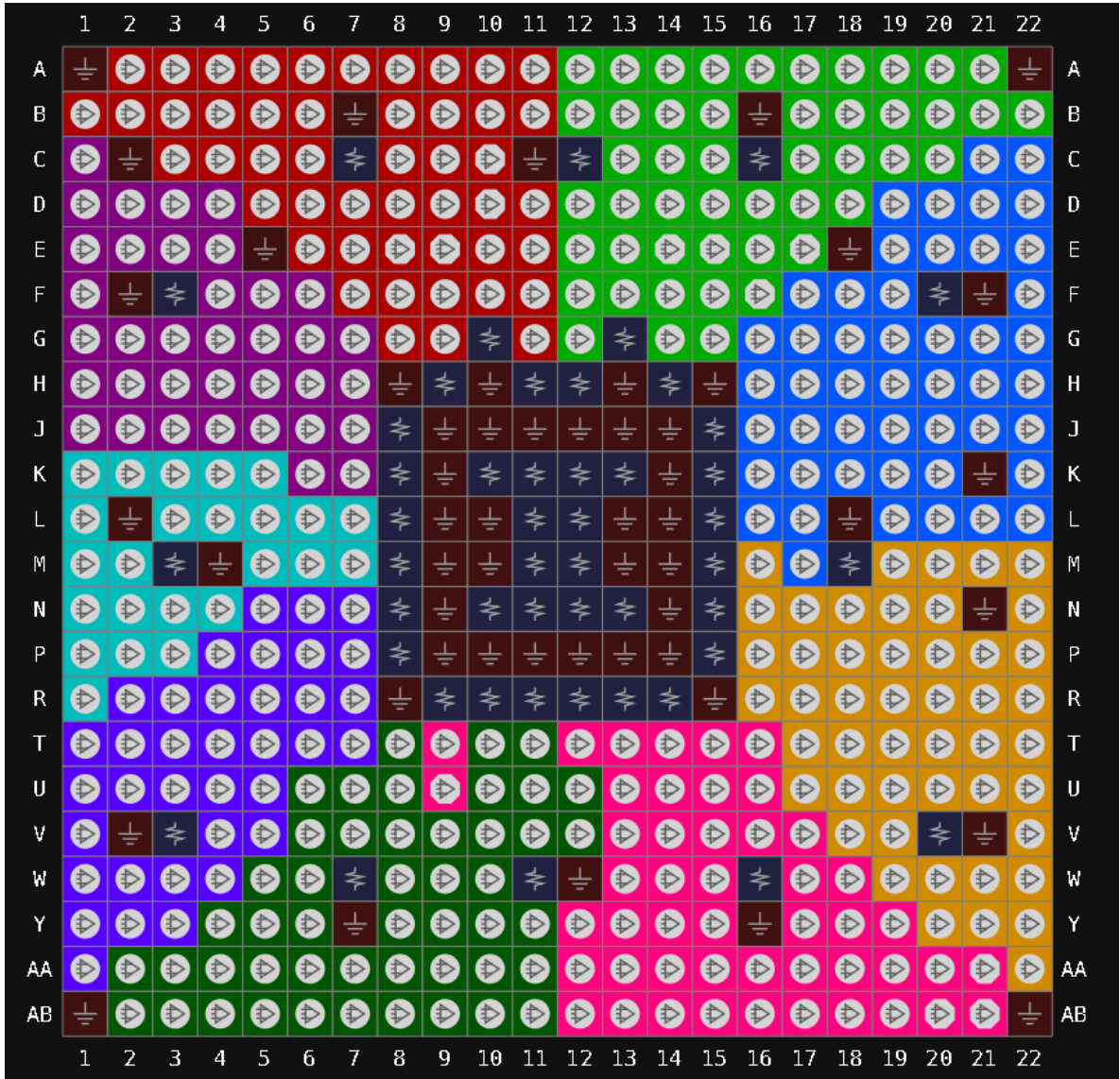


表 3-2 GW2AN-18X 器件 UG484 LV 版本其它管脚

VCC	K10,K11,K12,K13,L11,L12,M11,M12,N10,N11,N12,N13
VCC00/VCCX	C7,G10,H11,H9
VCC01	C12,C16,G13,H12,H14
VCC02	F20,J15,K15,L15
VCC03	M15,M18,N15,P15,V20
VCC04	R12,R13,R14,W16
VCC05	R10,R11,R9,W11,W7
VCC06	N8,P8,V3
VCC07	L8,M3,M8
VCC08	F3,J8,K8
VSS	A1,A22,AB1,AB22,B16,B7,C11,C2,E18,E5,F2,F21,H10,H13,H15,H8,J10,J11,J12,J13,J14,J9,K14,K21,K9,L10,L13,L14,L18,L2,L9,M10,M13,M14,M4,M9,N14,N21,N9,P10,P11,P12,P13,P14,P9,R15,R8,V2,V21,W12,Y16,Y7

3.1.2 UG484 EV 版本管脚分布示意图

图 3-3 GW2AN-18X 器件 UG484 EV 版本封装管脚分布示意图

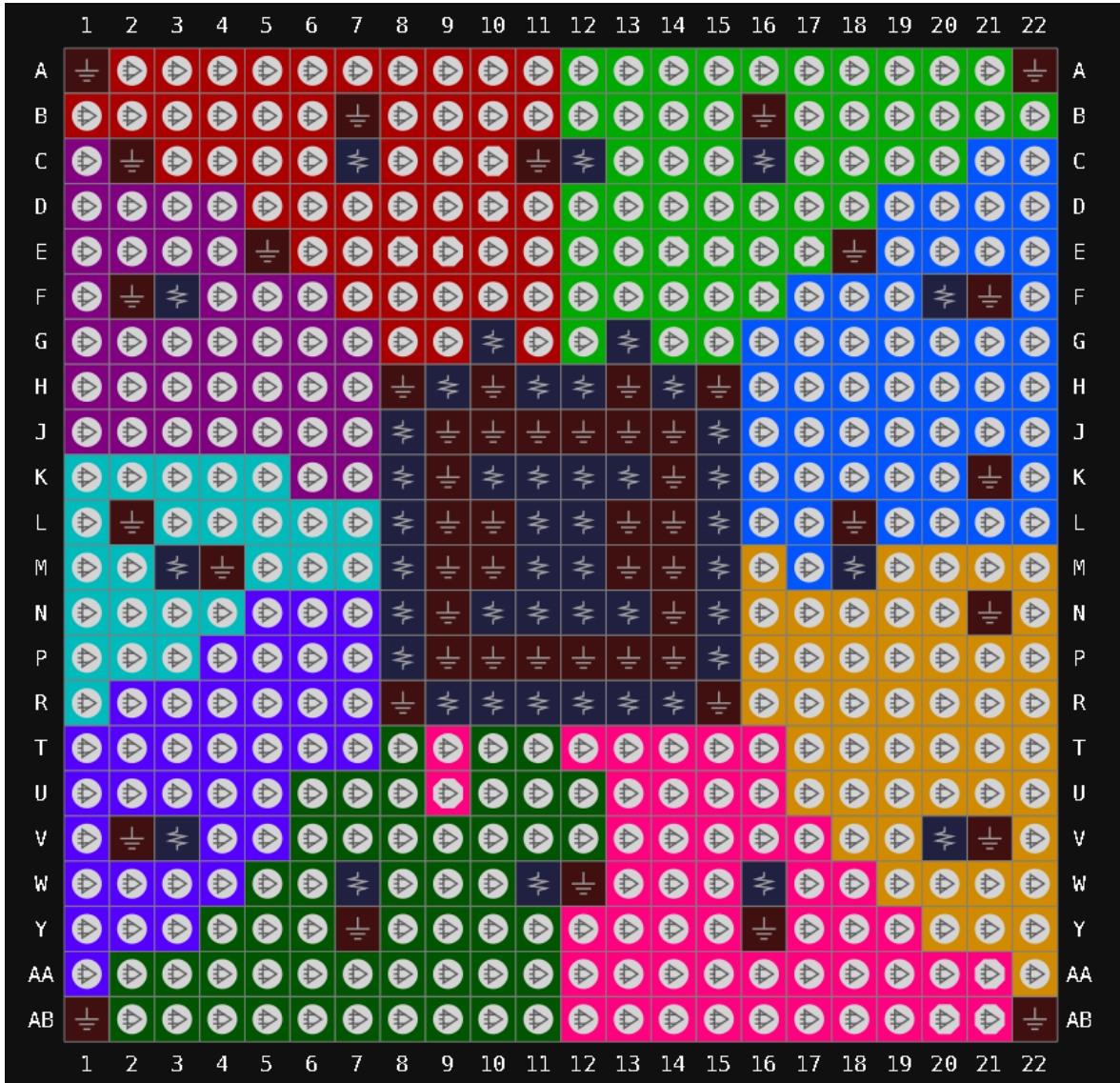


表 3-3 GW2AN-18X 器件 UG484 EV 版本其它管脚

VCC	K10,K11,K12,K13,L11,L12,M11,M12,N10,N11,N12,N13
VCCO0/VCCX	C7,G10,H11,H9
VCCO1	C12,C16,G13,H12,H14
VCCO2	F20,J15,K15,L15
VCCO3	M15,M18,N15,P15,V20
VCCO4	R12,R13,R14,W16
VCCO5	R10,R11,R9,W11,W7
VCCO6	N8,P8,V3
VCCO7	L8,M3,M8
VCCO8	F3,J8,K8
VSS	A1,A22,AB1,AB22,B16,B7,C11,C2,E18,E5,F2,F21,H10, H13,H15,H8,J10,J11,J12,J13,J14,J9,K14,K21,K9,L10,L 13,L14,L18,L2,L9,M10,M13,M14,M4,M9,N14,N21,N9,P 10,P11,P12,P13,P14,P9,R15,R8,V2,V21,W12,Y16,Y7

3.1.3 UG400 UV 版本管脚分布示意图

图 3-4 GW2AN-18X 器件 UG400 UV 版本封装管脚分布示意图

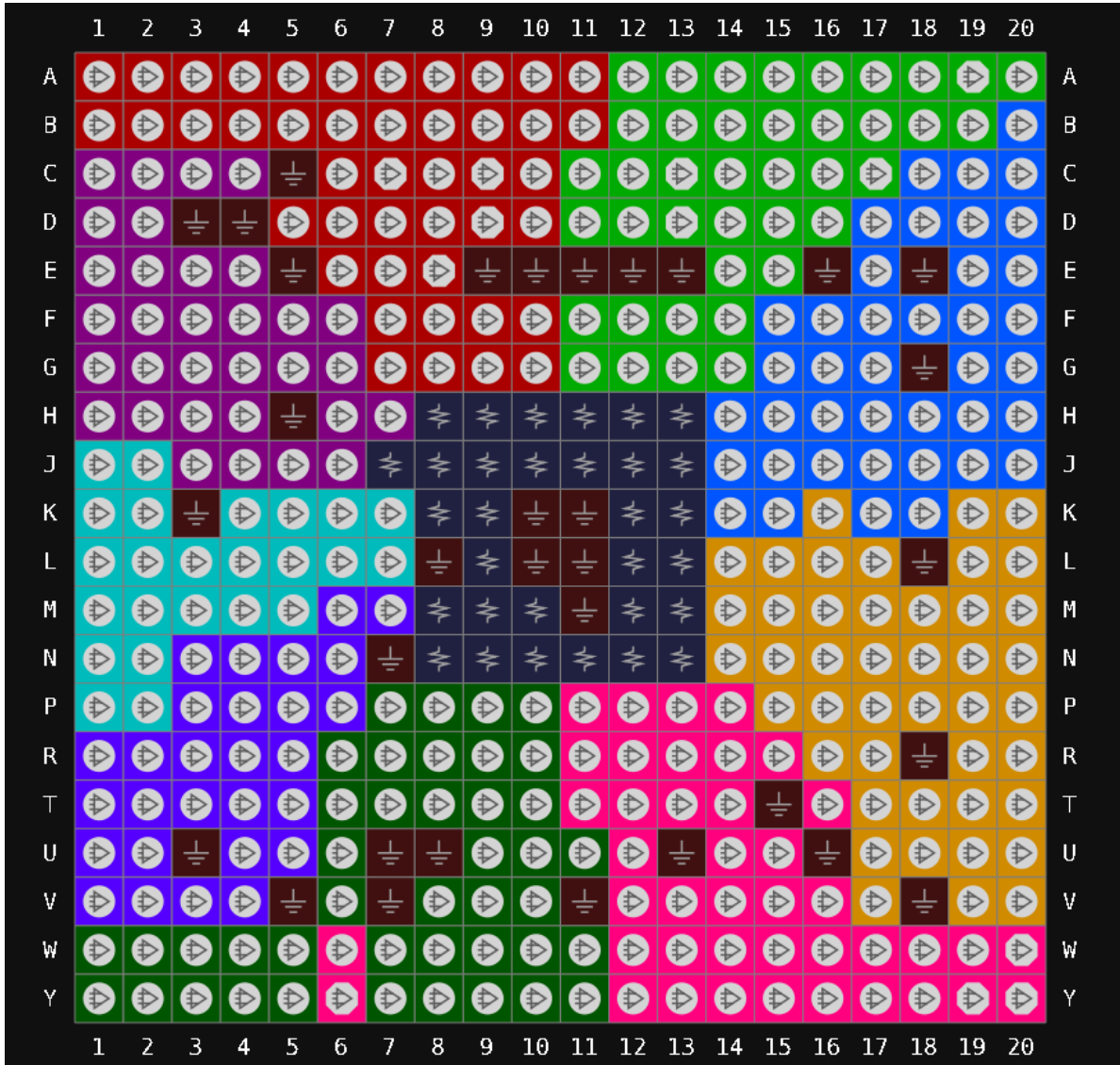


表 3-4 GW2AN-18X 器件 UG400 UV 版本其它管脚

VCC/VCCX	L9,J9,H12,L12,J10,M10,J11,M12,K12,H13
VCC00	H8,H10,H9
VCC01	H11,J12
VCC02	J13,K13
VCC03	L13,M13,N13
VCC04	N11,N12
VCC05	N9,N10,N8
VCC06	M8,M9
VCC07	K8,K9
VCC08	J7,J8
VSS	C5,D3,E13,U8,E11,D4,V5,K11,E18,V7,U13,T15,L18,H5,K3,E5,V11,M11,K10,E12,V18,N7,L8,L10,E9,U16,U3,R18,L11,G18,E10,U7,E16

3.1.4 UG400 LV 版本管脚分布示意图

图 3-5 GW2AN-18X 器件 UG400 LV 版本封装管脚分布示意图

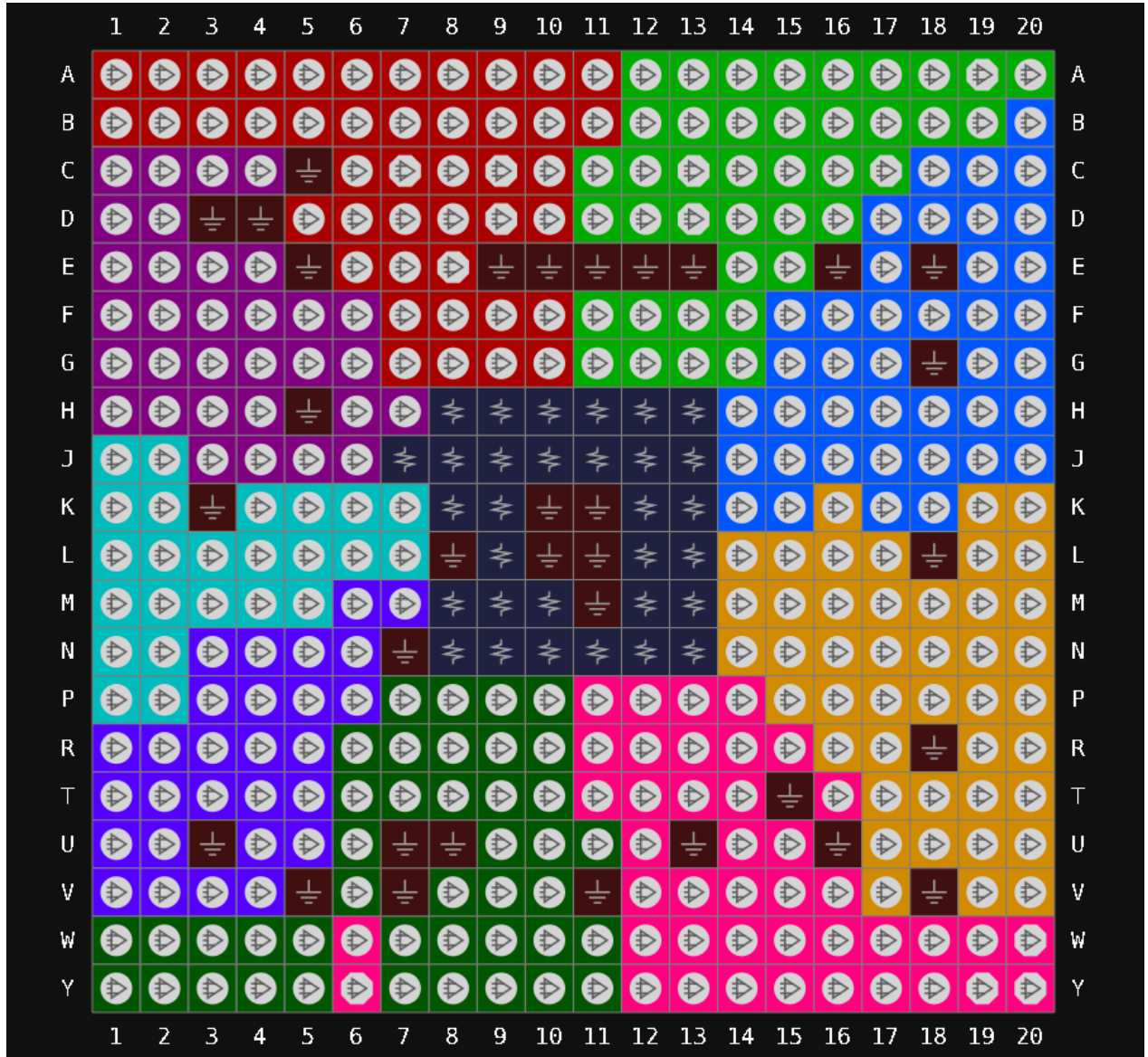


表 3-5 GW2AN-18X 器件 UG400 LV 版本其它管脚

VCC	L9,J9,H12,L12,J10,M10,J11,M12,K12,H13
VCCO0/VCCX	H8,H10,H9
VCCO1	H11,J12
VCCO2	J13,K13
VCCO3	L13,M13,N13
VCCO4	N11,N12
VCCO5	N9,N10,N8
VCCO6	M8,M9
VCCO7	K8,K9
VCCO8	J7,J8
VSS	C5,D3,E13,U8,E11,D4,V5,K11,E18,V7,U13,T15,L18,H5, K3,E5,V11,M11,K10,E12,V18,N7,L8,L10,E9,U16,U3,R 18,L11,G18,E10,U7,E16

3.1.5 UG400 EV 版本管脚分布示意图

图 3-6 GW2AN-18X 器件 UG400 EV 版本封装管脚分布示意图

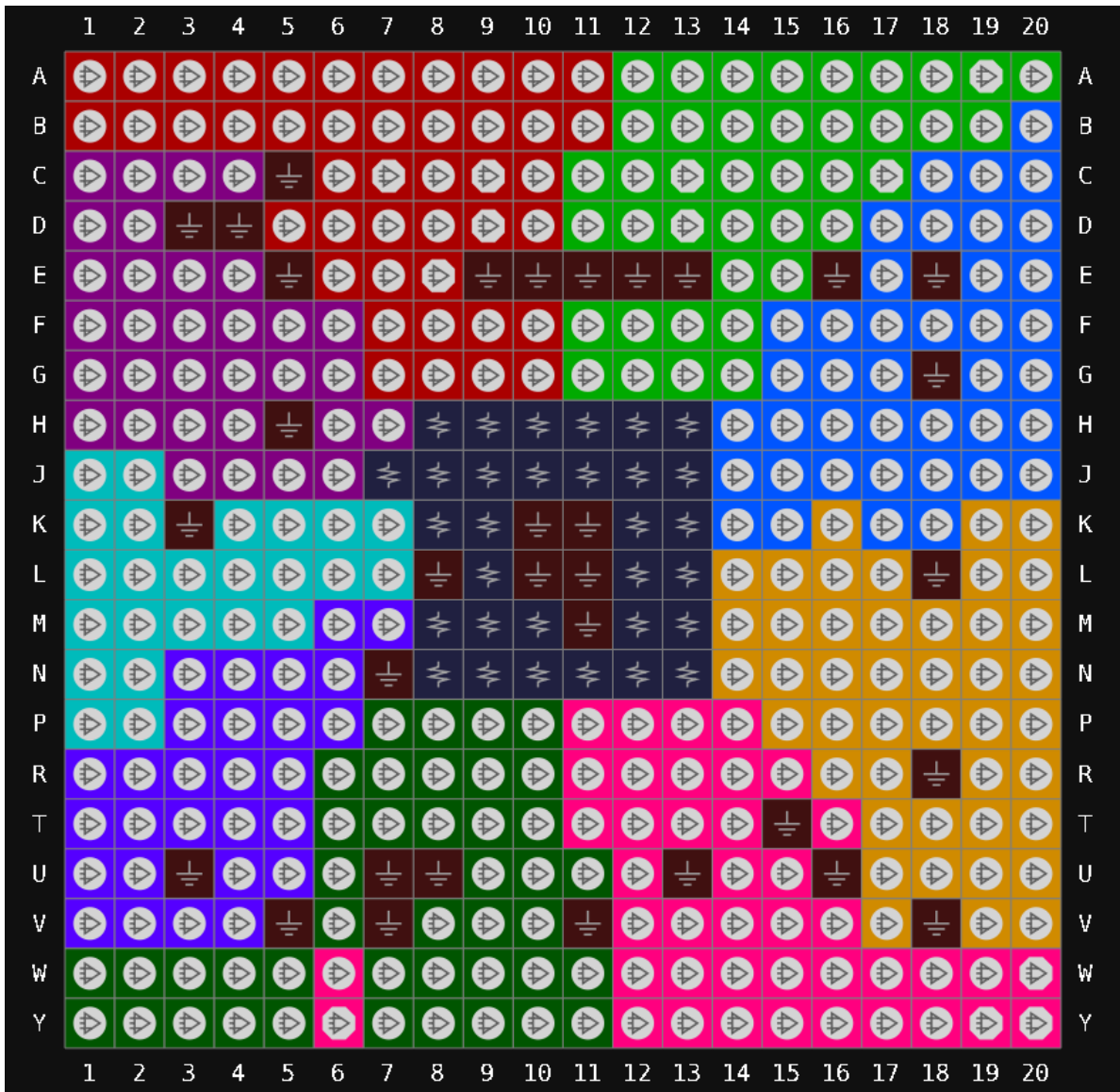


表 3-6 GW2AN-18X 器件 UG400 EV 版本其它管脚

VCC	L9,J9,H12,L12,J10,M10,J11,M12,K12,H13
VCC00/VCCX	H8,H10,H9
VCC01	H11,J12
VCC02	J13,K13
VCC03	L13,M13,N13
VCC04	N11,N12
VCC05	N9,N10,N8
VCC06	M8,M9
VCC07	K8,K9
VCC08	J7,J8
VSS	C5,D3,E13,U8,E11,D4,V5,K11,E18,V7,U13,T15,L18,H5 ,K3,E5,V11,M11,K10,E12,V18,N7,L8,L10,E9,U16,U3,R 18,L11,G18,E10,U7,E16

3.1.6 UG256 UV 版本管脚分布示意图

图 3-7 GW2AN-18X 器件 UG256 UV 版本封装管脚分布示意图



表 3-7 GW2AN-18X 器件 UG256 UV 版本其它管脚

VCC/VCCX	T16,G7,A16,K10,K7,T1,G10,A1
VCC0	G8,D5
VCC01	D12,G9
VCC02	E13,H10
VCC03	M13,J10
VCC04	N12,K9
VCC05	N5,K8
VCC06	M4
VCC07	H7,J7
VCC08	E4
VSS	M12,M5,B2,R15,N13,H8,C3,L11,H9,D4,D13,N4,J8,E5, R2,J9,E12,F6,P14,L6,F11,C14,P3,B15

3.1.7 UG256 LV 版本管脚分布示意图

图 3-8 GW2AN-18X 器件 UG256 LV 版本封装管脚分布示意图



表 3-8 GW2AN-18X 器件 UG256 LV 版本其它管脚

VCC	T16,G7,A16,K10,K7,T1,G10,A1
VCC00/VCCX	G8,D5
VCC01	D12,G9
VCC02	E13,H10
VCC03	M13,J10
VCC04	N12,K9
VCC05	N5,K8
VCC06	M4
VCC07	H7,J7
VCC08	E4
VSS	M12,M5,B2,R15,N13,H8,C3,L11,H9,D4,D13,N4,J8,E5, R2,J9,E12,F6,P14,L6,F11,C14,P3,B15

3.1.8 UG256 EV 版本管脚分布示意图

图 3-9 GW2AN-18X 器件 UG256 EV 版本封装管脚分布示意图



表 3-9 GW2AN-18X 器件 UG256 EV 版本其它管脚

VCC	T16,G7,A16,K10,K7,T1,G10,A1
VCC00/VCCX	G8,D5
VCC01	D12,G9
VCC02	E13,H10
VCC03	M13,J10
VCC04	N12,K9
VCC05	N5,K8
VCC06	M4
VCC07	H7,J7
VCC08	E4
VSS	M12,M5,B2,R15,N13,H8,C3,L11,H9,D4,D13,N4,J8,E5, R2,J9,E12,F6,P14,L6,F11,C14,P3,B15

3.1.9 PG256 UV 版本管脚分布示意图

图 3-10 GW2AN-18X 器件 PG256 UV 版本封装管脚分布示意图



表 3-10 GW2AN-18X 器件 PG256 UV 版本其它管脚

VCC/VCCX	T16,G7,A16,K10,K7,T1,G10,A1
VCC0	G8,D5
VCC01	D12,G9
VCC02	E13,H10
VCC03	M13,J10
VCC04	N12,K9
VCC05	N5,K8
VCC06	M4
VCC07	H7,J7
VCC08	E4
VSS	M12,M5,B2,R15,N13,H8,C3,L11,H9,D4,D13,N4,J8,E5, R2,J9,E12,F6,P14,L6,F11,C14,P3,B15

3.1.10 PG256 LV 版本管脚分布示意图

图 3-11 GW2AN-18X 器件 PG256 LV 版本封装管脚分布示意图



表 3-11 GW2AN-18X 器件 PG256 LV 版本其它管脚

VCC	T16,G7,A16,K10,K7,T1,G10,A1
VCC00/VCCX	G8,D5
VCC01	D12,G9
VCC02	E13,H10
VCC03	M13,J10
VCC04	N12,K9
VCC05	N5,K8
VCC06	M4
VCC07	H7,J7
VCC08	E4
VSS	M12,M5,B2,R15,N13,H8,C3,L11,H9,D4,D13,N4,J8,E5, R2,J9,E12,F6,P14,L6,F11,C14,P3,B15

3.1.11 PG256 EV 版本管脚分布示意图

图 3-12 GW2AN-18X 器件 PG256 EV 版本封装管脚分布示意图



表 3-12 GW2AN-18X 器件 PG256 EV 版本其它管脚

VCC	T16,G7,A16,K10,K7,T1,G10,A1
VCC0/VCCX	G8,D5
VCC01	D12,G9
VCC02	E13,H10
VCC03	M13,J10
VCC04	N12,K9
VCC05	N5,K8
VCC06	M4
VCC07	H7,J7
VCC08	E4
VSS	M12,M5,B2,R15,N13,H8,C3,L11,H9,D4,D13,N4,J8,E5, R2,J9,E12,F6,P14,L6,F11,C14,P3,B15

3.1.12 UG332 UV 版本管脚分布示意图

图 3-13 GW2AN-18X 器件 UG332 UV 版本封装管脚分布示意图

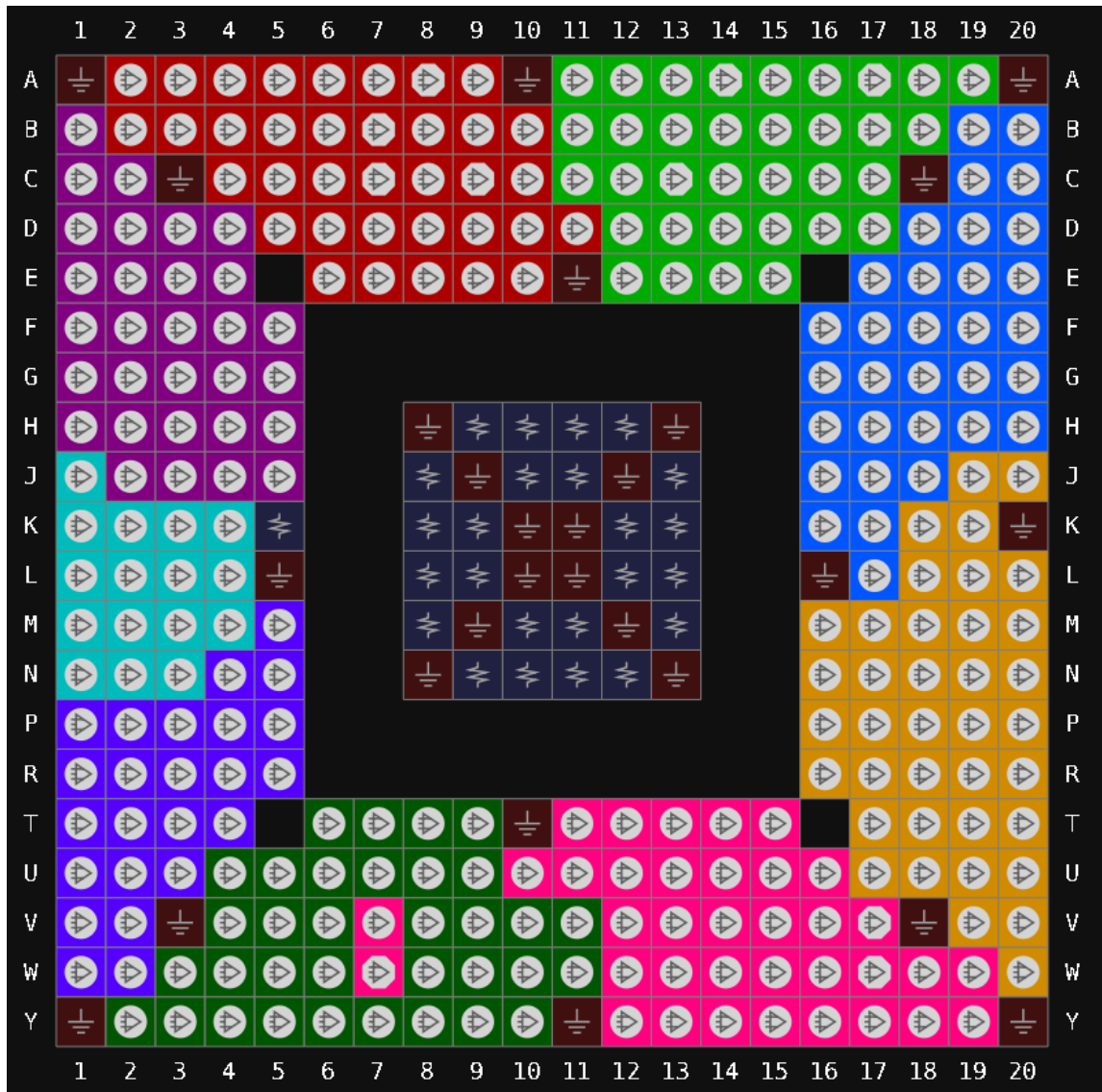


表 3-13 GW2AN-18X 器件 UG332 UV 版本其它管脚

VCC/VCCX	M11,K12,J11,L9,L12,M10,K9,J10
VCCO0	H9,H10
VCCO1	H11,H12
VCCO2	J13,K13
VCCO3	L13,M13
VCCO4	N12,N11
VCCO5	N9,N10
VCCO6	L8,M8
VCCO7	K5
VCCO8	J8,K8
VSS	A1,A10,J9,Y20,H8,A20,M12,K10,V18,N8,K20,L5,C3,N13,L10,H13,T10,L11,L16,C18,Y1,V3,M9,K11,E11,Y11,J12

3.1.13 UG332 LV 版本管脚分布示意图

图 3-14 GW2AN-18X 器件 UG332 LV 版本封装管脚分布示意图

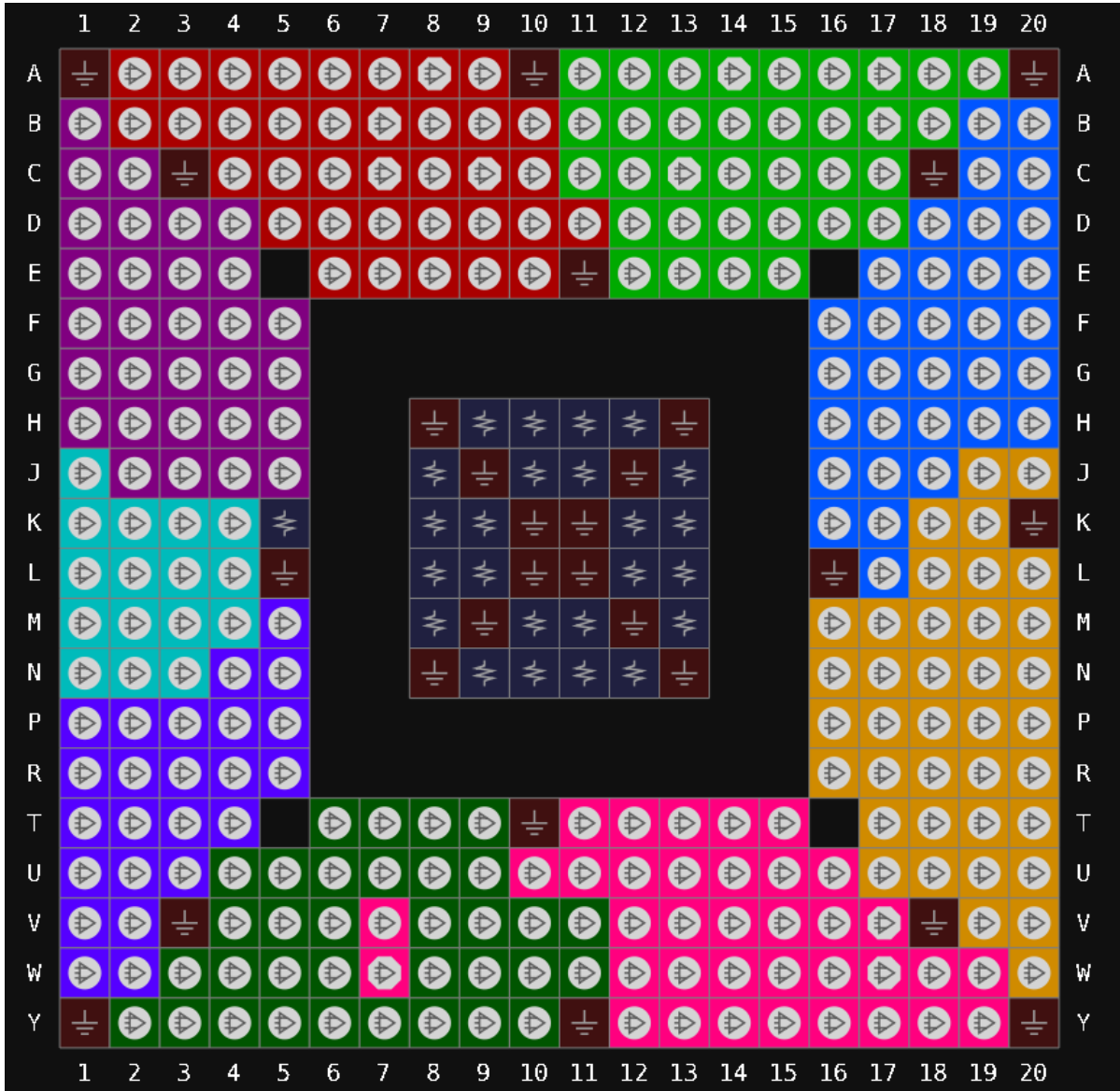


表 3-14 GW2AN-18X 器件 UG332 LV 版本其它管脚

VCC	M11,K12,J11,L9,L12,M10,K9,J10
VCCO0/VCCX	H9,H10
VCCO1	H11,H12
VCCO2	J13,K13
VCCO3	L13,M13
VCCO4	N12,N11
VCCO5	N9,N10
VCCO6	L8,M8
VCCO7	K5
VCCO8	J8,K8
VSS	A1,A10,J9,Y20,H8,A20,M12,K10,V18,N8,K20,L5,C3,N13,L10,H13,T10,L11,L16,C18,Y1,V3,M9,K11,E11,Y11,J12

3.1.14 UG332 EV 版本管脚分布示意图

图 3-15 GW2AN-18X 器件 UG332 EV 版本封装管脚分布示意图

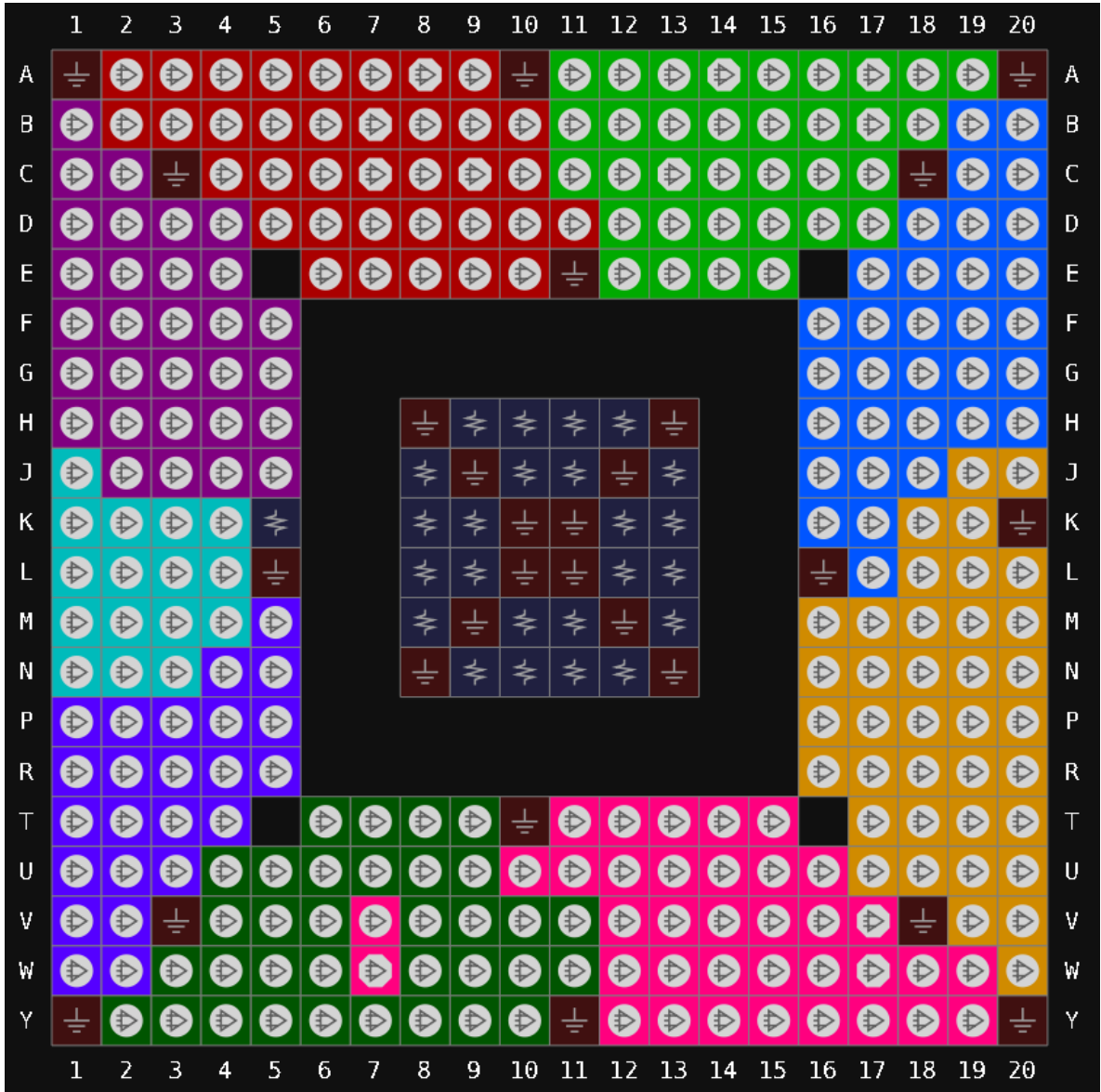


表 3-15 GW2AN-18X 器件 UG332 EV 版本其它管脚

VCC	M11,K12,J11,L9,L12,M10,K9,J10
VCC00/VCCX	H9,H10
VCC01	H11,H12
VCC02	J13,K13
VCC03	L13,M13
VCC04	N12,N11
VCC05	N9,N10
VCC06	L8,M8
VCC07	K5
VCC08	J8,K8
VSS	A1,A10,J9,Y20,H8,A20,M12,K10,V18,N8,K20,L5,C3,N13,L10,H13,T10,L11,L16,C18,Y1,V3,M9,K11,E11,Y11,J12

3.1.15 UG324 UV 版本管脚分布示意图

图 3-16 GW2AN-18X 器件 UG324 UV 版本封装管脚分布示意图

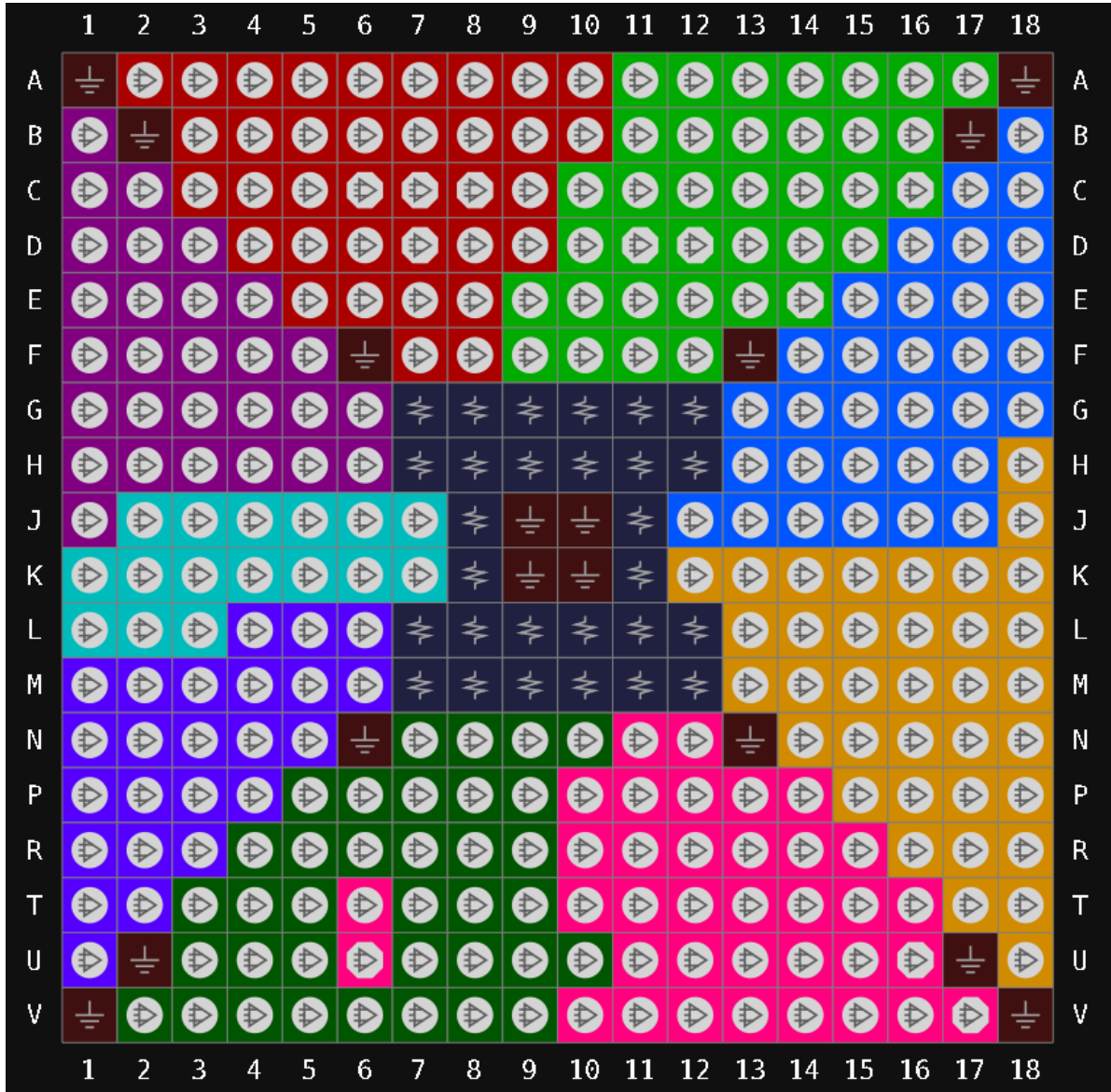


表 3-16 GW2AN-18X 器件 UG324 UV 版本其它管脚

VCC/VCCX	L10,H10,H8,L11,H11,M12,L8,L9,H9,G12
VCC00	G8,G9
VCC01	G10,G11
VCC02	H12,J11
VCC03	K11,L12
VCC04	M11,M10
VCC05	M8,M9
VCC06	L7,M7
VCC07	J8,K8
VCC08	G7,H7
VSS	A1,A18,K9,J9,B2,N6,U2,U17,B17,V1,J10,V18,F6,N13,F13,K10

3.1.16 UG324 LV 版本管脚分布示意图

图 3-17 GW2AN-18X 器件 UG324 LV 版本封装管脚分布示意图

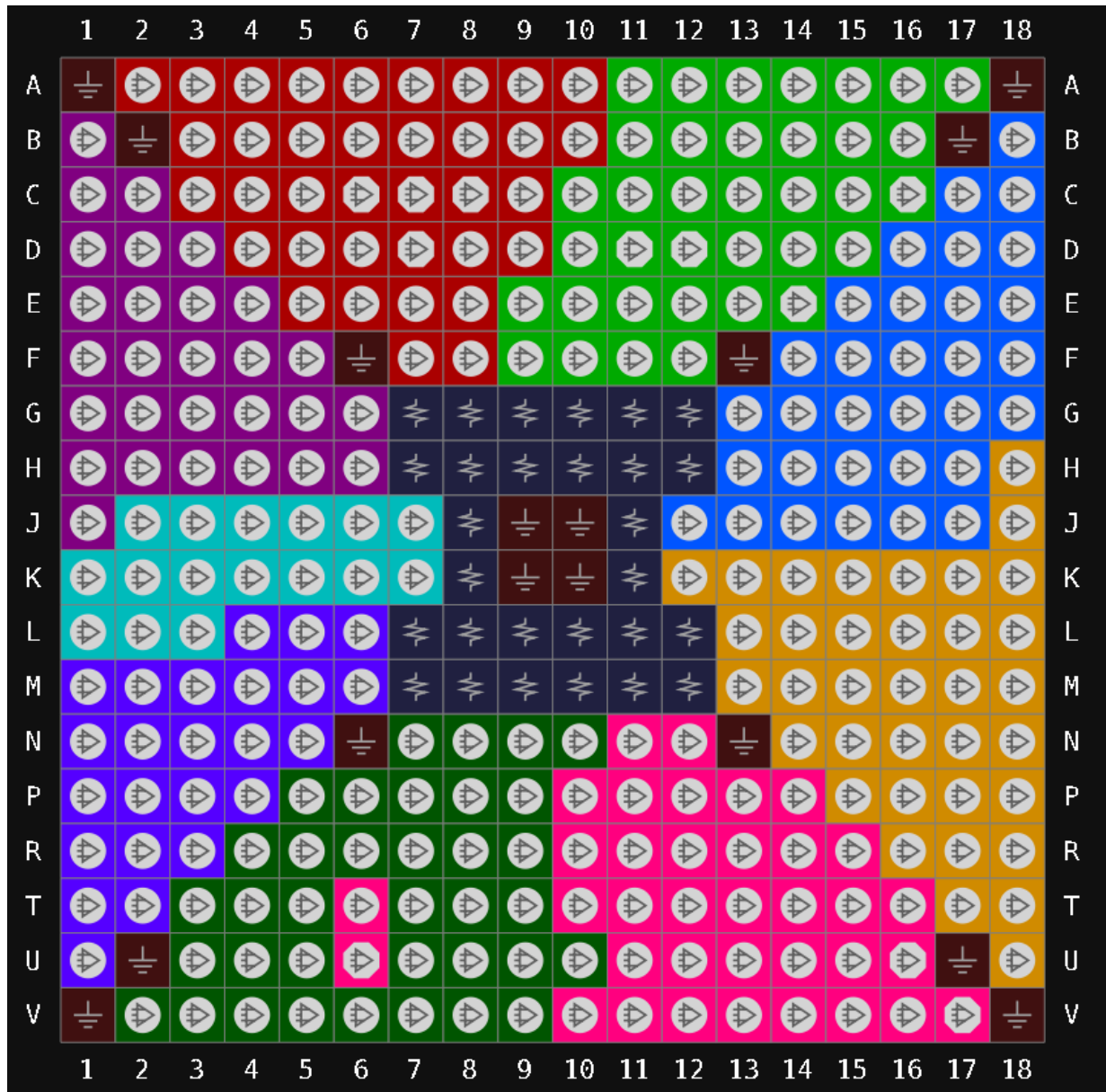


表 3-17 GW2AN-18X 器件 UG324 LV 版本其它管脚

VCC	L10,H10,H8,L11,H11,M12,L8,L9,H9,G12
VCC00/VCCX	G8,G9
VCC01	G10,G11
VCC02	H12,J11
VCC03	K11,L12
VCC04	M11,M10
VCC05	M8,M9
VCC06	L7,M7
VCC07	J8,K8
VCC08	G7,H7
VSS	A1,A18,K9,J9,B2,N6,U2,U17,B17,V1,J10,V18,F6,N13,F13,K10

3.1.17 UG324 EV 版本管脚分布示意图

图 3-18 GW2AN-18X 器件 UG324 EV 版本封装管脚分布示意图



表 3-18 GW2AN-18X 器件 UG324 EV 版本其它管脚

VCC	L10,H10,H8,L11,H11,M12,L8,L9,H9,G12
VCCO0/VCCX	G8,G9
VCCO1	G10,G11
VCCO2	H12,J11
VCCO3	K11,L12
VCCO4	M11,M10
VCCO5	M8,M9
VCCO6	L7,M7
VCCO7	J8,K8
VCCO8	G7,H7
VSS	A1,A18,K9,J9,B2,N6,U2,U17,B17,V1,J10,V18,F6,N13,F13,K10

3.1.18 PG484 UV 版本管脚分布示意图

图 3-19 GW2AN-18X 器件 PG484 UV 版本封装管脚分布示意图

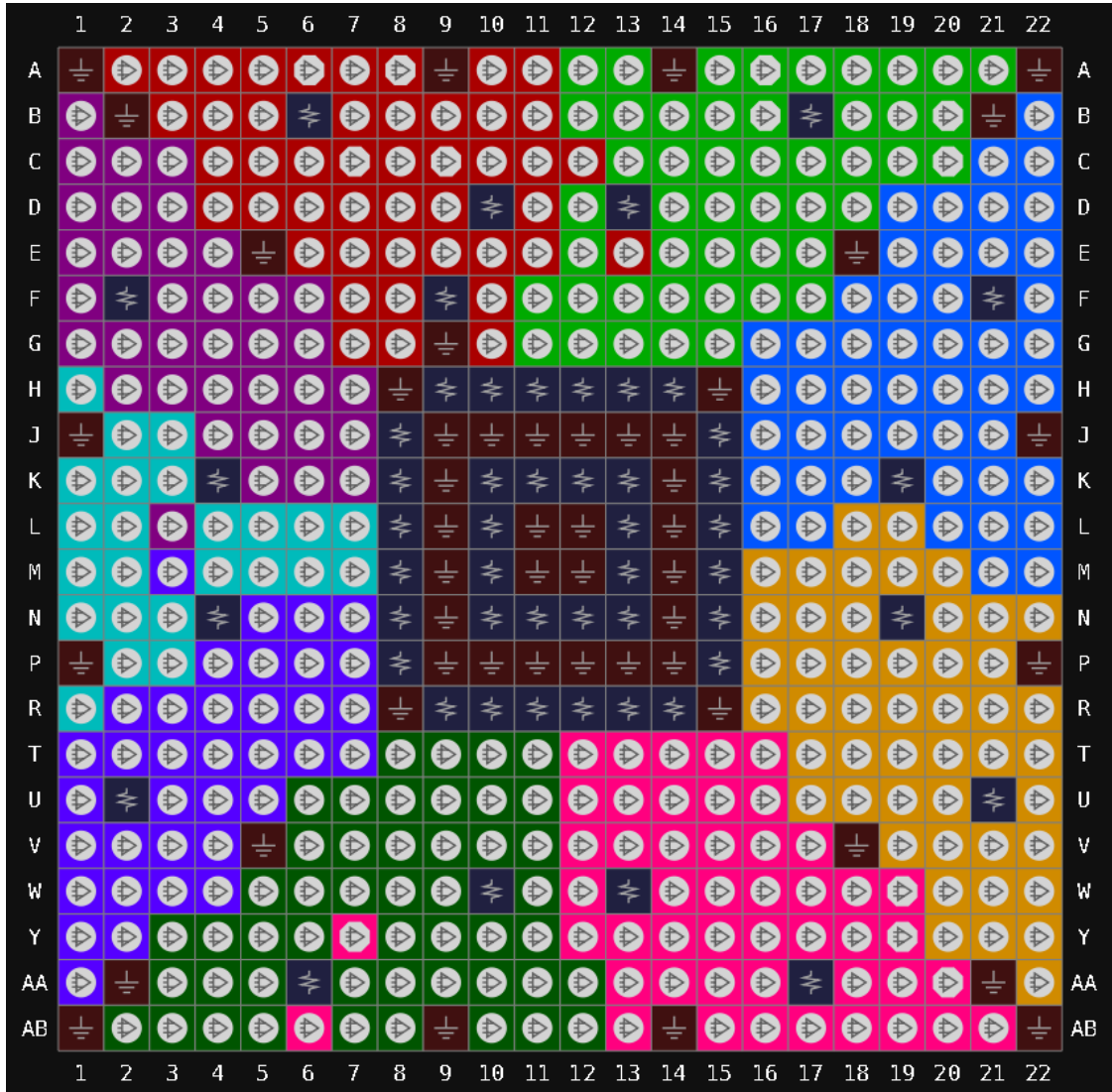


表 3-19 GW2AN-18X 器件 PG484UV 版本其它管脚

VCC/VCCX	N13,M13,K13,K11,N10,L10,N11,L13,N12,M10,K12,K10
VCC0	F9,B6,D10,H10,H9,H11
VCC1	B17,H14,H12,D13,H13
VCC2	J15,K15,L15,F21,K19
VCC3	M15,P15,N15,N19,U21
VCC4	R14,R13,R12,AA17,W13
VCC5	R11,AA6,R9,R10,W10
VCC6	N8,P8,U2
VCC7	K4,M8,L8,N4
VCC8	K8,F2,J8
VSS	A1,A14,AB22,P22,L11,V18,AB1,R15,V5,A22,L9,J11,B2, P13,M11,L12,J9,J12,E18,N14,E5,A9,N9,M12,J13,H15, AB14,P1,M14,J14,H8,R8,P10,J1,AA2,P11,M9,L14,K14, J22,J10,P12,B21,P14,G9,AA21,K9,AB9,P9

3.1.19 PG484 LV 版本管脚分布示意图

图 3-20 GW2AN-18X 器件 PG484 LV 版本封装管脚分布示意图

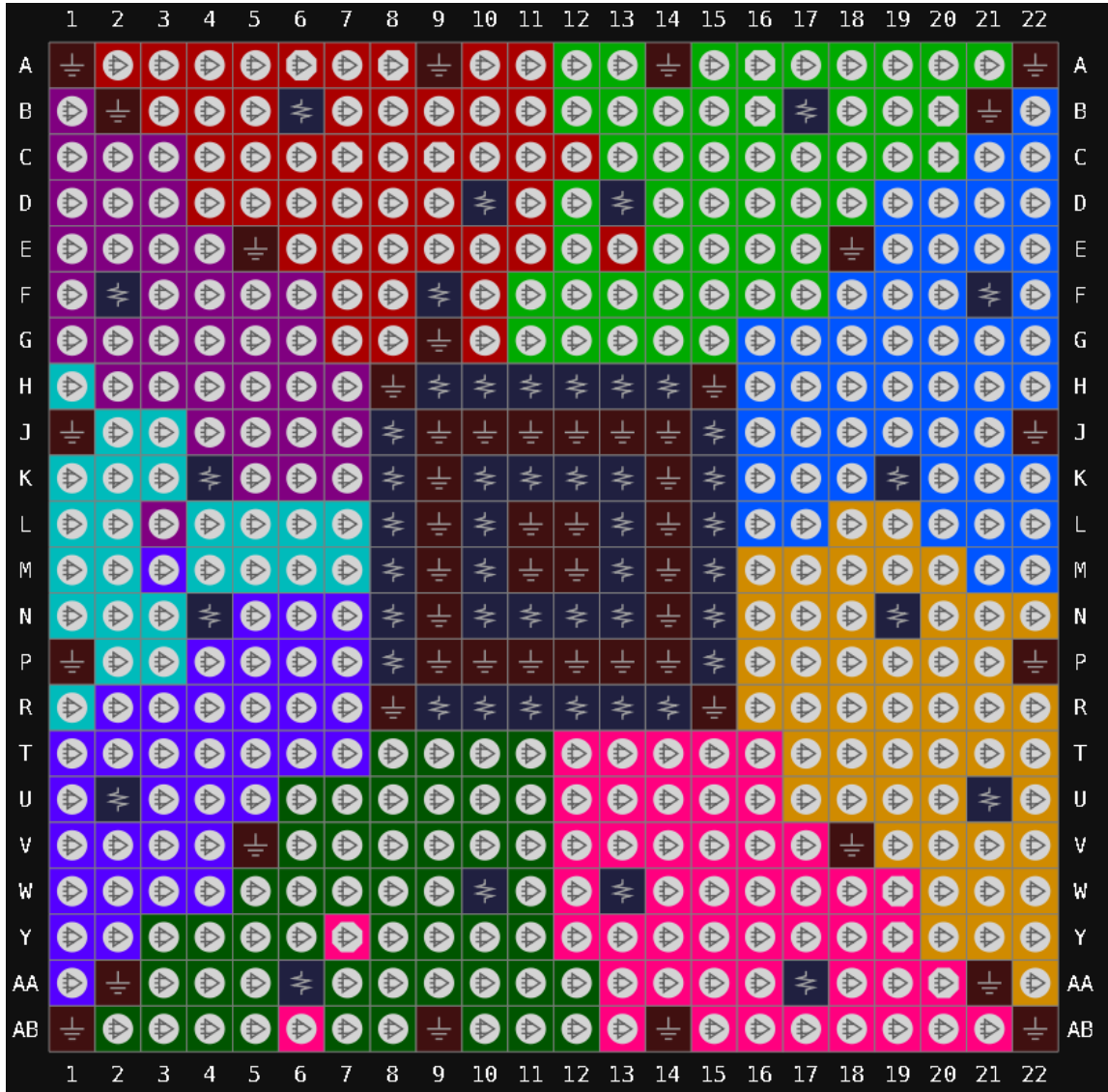


表 3-20 GW2AN-18X 器件 PG484 LV 版本其它管脚

VCC	N13,M13,K13,K11,N10,L10,N11,L13,N12,M10,K12,K10
VCCO0/VCCX	F9,B6,D10,H10,H9,H11
VCCO1	B17,H14,H12,D13,H13
VCCO2	J15,K15,L15,F21,K19
VCCO3	M15,P15,N15,N19,U21
VCCO4	R14,R13,R12,AA17,W13
VCCO5	R11,AA6,R9,R10,W10
VCCO6	N8,P8,U2
VCCO7	K4,M8,L8,N4
VCCO8	K8,F2,J8
VSS	A1,A14,AB22,P22,L11,V18,AB1,R15,V5,A22,L9,J11,B2,P13,M11,L12,J9,J12,E18,N14,E5,A9,N9,M12,J13,H15,AB14,P1,M14,J14,H8,R8,P10,J1,AA2,P11,M9,L14,K14,J22,J10,P12,B21,P14,G9,AA21,K9,AB9,P9

3.1.20 PG484 EV 版本管脚分布示意图

图 3-21 GW2AN-18X 器件 PG484 EV 版本封装管脚分布示意图

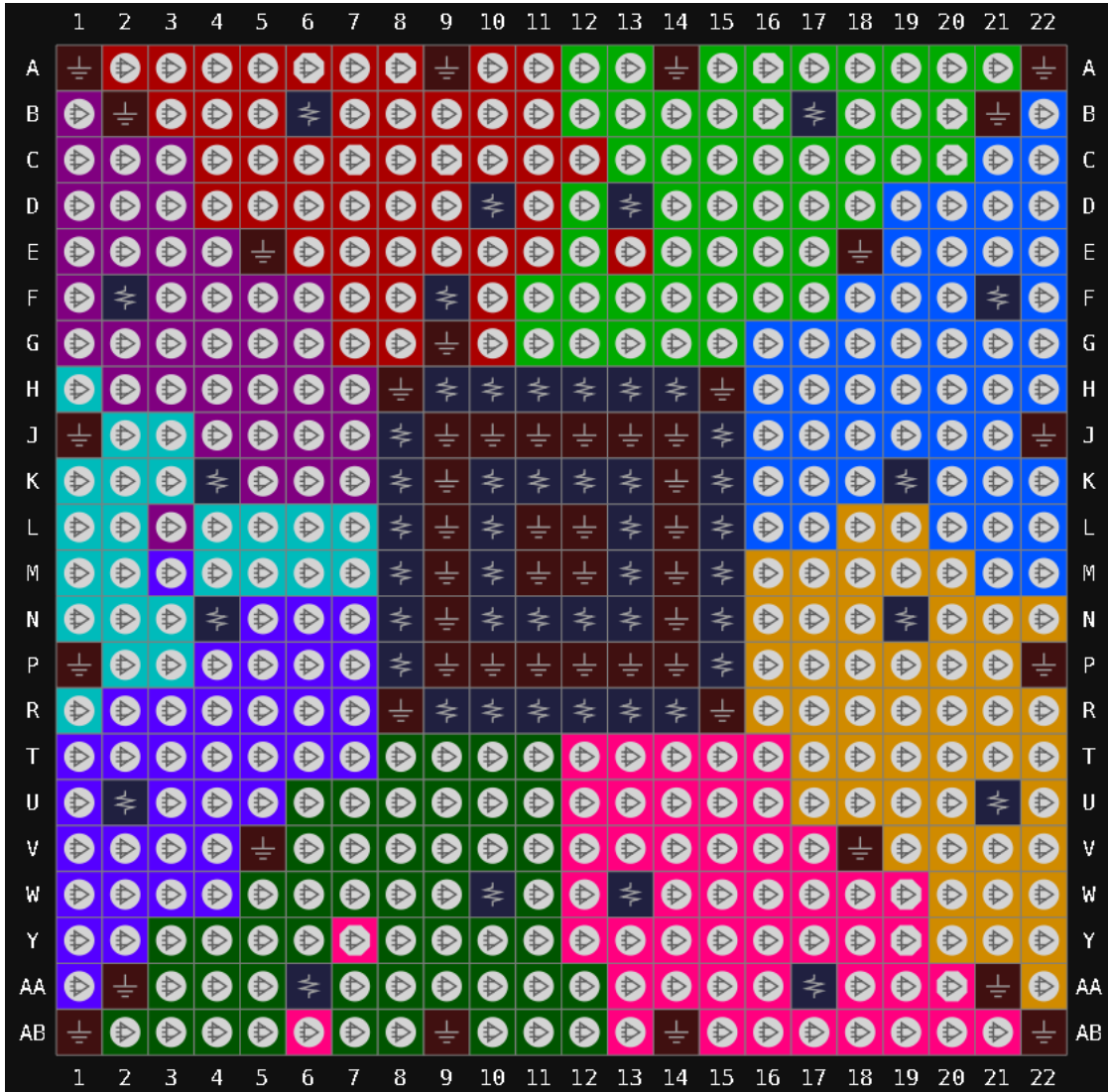


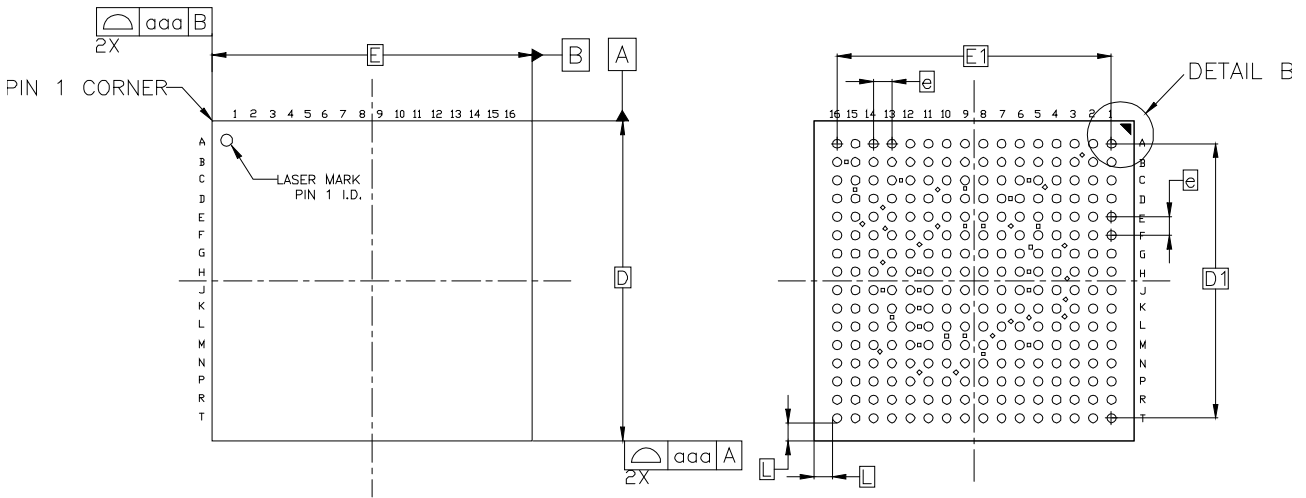
表 3-21 GW2AN-18X 器件 PG484 EV 版本其它管脚

VCC	N13,M13,K13,K11,N10,L10,N11,L13,N12,M10,K12,K10
VCCO0/VCCX	F9,B6,D10,H10,H9,H11
VCCO1	B17,H14,H12,D13,H13
VCCO2	J15,K15,L15,F21,K19
VCCO3	M15,P15,N15,N19,U21
VCCO4	R14,R13,R12,AA17,W13
VCCO5	R11,AA6,R9,R10,W10
VCCO6	N8,P8,U2
VCCO7	K4,M8,L8,N4
VCCO8	K8,F2,J8
VSS	A1,A14,AB22,P22,L11,V18,AB1,R15,V5,A22,L9,J11,B2, P13,M11,L12,J9,J12,E18,N14,E5,A9,N9,M12,J13,H15, AB14,P1,M14,J14,H8,R8,P10,J1,AA2,P11,M9,L14,K14, J22,J10,P12,B21,P14,G9,AA21,K9,AB9,P9

4 封装尺寸

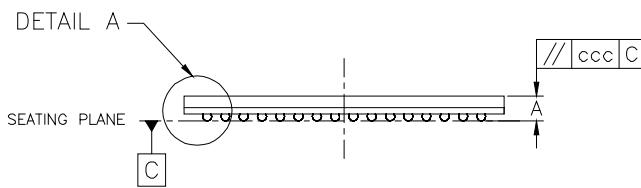
4.1 封装尺寸 UG256 (14mm x 14mm)

图 4-1 封装尺寸 UG256

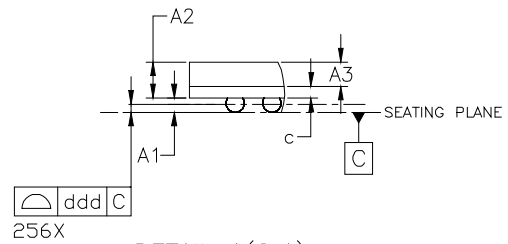


TOP VIEW

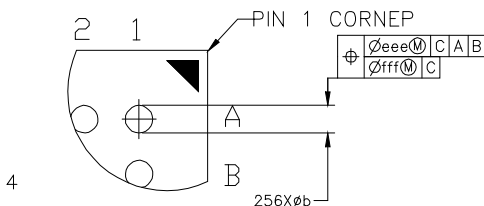
BOTTOM VIEW



SIDE VIEW



DETAIL A(2:1)

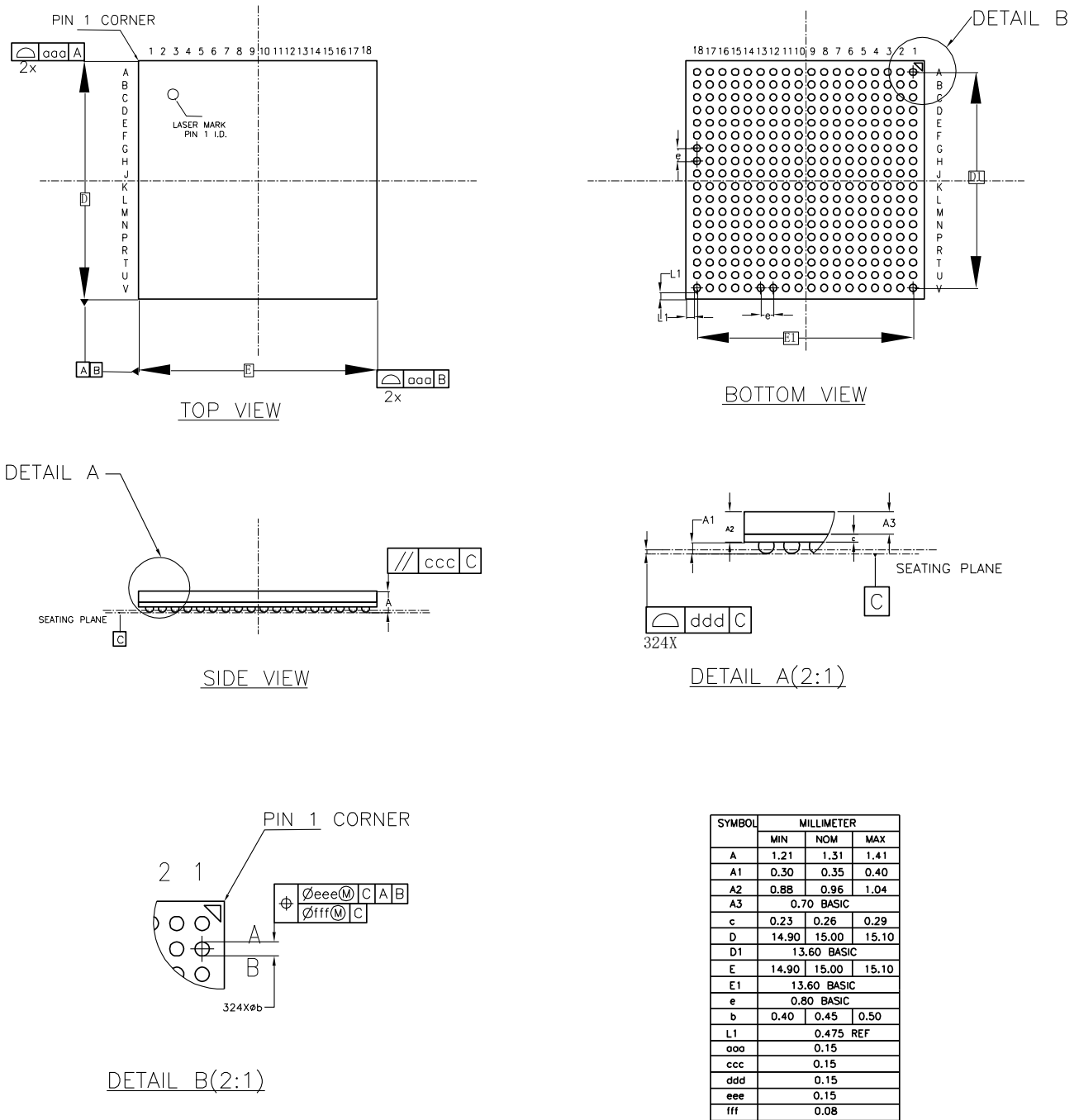


DETAIL B(3:1)

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	1.18
A1	0.26	0.31	0.36
A2	0.74	0.79	0.84
A3	0.53 BASIC		
c	0.22	0.26	0.30
D	13.90	14.00	14.10
D1	12.00 BASIC		
E	13.90	14.00	14.10
E1	12.00 BASIC		
e	0.8 BASIC		
b	0.35	0.40	0.45
L	0.8 REF		
aaa	0.10		
ccc	0.20		
ddd	0.12		
eee	0.15		
fff	0.08		

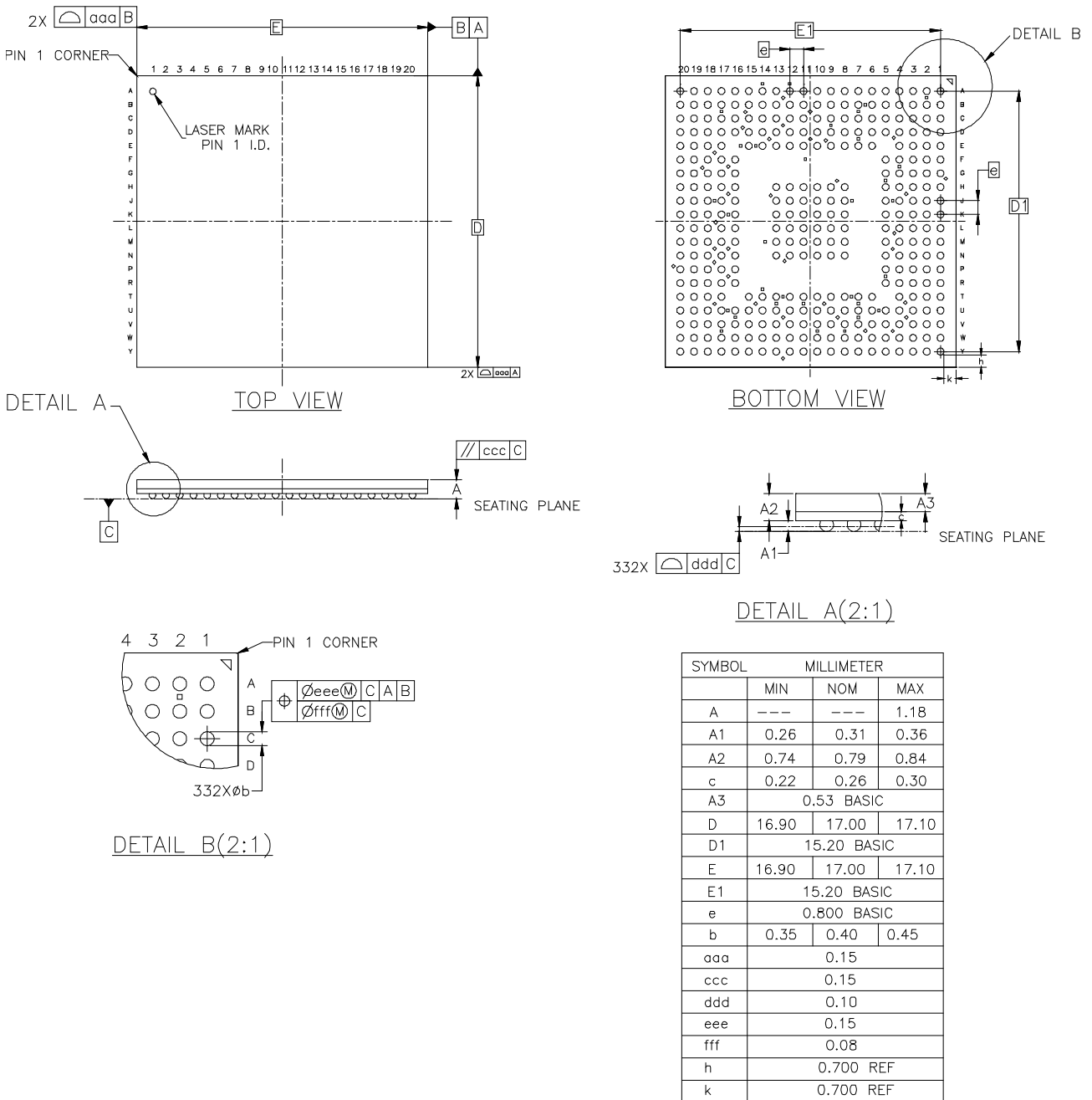
4.2 封装尺寸 UG324 (15mm x 15mm)

图 4-2 封装尺寸 UG324



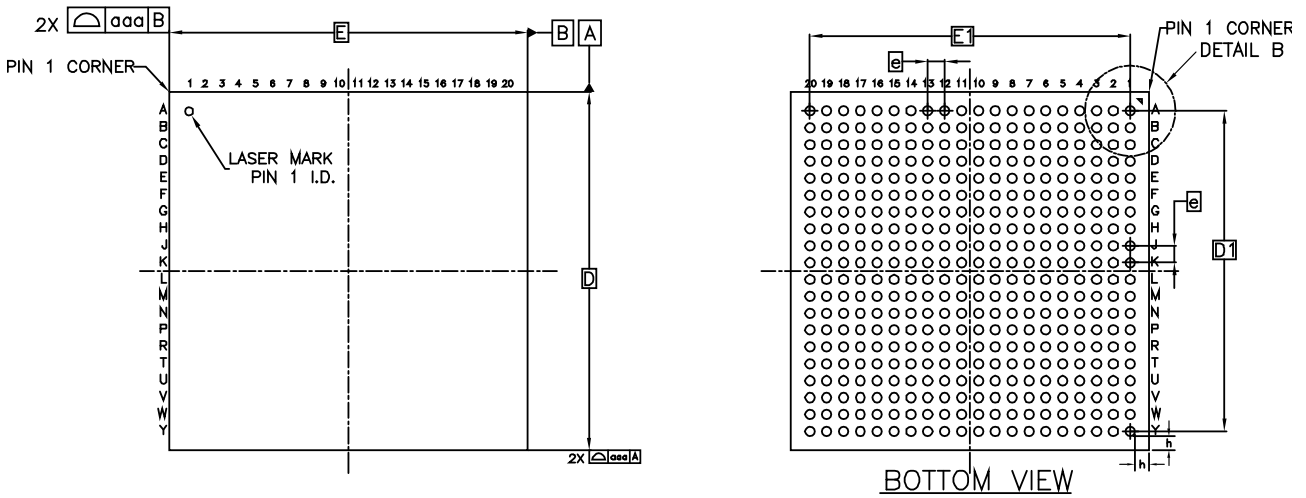
4.3 封装尺寸 UG332 (17mm x 17mm)

图 4-3 封装尺寸 UG332



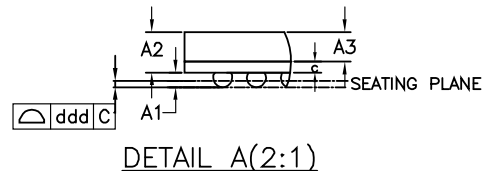
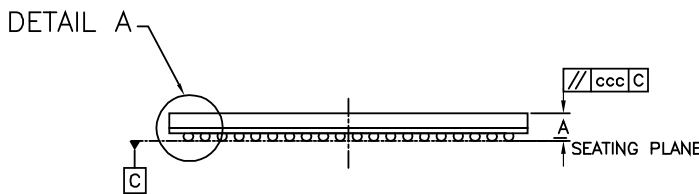
4.4 封装尺寸 UG400(17mm x 17mm)

图 4-4 封装尺寸 UG400

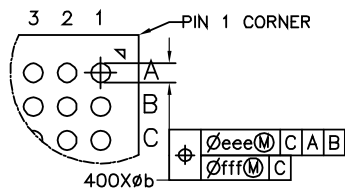


TOP VIEW

BOTTOM VIEW



DETAIL A(2:1)



DETAIL B(2:1)

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.23	1.31	1.39
A1	0.30	0.35	0.40
A2	0.92	0.96	1.00
c	0.23	0.26	0.29
A3	0.70 BASIC		
D	16.90	17.00	17.10
D1	15.20 BASIC		
E	16.90	17.00	17.10
E1	15.20 BASIC		
e	0.80 BASIC		
b	0.40	0.45	0.50
aaa	0.15		
ccc	0.12		
ddd	0.15		
eee	0.15		
fff	0.08		
h	0.675 REF		

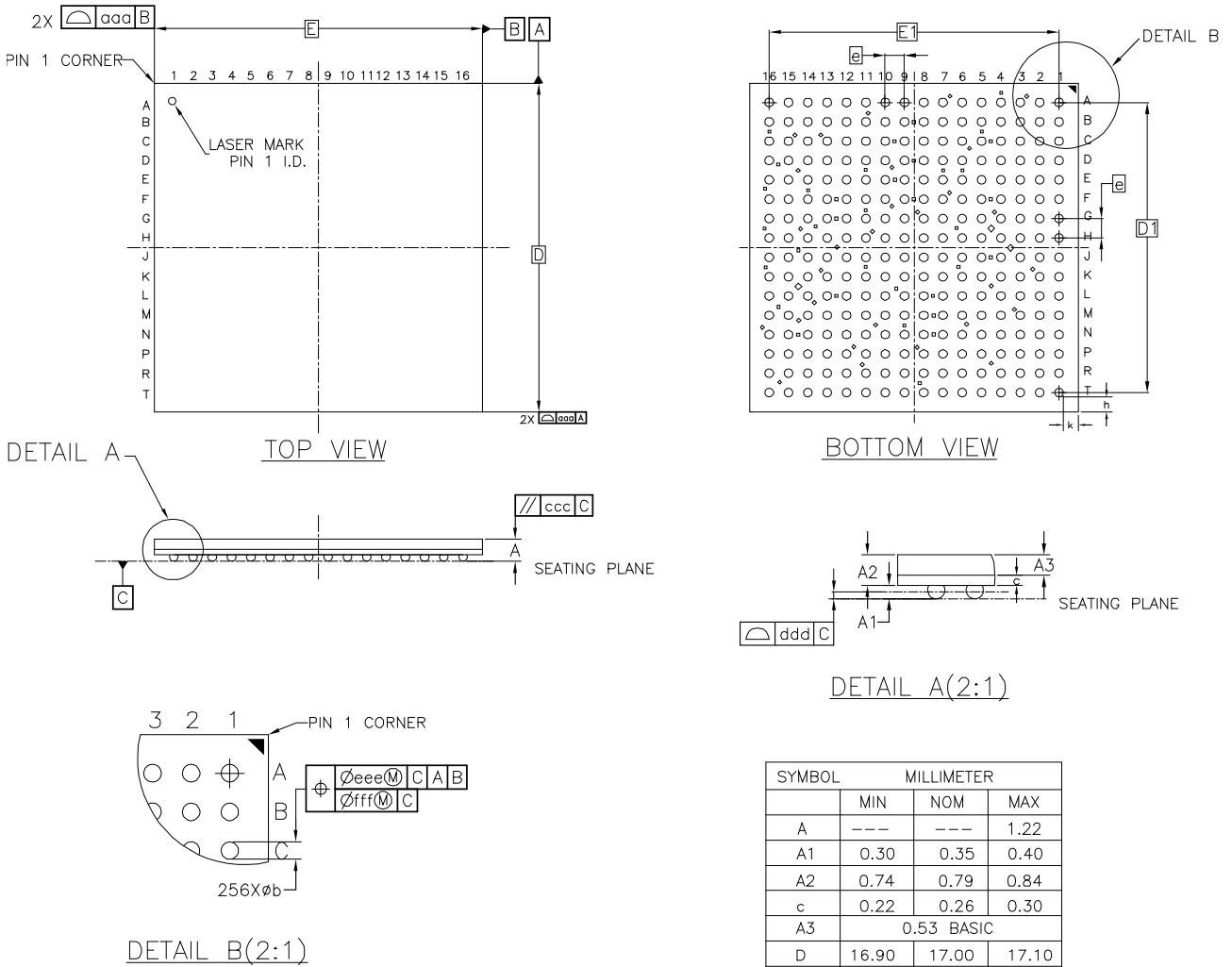
4.5 封装尺寸 UG484(19mm x 19mm)

图 4-5 封装尺寸 UG484

TBD

4.6 封装尺寸 PG256 (17mm x 17mm)

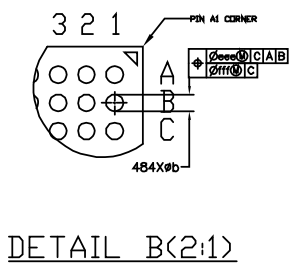
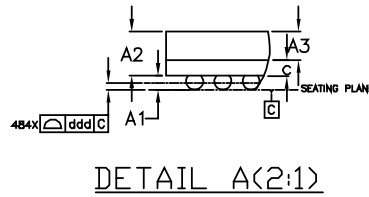
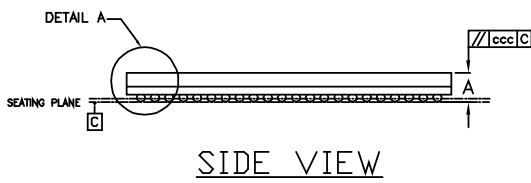
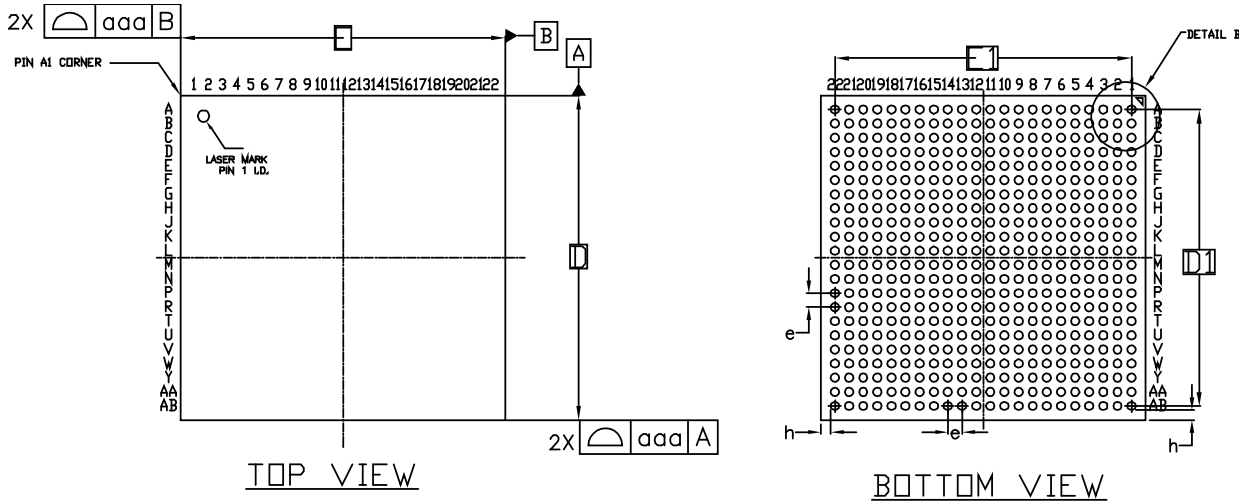
图 4-6 封装尺寸 PG256



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	---	1.22
A1	0.30	0.35	0.40
A2	0.74	0.79	0.84
c	0.22	0.26	0.30
A3	0.53 BASIC		
D	16.90	17.00	17.10
D1	15.00 BASIC		
E	16.90	17.00	17.10
E1	15.00 BASIC		
e	1.00 BASIC		
b	0.40	0.45	0.50
aaa	0.10		
ccc	0.20		
ddd	0.12		
eee	0.15		
fff	0.08		
h	0.775 REF		
k	0.775 REF		

4.7 封装尺寸 PG484 (23mm x 23mm)

图 4-7 封装尺寸 PG484



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	---	2.06	2.15
A1	0.45	0.50	0.55
A2	1.51	1.56	1.61
A3	1.00 BASIC		
c	0.52	0.56	0.60
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
b	0.55	0.60	0.65
h	0.70 REF		
aaa	0.20		
ccc	0.35		
ddd	0.15		
eee	0.25		
fff	0.10		

