

日期	版本	说明
2021/7/21	1.0	初始版本，支持UG400、UG484封装。

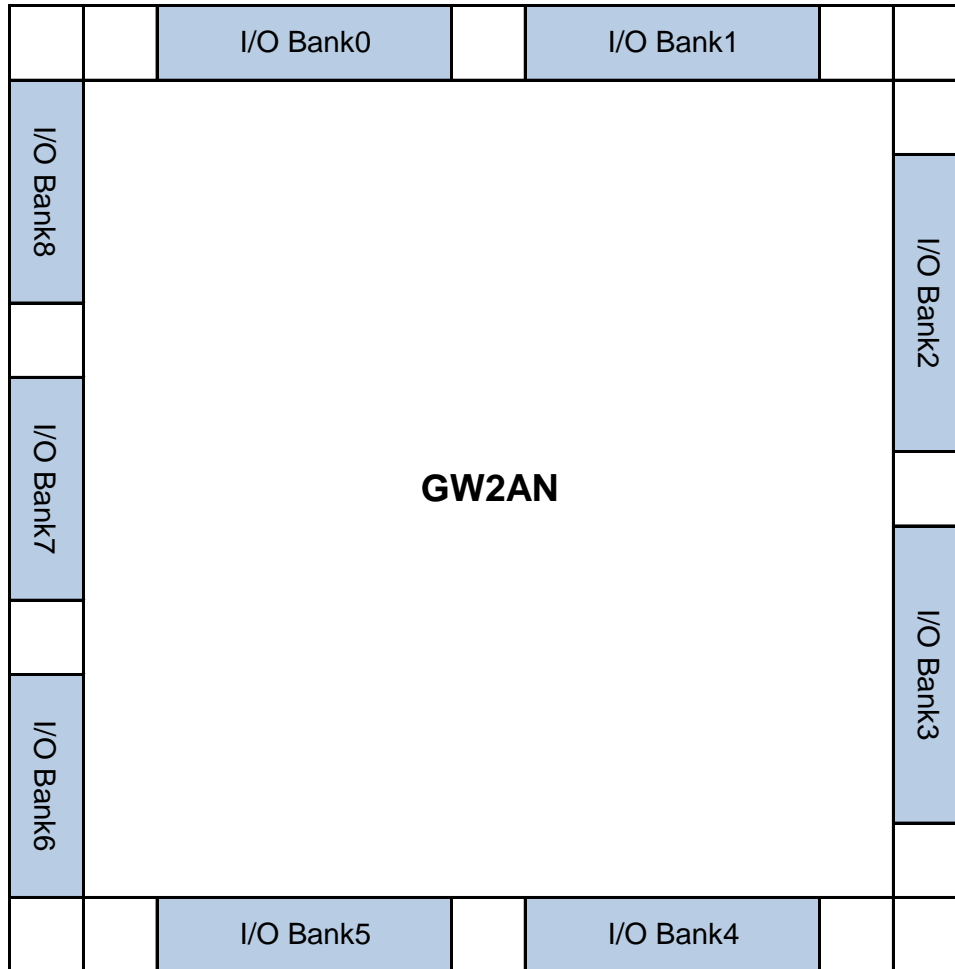
管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O/LVDS	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
		方向为LVDS时表示该管脚只支持真LVDS输出
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
D0	I/O	CPU模式下的数据端口D0
D1	I/O	CPU模式下的数据端口D1
D2	I/O	CPU模式下的数据端口D2
D3	I/O	CPU模式下的数据端口D3
D4	I/O	CPU模式下的数据端口D4
D5	I/O	CPU模式下的数据端口D5
D6	I/O	CPU模式下的数据端口D6
D7	I/O	CPU模式下的数据端口D7
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向
TMS	I, 内部弱上拉	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入，需要在PCB上连接4.7K下拉电阻
TDO	O	JTAG模式串行数据输出
TDI	I, 内部弱上拉	JTAG模式串行数据输入
JTAGSEL_N	I, 内部弱上拉	JTAG模式选择信号，低电平有效
RECONFIG_N	I, 内部弱上拉	低电平脉冲开始新的GowinCONFIG配置
FASTRD_N	I/O	MSPI模式下Flash访问速度选择端口FASTRD_N，低电平表示使用高速Flash访问模式，高电平表示使用普通Flash访问模式
QSSPI_WPN	I	QSSPI模式下WPN；QSSPI模式下数据通道2
MI-1	I/O	MSPI模式下MI
MI-2	I/O	MSPI模式下WPN；QMSPI模式下数据通道2
MI-3	I/O	MSPI模式下HOLDN；QMSPI模式下数据通道3
MO	I/O	MSPI模式下MO
MCS_N	I/O	MSPI模式下的使能信号MCS_N，低电平有效
MCLK	I/O	MSPI模式下时钟输出MCLK，默认频率为 2.1Mhz，精度为+/-5%。
DOUT	O	SERIAL模式下的数据输出

GW2AN系列FPGA产品

GW2AN-9X器件Pinout

Pin Definitions

管脚名称	方向	说明
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
SO	I/O	SSPI模式下SO
SI	I/O	SSPI模式下SI
SSPI_CS_N	I/O, 内部弱上拉	SSPI模式下的使能信号SSPI_CS_N, 低电平有效, 内部弱上拉
CLKHOLD_N	I, 内部弱上拉	高电平表示SSPI模式和CPU模式操作有效 低电平表示SSPI模式和CPU模式操作无效
DONE	I/O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
READY	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚, C(Comp), [x]是全局时钟序号 ^[1]
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
LPLL_C_fb/RPLL_C_fb	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_fb/RPLL_T_fb	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边PLL时钟输入管脚, C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边PLL时钟输入管脚, T(True)
SPMI_SDATA	I/O	SPMI (系统电源管理接口) 模式的通讯总线
SPMI_EN/VCCEN	I	SPMI (系统电源管理接口) 模式的睡眠控制和使能
SPMI_SCLK	I/O	SPMI (系统电源管理接口) 模式的通讯总线
SPMI_CLK	I	SPMI (系统电源管理接口) 外部低速时钟
SDA	I/O	I2C串行数据线
SCL	I	I2C串行时钟线
其他管脚		
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚
注!		
[1]当输入是单端时,GCLKC_[x]所在管脚不是全局时钟管脚。		



注!

- [1]每个Bank还提供一个独立的参考电压 (VREF) ;
- [2]用户可以选择使用IOB内置的VREF源 (等于 $0.5 \times VCCO$) ;
- [3]也可选择外部的VREF输入 (使用Bank中任意一个IO管脚作为外部VREF输入) 。

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
EXTR	Ground	N/A										
IOB12A	I/O	5	DQ2		True_of_IOB12B	True	AA6	AA6	AA6	T7	T7	T7
IOB12B	I/O	5	DQ2		Comp_of_IOB12A	True	AB6	AB6	AB6	T8	T8	T8
IOB13A	I/O	5	DQ2		True_of_IOB13B	none	W6	W6	W6			
IOB13B	I/O	5	DQ2		Comp_of_IOB13A	none	V7	V7	V7			
IOB14A	I/O	5	DQ2		True_of_IOB14B	True	V8	V8	V8	W5	W5	W5
IOB14B	I/O	5	DQ2		Comp_of_IOB14A	True	U8	U8	U8	Y5	Y5	Y5
IOB15A	I/O	5	DQ2		True_of_IOB15B	none	AA8	AA7	AA7			
IOB15B	I/O	5	DQ2		Comp_of_IOB15A	none	AB8	AB7	AB7			
IOB16A	I/O	5	DQ2		True_of_IOB16B	True	V9	V9	V9	P9	P9	P9
IOB16B	I/O	5	DQ2		Comp_of_IOB16A	True	W8	W8	W8	R9	R9	R9
IOB17A	I/O	5	DQ2		True_of_IOB17B	none	AA7	AA8	AA8			
IOB17B	I/O	5	DQ2		Comp_of_IOB17A	none	AB7	AB8	AB8			
IOB18A	I/O	5	DQ2		True_of_IOB18B	True	Y8	Y8	Y8	W7	W7	W7
IOB18B	I/O	5	DQ2		Comp_of_IOB18A	True	W9	W9	W9	Y7	Y7	Y7
IOB19A	I/O	5	DQ2		True_of_IOB19B	none	AA9	AA9	AA9	V8	V8	V8
IOB19B	I/O	5	DQ2		Comp_of_IOB19A	none	AB9	AB9	AB9	U9	U9	U9
IOB20A	I/O	5	DQ2		True_of_IOB20B	True	T10	T10	T10	V9	V9	V9
IOB20B	I/O	5	DQ2		Comp_of_IOB20A	True	U10	U10	U10	T9	T9	T9
IOB21A	I/O	5	DQS2		True_of_IOB21B	none	Y9	Y9	Y9	W8	W8	W8
IOB21B	I/O	5	DQS2		Comp_of_IOB21A	none	Y10	Y10	Y10	Y8	Y8	Y8
IOB22A	I/O	5	DQ2		True_of_IOB22B	True	V10	V10	V10	P10	P10	P10
IOB22B	I/O	5	DQ2		Comp_of_IOB22A	True	W10	W10	W10	R10	R10	R10
IOB23A/GCLKT_5	I/O	5	DQ2	GCLKT_5	True_of_IOB23B	none	AA10	AA10	AA10	W9	W9	W9
IOB23B/GCLKC_5	I/O	5	DQ2	GCLKC_5	Comp_of_IOB23A	none	AB10	AB10	AB10	Y9	Y9	Y9
IOB24A	I/O	5	DQ2		True_of_IOB24B	True	T11	T11	T11	Y10	Y10	Y10
IOB24B	I/O	5	DQ2		Comp_of_IOB24A	True	U11	U11	U11	W10	W10	W10
IOB25A	I/O	5	DQ2		True_of_IOB25B	none	AA11	AA11	AA11	U10	U10	U10
IOB25B	I/O	5	DQ2		Comp_of_IOB25A	none	AB11	AB11	AB11	V10	V10	V10
IOB26A	I/O	5	DQ2		True_of_IOB26B	True	V11	V11	V11	U11	U11	U11
IOB26B	I/O	5	DQ2		Comp_of_IOB26A	True	Y11	Y11	Y11	T10	T10	T10
IOB27A	I/O	5	DQ2		True_of_IOB27B	none	U12	U12	U12	Y11	Y11	Y11
IOB27B	I/O	5	DQ2		Comp_of_IOB27A	none	V12	V12	V12	W11	W11	W11
IOB2A	I/O	5	DQ1		True_of_IOB2B	True	AA2	AA2	AA2	W1	W1	W1
IOB2B	I/O	5	DQ1		Comp_of_IOB2A	True	AB2	AB2	AB2	Y1	Y1	Y1
IOB30A/GCLKT_4	I/O	4	DQ3	GCLKT_4	True_of_IOB30B	True	AB12	AB12	AB12	Y12	Y12	Y12

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
I0B30B/GCLKC_4	I/O	4	DQ3	GCLKC_4	Comp_of_I0B30A	True	AA12	AA12	AA12	W12	W12	W12
I0B31A	I/O	4	DQ3		True_of_I0B31B	none	Y12	Y12	Y12			
I0B31B	I/O	4	DQ3		Comp_of_I0B31A	none	T12	T12	T12			
I0B32A	I/O	4	DQ3		True_of_I0B32B	True	V13	V13	V13	P11	P11	P11
I0B32B	I/O	4	DQ3		Comp_of_I0B32A	True	U13	U13	U13	R11	R11	R11
I0B33A	I/O	4	DQ3		True_of_I0B33B	none	AB13	AB13	AB13	Y13	Y13	Y13
I0B33B	I/O	4	DQ3		Comp_of_I0B33A	none	AA13	AA13	AA13	W13	W13	W13
I0B34A	I/O	4	DQ3		True_of_I0B34B	True	Y13	Y13	Y13	V12	V12	V12
I0B34B	I/O	4	DQ3		Comp_of_I0B34A	True	W13	W13	W13	V13	V13	V13
I0B35A	I/O	4	DQ3		True_of_I0B35B	none	U14	U14	U14	U12	U12	U12
I0B35B	I/O	4	DQ3		Comp_of_I0B35A	none	V14	V14	V14	T11	T11	T11
I0B36A	I/O	4	DQ3		True_of_I0B36B	True	T13	T13	T13	Y14	Y14	Y14
I0B36B	I/O	4	DQ3		Comp_of_I0B36A	True	T14	T14	T14	W14	W14	W14
I0B37A	I/O	4	DQS3		True_of_I0B37B	none	AB14	AB14	AB14			
I0B37B	I/O	4	DQS3		Comp_of_I0B37A	none	AA14	AA14	AA14			
I0B38A	I/O	4	DQ3		True_of_I0B38B	True	Y14	Y14	Y14	Y15	Y15	Y15
I0B38B	I/O	4	DQ3		Comp_of_I0B38A	True	W14	W14	W14	W15	W15	W15
I0B39A	I/O	4	DQ3		True_of_I0B39B	none	AB15	AB15	AB15	P12	P12	P12
I0B39B	I/O	4	DQ3		Comp_of_I0B39A	none	AA15	AA15	AA15	R12	R12	R12
I0B3A	I/O	5	DQ1		True_of_I0B3B	none	V6	V6	V6	R6	R6	R6
I0B3B	I/O	5	DQ1		Comp_of_I0B3A	none	U6	U6	U6	T6	T6	T6
I0B40A	I/O	4	DQ3		True_of_I0B40B	True	Y15	Y15	Y15	Y16	Y16	Y16
I0B40B	I/O	4	DQ3		Comp_of_I0B40A	True	W15	W15	W15	W16	W16	W16
I0B41A	I/O	4	DQ3		True_of_I0B41B	none	AB16	AB16	AB16	T12	T12	T12
I0B41B	I/O	4	DQ3		Comp_of_I0B41A	none	AA16	AA16	AA16	T13	T13	T13
I0B42A	I/O	4	DQ3		True_of_I0B42B	True	V15	V15	V15	Y17	Y17	Y17
I0B42B	I/O	4	DQ3		Comp_of_I0B42A	True	U15	U15	U15	W17	W17	W17
I0B43A	I/O	4	DQ3		True_of_I0B43B	none	AB17	AB17	AB17			
I0B43B	I/O	4	DQ3		Comp_of_I0B43A	none	AA17	AA17	AA17			
I0B44A	I/O	4	DQ3		True_of_I0B44B	True	Y17	Y17	Y17	P13	P13	P13
I0B44B	I/O	4	DQ3		Comp_of_I0B44A	True	V16	V16	V16	R13	R13	R13
I0B45A	I/O	4	DQ3		True_of_I0B45B	none	Y18	Y18	Y18	V15	V15	V15
I0B45B	I/O	4	DQ3		Comp_of_I0B45A	none	W17	W17	W17	V16	V16	V16
I0B48A	I/O	4	DQS4		True_of_I0B48B	True	AB18	AB18	AB18	V14	V14	V14
I0B48B	I/O	4	DQS4		Comp_of_I0B48A	True	AA18	AA18	AA18	U14	U14	U14
I0B49A	I/O	4	DQ4		True_of_I0B49B	none	AB19	AB19	AB19	Y18	Y18	Y18

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
I0B49B	I/O	4	DQ4		Comp_of_I0B49A	none	AA19	AA19	AA19	W18	W18	W18
I0B4A	I/O	5	DQ1		True_of_I0B4B	True	AA3	AA3	AA3	W2	W2	W2
I0B4B	I/O	5	DQ1		Comp_of_I0B4A	True	AB3	AB3	AB3	Y2	Y2	Y2
I0B50A/SCLK	I/O	4	DQ4	SCLK	True_of_I0B50B	True	T9	T9	T9	W6	W6	W6
I0B50B/D1/SO	I/O	4	DQ4	D1/SO	Comp_of_I0B50A	True	U9	U9	U9	Y6	Y6	Y6
I0B51A/DIN/CLKHOLD_N	I/O	4	DQ4	DIN/CLKHOLD_N	True_of_I0B51B	none	T15	T15	T15	T14	T14	T14
I0B51B/DOU/WE_N	I/O	4	DQ4	DOU/WE_N	Comp_of_I0B51A	none	U16	U16	U16	U15	U15	U15
I0B52A/FASTRD_N/D3	I/O	4	DQ4	FASTRD_N/D3	True_of_I0B52B	True	AB20	AB20	AB20	Y19	Y19	Y19
I0B52B/QSSPI_WPN	I/O	4	DQ4	QSSPI_WPN	Comp_of_I0B52A	True	AA20	AA20	AA20	W19	W19	W19
I0B53A/D7	I/O	4	DQ4	D7	True_of_I0B53B	none	Y19	Y19	Y19	P14	P14	P14
I0B53B/D6	I/O	4	DQ4	D6	Comp_of_I0B53A	none	W18	W18	W18	R14	R14	R14
I0B54A/SSPI_CS_N/D0	I/O	4	DQ4	SSPI_CS_N/D0	True_of_I0B54B	True	AB21	AB21	AB21	Y20	Y20	Y20
I0B54B/SI/D2	I/O	4	DQ4	SI/D2	Comp_of_I0B54A	True	AA21	AA21	AA21	W20	W20	W20
I0B55A/D5	I/O	4	DQ4	D5	True_of_I0B55B	none	V17	V17	V17	T16	T16	T16
I0B55B/D4	I/O	4	DQ4	D4	Comp_of_I0B55A	none	T16	T16	T16	R15	R15	R15
I0B5A	I/O	5	DQ1		True_of_I0B5B	none	Y4	Y4	Y4	P7	P7	P7
I0B5B	I/O	5	DQ1		Comp_of_I0B5A	none	W5	W5	W5	R7	R7	R7
I0B6A	I/O	5	DQ1		True_of_I0B6B	True	U7	U7	U7	V6	V6	V6
I0B6B	I/O	5	DQ1		Comp_of_I0B6A	True	T8	T8	T8	U6	U6	U6
I0B7A	I/O	5	DQ1		True_of_I0B7B	none	AA4	AA4	AA4	W3	W3	W3
I0B7B	I/O	5	DQ1		Comp_of_I0B7A	none	AB4	AB4	AB4	Y3	Y3	Y3
I0B8A	I/O	5	DQ1		True_of_I0B8B	True	AA5	AA5	AA5	W4	W4	W4
I0B8B	I/O	5	DQ1		Comp_of_I0B8A	True	AB5	AB5	AB5	Y4	Y4	Y4
I0B9A	I/O	5	DQS1		True_of_I0B9B	none	Y5	Y5	Y5	P8	P8	P8
I0B9B	I/O	5	DQS1		Comp_of_I0B9A	none	Y6	Y6	Y6	R8	R8	R8
I0L11A	I/O	8	none		True_of_I0L11B	True	E1	E1	E1	H6	H6	H6
I0L11B	I/O	8	none		Comp_of_I0L11A	True	F1	F1	F1	H7	H7	H7
I0L12A	I/O	8	none		True_of_I0L12B	none	G3	G3	G3			
I0L12B	I/O	8	none		Comp_of_I0L12A	none	G4	G4	G4			
I0L13A	I/O	8	none		True_of_I0L13B	True	H4	H4	H4	F2	F2	F2
I0L13B	I/O	8	none		Comp_of_I0L13A	True	H3	H3	H3	F1	F1	F1
I0L14A/GCLKT_8	I/O	8	none	GCLKT_8	True_of_I0L14B	none	G2	G2	G2	E2	E2	E2
I0L14B/GCLKC_8	I/O	8	none	GCLKC_8	Comp_of_I0L14A	none	G1	G1	G1	E1	E1	E1
I0L15A	I/O	8	none		True_of_I0L15B	True	H2	H2	H2	G4	G4	G4
I0L15B	I/O	8	none		Comp_of_I0L15A	True	H1	H1	H1	G3	G3	G3

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOL16A	I/O	8	none		True_of_IOL16B	none	J7	J7	J7	H3	H3	H3
IOL16B	I/O	8	none		Comp_of_IOL16A	none	J6	J6	J6	H4	H4	H4
IOL17A	I/O	8	none		True_of_IOL17B	True	H5	H5	H5	G2	G2	G2
IOL17B	I/O	8	none		Comp_of_IOL17A	True	J5	J5	J5	G1	G1	G1
IOL18A	I/O	8	none		True_of_IOL18B	none	J4	J4	J4	J6	J6	J6
IOL18B	I/O	8	none		Comp_of_IOL18A	none	J3	J3	J3	J5	J5	J5
IOL19A	I/O	8	none		True_of_IOL19B	True	J2	J2	J2	H2	H2	H2
IOL19B	I/O	8	none		Comp_of_IOL19A	True	J1	J1	J1	H1	H1	H1
IOL20A	I/O	8	none		True_of_IOL20B	none	K7	K7	K7	J4	J4	J4
IOL20B	I/O	8	none		Comp_of_IOL20A	none	K6	K6	K6	J3	J3	J3
IOL21A	I/O	7	none		True_of_IOL21B	True	L7	L7	L7	J2	J2	J2
IOL21B	I/O	7	none		Comp_of_IOL21A	True	K5	K5	K5	J1	J1	J1
IOL22A	I/O	7	none		True_of_IOL22B	none	K4	K4	K4	K5	K5	K5
IOL22B	I/O	7	none		Comp_of_IOL22A	none	K3	K3	K3	K4	K4	K4
IOL23A	I/O	7	none		True_of_IOL23B	True	K2	K2	K2	K2	K2	K2
IOL23B	I/O	7	none		Comp_of_IOL23A	True	K1	K1	K1	K1	K1	K1
IOL24A	I/O	7	none		True_of_IOL24B	none	L6	L6	L6	K6	K6	K6
IOL24B	I/O	7	none		Comp_of_IOL24A	none	L5	L5	L5	K7	K7	K7
IOL25A/GCLKT_7	I/O	7	none	GCLKT_7	True_of_IOL25B	True	L1	L1	L1	L1	L1	L1
IOL25B/GCLKC_7	I/O	7	none	GCLKC_7	Comp_of_IOL25A	True	M2	M2	M2	L2	L2	L2
IOL26A	I/O	7	none		True_of_IOL26B	none	L3	L3	L3	L3	L3	L3
IOL26B	I/O	7	none		Comp_of_IOL26A	none	L4	L4	L4	L4	L4	L4
IOL27A/MO	I/O	9	none	MO	True_of_IOL27B	none						
IOL27B/MI-1	I/O	9	none	MI-1	Comp_of_IOL27A	none						
IOL27C/MI-2	I/O	9	none	MI-2	True_of_IOL27D	none						
IOL27D/MI-3	I/O	9	none	MI-3	Comp_of_IOL27C	none						
IOL27E/MCLK	I/O	9	none	MCLK	True_of_IOL27F	none						
IOL27F/MCS_N	I/O	9	none	MCS_N	Comp_of_IOL27E	none						
IOL28A	I/O	7	none		True_of_IOL28B	True	M1	M1	M1	M1	M1	M1
IOL28B	I/O	7	none		Comp_of_IOL28A	True	N1	N1	N1	M2	M2	M2
IOL29A	I/O	7	none		True_of_IOL29B	none	M6	M6	M6	M3	M3	M3
IOL29B	I/O	7	none		Comp_of_IOL29A	none	M5	M5	M5	M4	M4	M4
IOL2A	I/O	8	DQ0		True_of_IOL2B	True	D3	D3	D3	C4	C4	C4
IOL2B	I/O	8	DQ0		Comp_of_IOL2A	True	D4	D4	D4	C3	C3	C3
IOL30A	I/O	7	none		True_of_IOL30B	True	N2	N2	N2	L5	L5	L5
IOL30B	I/O	7	none		Comp_of_IOL30A	True	P1	P1	P1	M5	M5	M5

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOL31A	I/O	7	none		True_of_IOL31B	none	N3	N3	N3	L6	L6	L6
IOL31B	I/O	7	none		Comp_of_IOL31A	none	N4	N4	N4	L7	L7	L7
IOL32A	I/O	7	none		True_of_IOL32B	True	P2	P2	P2	N1	N1	N1
IOL32B	I/O	7	none		Comp_of_IOL32A	True	R1	R1	R1	N2	N2	N2
IOL33A	I/O	7	none		True_of_IOL33B	none	P3	P3	P3	P1	P1	P1
IOL33B	I/O	7	none		Comp_of_IOL33A	none	M7	M7	M7	P2	P2	P2
IOL34A	I/O	6	none		True_of_IOL34B	True	P4	P4	P4	N3	N3	N3
IOL34B	I/O	6	none		Comp_of_IOL34A	True	N5	N5	N5	N4	N4	N4
IOL35A	I/O	6	none		True_of_IOL35B	none	N6	N6	N6			
IOL35B	I/O	6	none		Comp_of_IOL35A	none	N7	N7	N7			
IOL36A	I/O	6	none		True_of_IOL36B	True	R2	R2	R2	M6	M6	M6
IOL36B	I/O	6	none		Comp_of_IOL36A	True	T1	T1	T1	M7	M7	M7
IOL37A	I/O	6	none		True_of_IOL37B	none	P5	P5	P5			
IOL37B	I/O	6	none		Comp_of_IOL37A	none	P6	P6	P6			
IOL38A	I/O	6	none		True_of_IOL38B	True	R3	R3	R3	P3	P3	P3
IOL38B	I/O	6	none		Comp_of_IOL38A	True	R4	R4	R4	P4	P4	P4
IOL39A	I/O	6	none		True_of_IOL39B	none	R5	R5	R5			
IOL39B	I/O	6	none		Comp_of_IOL39A	none	P7	P7	P7			
IOL3A	I/O	8	DQ0		True_of_IOL3B	none	F6	F6	F6	F6	F6	F6
IOL3B	I/O	8	DQ0		Comp_of_IOL3A	none	G7	G7	G7	G6	G6	G6
IOL40A	I/O	6	none		True_of_IOL40B	True	T2	T2	T2	R1	R1	R1
IOL40B	I/O	6	none		Comp_of_IOL40A	True	U1	U1	U1	R2	R2	R2
IOL41A	I/O	6	none		True_of_IOL41B	none	R6	R6	R6			
IOL41B	I/O	6	none		Comp_of_IOL41A	none	R7	R7	R7			
IOL42A	I/O	6	none		True_of_IOL42B	True	T3	T3	T3	T1	T1	T1
IOL42B	I/O	6	none		Comp_of_IOL42A	True	T4	T4	T4	T2	T2	T2
IOL43A	I/O	6	none		True_of_IOL43B	none	T5	T5	T5	N5	N5	N5
IOL43B	I/O	6	none		Comp_of_IOL43A	none	T6	T6	T6	N6	N6	N6
IOL44A/GCLKT_6	I/O	6	none	GCLKT_6	True_of_IOL44B	True	U2	U2	U2	U1	U1	U1
IOL44B/GCLKC_6	I/O	6	none	GCLKC_6	Comp_of_IOL44A	True	V1	V1	V1	U2	U2	U2
IOL45A	I/O	6	none		True_of_IOL45B	none	U3	U3	U3	R3	R3	R3
IOL45B	I/O	6	none		Comp_of_IOL45A	none	U4	U4	U4	R4	R4	R4
IOL46A	I/O	6	none		True_of_IOL46B	True	W1	W1	W1	T3	T3	T3
IOL46B	I/O	6	none		Comp_of_IOL46A	True	W2	W2	W2	T4	T4	T4
IOL47A	I/O	6	none		True_of_IOL47B	none	V4	V4	V4	V1	V1	V1
IOL47B	I/O	6	none		Comp_of_IOL47A	none	U5	U5	U5	V2	V2	V2

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOL48A	I/O	6	none		True_of_IOL48B	True	Y1	Y1	Y1	V3	V3	V3
IOL48B	I/O	6	none		Comp_of_IOL48A	True	AA1	AA1	AA1	V4	V4	V4
IOL49A	I/O	6	none		True_of_IOL49B	none	W3	W3	W3	P5	P5	P5
IOL49B	I/O	6	none		Comp_of_IOL49A	none	Y2	Y2	Y2	P6	P6	P6
IOL4A/LPLL1_T_fb	I/O	8	DQ0	LPLL1_T_fb	True_of_IOL4B	True	E4	E4	E4	C2	C2	C2
IOL4B/LPLL1_C_fb	I/O	8	DQ0	LPLL1_C_fb	Comp_of_IOL4A	True	F5	F5	F5	C1	C1	C1
IOL50A	I/O	6	none		True_of_IOL50B	True	Y3	Y3	Y3	T5	T5	T5
IOL50B	I/O	6	none		Comp_of_IOL50A	True	W4	W4	W4	R5	R5	R5
IOL51A	I/O	6	none		True_of_IOL51B	none	V5	V5	V5	U4	U4	U4
IOL51B	I/O	6	none		Comp_of_IOL51A	none	T7	T7	T7	U5	U5	U5
IOL5A/LPLL1_T_in	I/O	8	DQ0	LPLL1_T_in	True_of_IOL5B	none	C1	C1	C1	D2	D2	D2
IOL5B/LPLL1_C_in	I/O	8	DQ0	LPLL1_C_in	Comp_of_IOL5A	none	D2	D2	D2	D1	D1	D1
IOL6A	I/O	8	DQS0		True_of_IOL6B	True	G6	G6	G6	E4	E4	E4
IOL6B	I/O	8	DQS0		Comp_of_IOL6A	True	H7	H7	H7	E3	E3	E3
IOL7A	I/O	8	DQ0		True_of_IOL7B	none	G5	G5	G5	F5	F5	F5
IOL7B	I/O	8	DQ0		Comp_of_IOL7A	none	H6	H6	H6	G5	G5	G5
IOL8A	I/O	8	DQ0		True_of_IOL8B	True	D1	D1	D1			
IOL8B	I/O	8	DQ0		Comp_of_IOL8A	True	E2	E2	E2			
IOL9A	I/O	8	DQ0		True_of_IOL9B	none	E3	E3	E3	F4	F4	F4
IOL9B	I/O	8	DQ0		Comp_of_IOL9A	none	F4	F4	F4	F3	F3	F3
IOR11A	I/O	2	none		True_of_IOR11B	True	G21	G21	G21	G16	G16	G16
IOR11B	I/O	2	none		Comp_of_IOR11A	True	G20	G20	G20	F18	F18	F18
IOR12A	I/O	2	none		True_of_IOR12B	none	G19	G19	G19	G17	G17	G17
IOR12B	I/O	2	none		Comp_of_IOR12A	none	G18	G18	G18	E20	E20	E20
IOR13A	I/O	2	none		True_of_IOR13B	True	H22	H22	H22	F19	F19	F19
IOR13B	I/O	2	none		Comp_of_IOR13A	True	H21	H21	H21	F20	F20	F20
IOR14A	I/O	2	none		True_of_IOR14B	none	G17	G17	G17			
IOR14B	I/O	2	none		Comp_of_IOR14A	none	H20	H20	H20			
IOR15A	I/O	2	none		True_of_IOR15B	True	H19	H19	H19	J14	J14	J14
IOR15B	I/O	2	none		Comp_of_IOR15A	True	H18	H18	H18	J15	J15	J15
IOR16A	I/O	2	none		True_of_IOR16B	none	H17	H17	H17	G19	G19	G19
IOR16B	I/O	2	none		Comp_of_IOR16A	none	H16	H16	H16	H17	H17	H17
IOR17A	I/O	2	none		True_of_IOR17B	True	J18	J18	J18	H18	H18	H18
IOR17B	I/O	2	none		Comp_of_IOR17A	True	J19	J19	J19	H19	H19	H19
IOR18A	I/O	2	none		True_of_IOR18B	none	J16	J16	J16	H16	H16	H16
IOR18B	I/O	2	none		Comp_of_IOR18A	none	J17	J17	J17	G20	G20	G20

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOR19A	I/O	2	none		True_of_IOR19B	True	J21	J21	J21	J17	J17	J17
IOR19B	I/O	2	none		Comp_of_IOR19A	True	J22	J22	J22	H20	H20	H20
IOR20A	I/O	2	none		True_of_IOR20B	none	J20	J20	J20	J18	J18	J18
IOR20B	I/O	2	none		Comp_of_IOR20A	none	K20	K20	K20	J16	J16	J16
IOR21A	I/O	2	none		True_of_IOR21B	True	K19	K19	K19	K14	K14	K14
IOR21B	I/O	2	none		Comp_of_IOR21A	True	K18	K18	K18	K15	K15	K15
IOR22A	I/O	2	none		True_of_IOR22B	none	K17	K17	K17			
IOR22B	I/O	2	none		Comp_of_IOR22A	none	K16	K16	K16			
IOR23A	I/O	2	none		True_of_IOR23B	True	L17	L17	L17	J19	J19	J19
IOR23B	I/O	2	none		Comp_of_IOR23A	True	L16	L16	L16	J20	J20	J20
IOR24A	I/O	2	none		True_of_IOR24B	none	L19	L19	L19			
IOR24B	I/O	2	none		Comp_of_IOR24A	none	L20	L20	L20			
IOR25A	I/O	2	none		True_of_IOR25B	True	K22	K22	K22	K17	K17	K17
IOR25B	I/O	2	none		Comp_of_IOR25A	True	L21	L21	L21	K18	K18	K18
IOR26A	I/O	2	none		True_of_IOR26B	none	L22	L22	L22			
IOR26B	I/O	2	none		Comp_of_IOR26A	none	M17	M17	M17			
IOR28A/GCLKT_3	I/O	3	none	GCLKT_3	True_of_IOR28B	True	M22	M22	M22	K19	K19	K19
IOR28B/GCLKC_3	I/O	3	none	GCLKC_3	Comp_of_IOR28A	True	M21	M21	M21	K20	K20	K20
IOR29A	I/O	3	none		True_of_IOR29B	none	M20	M20	M20	K16	K16	K16
IOR29B	I/O	3	none		Comp_of_IOR29A	none	M19	M19	M19	L17	L17	L17
IOR2A/RPLL1_T_fb	I/O	2	DQ5	RPLL1_T_fb	True_of_IOR2B	True	C21	C21	C21	D17	D17	D17
IOR2B/RPLL1_C_fb	I/O	2	DQ5	RPLL1_C_fb	Comp_of_IOR2A	True	C22	C22	C22	C18	C18	C18
IOR30A	I/O	3	none		True_of_IOR30B	True	M16	M16	M16	L19	L19	L19
IOR30B	I/O	3	none		Comp_of_IOR30A	True	N16	N16	N16	L20	L20	L20
IOR31A	I/O	3	none		True_of_IOR31B	none	N17	N17	N17	L14	L14	L14
IOR31B	I/O	3	none		Comp_of_IOR31A	none	N18	N18	N18	L15	L15	L15
IOR32A	I/O	3	none		True_of_IOR32B	True	N22	N22	N22	M20	M20	M20
IOR32B	I/O	3	none		Comp_of_IOR32A	True	P21	P21	P21	M19	M19	M19
IOR33A	I/O	3	none		True_of_IOR33B	none	N20	N20	N20	L16	L16	L16
IOR33B	I/O	3	none		Comp_of_IOR33A	none	N19	N19	N19	M18	M18	M18
IOR34A	I/O	3	none		True_of_IOR34B	True	R22	R22	R22	M17	M17	M17
IOR34B	I/O	3	none		Comp_of_IOR34A	True	R21	R21	R21	N20	N20	N20
IOR35A	I/O	3	none		True_of_IOR35B	none	P22	P22	P22			
IOR35B	I/O	3	none		Comp_of_IOR35A	none	P20	P20	P20			
IOR36A	I/O	3	none		True_of_IOR36B	True	T22	T22	T22	M16	M16	M16
IOR36B	I/O	3	none		Comp_of_IOR36A	True	T21	T21	T21	N19	N19	N19

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOR37A	I/O	3	none		True_of_IOR37B	none	P19	P19	P19			
IOR37B	I/O	3	none		Comp_of_IOR37A	none	P18	P18	P18			
IOR38A	I/O	3	none		True_of_IOR38B	True	P17	P17	P17	N18	N18	N18
IOR38B	I/O	3	none		Comp_of_IOR38A	True	P16	P16	P16	N17	N17	N17
IOR39A	I/O	3	none		True_of_IOR39B	none	U22	U22	U22	P20	P20	P20
IOR39B	I/O	3	none		Comp_of_IOR39A	none	U21	U21	U21	P19	P19	P19
IOR3A	I/O	2	DQ5		True_of_IOR3B	none	F17	F17	F17	F15	F15	F15
IOR3B	I/O	2	DQ5		Comp_of_IOR3A	none	G16	G16	G16	G15	G15	G15
IOR40A	I/O	3	none		True_of_IOR40B	True	V22	V22	V22	P18	P18	P18
IOR40B	I/O	3	none		Comp_of_IOR40A	True	W22	W22	W22	R20	R20	R20
IOR41A	I/O	3	none		True_of_IOR41B	none	R20	R20	R20	M15	M15	M15
IOR41B	I/O	3	none		Comp_of_IOR41A	none	R19	R19	R19	M14	M14	M14
IOR42A	I/O	3	none		True_of_IOR42B	True	R18	R18	R18	N16	N16	N16
IOR42B	I/O	3	none		Comp_of_IOR42A	True	R17	R17	R17	R19	R19	R19
IOR43A	I/O	3	none		True_of_IOR43B	none	R16	R16	R16	T20	T20	T20
IOR43B	I/O	3	none		Comp_of_IOR43A	none	T20	T20	T20	T19	T19	T19
IOR44A	I/O	3	none		True_of_IOR44B	True	T19	T19	T19	U20	U20	U20
IOR44B	I/O	3	none		Comp_of_IOR44A	True	T18	T18	T18	P17	P17	P17
IOR45A	I/O	3	none		True_of_IOR45B	none	T17	T17	T17	T18	T18	T18
IOR45B	I/O	3	none		Comp_of_IOR45A	none	U20	U20	U20	U19	U19	U19
IOR46A	I/O	3	none		True_of_IOR46B	True	Y22	Y22	Y22	V20	V20	V20
IOR46B	I/O	3	none		Comp_of_IOR46A	True	W21	W21	W21	P16	P16	P16
IOR47A	I/O	3	none		True_of_IOR47B	none	U19	U19	U19	N15	N15	N15
IOR47B	I/O	3	none		Comp_of_IOR47A	none	U18	U18	U18	N14	N14	N14
IOR48A	I/O	3	none		True_of_IOR48B	True	AA22	AA22	AA22	R17	R17	R17
IOR48B	I/O	3	none		Comp_of_IOR48A	True	Y21	Y21	Y21	U18	U18	U18
IOR49A	I/O	3	none		True_of_IOR49B	none	U17	U17	U17	P15	P15	P15
IOR49B	I/O	3	none		Comp_of_IOR49A	none	V19	V19	V19	R16	R16	R16
IOR4A/RPLL1_T_in	I/O	2	DQ5	RPLL1_T_in	True_of_IOR4B	True	D22	D22	D22	C19	C19	C19
IOR4B/RPLL1_C_in	I/O	2	DQ5	RPLL1_C_in	Comp_of_IOR4A	True	D21	D21	D21	E17	E17	E17
IOR50A	I/O	3	none		True_of_IOR50B	True	V18	V18	V18	V19	V19	V19
IOR50B	I/O	3	none		Comp_of_IOR50A	True	W20	W20	W20	T17	T17	T17
IOR51A	I/O	3	none		True_of_IOR51B	none	W19	W19	W19	U17	U17	U17
IOR51B	I/O	3	none		Comp_of_IOR51A	none	Y20	Y20	Y20	V17	V17	V17
IOR5A	I/O	2	DQ5		True_of_IOR5B	none	D19	D19	D19	F16	F16	F16
IOR5B	I/O	2	DQ5		Comp_of_IOR5A	none	D20	D20	D20	D18	D18	D18

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOR6A	I/O	2	DQS5		True_of_IOR6B	True	E22	E22	E22	B20	B20	B20
IOR6B	I/O	2	DQS5		Comp_of_IOR6A	True	E21	E21	E21	C20	C20	C20
IOR7A	I/O	2	DQ5		True_of_IOR7B	none	E19	E19	E19	H14	H14	H14
IOR7B	I/O	2	DQ5		Comp_of_IOR7A	none	E20	E20	E20	H15	H15	H15
IOR8A	I/O	2	DQ5		True_of_IOR8B	True	F22	F22	F22	D19	D19	D19
IOR8B	I/O	2	DQ5		Comp_of_IOR8A	True	G22	G22	G22	F17	F17	F17
IOR9A	I/O	2	DQ5		True_of_IOR9B	none	F18	F18	F18	D20	D20	D20
IOR9B	I/O	2	DQ5		Comp_of_IOR9A	none	F19	F19	F19	E19	E19	E19
IOT12A	I/O	0	DQ8		True_of_IOT12B	True	B5	B5	B5	B4	B4	B4
IOT12B	I/O	0	DQ8		Comp_of_IOT12A	True	A6	A6	A6	A4	A4	A4
IOT13A	I/O	0	DQ8		True_of_IOT13B	none	D6	D6	D6	C6	C6	C6
IOT13B	I/O	0	DQ8		Comp_of_IOT13A	none	E7	E7	E7	D7	D7	D7
IOT14A	I/O	0	DQ8		True_of_IOT14B	True	B6	B6	B6	B5	B5	B5
IOT14B	I/O	0	DQ8		Comp_of_IOT14A	True	A7	A7	A7	A5	A5	A5
IOT15A	I/O	0	DQ8		True_of_IOT15B	none	C6	C6	C6	G8	G8	G8
IOT15B	I/O	0	DQ8		Comp_of_IOT15A	none	D7	D7	D7	F8	F8	F8
IOT16A	I/O	0	DQ8		True_of_IOT16B	True	C8	C8	C8	B6	B6	B6
IOT16B	I/O	0	DQ8		Comp_of_IOT16A	True	D8	D8	D8	A6	A6	A6
IOT17A/TDO	I/O	0	DQ8	TDO	True_of_IOT17B	none	E8	E8	E8	E8	E8	E8
IOT17B/TDI	I/O	0	DQ8	TDI	Comp_of_IOT17A	none	E9	E9	E9	C7	C7	C7
IOT18A	I/O	0	DQ8		True_of_IOT18B	True	B8	B8	B8	B7	B7	B7
IOT18B	I/O	0	DQ8		Comp_of_IOT18A	True	A8	A8	A8	A7	A7	A7
IOT19A	I/O	0	DQ8		True_of_IOT19B	none	C9	C9	C9	G9	G9	G9
IOT19B	I/O	0	DQ8		Comp_of_IOT19A	none	D9	D9	D9	F9	F9	F9
IOT20A	I/O	0	DQ8		True_of_IOT20B	True	B9	B9	B9	B8	B8	B8
IOT20B	I/O	0	DQ8		Comp_of_IOT20A	True	A9	A9	A9	A8	A8	A8
IOT21A	I/O	0	DQS8		True_of_IOT21B	none	F9	F9	F9	D8	D8	D8
IOT21B	I/O	0	DQS8		Comp_of_IOT21A	none	G9	G9	G9	C8	C8	C8
IOT22A	I/O	0	DQ8		True_of_IOT22B	True	F10	F10	F10	B9	B9	B9
IOT22B	I/O	0	DQ8		Comp_of_IOT22A	True	E10	E10	E10	A9	A9	A9
IOT23A/TCK	I/O	0	DQ8	TCK	True_of_IOT23B	none	D10	D10	D10	C9	C9	C9
IOT23B/TMS	I/O	0	DQ8	TMS	Comp_of_IOT23A	none	C10	C10	C10	D9	D9	D9
IOT24A/GCLKT_0	I/O	0	DQ8	GCLKT_0	True_of_IOT24B	True	B10	B10	B10	B10	B10	B10
IOT24B/GCLKC_0	I/O	0	DQ8	GCLKC_0	Comp_of_IOT24A	True	A10	A10	A10	A10	A10	A10
IOT25A	I/O	0	DQ8		True_of_IOT25B	none	G11	G11	G11	G10	G10	G10
IOT25B	I/O	0	DQ8		Comp_of_IOT25A	none	F11	F11	F11	F10	F10	F10

注!												
[1]UV版本封装;												
[2]LV版本封装;												
[3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOT26A	I/O	0	DQ8		True_of_IOT26B	True	B11	B11	B11	B11	B11	B11
IOT26B	I/O	0	DQ8		Comp_of_IOT26A	True	A11	A11	A11	A11	A11	A11
IOT27A	I/O	0	DQ8		True_of_IOT27B	none	E11	E11	E11	D10	D10	D10
IOT27B	I/O	0	DQ8		Comp_of_IOT27A	none	D11	D11	D11	C10	C10	C10
IOT2A	I/O	0	DQ9		True_of_IOT2B	True	B1	B1	B1	B1	B1	B1
IOT2B	I/O	0	DQ9		Comp_of_IOT2A	True	A2	A2	A2	A1	A1	A1
IOT30A	I/O	1	DQ7		True_of_IOT30B	True	D12	D12	D12	A12	A12	A12
IOT30B	I/O	1	DQ7		Comp_of_IOT30A	True	E12	E12	E12	B12	B12	B12
IOT31A/SCL/GCLKT_1	I/O	1	DQ7	SCL/GCLKT_1	True_of_IOT31B	none	B12	B12	B12	C11	C11	C11
IOT31B/SDA/GCLKC_1	I/O	1	DQ7	SDA/GCLKC_1	Comp_of_IOT31A	none	A12	A12	A12	D11	D11	D11
IOT32A	I/O	1	DQ7		True_of_IOT32B	True	G12	G12	G12	A13	A13	A13
IOT32B	I/O	1	DQ7		Comp_of_IOT32A	True	F12	F12	F12	B13	B13	B13
IOT33A	I/O	1	DQ7		True_of_IOT33B	none	E13	E13	E13			
IOT33B	I/O	1	DQ7		Comp_of_IOT33A	none	F13	F13	F13			
IOT34A	I/O	1	DQ7		True_of_IOT34B	True	A13	A13	A13	G11	G11	G11
IOT34B	I/O	1	DQ7		Comp_of_IOT34A	True	B13	B13	B13	F11	F11	F11
IOT35A	I/O	1	DQ7		True_of_IOT35B	none	C13	C13	C13			
IOT35B	I/O	1	DQ7		Comp_of_IOT35A	none	D13	D13	D13			
IOT36A	I/O	1	DQ7		True_of_IOT36B	True	A14	A14	A14	D12	D12	D12
IOT36B	I/O	1	DQ7		Comp_of_IOT36A	True	B14	B14	B14	C12	C12	C12
IOT37A	I/O	1	DQS7		True_of_IOT37B	none	C14	C14	C14			
IOT37B	I/O	1	DQS7		Comp_of_IOT37A	none	D14	D14	D14			
IOT38A	I/O	1	DQ7		True_of_IOT38B	True	G14	G14	G14	A14	A14	A14
IOT38B	I/O	1	DQ7		Comp_of_IOT38A	True	F14	F14	F14	B14	B14	B14
IOT39A/JTAGSEL_N	I/O	1	DQ7	JTAGSEL_N	True_of_IOT39B	none	E14	E14	E14	C13	C13	C13
IOT39B/RECONFIG_N	I/O	1	DQ7	RECONFIG_N	Comp_of_IOT39A	none	E15	E15	E15	D13	D13	D13
IOT3A	I/O	0	DQ9		True_of_IOT3B	none	E6	E6	E6			
IOT3B	I/O	0	DQ9		Comp_of_IOT3A	none	F7	F7	F7			
IOT40A	I/O	1	DQ7		True_of_IOT40B	True	A15	A15	A15	A15	A15	A15
IOT40B	I/O	1	DQ7		Comp_of_IOT40A	True	B15	B15	B15	B15	B15	B15
IOT41A	I/O	1	DQ7		True_of_IOT41B	none	C15	C15	C15			
IOT41B	I/O	1	DQ7		Comp_of_IOT41A	none	D15	D15	D15			
IOT42A	I/O	1	DQ7		True_of_IOT42B	True	A16	A16	A16	A16	A16	A16
IOT42B	I/O	1	DQ7		Comp_of_IOT42A	True	B17	B17	B17	B16	B16	B16
IOT43A	I/O	1	DQ7		True_of_IOT43B	none	C17	C17	C17	G12	G12	G12
IOT43B	I/O	1	DQ7		Comp_of_IOT43A	none	D16	D16	D16	F12	F12	F12

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOT44A	I/O	1	DQ7		True_of_IOT44B	True	A17	A17	A17	A17	A17	A17
IOT44B	I/O	1	DQ7		Comp_of_IOT44A	True	B18	B18	B18	B17	B17	B17
IOT45A	I/O	1	DQ7		True_of_IOT45B	none	E16	E16	E16	C14	C14	C14
IOT45B	I/O	1	DQ7		Comp_of_IOT45A	none	D17	D17	D17	D14	D14	D14
IOT48A	I/O	1	DQS6		True_of_IOT48B	True	A18	A18	A18	C15	C15	C15
IOT48B	I/O	1	DQS6		Comp_of_IOT48A	True	B19	B19	B19	C16	C16	C16
IOT49A	I/O	1	DQ6		True_of_IOT49B	none	C18	C18	C18	G13	G13	G13
IOT49B	I/O	1	DQ6		Comp_of_IOT49A	none	D18	D18	D18	F13	F13	F13
IOT4A	I/O	0	DQ9		True_of_IOT4B	True	B2	B2	B2	G7	G7	G7
IOT4B	I/O	0	DQ9		Comp_of_IOT4A	True	A3	A3	A3	F7	F7	F7
IOT50A	I/O	1	DQ6		True_of_IOT50B	True	A19	A19	A19	A18	A18	A18
IOT50B	I/O	1	DQ6		Comp_of_IOT50A	True	B20	B20	B20	B18	B18	B18
IOT51A	I/O	1	DQ6		True_of_IOT51B	none	F15	F15	F15	E14	E14	E14
IOT51B	I/O	1	DQ6		Comp_of_IOT51A	none	G15	G15	G15	D15	D15	D15
IOT52A	I/O	1	DQ6		True_of_IOT52B	True	A20	A20	A20	E15	E15	E15
IOT52B	I/O	1	DQ6		Comp_of_IOT52A	True	B21	B21	B21	D16	D16	D16
IOT53A	I/O	1	DQ6		True_of_IOT53B	none	C19	C19	C19	G14	G14	G14
IOT53B	I/O	1	DQ6		Comp_of_IOT53A	none	C20	C20	C20	F14	F14	F14
IOT54A	I/O	1	DQ6		True_of_IOT54B	True	A21	A21	A21	B19	B19	B19
IOT54B	I/O	1	DQ6		Comp_of_IOT54A	True	B22	B22	B22	A20	A20	A20
IOT55A/READY	I/O	1	DQ6	READY	True_of_IOT55B	none	F16	F16	F16	C17	C17	C17
IOT55B/DONE	I/O	1	DQ6	DONE	Comp_of_IOT55A	none	E17	E17	E17	A19	A19	A19
IOT5A	I/O	0	DQ9		True_of_IOT5B	none	C3	C3	C3	E6	E6	E6
IOT5B	I/O	0	DQ9		Comp_of_IOT5A	none	C4	C4	C4	D5	D5	D5
IOT6A	I/O	0	DQ9		True_of_IOT6B	True	B3	B3	B3	B2	B2	B2
IOT6B	I/O	0	DQ9		Comp_of_IOT6A	True	A4	A4	A4	A2	A2	A2
IOT7A	I/O	0	DQ9		True_of_IOT7B	none	F8	F8	F8			
IOT7B	I/O	0	DQ9		Comp_of_IOT7A	none	G8	G8	G8			
IOT8A	I/O	0	DQ9		True_of_IOT8B	True	B4	B4	B4	B3	B3	B3
IOT8B	I/O	0	DQ9		Comp_of_IOT8A	True	A5	A5	A5	A3	A3	A3
IOT9A	I/O	0	DQS9		True_of_IOT9B	none	D5	D5	D5	D6	D6	D6
IOT9B	I/O	0	DQS9		Comp_of_IOT9A	none	C5	C5	C5	E7	E7	E7
VCC	Power	N/A						K10	K10		L9	L9
VCC	Power	N/A						K11	K11		J9	J9
VCC	Power	N/A						K12	K12		H12	H12
VCC	Power	N/A						K13	K13		L12	L12

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
VCC	Power	N/A						L11	L11		J10	J10
VCC	Power	N/A						L12	L12		M10	M10
VCC	Power	N/A						M11	M11		J11	J11
VCC	Power	N/A						M12	M12		M12	M12
VCC	Power	N/A						N10	N10		K12	K12
VCC	Power	N/A						N11	N11		H13	H13
VCC	Power	N/A						N12	N12			
VCC	Power	N/A						N13	N13			
VCC/VCCX	Power	N/A					K10			L9		
VCC/VCCX	Power	N/A					K11			J9		
VCC/VCCX	Power	N/A					K12			H12		
VCC/VCCX	Power	N/A					K13			L12		
VCC/VCCX	Power	N/A					L11			J10		
VCC/VCCX	Power	N/A					L12			M10		
VCC/VCCX	Power	N/A					M11			J11		
VCC/VCCX	Power	N/A					M12			M12		
VCC/VCCX	Power	N/A					N10			K12		
VCC/VCCX	Power	N/A					N11			H13		
VCC/VCCX	Power	N/A					N12					
VCC/VCCX	Power	N/A					N13					
VCCO0	Power	N/A					C7			H8		
VCCO0	Power	N/A					G10			H10		
VCCO0	Power	N/A					H11			H9		
VCCO0	Power	N/A					H9					
VCCO0	Power	N/A										
VCCO0/VCCX	Power	N/A						C7	C7		H8	H8
VCCO0/VCCX	Power	N/A						G10	G10		H10	H10
VCCO0/VCCX	Power	N/A						H11	H11		H9	H9
VCCO0/VCCX	Power	N/A						H9	H9			
VCCO0/VCCX	Power	N/A										
VCCO0/VCCX	Power	N/A										
VCCO1	Power	N/A					C12	C12	C12	H11	H11	H11
VCCO1	Power	N/A					C16	C16	C16	J12	J12	J12
VCCO1	Power	N/A					G13	G13	G13			
VCCO1	Power	N/A					H12	H12	H12			

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
VCCO1	Power	N/A					H14	H14	H14			
VCCO2	Power	N/A					F20	F20	F20	J13	J13	J13
VCCO2	Power	N/A					J15	J15	J15	K13	K13	K13
VCCO2	Power	N/A					K15	K15	K15			
VCCO2	Power	N/A					L15	L15	L15			
VCCO2	Power	N/A										
VCCO3	Power	N/A					M15	M15	M15	L13	L13	L13
VCCO3	Power	N/A					M18	M18	M18	M13	M13	M13
VCCO3	Power	N/A					N15	N15	N15	N13	N13	N13
VCCO3	Power	N/A					P15	P15	P15			
VCCO3	Power	N/A					V20	V20	V20			
VCCO4	Power	N/A					R12	R12	R12	N11	N11	N11
VCCO4	Power	N/A					R13	R13	R13	N12	N12	N12
VCCO4	Power	N/A					R14	R14	R14			
VCCO4	Power	N/A					W16	W16	W16			
VCCO4	Power	N/A										
VCCO5	Power	N/A					R10	R10	R10	N9	N9	N9
VCCO5	Power	N/A					R11	R11	R11	N10	N10	N10
VCCO5	Power	N/A					R9	R9	R9	N8	N8	N8
VCCO5	Power	N/A					W11	W11	W11			
VCCO5	Power	N/A					W7	W7	W7			
VCCO6	Power	N/A					N8	N8	N8	M8	M8	M8
VCCO6	Power	N/A					P8	P8	P8	M9	M9	M9
VCCO6	Power	N/A					V3	V3	V3			
VCCO7	Power	N/A					L8	L8	L8	K8	K8	K8
VCCO7	Power	N/A					M3	M3	M3	K9	K9	K9
VCCO7	Power	N/A					M8	M8	M8			
VCCO7	Power	N/A										
VCCO8	Power	N/A					F3	F3	F3	J7	J7	J7
VCCO8	Power	N/A					J8	J8	J8	J8	J8	J8
VCCO8	Power	N/A					K8	K8	K8			
VSS	Ground	N/A					A1	A1	A1			
VSS	Ground	N/A					A22	A22	A22	C5	C5	C5
VSS	Ground	N/A					AB1	AB1	AB1			
VSS	Ground	N/A					AB22	AB22	AB22	D3	D3	D3
VSS	Ground	N/A					B16	B16	B16	E13	E13	E13

注! [1]UV版本封装; [2]LV版本封装; [3]EV版本封装;												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
VSS	Ground	N/A					B7	B7	B7			
VSS	Ground	N/A					C11	C11	C11	U8	U8	U8
VSS	Ground	N/A					C2	C2	C2			
VSS	Ground	N/A					E18	E18	E18	E11	E11	E11
VSS	Ground	N/A					E5	E5	E5			
VSS	Ground	N/A					F2	F2	F2			
VSS	Ground	N/A					F21	F21	F21	D4	D4	D4
VSS	Ground	N/A					H10	H10	H10	V5	V5	V5
VSS	Ground	N/A					H13	H13	H13	K11	K11	K11
VSS	Ground	N/A					H15	H15	H15	E18	E18	E18
VSS	Ground	N/A					H8	H8	H8			
VSS	Ground	N/A					J10	J10	J10	V7	V7	V7
VSS	Ground	N/A					J11	J11	J11	U13	U13	U13
VSS	Ground	N/A					J12	J12	J12	T15	T15	T15
VSS	Ground	N/A					J13	J13	J13	L18	L18	L18
VSS	Ground	N/A					J14	J14	J14	H5	H5	H5
VSS	Ground	N/A					J9	J9	J9			
VSS	Ground	N/A					K14	K14	K14	K3	K3	K3
VSS	Ground	N/A					K21	K21	K21	E5	E5	E5
VSS	Ground	N/A					K9	K9	K9			
VSS	Ground	N/A					L10	L10	L10	V11	V11	V11
VSS	Ground	N/A					L13	L13	L13	M11	M11	M11
VSS	Ground	N/A					L14	L14	L14	K10	K10	K10
VSS	Ground	N/A					L18	L18	L18	E12	E12	E12
VSS	Ground	N/A					L2	L2	L2			
VSS	Ground	N/A					L9	L9	L9			
VSS	Ground	N/A					M10	M10	M10	V18	V18	V18
VSS	Ground	N/A					M13	M13	M13	N7	N7	N7
VSS	Ground	N/A					M14	M14	M14	L8	L8	L8
VSS	Ground	N/A					M4	M4	M4			
VSS	Ground	N/A					M9	M9	M9			
VSS	Ground	N/A					N14	N14	N14	L10	L10	L10
VSS	Ground	N/A					N21	N21	N21	E9	E9	E9
VSS	Ground	N/A					N9	N9	N9			
VSS	Ground	N/A					P10	P10	P10			
VSS	Ground	N/A					P11	P11	P11	U16	U16	U16

注!
[1]UV版本封装;
[2]LV版本封装;
[3]EV版本封装;

管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
VSS	Ground	N/A					P12	P12	P12	U3	U3	U3
VSS	Ground	N/A					P13	P13	P13	R18	R18	R18
VSS	Ground	N/A					P14	P14	P14	L11	L11	L11
VSS	Ground	N/A					P9	P9	P9			
VSS	Ground	N/A					R15	R15	R15	G18	G18	G18
VSS	Ground	N/A					R8	R8	R8			
VSS	Ground	N/A					V2	V2	V2			
VSS	Ground	N/A					V21	V21	V21	E10	E10	E10
VSS	Ground	N/A					W12	W12	W12	U7	U7	U7
VSS	Ground	N/A					Y16	Y16	Y16	E16	E16	E16
VSS	Ground	N/A					Y7	Y7	Y7			

注!												
[1] UV版本封装;												
[2] LV版本封装;												
[3] EV版本封装。												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
BANK8 True LVDS Pair												
IOL11A	I/O	8	none		True_of_IOL11B	True	E1	E1	E1	H6	H6	H6
IOL11B	I/O	8	none		Comp_of_IOL11A	True	F1	F1	F1	H7	H7	H7
IOL13A	I/O	8	none		True_of_IOL13B	True	H4	H4	H4	F2	F2	F2
IOL13B	I/O	8	none		Comp_of_IOL13A	True	H3	H3	H3	F1	F1	F1
IOL15A	I/O	8	none		True_of_IOL15B	True	H2	H2	H2	G4	G4	G4
IOL15B	I/O	8	none		Comp_of_IOL15A	True	H1	H1	H1	G3	G3	G3
IOL17A	I/O	8	none		True_of_IOL17B	True	H5	H5	H5	G2	G2	G2
IOL17B	I/O	8	none		Comp_of_IOL17A	True	J5	J5	J5	G1	G1	G1
IOL19A	I/O	8	none		True_of_IOL19B	True	J2	J2	J2	H2	H2	H2
IOL19B	I/O	8	none		Comp_of_IOL19A	True	J1	J1	J1	H1	H1	H1
IOL2A	I/O	8	DQ0		True_of_IOL2B	True	D3	D3	D3	C4	C4	C4
IOL2B	I/O	8	DQ0		Comp_of_IOL2A	True	D4	D4	D4	C3	C3	C3
IOL4A/LPLL1_T_fb	I/O	8	DQ0	LPLL1_T_fb	True_of_IOL4B	True	E4	E4	E4	C2	C2	C2
IOL4B/LPLL1_C_fb	I/O	8	DQ0	LPLL1_C_fb	Comp_of_IOL4A	True	F5	F5	F5	C1	C1	C1
IOL6A	I/O	8	DQS0		True_of_IOL6B	True	G6	G6	G6	E4	E4	E4
IOL6B	I/O	8	DQS0		Comp_of_IOL6A	True	H7	H7	H7	E3	E3	E3
IOL8A	I/O	8	DQ0		True_of_IOL8B	True	D1	D1	D1			
IOL8B	I/O	8	DQ0		Comp_of_IOL8A	True	E2	E2	E2			
BANK7 True LVDS Pair												
IOL21A	I/O	7	none		True_of_IOL21B	True	L7	L7	L7	J2	J2	J2
IOL21B	I/O	7	none		Comp_of_IOL21A	True	K5	K5	K5	J1	J1	J1
IOL23A	I/O	7	none		True_of_IOL23B	True	K2	K2	K2	K2	K2	K2
IOL23B	I/O	7	none		Comp_of_IOL23A	True	K1	K1	K1	K1	K1	K1
IOL25A/GCLKT_7	I/O	7	none	GCLKT_7	True_of_IOL25B	True	L1	L1	L1	L1	L1	L1
IOL25B/GCLKC_7	I/O	7	none	GCLKC_7	Comp_of_IOL25A	True	M2	M2	M2	L2	L2	L2
IOL28A	I/O	7	none		True_of_IOL28B	True	M1	M1	M1	M1	M1	M1
IOL28B	I/O	7	none		Comp_of_IOL28A	True	N1	N1	N1	M2	M2	M2
IOL30A	I/O	7	none		True_of_IOL30B	True	N2	N2	N2	L5	L5	L5
IOL30B	I/O	7	none		Comp_of_IOL30A	True	P1	P1	P1	M5	M5	M5
IOL32A	I/O	7	none		True_of_IOL32B	True	P2	P2	P2	N1	N1	N1
IOL32B	I/O	7	none		Comp_of_IOL32A	True	R1	R1	R1	N2	N2	N2
BANK6 True LVDS Pair												
IOL34A	I/O	6	none		True_of_IOL34B	True	P4	P4	P4	N3	N3	N3
IOL34B	I/O	6	none		Comp_of_IOL34A	True	N5	N5	N5	N4	N4	N4
IOL36A	I/O	6	none		True_of_IOL36B	True	R2	R2	R2	M6	M6	M6

注!
[1] UV版本封装;
[2] LV版本封装;
[3] EV版本封装。

管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOL36B	I/O	6	none		Comp_of_IOL36A	True	T1	T1	T1	M7	M7	M7
IOL38A	I/O	6	none		True_of_IOL38B	True	R3	R3	R3	P3	P3	P3
IOL38B	I/O	6	none		Comp_of_IOL38A	True	R4	R4	R4	P4	P4	P4
IOL40A	I/O	6	none		True_of_IOL40B	True	T2	T2	T2	R1	R1	R1
IOL40B	I/O	6	none		Comp_of_IOL40A	True	U1	U1	U1	R2	R2	R2
IOL42A	I/O	6	none		True_of_IOL42B	True	T3	T3	T3	T1	T1	T1
IOL42B	I/O	6	none		Comp_of_IOL42A	True	T4	T4	T4	T2	T2	T2
IOL44A/GCLKT_6	I/O	6	none	GCLKT_6	True_of_IOL44B	True	U2	U2	U2	U1	U1	U1
IOL44B/GCLKC_6	I/O	6	none	GCLKC_6	Comp_of_IOL44A	True	V1	V1	V1	U2	U2	U2
IOL46A	I/O	6	none		True_of_IOL46B	True	W1	W1	W1	T3	T3	T3
IOL46B	I/O	6	none		Comp_of_IOL46A	True	W2	W2	W2	T4	T4	T4
IOL48A	I/O	6	none		True_of_IOL48B	True	Y1	Y1	Y1	V3	V3	V3
IOL48B	I/O	6	none		Comp_of_IOL48A	True	AA1	AA1	AA1	V4	V4	V4
IOL50A	I/O	6	none		True_of_IOL50B	True	Y3	Y3	Y3	T5	T5	T5
IOL50B	I/O	6	none		Comp_of_IOL50A	True	W4	W4	W4	R5	R5	R5
BANK5 True LVDS Pair												
IOB12A	I/O	5	DQ2		True_of_IOB12B	True	AA6	AA6	AA6	T7	T7	T7
IOB12B	I/O	5	DQ2		Comp_of_IOB12A	True	AB6	AB6	AB6	T8	T8	T8
IOB14A	I/O	5	DQ2		True_of_IOB14B	True	V8	V8	V8	W5	W5	W5
IOB14B	I/O	5	DQ2		Comp_of_IOB14A	True	U8	U8	U8	Y5	Y5	Y5
IOB16A	I/O	5	DQ2		True_of_IOB16B	True	V9	V9	V9	P9	P9	P9
IOB16B	I/O	5	DQ2		Comp_of_IOB16A	True	W8	W8	W8	R9	R9	R9
IOB18A	I/O	5	DQ2		True_of_IOB18B	True	Y8	Y8	Y8	W7	W7	W7
IOB18B	I/O	5	DQ2		Comp_of_IOB18A	True	W9	W9	W9	Y7	Y7	Y7
IOB20A	I/O	5	DQ2		True_of_IOB20B	True	T10	T10	T10	V9	V9	V9
IOB20B	I/O	5	DQ2		Comp_of_IOB20A	True	U10	U10	U10	T9	T9	T9
IOB22A	I/O	5	DQ2		True_of_IOB22B	True	V10	V10	V10	P10	P10	P10
IOB22B	I/O	5	DQ2		Comp_of_IOB22A	True	W10	W10	W10	R10	R10	R10
IOB24A	I/O	5	DQ2		True_of_IOB24B	True	T11	T11	T11	Y10	Y10	Y10
IOB24B	I/O	5	DQ2		Comp_of_IOB24A	True	U11	U11	U11	W10	W10	W10
IOB26A	I/O	5	DQ2		True_of_IOB26B	True	V11	V11	V11	U11	U11	U11
IOB26B	I/O	5	DQ2		Comp_of_IOB26A	True	Y11	Y11	Y11	T10	T10	T10
IOB2A	I/O	5	DQ1		True_of_IOB2B	True	AA2	AA2	AA2	W1	W1	W1
IOB2B	I/O	5	DQ1		Comp_of_IOB2A	True	AB2	AB2	AB2	Y1	Y1	Y1
IOB4A	I/O	5	DQ1		True_of_IOB4B	True	AA3	AA3	AA3	W2	W2	W2
IOB4B	I/O	5	DQ1		Comp_of_IOB4A	True	AB3	AB3	AB3	Y2	Y2	Y2

注!												
[1] UV版本封装;												
[2] LV版本封装;												
[3] EV版本封装。												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOB6A	I/O	5	DQ1		True_of_IOB6B	True	U7	U7	U7	V6	V6	V6
IOB6B	I/O	5	DQ1		Comp_of_IOB6A	True	T8	T8	T8	U6	U6	U6
IOB8A	I/O	5	DQ1		True_of_IOB8B	True	AA5	AA5	AA5	W4	W4	W4
IOB8B	I/O	5	DQ1		Comp_of_IOB8A	True	AB5	AB5	AB5	Y4	Y4	Y4
BANK4 True LVDS Pair												
IOB30A/GCLKT_4	I/O	4	DQ3	GCLKT_4	True_of_IOB30B	True	AB12	AB12	AB12	Y12	Y12	Y12
IOB30B/GCLKC_4	I/O	4	DQ3	GCLKC_4	Comp_of_IOB30A	True	AA12	AA12	AA12	W12	W12	W12
IOB32A	I/O	4	DQ3		True_of_IOB32B	True	V13	V13	V13	P11	P11	P11
IOB32B	I/O	4	DQ3		Comp_of_IOB32A	True	U13	U13	U13	R11	R11	R11
IOB34A	I/O	4	DQ3		True_of_IOB34B	True	Y13	Y13	Y13	V12	V12	V12
IOB34B	I/O	4	DQ3		Comp_of_IOB34A	True	W13	W13	W13	V13	V13	V13
IOB36A	I/O	4	DQ3		True_of_IOB36B	True	T13	T13	T13	Y14	Y14	Y14
IOB36B	I/O	4	DQ3		Comp_of_IOB36A	True	T14	T14	T14	W14	W14	W14
IOB38A	I/O	4	DQ3		True_of_IOB38B	True	Y14	Y14	Y14	Y15	Y15	Y15
IOB38B	I/O	4	DQ3		Comp_of_IOB38A	True	W14	W14	W14	W15	W15	W15
IOB40A	I/O	4	DQ3		True_of_IOB40B	True	Y15	Y15	Y15	Y16	Y16	Y16
IOB40B	I/O	4	DQ3		Comp_of_IOB40A	True	W15	W15	W15	W16	W16	W16
IOB42A	I/O	4	DQ3		True_of_IOB42B	True	V15	V15	V15	Y17	Y17	Y17
IOB42B	I/O	4	DQ3		Comp_of_IOB42A	True	U15	U15	U15	W17	W17	W17
IOB44A	I/O	4	DQ3		True_of_IOB44B	True	Y17	Y17	Y17	P13	P13	P13
IOB44B	I/O	4	DQ3		Comp_of_IOB44A	True	V16	V16	V16	R13	R13	R13
IOB48A	I/O	4	DQS4		True_of_IOB48B	True	AB18	AB18	AB18	V14	V14	V14
IOB48B	I/O	4	DQS4		Comp_of_IOB48A	True	AA18	AA18	AA18	U14	U14	U14
IOB50A/SCLK	I/O	4	DQ4	SCLK	True_of_IOB50B	True	T9	T9	T9	W6	W6	W6
IOB50B/D1/SO	I/O	4	DQ4	D1/SO	Comp_of_IOB50A	True	U9	U9	U9	Y6	Y6	Y6
IOB52A/FASTRD_N/D3	I/O	4	DQ4	FASTRD_N/D3	True_of_IOB52B	True	AB20	AB20	AB20	Y19	Y19	Y19
IOB52B/QSSPI_WPN	I/O	4	DQ4	QSSPI_WPN	Comp_of_IOB52A	True	AA20	AA20	AA20	W19	W19	W19
IOB54A/SSPI_CS_N/D0	I/O	4	DQ4	SSPI_CS_N/D0	True_of_IOB54B	True	AB21	AB21	AB21	Y20	Y20	Y20
IOB54B/SI/D2	I/O	4	DQ4	SI/D2	Comp_of_IOB54A	True	AA21	AA21	AA21	W20	W20	W20
BANK3 True LVDS Pair												
IOR28A/GCLKT_3	I/O	3	none	GCLKT_3	True_of_IOR28B	True	M22	M22	M22	K19	K19	K19
IOR28B/GCLKC_3	I/O	3	none	GCLKC_3	Comp_of_IOR28A	True	M21	M21	M21	K20	K20	K20
IOR30A	I/O	3	none		True_of_IOR30B	True	M16	M16	M16	L19	L19	L19
IOR30B	I/O	3	none		Comp_of_IOR30A	True	N16	N16	N16	L20	L20	L20
IOR32A	I/O	3	none		True_of_IOR32B	True	N22	N22	N22	M20	M20	M20
IOR32B	I/O	3	none		Comp_of_IOR32A	True	P21	P21	P21	M19	M19	M19

注！
[1] UV版本封装；
[2] LV版本封装；
[3] EV版本封装。

管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOR34A	I/O	3	none		True_of_IOR34B	True	R22	R22	R22	M17	M17	M17
IOR34B	I/O	3	none		Comp_of_IOR34A	True	R21	R21	R21	N20	N20	N20
IOR36A	I/O	3	none		True_of_IOR36B	True	T22	T22	T22	M16	M16	M16
IOR36B	I/O	3	none		Comp_of_IOR36A	True	T21	T21	T21	N19	N19	N19
IOR38A	I/O	3	none		True_of_IOR38B	True	P17	P17	P17	N18	N18	N18
IOR38B	I/O	3	none		Comp_of_IOR38A	True	P16	P16	P16	N17	N17	N17
IOR40A	I/O	3	none		True_of_IOR40B	True	V22	V22	V22	P18	P18	P18
IOR40B	I/O	3	none		Comp_of_IOR40A	True	W22	W22	W22	R20	R20	R20
IOR42A	I/O	3	none		True_of_IOR42B	True	R18	R18	R18	N16	N16	N16
IOR42B	I/O	3	none		Comp_of_IOR42A	True	R17	R17	R17	R19	R19	R19
IOR44A	I/O	3	none		True_of_IOR44B	True	T19	T19	T19	U20	U20	U20
IOR44B	I/O	3	none		Comp_of_IOR44A	True	T18	T18	T18	P17	P17	P17
IOR46A	I/O	3	none		True_of_IOR46B	True	Y22	Y22	Y22	V20	V20	V20
IOR46B	I/O	3	none		Comp_of_IOR46A	True	W21	W21	W21	P16	P16	P16
IOR48A	I/O	3	none		True_of_IOR48B	True	AA22	AA22	AA22	R17	R17	R17
IOR48B	I/O	3	none		Comp_of_IOR48A	True	Y21	Y21	Y21	U18	U18	U18
IOR50A	I/O	3	none		True_of_IOR50B	True	V18	V18	V18	V19	V19	V19
IOR50B	I/O	3	none		Comp_of_IOR50A	True	W20	W20	W20	T17	T17	T17
BANK2 True LVDS Pair												
IOR11A	I/O	2	none		True_of_IOR11B	True	G21	G21	G21	G16	G16	G16
IOR11B	I/O	2	none		Comp_of_IOR11A	True	G20	G20	G20	F18	F18	F18
IOR13A	I/O	2	none		True_of_IOR13B	True	H22	H22	H22	F19	F19	F19
IOR13B	I/O	2	none		Comp_of_IOR13A	True	H21	H21	H21	F20	F20	F20
IOR15A	I/O	2	none		True_of_IOR15B	True	H19	H19	H19	J14	J14	J14
IOR15B	I/O	2	none		Comp_of_IOR15A	True	H18	H18	H18	J15	J15	J15
IOR17A	I/O	2	none		True_of_IOR17B	True	J18	J18	J18	H18	H18	H18
IOR17B	I/O	2	none		Comp_of_IOR17A	True	J19	J19	J19	H19	H19	H19
IOR19A	I/O	2	none		True_of_IOR19B	True	J21	J21	J21	J17	J17	J17
IOR19B	I/O	2	none		Comp_of_IOR19A	True	J22	J22	J22	H20	H20	H20
IOR21A	I/O	2	none		True_of_IOR21B	True	K19	K19	K19	K14	K14	K14
IOR21B	I/O	2	none		Comp_of_IOR21A	True	K18	K18	K18	K15	K15	K15
IOR23A	I/O	2	none		True_of_IOR23B	True	L17	L17	L17	J19	J19	J19
IOR23B	I/O	2	none		Comp_of_IOR23A	True	L16	L16	L16	J20	J20	J20
IOR25A	I/O	2	none		True_of_IOR25B	True	K22	K22	K22	K17	K17	K17
IOR25B	I/O	2	none		Comp_of_IOR25A	True	L21	L21	L21	K18	K18	K18
IOR2A/RPLL1_T_fb	I/O	2	DQ5	RPLL1_T_fb	True_of_IOR2B	True	C21	C21	C21	D17	D17	D17

注!												
[1] UV版本封装;												
[2] LV版本封装;												
[3] EV版本封装。												
管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOR2B/RPLL1_C_fb	I/O	2	DQ5	RPLL1_C_fb	Comp_of_IOR2A	True	C22	C22	C22	C18	C18	C18
IOR4A/RPLL1_T_in	I/O	2	DQ5	RPLL1_T_in	True_of_IOR4B	True	D22	D22	D22	C19	C19	C19
IOR4B/RPLL1_C_in	I/O	2	DQ5	RPLL1_C_in	Comp_of_IOR4A	True	D21	D21	D21	E17	E17	E17
IOR6A	I/O	2	DQS5		True_of_IOR6B	True	E22	E22	E22	B20	B20	B20
IOR6B	I/O	2	DQS5		Comp_of_IOR6A	True	E21	E21	E21	C20	C20	C20
IOR8A	I/O	2	DQ5		True_of_IOR8B	True	F22	F22	F22	D19	D19	D19
IOR8B	I/O	2	DQ5		Comp_of_IOR8A	True	G22	G22	G22	F17	F17	F17
BANK1 True LVDS Pair												
IOT30A	I/O	1	DQ7		True_of_IOT30B	True	D12	D12	D12	A12	A12	A12
IOT30B	I/O	1	DQ7		Comp_of_IOT30A	True	E12	E12	E12	B12	B12	B12
IOT32A	I/O	1	DQ7		True_of_IOT32B	True	G12	G12	G12	A13	A13	A13
IOT32B	I/O	1	DQ7		Comp_of_IOT32A	True	F12	F12	F12	B13	B13	B13
IOT34A	I/O	1	DQ7		True_of_IOT34B	True	A13	A13	A13	G11	G11	G11
IOT34B	I/O	1	DQ7		Comp_of_IOT34A	True	B13	B13	B13	F11	F11	F11
IOT36A	I/O	1	DQ7		True_of_IOT36B	True	A14	A14	A14	D12	D12	D12
IOT36B	I/O	1	DQ7		Comp_of_IOT36A	True	B14	B14	B14	C12	C12	C12
IOT38A	I/O	1	DQ7		True_of_IOT38B	True	G14	G14	G14	A14	A14	A14
IOT38B	I/O	1	DQ7		Comp_of_IOT38A	True	F14	F14	F14	B14	B14	B14
IOT40A	I/O	1	DQ7		True_of_IOT40B	True	A15	A15	A15	A15	A15	A15
IOT40B	I/O	1	DQ7		Comp_of_IOT40A	True	B15	B15	B15	B15	B15	B15
IOT42A	I/O	1	DQ7		True_of_IOT42B	True	A16	A16	A16	A16	A16	A16
IOT42B	I/O	1	DQ7		Comp_of_IOT42A	True	B17	B17	B17	B16	B16	B16
IOT44A	I/O	1	DQ7		True_of_IOT44B	True	A17	A17	A17	A17	A17	A17
IOT44B	I/O	1	DQ7		Comp_of_IOT44A	True	B18	B18	B18	B17	B17	B17
IOT48A	I/O	1	DQS6		True_of_IOT48B	True	A18	A18	A18	C15	C15	C15
IOT48B	I/O	1	DQS6		Comp_of_IOT48A	True	B19	B19	B19	C16	C16	C16
IOT50A	I/O	1	DQ6		True_of_IOT50B	True	A19	A19	A19	A18	A18	A18
IOT50B	I/O	1	DQ6		Comp_of_IOT50A	True	B20	B20	B20	B18	B18	B18
IOT52A	I/O	1	DQ6		True_of_IOT52B	True	A20	A20	A20	E15	E15	E15
IOT52B	I/O	1	DQ6		Comp_of_IOT52A	True	B21	B21	B21	D16	D16	D16
IOT54A	I/O	1	DQ6		True_of_IOT54B	True	A21	A21	A21	B19	B19	B19
IOT54B	I/O	1	DQ6		Comp_of_IOT54A	True	B22	B22	B22	A20	A20	A20
BANK0 True LVDS Pair												
IOT12A	I/O	0	DQ8		True_of_IOT12B	True	B5	B5	B5	B4	B4	B4
IOT12B	I/O	0	DQ8		Comp_of_IOT12A	True	A6	A6	A6	A4	A4	A4
IOT14A	I/O	0	DQ8		True_of_IOT14B	True	B6	B6	B6	B5	B5	B5

注！
[1] UV版本封装；
[2] LV版本封装；
[3] EV版本封装。

管脚名称	功能	BANK	DQS	配置功能	差分Pair	LVDS	UG484 ^[1]	UG484 ^[2]	UG484 ^[3]	UG400 ^[1]	UG400 ^[2]	UG400 ^[3]
IOT14B	I/O	0	DQ8		Comp_of_IOT14A	True	A7	A7	A7	A5	A5	A5
IOT16A	I/O	0	DQ8		True_of_IOT16B	True	C8	C8	C8	B6	B6	B6
IOT16B	I/O	0	DQ8		Comp_of_IOT16A	True	D8	D8	D8	A6	A6	A6
IOT18A	I/O	0	DQ8		True_of_IOT18B	True	B8	B8	B8	B7	B7	B7
IOT18B	I/O	0	DQ8		Comp_of_IOT18A	True	A8	A8	A8	A7	A7	A7
IOT20A	I/O	0	DQ8		True_of_IOT20B	True	B9	B9	B9	B8	B8	B8
IOT20B	I/O	0	DQ8		Comp_of_IOT20A	True	A9	A9	A9	A8	A8	A8
IOT22A	I/O	0	DQ8		True_of_IOT22B	True	F10	F10	F10	B9	B9	B9
IOT22B	I/O	0	DQ8		Comp_of_IOT22A	True	E10	E10	E10	A9	A9	A9
IOT24A/GCLKT_0	I/O	0	DQ8	GCLKT_0	True_of_IOT24B	True	B10	B10	B10	B10	B10	B10
IOT24B/GCLKC_0	I/O	0	DQ8	GCLKC_0	Comp_of_IOT24A	True	A10	A10	A10	A10	A10	A10
IOT26A	I/O	0	DQ8		True_of_IOT26B	True	B11	B11	B11	B11	B11	B11
IOT26B	I/O	0	DQ8		Comp_of_IOT26A	True	A11	A11	A11	A11	A11	A11
IOT2A	I/O	0	DQ9		True_of_IOT2B	True	B1	B1	B1	B1	B1	B1
IOT2B	I/O	0	DQ9		Comp_of_IOT2A	True	A2	A2	A2	A1	A1	A1
IOT4A	I/O	0	DQ9		True_of_IOT4B	True	B2	B2	B2	G7	G7	G7
IOT4B	I/O	0	DQ9		Comp_of_IOT4A	True	A3	A3	A3	F7	F7	F7
IOT6A	I/O	0	DQ9		True_of_IOT6B	True	B3	B3	B3	B2	B2	B2
IOT6B	I/O	0	DQ9		Comp_of_IOT6A	True	A4	A4	A4	A2	A2	A2
IOT8A	I/O	0	DQ9		True_of_IOT8B	True	B4	B4	B4	B3	B3	B3
IOT8B	I/O	0	DQ9		Comp_of_IOT8A	True	A5	A5	A5	A3	A3	A3

注！			
[1]使用True LVDS的Bank VCCO建议设置为2.5V。			
[2]建议把VCCX和电压最高的VCCO接在一起使用。			
GW2AN-9X器件 UV版UG400/UG484封装电源供电要求			
名称	描述	最小值	最大值
VCC/VCCX	核电压和辅助电压内部短接在一起	2.5V	3.465V
VCCO0、VCCO1、VCCO2、VCCO3、VCCO4、VCCO5、VCCO6、VCCO7、VCCO8、VCCO9	I/O Bank电压	1.14V	3.465V
GW2AN-9X器件 LV版UG400/UG484封装电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	1.14V	1.26V
VCCO1、VCCO2、VCCO3、VCCO4、VCCO5、VCCO6、VCCO7、VCCO8、VCCO9	I/O Bank电压	1.14V	3.465V
VCCX/VCCO0	辅助电压和I/O Bank0电压内部短接在一起	2.5V	3.465V
GW2AN-9X器件 EV版UG400/UG484封装电源供电要求			
名称	描述	最小值	最大值
VCC	核电压	0.95V	1.05V
VCCO1、VCCO2、VCCO3、VCCO4、VCCO5、VCCO6、VCCO7、VCCO8、VCCO9	I/O Bank电压	1.14V	3.465V
VCCX/VCCO0	辅助电压和I/O Bank0电压内部短接在一起	2.5V	3.465V