



# GW5AT 系列 FPGA 产品 封装与管脚手册

UG983-1.2.4, 2025-04-30

版权所有 © 2025 广东高云半导体科技股份有限公司

**GOWIN**高云、Gowin、晨熙、高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

### **免责声明**

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

## 版本信息

日期	版本	说明
2023/04/20	1.0	初始版本。
2023/05/25	1.1	新增 PG484 封装。
2023/07/06	1.1.1	新增 PG676A 封装。
2023/08/21	1.1.2	新增 UG324 封装。
2023/11/30	1.1.3	<ul style="list-style-type: none"><li>● 新增 UG324A 封装信息。</li><li>● 优化“2 概述”中“表 2-1 封装和最大用户 I/O 信息、LVDS 对数”。</li></ul>
2024/02/02	1.1.4	<ul style="list-style-type: none"><li>● 新增 GW5AT-75 器件 UG484 封装信息。</li><li>● 更新所有封装的 IO 信息。</li></ul>
2024/03/29	1.1.5	新增 GW5AT-60 器件 PG484A 和 UG225 封装信息。
2024/06/28	1.1.6	<ul style="list-style-type: none"><li>● 更新电源管脚名称。</li><li>● 删除 GW5AT-138 器件 UG324 封装信息。</li><li>● 新增 GW5AT-60 器件 UG324S 封装信息。</li></ul>
2024/07/19	1.1.7	更新“图 4-17 封装尺寸 PG676A”的 ddd 值。
2024/08/09	1.1.8	新增 GW5AT-138 器件 PG484F 封装信息。
2024/09/06	1.1.9	新增 GW5AT-15 器件 MG132 封装信息。
2024/10/25	1.2	<ul style="list-style-type: none"><li>● 新增 GW5AT-15 器件 CS130 封装信息。</li><li>● 更新“表 2-6 GW5AT-138 器件管脚数目列表”中 UG324A 封装的管脚数目。</li></ul>
2024/12/30	1.2.1	新增 GW5AT-60 器件 UG225H 和 UG324A 封装信息。
2025/03/14	1.2.2	更新电源管脚名称。
2025/04/11	1.2.3	<ul style="list-style-type: none"><li>● 更新“图 4-1 封装尺寸 CS130 (GW5AT-15)”。</li><li>● 更新“表 3-1 GW5AT-15 器件 MG132 其他管脚”中 VSS 管脚。</li></ul>
2025/04/30	1.2.4	<ul style="list-style-type: none"><li>● 新增 GW5AT-60 器件 CS234 和 UG324 封装信息。</li><li>● 更新“2.5 I/O BANK 说明”中 Bank8 和 Bank9 的说明。</li></ul>

# 目录

目录 .....	<b>i</b>
图目录 .....	<b>iii</b>
表目录 .....	<b>v</b>
<b>1 关于本手册 .....</b>	<b>1</b>
1.1 手册内容 .....	1
1.2 相关文档 .....	1
1.3 术语、缩略语 .....	1
1.4 技术支持与反馈 .....	2
<b>2 概述 .....</b>	<b>3</b>
2.1 无铅封装 .....	3
2.2 封装和最大用户 I/O 信息 .....	3
2.3 电源管脚 .....	4
2.4 管脚数目 .....	4
2.4.1 GW5AT-15 器件管脚数目 .....	4
2.4.2 GW5AT-60 器件管脚数目 .....	6
2.4.3 GW5AT-75 器件管脚数目 .....	8
2.4.4 GW5AT-138 器件管脚数目 .....	9
2.5 I/O BANK 说明 .....	10
<b>3 管脚分布示意图 .....</b>	<b>12</b>
3.1 GW5AT-15 器件管脚分布示意图 .....	12
3.1.1 MG132 管脚分布示意图 .....	12
3.1.2 CS130 管脚分布示意图 .....	13
3.2 GW5AT-60 器件管脚分布示意图 .....	14
3.2.1 CS234 管脚分布示意图 .....	14
3.2.2 PG484A 管脚分布示意图 .....	15
3.2.3 UG225 管脚分布示意图 .....	17
3.2.4 UG225H 管脚分布示意图 .....	18
3.2.5 UG324 管脚分布示意图 .....	19



3.2.6 UG324A 管脚分布示意图.....	20
3.2.7 UG324S 管脚分布示意图.....	21
3.3 GW5AT-75 器件管脚分布示意图.....	23
3.3.1 UG484 管脚分布示意图.....	23
3.4 GW5AT-138 器件管脚分布示意图.....	24
3.4.1 FPG676A (Flip Chip) 管脚分布示意图.....	24
3.4.2 PG484 管脚分布示意图.....	26
3.4.3 PG484A 管脚分布示意图.....	27
3.4.4 PG484F 管脚分布示意图.....	28
3.4.5 PG676A 管脚分布示意图.....	30
3.4.6 UG324A 管脚分布示意图.....	31
<b>4 封装尺寸.....</b>	<b>33</b>
4.1 封装尺寸 CS130 (4.0mm x 5.3mm, GW5AT-15 ).....	33
4.2 封装尺寸 CS234 (7.4mm x 5.4mm, GW5AT-60 ).....	35
4.3 封装尺寸 FPG676A (Flip Chip) (27mm x 27mm, GW5AT-138 ).....	36
4.4 封装尺寸 MG132 (8mm x 8mm, GW5AT-15 ).....	38
4.5 封装尺寸 PG484 (23mm x 23mm, GW5AT-138).....	40
4.6 封装尺寸 PG484A (23mm x 23mm, GW5AT-60).....	42
4.7 封装尺寸 PG484A (23mm x 23mm, GW5AT-138).....	44
4.8 封装尺寸 PG484F (23mm x 23mm, GW5AT-138).....	46
4.9 封装尺寸 PG676A (27mm x 27mm, GW5AT-138).....	48
4.10 封装尺寸 UG225 (13mm x 13mm, GW5AT-60).....	50
4.11 封装尺寸 UG225H (13mm x 13mm, GW5AT-60).....	52
4.12 封装尺寸 UG324 (15mm x 15mm, GW5AT-60).....	54
4.13 封装尺寸 UG324A (15mm x 15mm, GW5AT-60).....	56
4.14 封装尺寸 UG324A (15mm x 15mm, GW5AT-138).....	58
4.15 封装尺寸 UG324S (15mm x 15mm, GW5AT-60).....	60
4.16 封装尺寸 UG484 (19mm x 19mm, GW5AT-75).....	62

# 图目录

图 3-1 GW5AT-15 器件 MG132 封装管脚分布示意图（顶视图） .....	12
图 3-2 GW5AT-15 器件 CS130 封装管脚分布示意图（顶视图） .....	13
图 3-3 GW5AT-60 器件 CS234 封装管脚分布示意图（顶视图） .....	14
图 3-4 GW5AT-60 器件 PG484A 封装管脚分布示意图（顶视图） .....	15
图 3-5 GW5AT-60 器件 UG225 封装管脚分布示意图（顶视图） .....	17
图 3-6 GW5AT-60 器件 UG225H 封装管脚分布示意图（顶视图） .....	18
图 3-7 GW5AT-60 器件 UG324 封装管脚分布示意图（顶视图） .....	19
图 3-8 GW5AT-60 器件 UG324A 封装管脚分布示意图（顶视图） .....	20
图 3-9 GW5AT-60 器件 UG324S 封装管脚分布示意图（顶视图） .....	21
图 3-10 GW5AT-75 器件 UG484 封装管脚分布示意图（顶视图） .....	23
图 3-11 GW5AT-138 器件 FPG676A（Flip Chip）封装管脚分布示意图（顶视图） .....	24
图 3-12 GW5AT-138 器件 PG484 封装管脚分布示意图（顶视图） .....	26
图 3-13 GW5AT-138 器件 PG484A 封装管脚分布示意图（顶视图） .....	27
图 3-14 GW5AT-138 器件 PG484F 封装管脚分布示意图（顶视图） .....	28
图 3-15 GW5AT-138 器件 PG676A 封装管脚分布示意图（顶视图） .....	30
图 3-16 GW5AT-138 器件 UG324A 封装管脚分布示意图（顶视图） .....	31
图 4-1 封装尺寸 CS130 (GW5AT-15) .....	33
图 4-2 推荐 PCB Layout CS130 (GW5AT-15) .....	34
图 4-3 封装尺寸 CS234 (GW5AT-60) .....	35
图 4-4 推荐 PCB Layout CS234 (GW5AT-60) .....	35
图 4-5 封装尺寸 FPG676A (Flip Chip, GW5AT-138) .....	36
图 4-6 推荐 PCB Layout FPG676A (Flip Chip, GW5AT-138) .....	37
图 4-7 封装尺寸 MG132 (GW5AT-15) .....	38
图 4-8 推荐 PCB Layout MG132 (GW5AT-15) .....	39
图 4-9 封装尺寸 PG484 (GW5AT-138) .....	40
图 4-10 推荐 PCB Layout PG484 (GW5AT-138) .....	41
图 4-11 封装尺寸 PG484A (GW5AT-60) .....	42
图 4-12 推荐 PCB Layout PG484A (GW5AT-60) .....	43
图 4-13 封装尺寸 PG484A (GW5AT-138) .....	44

图 4-14 推荐 PCB Layout PG484A (GW5AT-138).....	45
图 4-15 封装尺寸 PG484F (GW5AT-138).....	46
图 4-16 推荐 PCB Layout PG484F (GW5AT-138).....	47
图 4-17 封装尺寸 PG676A (GW5AT-138).....	48
图 4-18 推荐 PCB Layout PG676A (GW5AT-138).....	49
图 4-19 封装尺寸 UG225 (GW5AT-60).....	50
图 4-20 推荐 PCB Layout UG225 (GW5AT-60).....	51
图 4-21 封装尺寸 UG225H (GW5AT-60).....	52
图 4-22 推荐 PCB Layout UG225H (GW5AT-60).....	53
图 4-23 封装尺寸 UG324 (GW5AT-60).....	54
图 4-24 推荐 PCB Layout UG324 (GW5AT-60).....	55
图 4-25 封装尺寸 UG324A (GW5AT-60).....	56
图 4-26 推荐 PCB Layout UG324A (GW5AT-60).....	57
图 4-27 封装尺寸 UG324A (GW5AT-138).....	58
图 4-28 推荐 PCB Layout UG324A (GW5AT-138).....	59
图 4-29 封装尺寸 UG324S (GW5AT-60).....	60
图 4-30 推荐 PCB Layout UG324S (GW5AT-60).....	61
图 4-31 封装尺寸 UG484 (GW5AT-75).....	62
图 4-32 推荐 PCB Layout UG484 (GW5AT-75).....	63

# 表目录

表 1-1 术语、缩略语 .....	1
表 2-1 封装和最大用户 I/O 信息、LVDS 对数 .....	3
表 2-2 电源管脚 .....	4
表 2-3 GW5AT-15 器件管脚数目列表 .....	4
表 2-4 GW5AT-60 器件管脚数目列表 .....	6
表 2-5 GW5AT-75 器件管脚数目列表 .....	8
表 2-6 GW5AT-138 器件管脚数目列表 .....	9
表 3-1 GW5AT-15 器件 MG132 其他管脚 .....	13
表 3-2 GW5AT-15 器件 CS130 其他管脚 .....	14
表 3-3 GW5AT-60 器件 CS234 其他管脚 .....	15
表 3-4 GW5AT-60 器件 PG484A 其他管脚 .....	16
表 3-5 GW5AT-60 器件 UG225 其他管脚 .....	17
表 3-6 GW5AT-60 器件 UG225H 其他管脚 .....	18
表 3-7 GW5AT-60 器件 UG324 其他管脚 .....	19
表 3-8 GW5AT-60 器件 UG324A 其他管脚 .....	20
表 3-9 GW5AT-60 器件 UG324S 其他管脚 .....	22
表 3-10 GW5AT-75 器件 UG484 其他管脚 .....	23
表 3-11 GW5AT-138 器件 FPG676A (Flip Chip)其他管脚 .....	25
表 3-12 GW5AT-138 器件 PG484 其他管脚 .....	26
表 3-13 GW5AT-138 器件 PG484A 其他管脚 .....	27
表 3-14 GW5AT-138 器件 PG484F 其他管脚 .....	28
表 3-15 GW5AT-138 器件 PG676A 其他管脚 .....	30
表 3-16 GW5AT-138 器件 UG324A 其他管脚 .....	32

# 1 关于本手册

## 1.1 手册内容

GW5AT 系列 FPGA 产品封装与管脚手册主要包括高云半导体 GW5AT 系列 FPGA 产品的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

## 1.2 相关文档

通过登录高云半导体网站 [www.gowinsemi.com](http://www.gowinsemi.com) 可以下载、查看以下相关文档：

- [DS981, GW5AT 系列 FPGA 产品数据手册](#)
- [DS1111, GW5AT 系列 FPGA 产品数据手册\(车规级\)](#)
- [UG984, GW5AT & GW5AST 系列 FPGA 产品原理图指导手册](#)
- [UG982, GW5AT-138 器件 Pinout 手册](#)
- [UG1221, GW5AT-75 器件 Pinout 手册](#)
- [UG1222, GW5AT-60 器件 Pinout 手册](#)
- [UG1224, GW5AT-15 器件 Pinout 手册](#)

## 1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
CS	WLCSP	WLCSP 封装
FPG	FCPBGA	FCPBGA 封装
FPGA	Field Programmable Gate Array	现场可编程门阵列
GPIO	Gowin Programmable IO	高云可编程通用管脚
MG	MBGA	MBGA 封装

术语、缩略语	全称	含义
PG	PBGA	PBGA 封装
UG	UBGA	UBGA 封装

## 1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：[www.gowinsemi.com](http://www.gowinsemi.com)

E-mail：[support@gowinsemi.com](mailto:support@gowinsemi.com)

Tel: +86 755 8262 0391

# 2 概述

高云半导体 GW5AT 系列 FPGA 产品是高云半导体晨熙家族 5 系列产品，内部资源丰富，具有全新构架且支持 AI 运算的高性能 DSP，高速 LVDS 接口以及丰富的 BSRAM 存储器资源，同时集成自主研发的 DDR3、支持多种协议的 12.5Gbps SerDes，提供多种管脚封装形式，适用于低功耗、高性能及兼容性设计等应用场合。

高云半导体同时提供面向市场自主研发的新一代 FPGA 硬件开发环境，支持 GW5AT 系列 FPGA 产品，能够完成 FPGA 综合、布局、布线、产生数据流文件及下载等一站式工作。

## 2.1 无铅封装

GW5AT 系列 FPGA 产品采用无铅工艺封装，绿色环保，符合欧盟的 RoHS 指令。GW5AT 系列 FPGA 产品物质成分信息符合 IPC-1752 标准文件。

## 2.2 封装和最大用户 I/O 信息

表 2-1 封装和最大用户 I/O 信息、LVDS 对数

封装			间距 (mm)	尺寸 (mm)	E-pad 尺寸 (mm)	GW5AT -15	GW5AT- 60	GW5AT- 75	GW5AT- 138
名称	类型	描述							
FPG676A	FCPBG A	Flip Chip	1.0	27x27	-	-	-	-	311 (150)
CS130	WLCSP	Wire Bond	0.4	5.3x4. 0	-	53 (25)	-	-	-
CS234	WLCSP	Wire Bond	0.4	7.4x5. 4	-	-	132 (63)	-	-
MG132	MBGA	Wire Bond	0.5	8x8	-	53 (25)	-	-	-
PG484	PBGA	Wire Bond	1.0	23x23	-	-	-	-	271 (133)
PG484A	PBGA	Wire Bond	1.0	23x23	-	-	297 (143)	-	291 (143)

封装			间距 (mm)	尺寸 (mm)	E-pad 尺寸 (mm)	GW5AT- 15	GW5AT- 60	GW5AT- 75	GW5AT- 138
名称	类型	描述							
PG484F	PBGA	Wire Bond	1.0	23x23	-	-	-	-	276 (133)
PG676A	PBGA	Wire Bond	1.0	27x27	-	-	-	-	311 (150)
UG225	UBGA	Wire Bond	0.8	13x13	-	-	113 (53)	-	-
UG225H	UBGA	Wire Bond	0.8	13x13	-	-	113 (53)	-	-
UG324	UBGA	Wire Bond	0.8	15x15	-	-	160 (76)	-	-
UG324A	UBGA	Wire Bond	0.8	15x15	-	-	162 (76)	-	141 (68)
UG324S	UBGA	Wire Bond	0.8	15x15	-	-	198 (98)	-	-
UG484	UBGA	Wire Bond	0.8	19x19	-	-	-	311 (150)	-

## 2.3 电源管脚

表 2-2 电源管脚

VDD12M	VDDAM	VDDDM	VDDXM
VDDAQ0	VDDAQ1	VDDHAQ0	VDDHAQ1
VDDTQ0	VDDTQ1	VDDTQ1	VCCIO2
VCCIO3	VCCIO4	VCCIO5	VCCIO6
VCCIO7	VCCIO8	VCCIO9	VCCIO10
VCCIO11	VCCIO12	VCC	VCCX
VREFP	VREFN	VEFUSE	VCCADC
VCCLDO	-	-	-

## 2.4 管脚数目

### 2.4.1 GW5AT-15 器件管脚数目

表 2-3 GW5AT-15 器件管脚数目列表

管脚类型		GW5AT-15	
		MG132	CS130
I/O 单端/差分对 /LVDS <sup>[1]</sup>	BANK0	0/0/0	0/0/0
	BANK1	30/14/14	30/14/14
	BANK2	7/3/3	7/3/3
	BANK3	8/4/4	8/4/4
	BANK4	8/4/4	8/4/4
	BANK5	0/0/0	0/0/0
	BANK6	0/0/0	0/0/0



管脚类型		GW5AT-15	
		MG132	CS130
	BANK7	0/0/0	0/0/0
	BANK10	0/0/0	0/0/0
	BANK11	0/0/0	0/0/0
最大用户 I/O 总数		53	53
差分对		25	25
True LVDS 输出		25	25
VCCIO1		2	2
VCCIO2		1	1
VCCIO3		1	1
VCCIO4		1	1
VCC		8	4
VCCX		3	0
VCCLDO		1	0
VCCX_VCCLDO_VDDXM		0	3
VDD12M		1	1
VEFUSE		1	1
VDDAM		2	5
VDDXM		1	0
VDDAQ0		4	3
VDDTQ0		1	2
VDDHAQ0		2	2
VSS		11	11
MODE0		1	1
MODE1		1	1
MODE2		0	0
NC		0	0

**注!**

<sup>[1]</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。

## 2.4.2 GW5AT-60 器件管脚数目

表 2-4 GW5AT-60 器件管脚数目列表

管脚类型		GW5AT-60						
		PG484A	CS234	UG324S	UG324A	UG324	UG225H	UG225
I/O 单 端/ 差分对 /LVDS [1]	BANK0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0
	BANK1	25/12/12	0/0/0	34/17/17	25/12/12	16/8/8	8/4/4	8/4/4
	BANK2	26/12/12	34/17/17	22/11/11	25/12/12	12/6/6	6/3/3	6/3/3
	BANK3	8/4/4	8/4/4	14/7/7	8/4/4	9/4/4	8/4/4	8/4/4
	BANK4	16/8/8	16/8/8	16/8/8	0/0/0	16/8/8	6/3/3	6/3/3
	BANK5	34/16/16	20/9/9	34/16/16	0/0/0	20/9/9	20/9/9	20/9/9
	BANK6	20/10/10	0/0/0	0/0/0	15/7/7	2/1/1	0/0/0	0/0/0
	BANK7	24/12/12	0/0/0	0/0/0	15/7/7	10/5/5	0/0/0	0/0/0
	BANK8	24/12/12	0/0/0	0/0/0	20/10/10	16/8/8	16/8/8	16/8/8
	BANK9	66/33/33	48/24/24	56/28/28	50/24/24	32/16/16	36/18/18	36/18/18
	BANK10	25/12/12	2/1/1	8/4/4	0/0/0	14/7/7	5/2/2	5/2/2
	BANK11	25/12/12	0/0/0	10/5/5	0/0/0	9/4/4	4/2/2	4/2/2
	BANK12	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0
最大用户 I/O 总数		297	132	198	162	160	113	113
差分对		145	65	98	78	78	55	55
True LVDS 输出		143	63	96	76	76	53	53
VCCIO1		3	0	3	3	2	0	0
VCCIO2		3	2	3	4	2	0	0
VCCIO3		0	0	2	0	0	0	0
VCCIO4		0	2	0	1	2	0	0
VCCIO5		3	2	2	0	2	2	2
VCCIO6		2	0	0	2	0	0	0
VCCIO7		2	0	0	2	0	0	0
VCCIO8		2	0	0	3	2	2	2
VCCIO9		6	3	6	6	4	2	2
VCCIO10		3	1	2	0	4	0	0
VCCIO11		3	0	2	0	4	0	0
VCCIO12		0	1	0	1	1	0	0
VCCIO1_2		0	0	0	0	0	1	1
VCCIO10_11		0	0	0	0	0	2	2
VCCIO3_4_12		0	0	0	0	0	2	2
VCCIO3_12		2	0	0	0	0	0	0
VCCIO6_7		0	0	0	0	2	0	0

管脚类型	GW5AT-60						
	PG484A	CS234	UG324S	UG324A	UG324	UG225H	UG225
VCCIO1_6_7_8_11_VCCX	0	4	0	0	0	0	0
VCCIO6_7_8_12_VCCX_VDDHAQ0	0	0	11	0	0	0	0
VCCIO4_5_10_11_VCCX	0	0	0	4	0	0	0
VCC	14	0	11	18	9	7	7
VCCX	4	0	0	0	9	0	0
VCC_VDDDM	0	8	0	0	0	0	0
VDD12M	0	1	4	5	1	1	1
VDDAM	0	4	0	0	0	0	0
VDDAM_VDDDM	0	0	0	0	9	3	3
VDDXM	0	4	0	0	0	0	0
VCCIO6_7_VCCX_VDDXM	0	0	0	0	0	6	6
VDDAQ0	3	6	0	2	6	3	3
VDDHAQ0	1	0	0	1	0	2	2
VDDTQ0	2	2	0	2	5	3	3
VCCADC	1	0	0	0	0	1	1
VCCADC_VDDHAQ0	0	2	0	0	4	0	0
VEFUSE	1	1	1	0	1	1	1
VEFUSE_VCCADC	0	0	0	1	0	0	0
VREFN	1	0	0	1	0	0	0
VREFP	1	0	0	1	0	0	0
VSS	87	17	45	76	48	35	35
MODE0	1	1	1	1	1	1	1
MODE1	1	1	1	1	1	1	1
MODE2	1	0	0	1	0	0	0
NC	15	0	7	4	0	0	0

注!

<sup>①</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。

## 2.4.3 GW5AT-75 器件管脚数目

表 2-5 GW5AT-75 器件管脚数目列表

管脚类型		GW5AT-75
		UBGA484
I/O 单端/差分对/LVDS <sup>[1]</sup>	BANK0	0/0/0
	BANK1	0/0/0
	BANK2	50/19/19
	BANK3	50/19/19
	BANK4	50/0/0
	BANK5	50/20/20
	BANK6	50/19/19
	BANK7	50/18/18
	BANK10	11/0/0
最大用户 I/O 总数 <sup>[2]</sup>		311
差分对		150
True LVDS 输出		150
VCCIO2		3
VCCIO3		4
VCCIO4		4
VCCIO5		5
VCCIO6		3
VCCIO7		3
VCCIO10		2
VCCIO11_VCCX_VDDXM		2
VCC		12
VCCLDO		3
VDDAM_VDDDM		2
VDDAQ0		2
VDDHAQ0_VDDHAQ1		2
VDDTQ0		3
VDDAQ1		2
VDDTQ1		3
VSS		52
MODE0		1
MODE1		1
MODE2		1
NC		1

注！

- <sup>[1]</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。

- <sup>[2]</sup> RECONFIG\_N 不能复用为 I/O。

## 2.4.4 GW5AT-138 器件管脚数目

表 2-6 GW5AT-138 器件管脚数目列表

管脚类型		GW5AT-138					
		FPG676A (Flip Chip)	PG484A	PG484	PG484F	PG676A	UG324A
I/O 单端/差分 对/LVDS <sup>[1]</sup>	BANK0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0
	BANK1	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0
	BANK2	50/24/24	50/24/24	50/24/24	50/24/24	50/24/24	25/12/12
	BANK3	50/24/24	50/24/24	50/24/24	50/24/24	50/24/24	25/12/12
	BANK4	50/24/24	50/24/24	50/24/24	50/24/24	50/24/24	50/24/24
	BANK5	50/24/24	35/17/17	35/17/17	35/17/17	50/24/24	13/6/6
	BANK6	50/24/24	50/24/24	50/24/24	50/24/24	50/24/24	13/6/6
	BANK7	50/24/24	50/24/24	30/14/14	30/14/14	50/24/24	4/2/2
	BANK10	12/6/6	12/6/6	12/6/6	12/6/6	12/6/6	12/6/6
最大用户 I/O 总数 <sup>[2]</sup>		311	296	276	276	311	141
差分对		150	143	133	133	150	68
True LVDS 输出		150	143	133	133	150	68
VCCIO0		0	0	0	0	0	0
VCCIO1		0	0	0	0	0	0
VCCIO2		6	6	6	6	6	4
VCCIO3		6	6	6	6	6	3
VCCIO4		6	6	6	6	6	7
VCCIO5		6	5	5	5	6	0
VCCIO6		6	6	6	6	6	0
VCCIO7		6	6	6	6	6	0
VCCIO5_6_7		0	0	0	0	0	6
VCCIO10		2	2	2	2	2	2
VCCX		3	3	3	3	3	3
VCC		13	14	14	14	13	18
VCCLDO		6	6	6	6	6	1
VDDHAQ1		1	1	0	0	0	0
VDDHAQ0		1	1	2	2	0	1
VDDHAQ0_VDDHAQ1		0	0	0	0	2	0
VDDAQ1_VDDQ1		3	0	0	0	0	0
VDDAQ0_VDDQ0		3	0	0	0	0	0
VDDAQ0		0	3	3	3	3	2
VDDAQ1		0	0	0	0	3	0
VDDTQ1		2	0	0	0	2	0

管脚类型	GW5AT-138					
	FPG676A (Flip Chip)	PG484A	PG484	PG484F	PG676A	UG324A
VDDTQ0	2	2	2	2	2	2
VDDAM	0	0	0	0	2	0
VDDDM	0	0	0	0	2	0
VDDXM	1	0	1	1	1	1
VDDAM_VDDDM	4	0	2	2	0	3
VSS	120	88	88	88	120	76
MODE0	1	1	1	1	1	1
MODE1	1	1	1	1	1	1
MODE2	1	1	1	1	1	1
NC	102	8	5	5	103	9

注!

- <sup>[1]</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- <sup>[2]</sup> RECONFIG\_N 不能复用为 I/O。

## 2.5 I/O BANK 说明

GW5AT-15 器件包括 4 个 GPIO Bank。

GW5AT-60 器件包括 11 个 GPIO Bank，此外 Bank12 为 JTAG Bank，有 4 个 IO。

GW5AT-75 器件包括 6 个 GPIO Bank (Bank2~7)，2 个 SerDes Bank 以及 1 个配置用 Bank (Bank 10)，Bank 10 也可以复用为 I/O Bank。









GW5AT-138 器件包括 6 个 GPIO Bank (Bank2~7)，2 个 SerDes Bank 以及 1 个配置用 Bank (Bank 10)，Bank 10 也可以复用为 I/O Bank。

详细的 Bank 分布示意图请参考 [DS981, GW5AT 系列 FPGA 产品数据手册>2.3 输入输出模块](#)。

本手册列举了 GW5AT 系列 FPGA 产品每种封装的管脚分布示意图，详细信息请参考第 3 章管脚分布示意图。GW5AT 系列 FPGA 产品的不同 BANK 用不同颜色区分。

用户 I/O、电源、地使用不同的符号和颜色来区分。GW5AT 系列 FPGA 产品管脚示意图中管脚定义如下所示：

-  表示 BANK1 中的 I/O。
-  表示 BANK2 中的 I/O。
-  表示 BANK3 中的 I/O。
-  表示 BANK4 中的 I/O。
-  表示 BANK5 中的 I/O。
-  表示 BANK6 中的 I/O。

- “” 表示 BANK7 中的 I/O。
- “” 表示 BANK8 中的 I/O。
- “” 表示 BANK9 中的 I/O。
- “” 表示 BANK10 中的 I/O。
- “” 表示 SerDes Bank Q0、SerDes Bank Q1、MIPI、ADC 中的 DIO。
- “” 表示 VCC、VCCX、VCCIO，填充颜色不变。
- “” 表示 VSS，填充颜色不变。
- “” 表示 NC。

# 3 管脚分布示意图

## 3.1 GW5AT-15 器件管脚分布示意图

### 3.1.1 MG132 管脚分布示意图

图 3-1 GW5AT-15 器件 MG132 封装管脚分布示意图（顶视图）





表 3-1 GW5AT-15 器件 MG132 其他管脚

VCC	E3,H1,B13,M10,B2,C5,C9,G12
VCCIO1	D12,K12
VCCIO2	M9
VCCIO3	M4
VCCIO4	F3
VCCX	H12,E1,C4
VCCLDO	F12
VDD12M	M7
VEFUSE	L12
VDDAM	M5, E2
VDDXM	C2
VDDHAQ0	C7,C11
VDDTQ0	B4
VDDAQ0	A6,A3,A12,A9
VSS	B1,B5,B7,B9,B11,B14,D3,E12,L2,M6,M11

### 3.1.2 CS130 管脚分布示意图

图 3-2 GW5AT-15 器件 CS130 封装管脚分布示意图（顶视图）

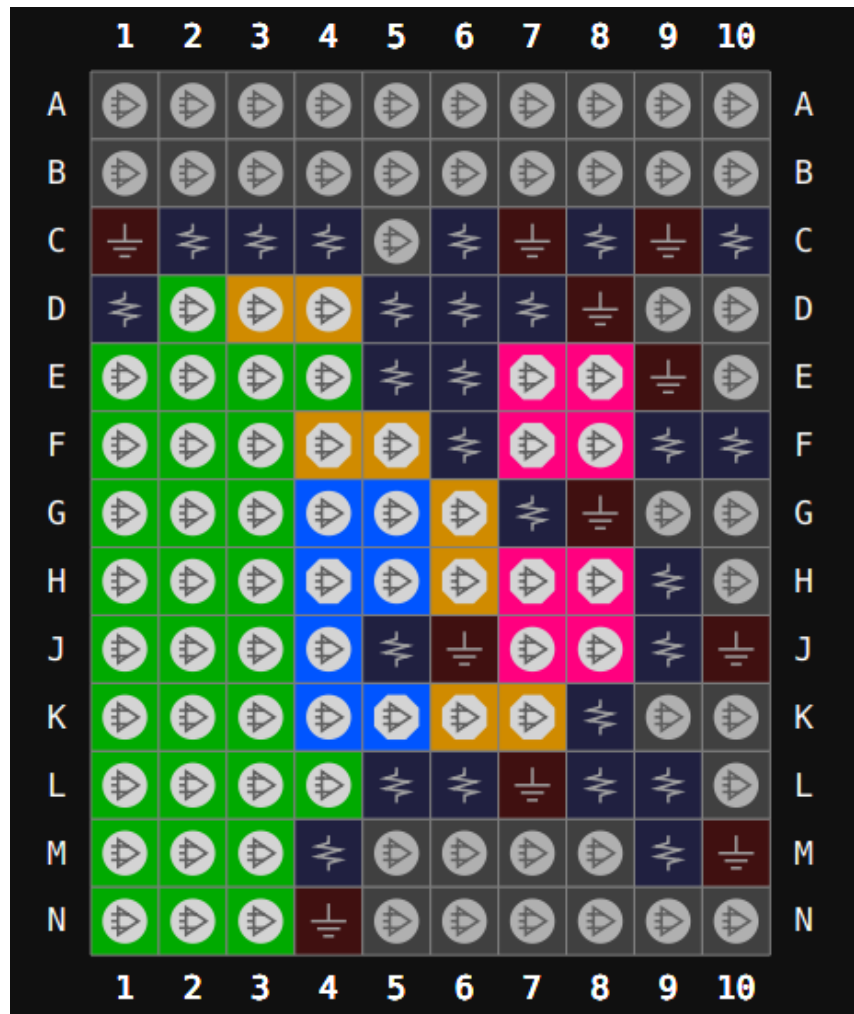


表 3-2 GW5AT-15 器件 CS130 其他管脚

VCC	F6,E5,E6,D5
VCCIO1	D1,C3
VCCIO2	M4
VCCIO3	J5
VCCIO4	G7
VCCX_VCCLDO_VDDXM	F9,L8,J9
VDD12M	K8
VEFUSE	L5
VDDAM	L6,L9,F10,M9,H9
VDDHAQ0	D6,D7
VDDTQ0	C8,C4
VDDAQ0	C2,C6,C10
VSS	J10,M10,E9,D8,G8,L7,J6,N4,C9,C7,C1

### 3.2 GW5AT-60 器件管脚分布示意图

#### 3.2.1 CS234 管脚分布示意图

图 3-3 GW5AT-60 器件 CS234 封装管脚分布示意图（顶视图）

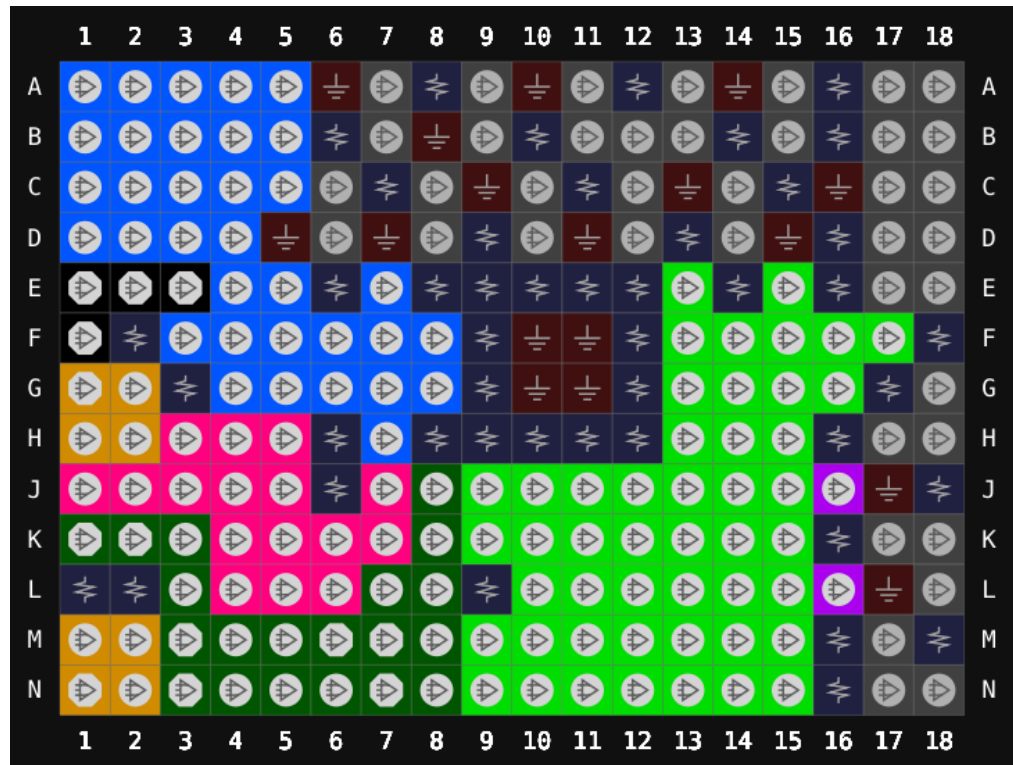


表 3-3 GW5AT-60 器件 CS234 其他管脚

VCCIO2	E6,E8
VCCIO3	L2,G3
VCCIO4	H6,J6
VCCIO5	H8,L9
VCCIO9	E14,H16,M16
VCCIO10	K16
VCCIO12	F2
VCCIO1_6_7_8_11_VCCX	H12,E9,E12,H9
VEFUSE	L1
VCCADC_VDDHAQ0	A8,A12
VCC_VDDDM	H11,G9,F9,G12,E11,H10,E10,F12
VDDAM	E16,F18,M18,D16
VDDXM	B16,J18,A16,G17
VDD12M	N16
VDDAQ0	C11,C15,B6,D9,C7,D13
VDDTQ0	B14,B10
VSS	A6,A10,A14,B8,C9,C13,C16,D5,D7,D11,D15,F10, F11,G10,G11,J17,L17

### 3.2.2 PG484A 管脚分布示意图

图 3-4 GW5AT-60 器件 PG484A 封装管脚分布示意图（顶视图）

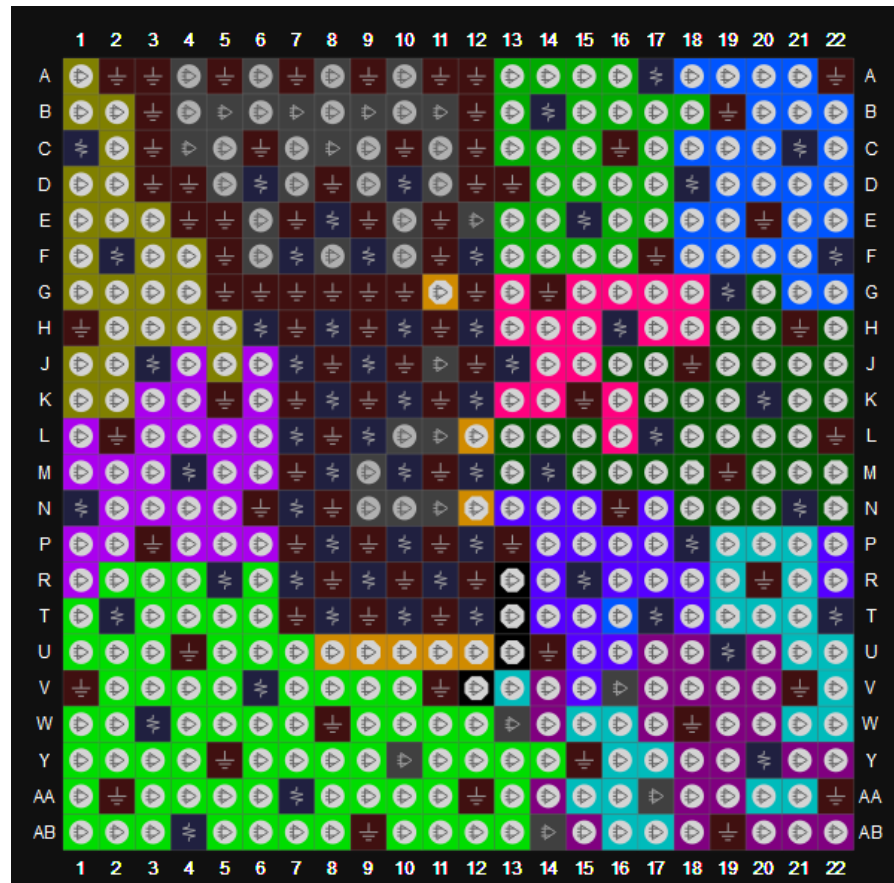


表 3-4 GW5AT-60 器件 PG484A 其他管脚

VCCIO1	B14,A17,C21
VCCIO2	D18,E15,F22
VCCIO4	H16,J13,G19
VCCIO5	L17,N21,K20
VCCIO6	M14,P18
VCCIO7	T22,R15
VCCIO8	Y20,U19
VCCIO9	V6,AB4,T2,AA7,W3,R5
VCCIO10	C1,H6,F2
VCCIO11	M4,J3,N1
VCCIO3_12	F12,T12
VCC	J9,P10,P8,N7,H10,M8,R9,T8,R7,T10,K8,H8,J7,L7
VCCX	P12,R11,H12,M12
VCCADC	K10
VEFUSE	T17
VREFN	L9
VREFP	M10
VDDAQ0	F9,E8,F7
VDDHAQ0	K12
VDDTQ0	D10,D6
VSS	D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,AB9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12,D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5,K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7,P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,U4,U14,V1,V11,V21,W8,W18,Y5,Y15,K9

### 3.2.3 UG225 管脚分布示意图

图 3-5 GW5AT-60 器件 UG225 封装管脚分布示意图（顶视图）



表 3-5 GW5AT-60 器件 UG225 其他管脚

VCCIO5	M14,J12
VCCIO8	P12,P8
VCCIO9	M7,P4
VCCIO1_2	B12
VCCIO10_11	M2,L4
VCCIO3_4_12	D14,H14
VCC	F9,H9,G8,J8,H7,K7,J10
VCCADC	E12
VEFUSE	L11
VDDAM_VDDDM	D2,H2,G4
VCCIO6_7_VCCX_VDDXM	M12,J6,B1,F7,K9,G10
VDD12M	G6
VDDAQ0	D5,D11,B8
VDDHAQ0	D7,D9
VDDTQ0	A10,A6,B4
VSS	A1,A15,B10,B6,C13,C3,E11,F14,F2,F6,G7,G9,H8,J7,J9,K14,K2,K6,N13,N3,P10,P6,R1,R15,A2,B2,A4,D3,E4,A8,C9,C11,A12,C7,C5

### 3.2.4 UG225H 管脚分布示意图

图 3-6 GW5AT-60 器件 UG225H 封装管脚分布示意图（顶视图）



表 3-6 GW5AT-60 器件 UG225H 其他管脚

VCCIO5	M14,J12
VCCIO8	P12,P8
VCCIO9	M7,P4
VCCIO1_2	B12
VCCIO10_11	M2,L4
VCCIO3_4_12	D14,H14
VCC	F9,H9,G8,J8,H7,K7,J10
VCCADC	E12
VEFUSE	L11
VDDAM_VDDDM	D2,H2,G4
VCCIO6_7_VCCX_VDDXM	M12,J6,B1,F7,K9,G10
VDD12M	G6
VDDAQ0	D5,D11,B8
VDDHAQ0	D7,D9
VDDTQ0	A10,A6,B4
VSS	A1,A15,B10,B6,C13,C3,E11,F14,F2,F6,G7,G9,H8,J7,J9,K14,K2,K6,N13,N3,P10,P6,R1,R15,A2,B2,A4,D3,E4,A8,C9,C11,A12,C7,C5

### 3.2.5 UG324 管脚分布示意图

图 3-7 GW5AT-60 器件 UG324 封装管脚分布示意图（顶视图）



表 3-7 GW5AT-60 器件 UG324 其他管脚

VCCIO1	E11,B12
VCCIO2	B15,G15
VCCIO3	H16,J17
VCCIO4	J18,J14
VCCIO5	R17,M15
VCCIO6_7	U14,R12
VCCIO8	P9,U9
VCCIO9	R6,N7,U4,P5
VCCIO10	M4,R2,J3,J2
VCCIO11	J5,H6,G4,E2
VCCIO12	E17
VCC	M12,H11,K9,J8,L8,J10,K11,H9,L10
VCCADC_VDDHAQ0	B8,B10,A6,B5
VCCX	J12,E14,P10,B17,P14,E9,G10,B1,M9
VEFUSE	L11
VDD12M	V4



VDDAQ0	C5,B4,A3,D3,D7,C7
VDDTQ0	B11,A12,D13,E10,D9
VDDAM_VDDDM	L2,F3,G7,P3,N1,U2,C2,M7,H3
VDDXM	E5,K7
VSS	A1,A18,C16,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18,B13,K1,K3,N3,T3,E4,D12,B7,C3,D10,D5,B3,C8,C12,D6,C10,A9

### 3.2.6 UG324A 管脚分布示意图

图 3-8 GW5AT-60 器件 UG324A 封装管脚分布示意图（顶视图）



表 3-8 GW5AT-60 器件 UG324A 其他管脚

VCCIO1	C10,A16,B13
VCCIO2	G18,H15,D17,E14
VCCIO3	E10
VCCIO6	U8,T11
VCCIO7	P17,L16
VCCIO8	R14,V15,U18
VCCIO9	V5,M3,P7,T1,R4,L6
VCCIO2	R10



VCCIO4_5_10_11_VCCX	K13,H13,P13,M13
VCC	K7,F9,M7,J12,N10,M11,N8,K11,N12,H7,P11,L12,J8,P9,G8,L8,F7,H9
VEFUSE_VCCADC	J10
VDD12M	G2,E1,A2,C1,F3
VDDAQ0	F5,E5
VDDTQ0	B4,C5
VDDHAQ0	G12
VREFN	K9
VREFP	L10
VSS	A1,A11,A18,A5,A7,A8,B18,B3,B7,B8,C15,C2,C6,C7,D12,D3,D4,D7,E2,E6,E7,E9,F10,F16,F4,F6,G1,G11,G13,G5,G6,G7,G9,H10,H12,H3,H4,H5,H6,H8,J1,J11,J13,J17,J2,J3,J7,J9,K12,K14,K4,K8,L1,L11,L13,L7,M12,M18,M8,N11,N13,N15,N5,N7,N9,P12,P2,P8,R9,T16,T6,U13,U3,V1,V10,V18

### 3.2.7 UG324S 管脚分布示意图

图 3-9 GW5AT-60 器件 UG324S 封装管脚分布示意图（顶视图）



表 3-9 GW5AT-60 器件 UG324S 其他管脚

VCCIO1	E17,G15,J14
VCCIO2	J17,M15,R17
VCCIO3	R12,U14
VCCIO4	P9,U9
VCCIO5	R6,U4
VCCIO9	R2,G4,E2,M4,J2,J5
VCCIO10	F8,C3
VCCIO11	B15,G12
VCCIO6_7_8_12_VCCX_VD DHAQ0	P10,M9,D14,B1,P14,G10,J12,D4,K7,B17,P5
VEFUSE	R4
VDD12M	H9,J10,K9,J8,M12,G7,K11,L8,M7,L10,H11
VDDAQ0	E11,B7,B11,D10
VSS	A1,A11,A18,A7,A9,B13,B5,B9,C10,C12,C14,C16, C4,C6,D8,E13,E15,F11,F9,G17,G2,G5,H10,H8,J1 1,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R 14,R18,R9,T16,U12,U6,V1,V18

### 3.3 GW5AT-75 器件管脚分布示意图

#### 3.3.1 UG484 管脚分布示意图

图 3-10 GW5AT-75 器件 UG484 封装管脚分布示意图（顶视图）

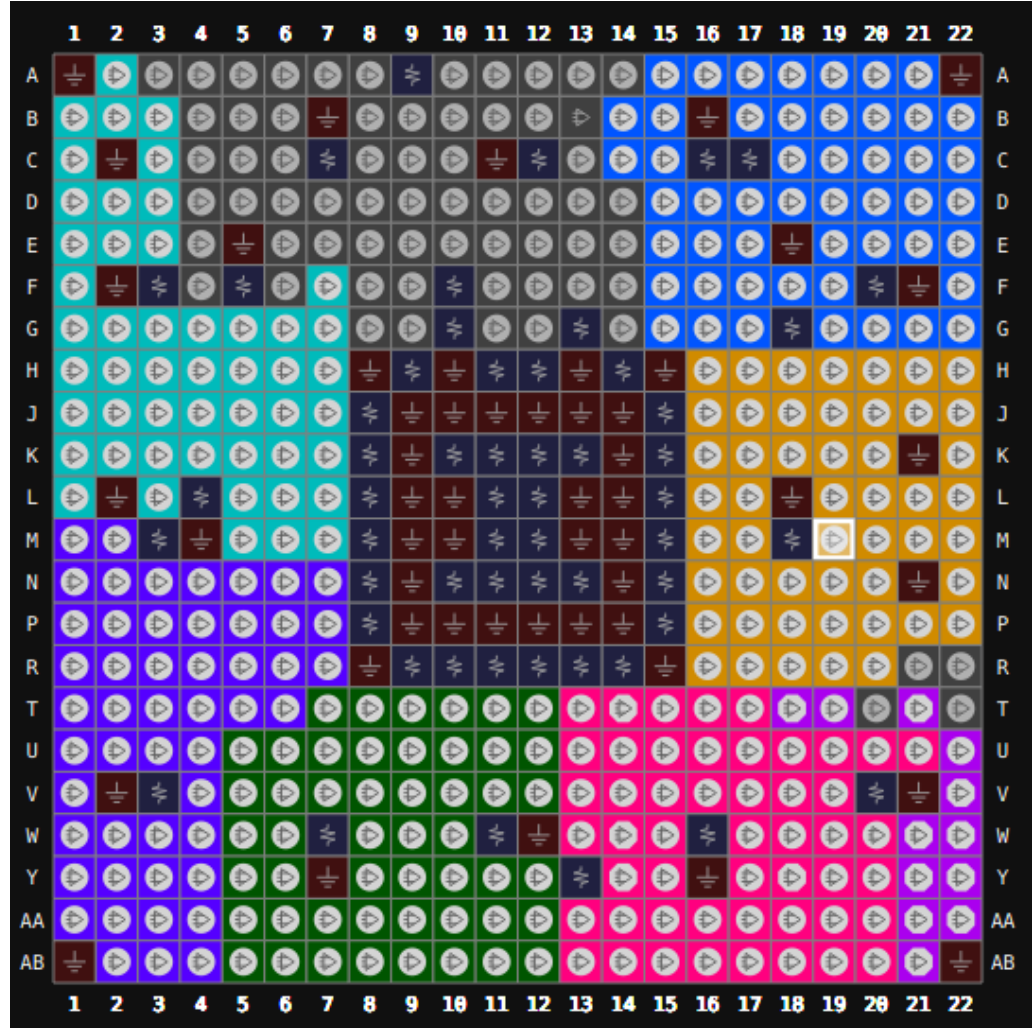


表 3-10 GW5AT-75 器件 UG484 其他管脚

VCCIO2	G18,F20,L15
VCCIO3	P15,N15,M15,M18
VCCIO4	R13,R12,R14,Y13
VCCIO5	R11,R9,R10,W11,W7
VCCIO6	P8,N8,V3
VCCIO7	L8,M3,M8
VCCIO10	V20,W16
VCCIO11_VCCX_VDDXM	L4,F3
VCCLDO	K8,J8,F5
VCC	L11,M12,N12,M11,K10,K12,N11,N10,K13,N13,L12,K11
VDDTQ1	C12,H14,H12

VDDAQ1	C16,G13
VDDTQ0	F10,C17,H11
VDDHAQ0_VDDHAQ1	K15,J15
VDDAQ0	C7,G10
VDDAM_VDDDM	H9,A9
VSS	A22,AB22,F21,K21,N21,V21,E18,L18,B16,Y16,H15,R15,J14,K14,L14,M14,N14,P14,H13,J13,L13,M13,P13,J12,P12,W12,C11,J11,P11,H10,J10,L10,M10,P10,J9,K9,L9,M9,N9,P9,H8,R8,B7,Y7,E5,M4,C2,F2,L2,V2,A1,AB1

### 3.4 GW5AT-138 器件管脚分布示意图

#### 3.4.1 FPG676A (Flip Chip) 管脚分布示意图

图 3-11 GW5AT-138 器件 FPG676A (Flip Chip) 封装管脚分布示意图 (顶视图)

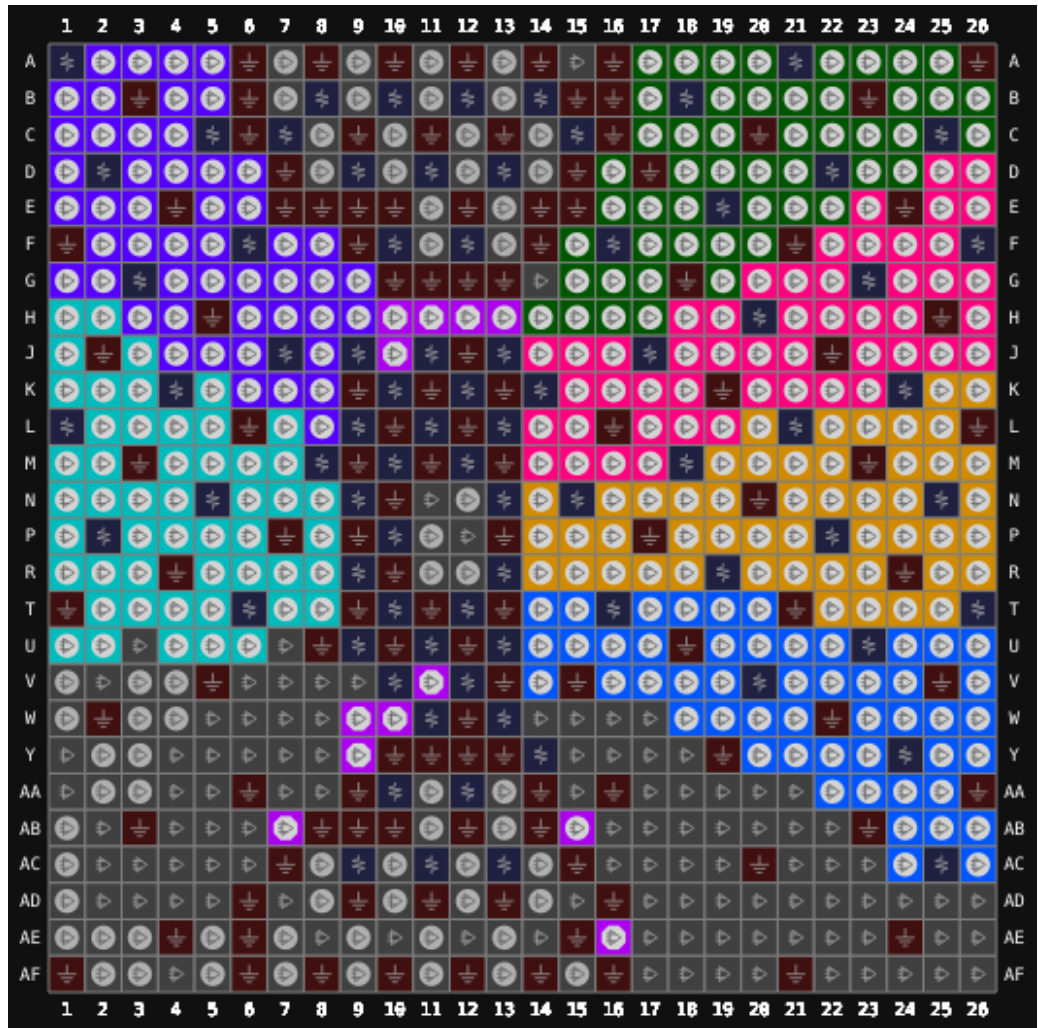


表 3-11 GW5AT-138 器件 FPG676A (Flip Chip)其他管脚

VCCIO2	V20,U23,T26,Y24,AC25,T16
VCCIO3	R19,K24,N25,N15,P22,L21
VCCIO4	F26,M18,J17,H20,G23,K14
VCCIO5	C25,D22,F16,A21,B18,E19
VCCIO6	J7,D2,F6,C5,A1,G3
VCCIO7	M8,K4,P2,T6,L1,N5
VCCIO10	W11,Y14
VCCX	N9,L9,J9
VCC	L11,V10,P10,L13,K12,V12,K10,T12,M10,T10,J11,J13,U11
VCCLDO	C15,B8,B14,C7,B12,B10
VDDHAQ1	R9
VDDHAQ0	U9
VDDAQ1_VDDDQ1	AC9,AC13,AC11
VDDAQ0_VDDDQ0	D11,D9,D13
VDDTQ1	AA12,AA10
VDDTQ0	F10,F12
VDDXM	M12
VDDAM_VDDDM	N13,R13,U13,W13
VSS	M11,AE15,B15,A10,A12,A14,A16,A26,A6,A8,AA14,A16,AA26,AA6,AB10,AB12,AB14,AB23,AB3,AA9,AB8,AC15,AC20,AC7,AD11,AD13,AD6,AD9,AD16,AE24,AE4,AE6,AF1,AF10,AF12,AF14,AF16,AF21,AF6,AF8,B16,B23,B3,B6,C11,C13,C16,C20,C6,C9,D15,D17,D7,E10,E12,E14,E24,E4,E7,E8,E9,F1,F14,F21,F9,G10,G11,AB9,G13,Y12,G18,G12,H25,H5,J12,J2,J22,K11,K13,K19,K9,L10,L12,L16,L26,L6,M13,M23,M3,M9,N10,N20,P13,P17,P7,P9,R10,R24,R4,T1,T11,T13,T21,T9,U10,U12,U18,U8,V15,V25,V5,E15,W12,W2,W22,Y11,Y10,Y13,Y19,V13

### 3.4.2 PG484 管脚分布示意图

图 3-12 GW5AT-138 器件 PG484 封装管脚分布示意图（顶视图）

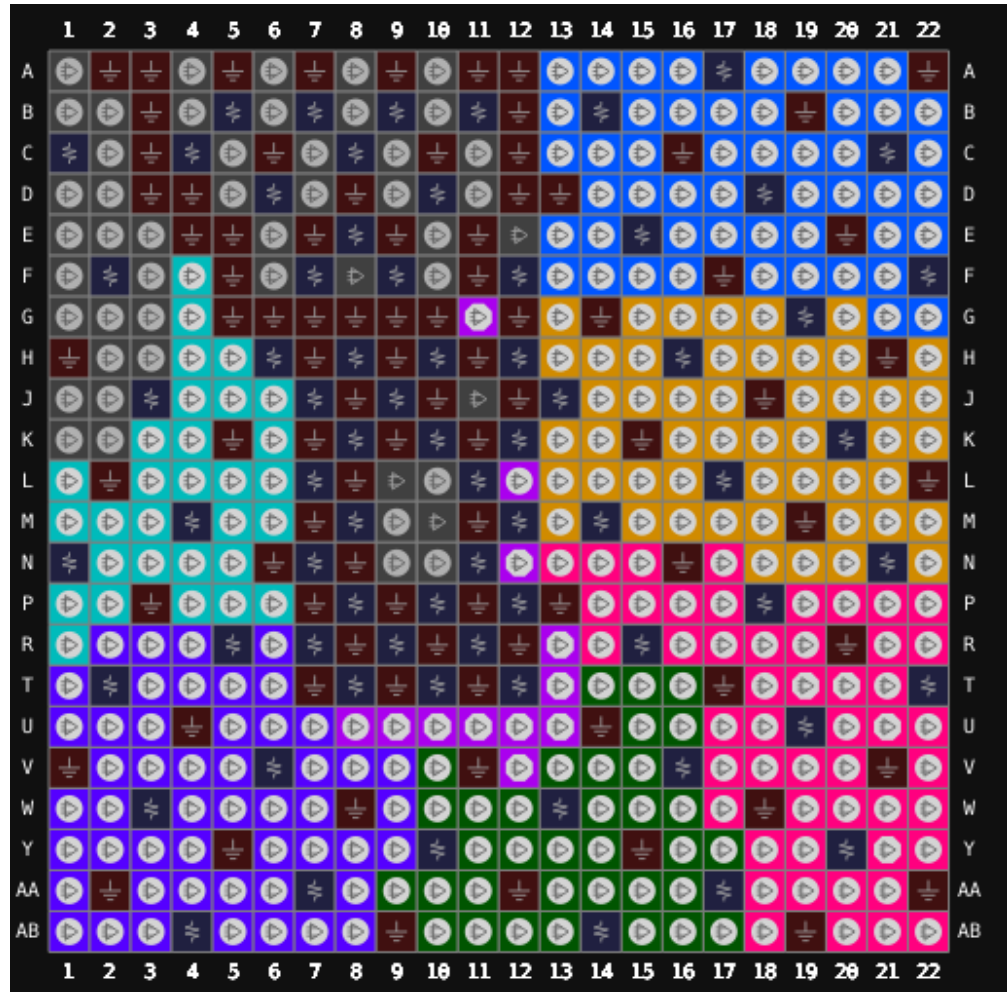


表 3-12 GW5AT-138 器件 PG484 其他管脚

VCCIO2	B14,D18,E15,F22,A17,C21
VCCIO3	L17,J13,H16,G19,K20,N21
VCCIO4	U19,Y20,T22,M14,P18,R15
VCCIO5	W13,V16,AA17,AB14,Y10
VCCIO6	AA7,V6,W3,T2,R5,AB4
VCCIO7	C1,J3,N1,M4,H6,F2
VCCIO10	F12,T12
VCCX	P12,M12,R11
VCC	H8,T8,R9,H10,P8,N7,J7,R7,K8,L7,P10,T10,J9,M8
VCCLDO	B7,B9,B5,B11,C4,C8
VDDXM	K10
VDDAM_VDDDM	L11,N11
VDDHAQ0	H12, K12
VDDAQ0_VDDQ0	F7,D10,D6
VDDTQ0	E8,F9

VSS	K9,D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,AB9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12,D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5,K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7,P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,T17,U4,U14,V1,V11,V21,W8,W18,Y5,Y15
-----	---

### 3.4.3 PG484A 管脚分布示意图

图 3-13 GW5AT-138 器件 PG484A 封装管脚分布示意图（顶视图）

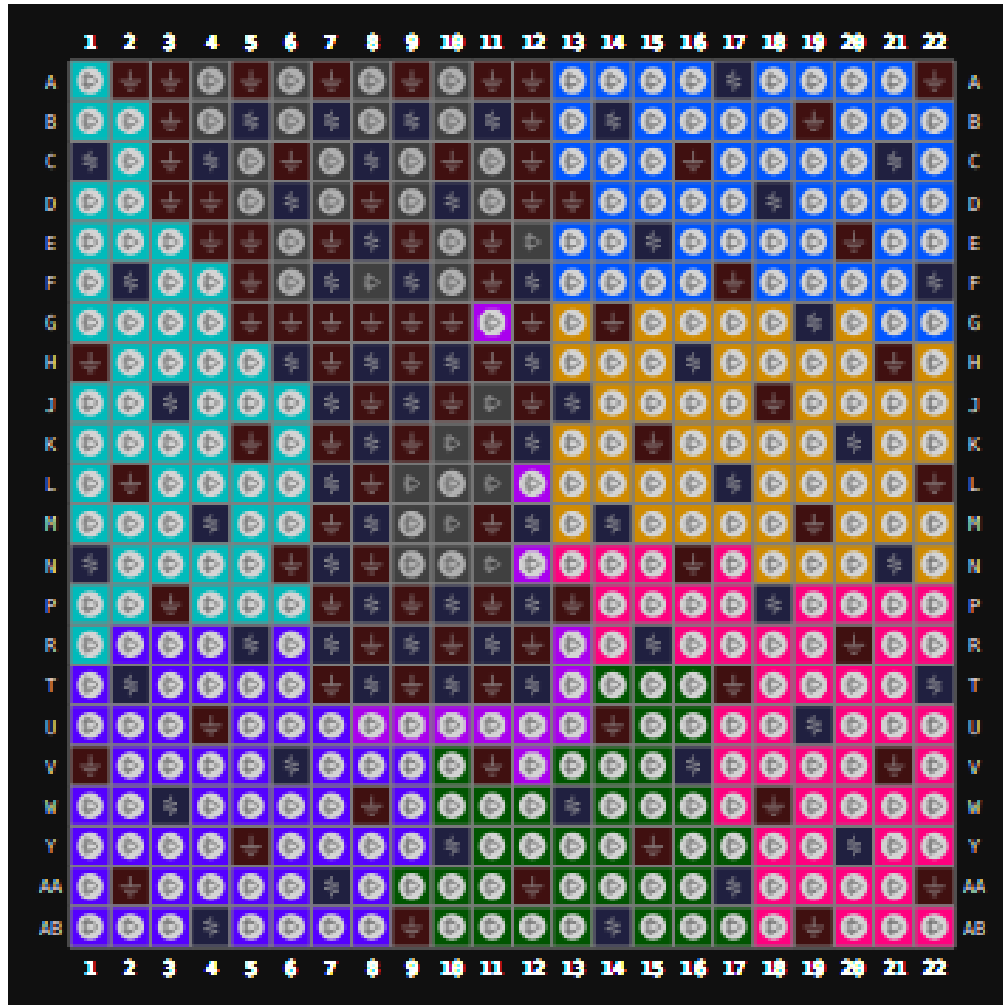


表 3-13 GW5AT-138 器件 PG484A 其他管脚

VCCIO2	B14,D18,E15,F22,A17,C21
VCCIO3	L17,J13,H16,G19,K20,N21
VCCIO4	U19,Y20,T22,M14,P18,R15
VCCIO5	W13,V16,AA17,AB14,Y10
VCCIO6	AA7,V6,W3,T2,R5,AB4
VCCIO7	C1,J3,N1,M4,H6,F2
VCCIO10	F12,T12
VCCX	P12,M12,R11
VCC	H8,T8,R9,H10,P8,N7,J7,R7,K8,L7,P10,T10,J9,M8



VCCLDO	B7,B9,B5,B11,C4,C8
VDDHAQ1	K12
VDDHAQ0	H12
VDDAQ0_VDDDQ0	F7,D10,D6
VDDTQ0	E8,F9
VSS	K9,D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,A B9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12, D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G 9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5, K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7, P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,T17,U4,U14,V 1,V11,V21,W8,W18,Y5,Y15

### 3.4.4 PG484F 管脚分布示意图

图 3-14 GW5AT-138 器件 PG484F 封装管脚分布示意图（顶视图）

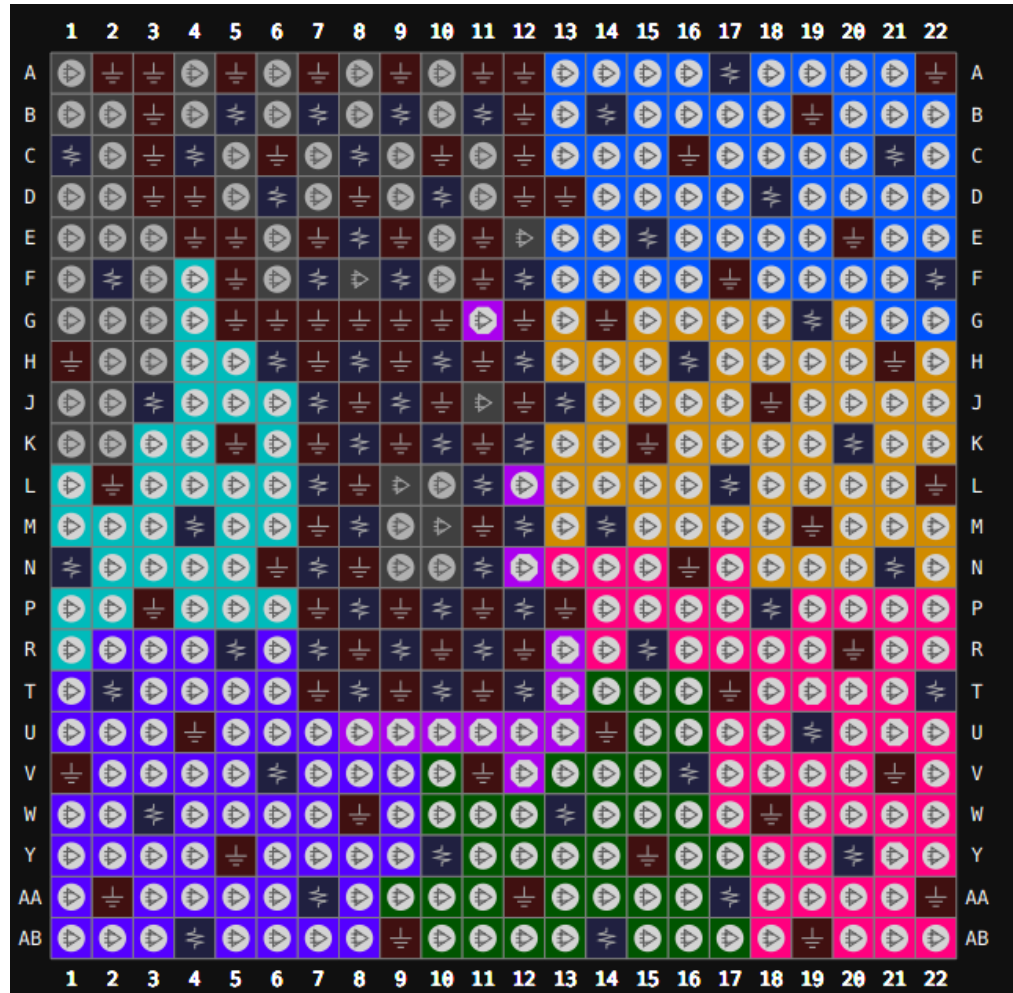


表 3-14 GW5AT-138 器件 PG484F 其他管脚

VCCIO2	C21,B14,A17,F22,E15,D18
VCCIO3	K20,H16,J13,G19,N21,L17
VCCIO4	Y20,R15,M14,T22,U19,P18
VCCIO5	Y10,W13,AA17,V16,AB14



VCCIO6	R5,V6,T2,W3,AA7,AB4
VCCIO7	M4,H6,C1,F2,N1,J3
VCCIO10	F12,T12
VCCX	M12,P12,R11
VCC	L11,K8,P8,H8,N11,M8,P10,T8,J9,R7,R9,N7,H10,T10
VCCLDO	C8,B7,B9,B11,C4,B5
VDDXM	K10
VDDAM_VDDDM	J7,L7
VDDHAQ0	K12,H12
VDDAQ0	D10,D6,F7
VDDTQ0	E8,F9
VSS	K9,D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,AB9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12,D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5,K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7,P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,T17,U4,U14,V1,V11,V21,W8,W18,Y5,Y15

### 3.4.5 PG676A 管脚分布示意图

图 3-15 GW5AT-138 器件 PG676A 封装管脚分布示意图（顶视图）

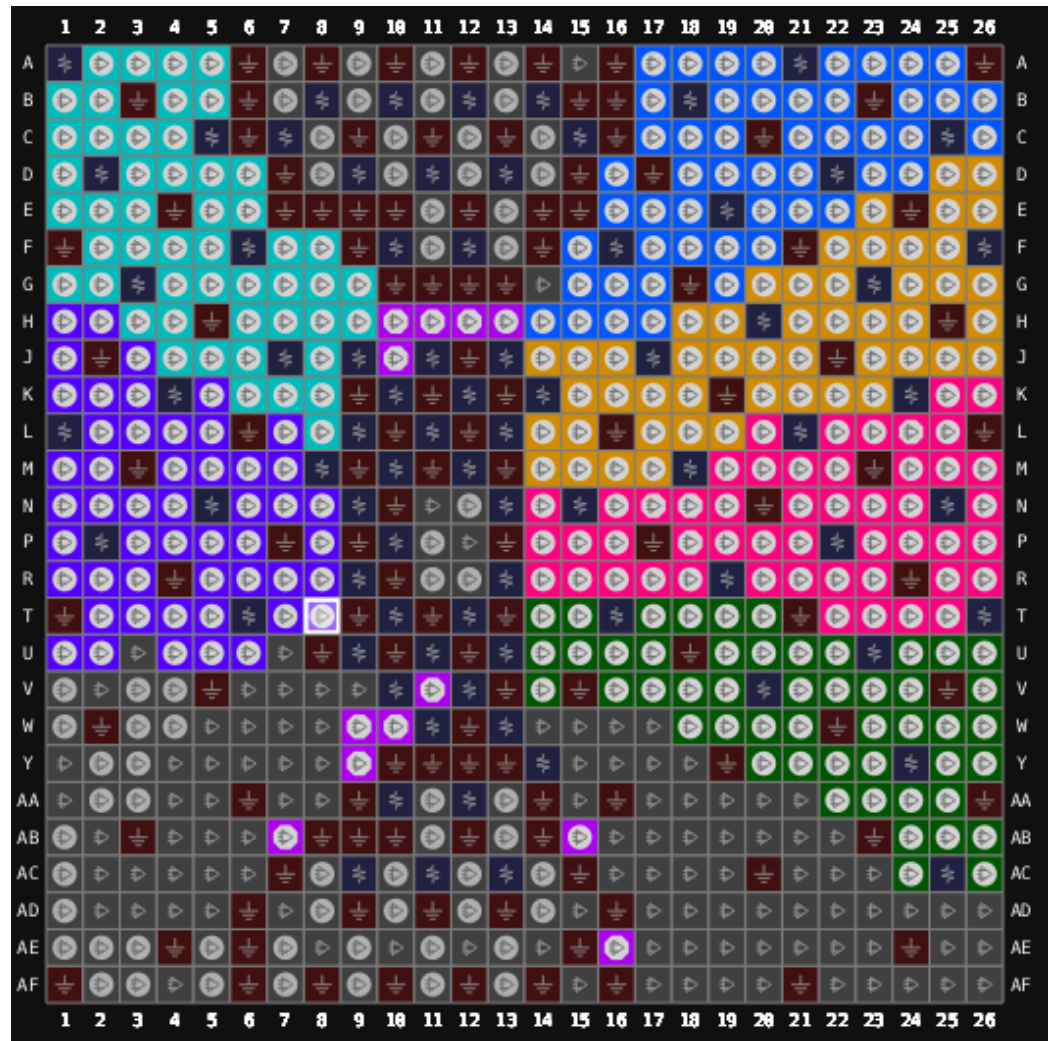


表 3-15 GW5AT-138 器件 PG676A 其他管脚

VCCIO2	E19,C25,A21,D22,F16,B18
VCCIO3	G23,K14,M18,H20,F26,J17
VCCIO4	L21,P22,N15,K24,N25,R19
VCCIO5	Y24,T16,U23,V20,AC25,T26
VCCIO6	L1,P2,N5,T6,K4,M8
VCCIO7	J7,D2,A1,G3,C5,F6
VCCIO10	Y14,W11
VCCX	N9,L9,J9
VCC	V12,V10,T12,L13,T10,L11,K12,M10,U11,K10,J11,P10,J13
VCCLDO	B12,B10,C7,C15,B14,B8
VDDXM	M12
VDDAM	N13,R13
VDDDM	U13,W13

VDDHAQ0_VDDHAQ1	U9,R9
VDDAQ0	AA12,AC11,AA10
VDDTQ0	AC13,AC9
VDDAQ1	F12,D9,F10
VDDTQ1	D13,D11
VSS	M11,AE15,B15,A10,A12,A14,A16,A26,A6,A8,AA14,AA16,AA26,AA6,AB10,AB12,AB14,AB23,AB3,AA9,AB8,AC15,AC20,AC7,AD11,AD13,AD6,AD9,AD16,AE24,AE4,AE6,AF1,AF10,AF12,AF14,AF16,AF21,AF6,AF8,B16,B23,B3,B6,C11,C13,C16,C20,C6,C9,D15,D17,D7,E10,E12,E14,E24,E4,E7,E8,E9,F1,F14,F21,F9,G10,G11,AB9,G13,Y12,G18,G12,H25,H5,J12,J2,J22,K11,K13,K19,K9,L10,L12,L16,L26,L6,M13,M23,M3,M9,N10,N20,P13,P17,P7,P9,R10,R24,R4,T1,T11,T13,T21,T9,U10,U12,U18,U8,V15,V25,V5,E15,W12,W2,W22,Y11,Y10,Y13,Y19,V13

### 3.4.6 UG324A 管脚分布示意图

图 3-16 GW5AT-138 器件 UG324A 封装管脚分布示意图（顶视图）



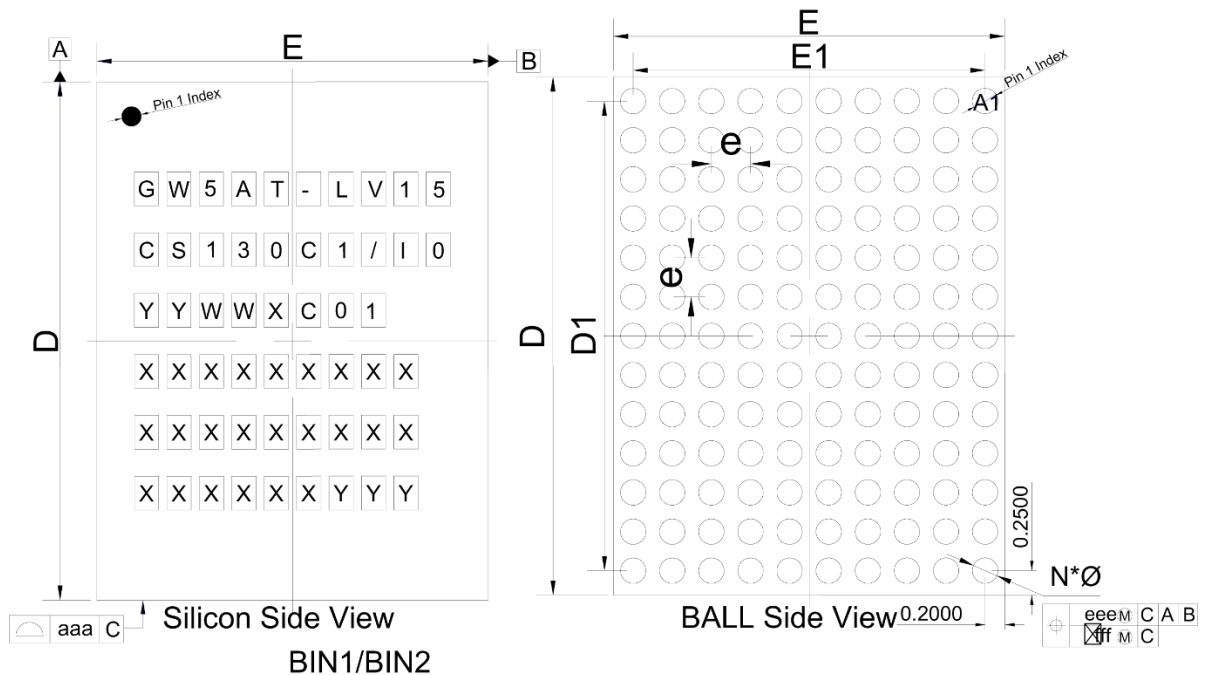
表 3-16 GW5AT-138 器件 UG324A 其他管脚

VCCIO2	A16,C10,D17,B13
VCCIO3	H15,G18,E14
VCCIO4	T11,P17,V15,R14,L16,U8,U18
VCCIO5	T1,V5
VCCIO6	P7,R4
VCCIO7	L6,M3
VCCIO10	E10,R10
VCCX	K13,M13,P13
VCC	P9,K7,L12,N8,N10,F9,G8,H7,P11,F7,L8,K11,M7,J8, H9,M11,J12,N12
VCCLDO	H13
VDDXM	J10
VDDAM_VDDDM	F11,H11,G10
VDDHAQ0	G12
VDDAQ0	E5,F5
VDDTQ0	B4,C5
VSS	A1,A5,A7,A8,A11,A18,B3,B7,B8,B18,C2,C6,C7,C15, D3,D4,D7,D12,E2,E6,E7,E9,F4,F6,F10,F16,G1,G5,G 6,G7,G9,G11,G13,H3,H4,H5,H6,H8,H10,H12,J1,J2,J 3,J7,J11,J13,J17,K4,K8,K12,K14,L1,L7,L11,L13,M8, M12,M18,N5,N7,N9,N11,N13,N15,P2,P8,P12,R9,T6, T16,U3,U13,V1,V10,V18,J9

# 4 封装尺寸

## 4.1 封装尺寸 CS130 (4.0mm x 5.3mm, GW5AT-15)

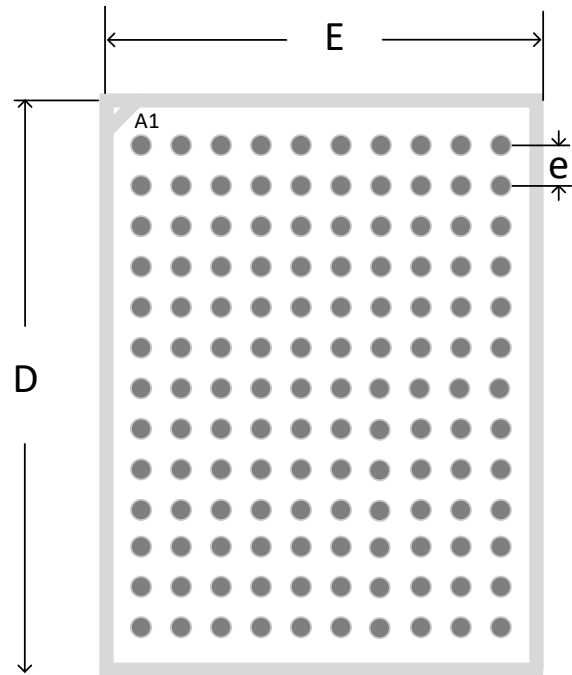
图 4-1 封装尺寸 CS130 (GW5AT-15)



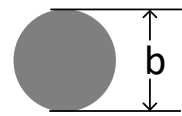
BIN1/BIN2

ITEM	SYMBOL	COMMON DIMENSIONS
TOTAL THICKNESS	A	605±56um
SOLDER BALL HEIGHT	A1	206±20um
PI+RDL+UBM THICKNESS	A2	44±11um
EMC+BackSide Coating THICKNESS	A3	355±25um
PACKAGE SIZE	E*D	4000*5300±50um
BALL DIAMETER BEFORE REFLOW	Øb	250±20um
BALL DIAMETER AFTER REFLOW	Ø	260±20um
UBM PAD OPENING		210um
BALL PITCH	e	400um
BALL COUNT	N	130ea
EDGE BALL CENTER TO CENTER	E1	3600um
	D1	4800um
PACKAGE EDGE TOLERANCE	aaa	0.10
EMC FLATNESS	bbb	0.10
COPLANARITY	ddd	0.08
BALL OFFSET (PACKAGE)	eee	0.15
BALL OFFSET (BALL)	fff	0.05
SOLDER BALL MATERIAL		SAC305 .96.5%Sn,3%Ag,0.5%Cu

图 4-2 推荐 PCB Layout CS130 (GW5AT-15)



TOP VIEW

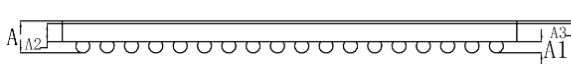
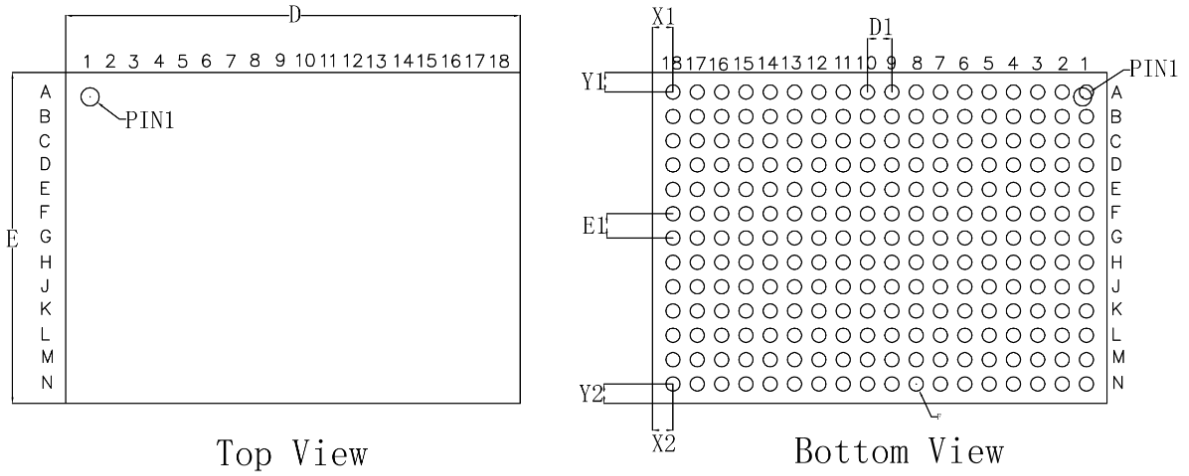


Unit:mm

D	5.30
E	4.00
e	0.40
b	0.20

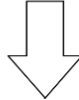
## 4.2 封装尺寸 CS234 (7.4mm x 5.4mm, GW5AT-60)

图 4-3 封装尺寸 CS234 (GW5AT-60)



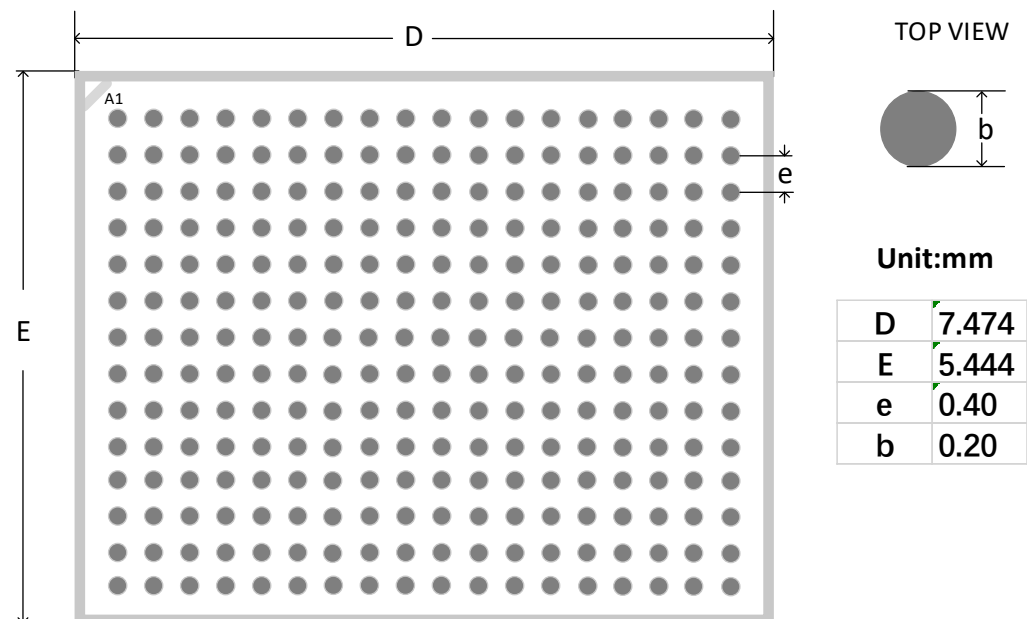
Side View

Notch



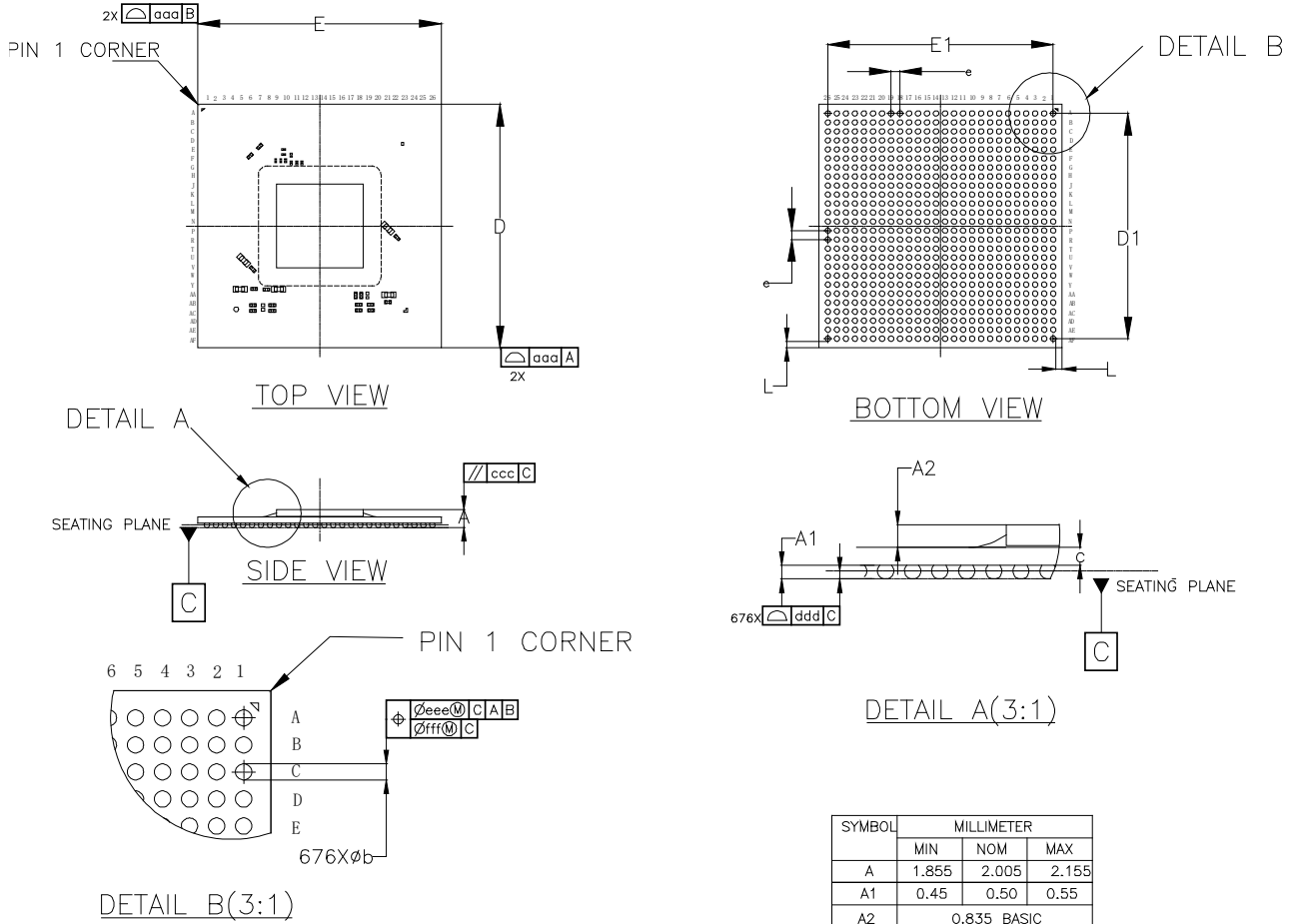
Unit: mm			
	NO.	Mean	Tolerance
Top Thickness	A	0.525	±0.0375
Ball Height	A1	0.185	±0.020
Wafer Thickness	A2	0.300	±0.0125
Backside Coating Thickness	A3	0.040	±0.005
PKG DIE Size	X	D	7.474 ±0.025
	Y	E	5.444 ±0.025
Ball Size After reflow	F	0.234	±0.020
Ball Pitch	D1	0.400	NA
	E1	0.400	NA
Ball center to die edge	X1	0.337	NA
	Y1	0.322	NA
	X2	0.337	NA
	Y2	0.322	NA

图 4-4 推荐 PCB Layout CS234 (GW5AT-60)



# 4.3 封装尺寸 FPG676A (Flip Chip) (27mm x 27mm, GW5AT-138)

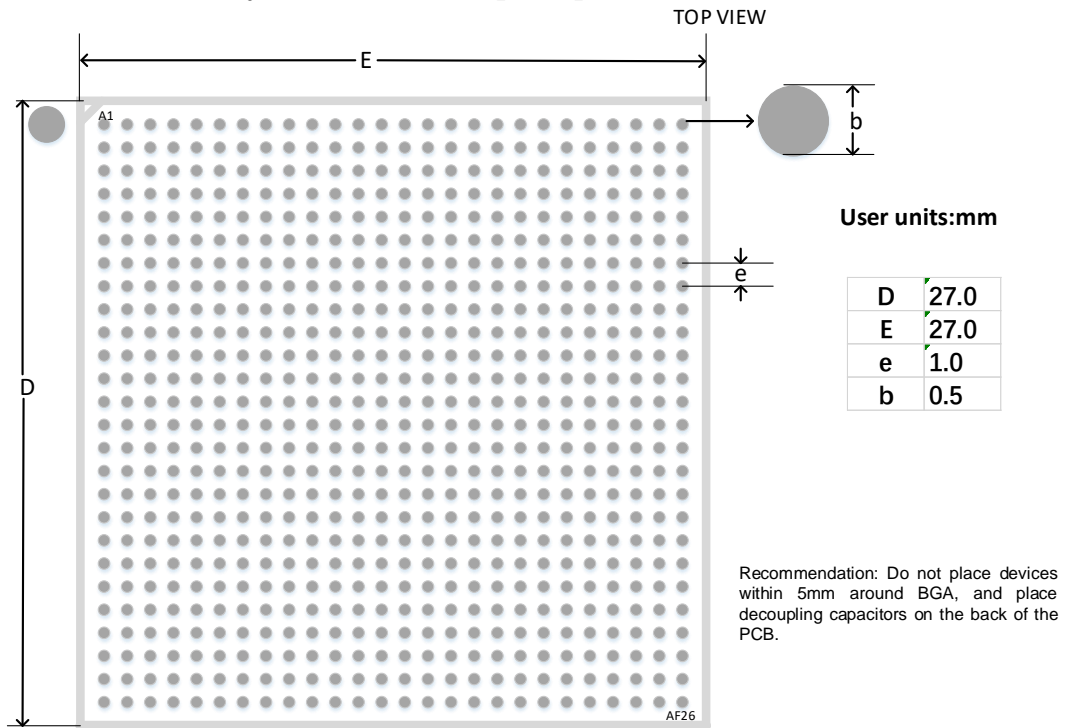
图 4-5 封装尺寸 FPG676A (Flip Chip, GW5AT-138)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.855	2.005	2.155
A1	0.45	0.50	0.55
A2	0.835 BASIC		
c	0.60	0.67	0.74
D	26.90	27.00	27.10
D1	25.00 BASIC		
E	26.90	27.00	27.10
E1	25.00 BASIC		
L	0.70 REF		
e	1.00 BASIC		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.25		
ddd	0.20		
eee	0.25		
fff	0.10		

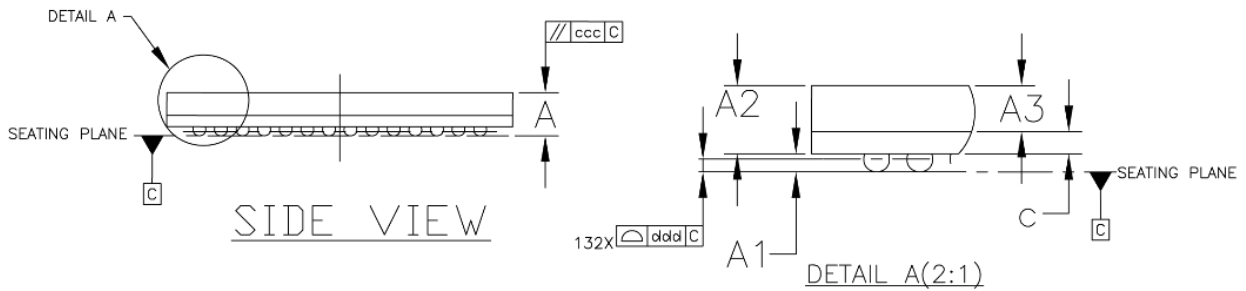
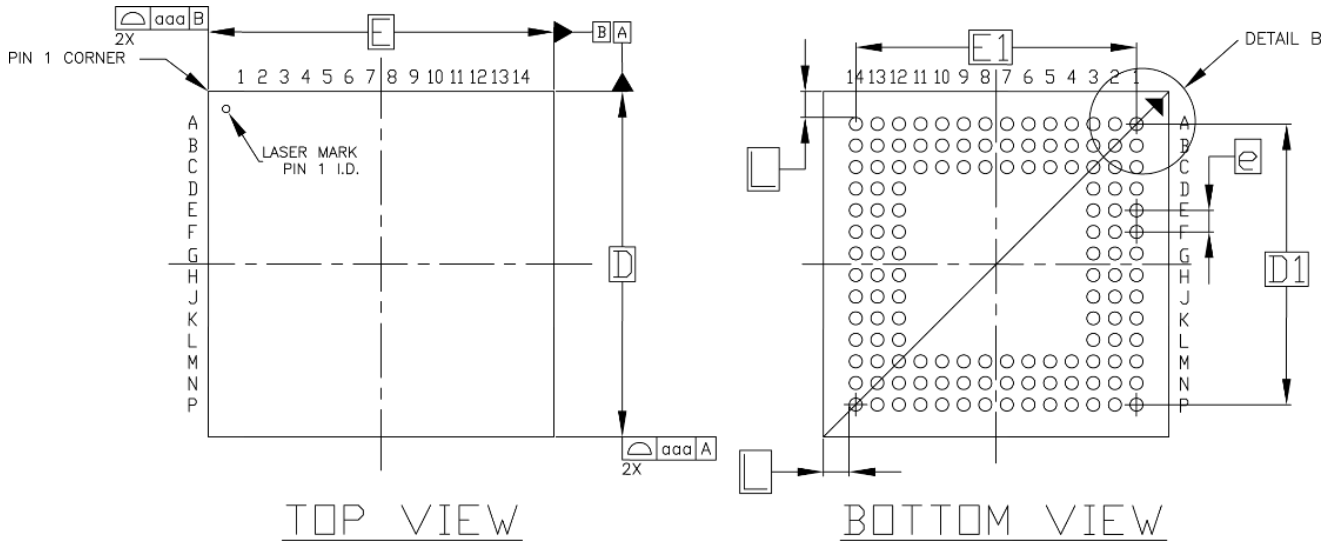


图 4-6 推荐 PCB Layout FPG676A (Flip Chip, GW5AT-138)



# 4.4 封装尺寸 MG132 (8mm x 8mm, GW5AT-15)

图 4-7 封装尺寸 MG132 (GW5AT-15)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.19	1.27	1.35
A1	0.16	0.21	0.26
A2	1.01	1.06	1.11
A3	BASIC		
c	0.32	0.36	0.40
D	7.90	8.00	8.10
D1	6.50 BASIC		
E	7.90	8.00	8.10
E1	6.50 BASIC		
e	0.50 BASIC		
b	0.25	0.30	0.35
L	0.60 REF		
aaa	0.15		
ccc	0.08		
ddd	0.08		
eee	0.15		
fff	0.05		

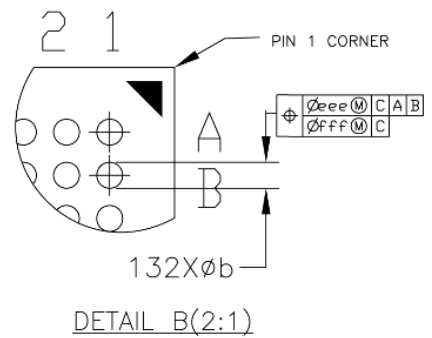
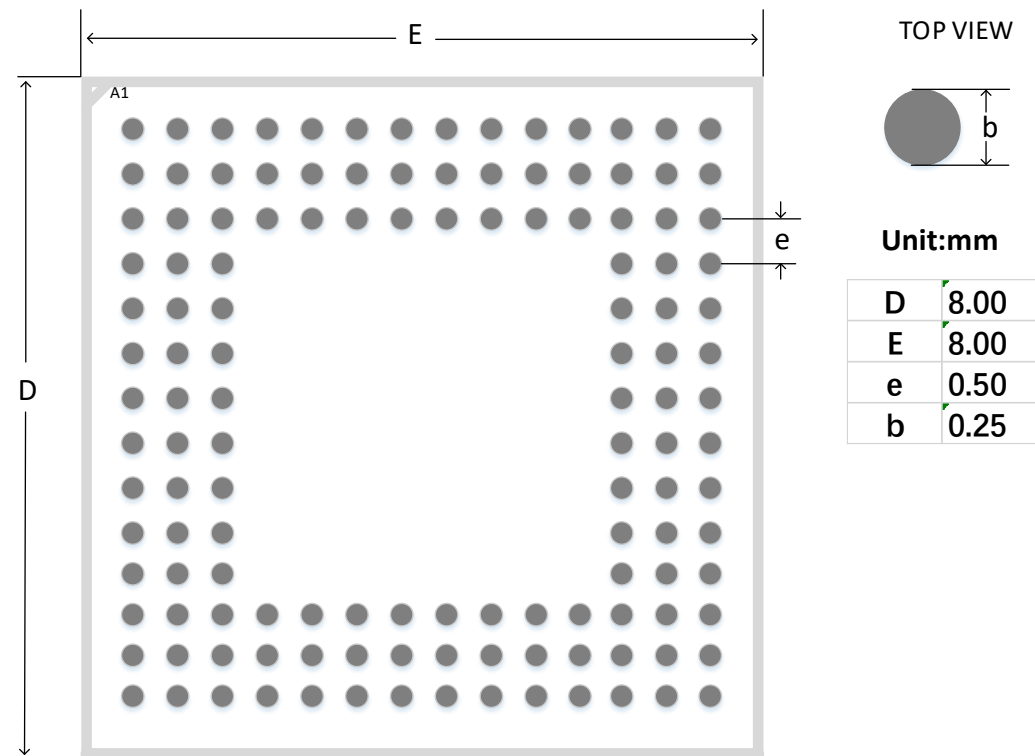
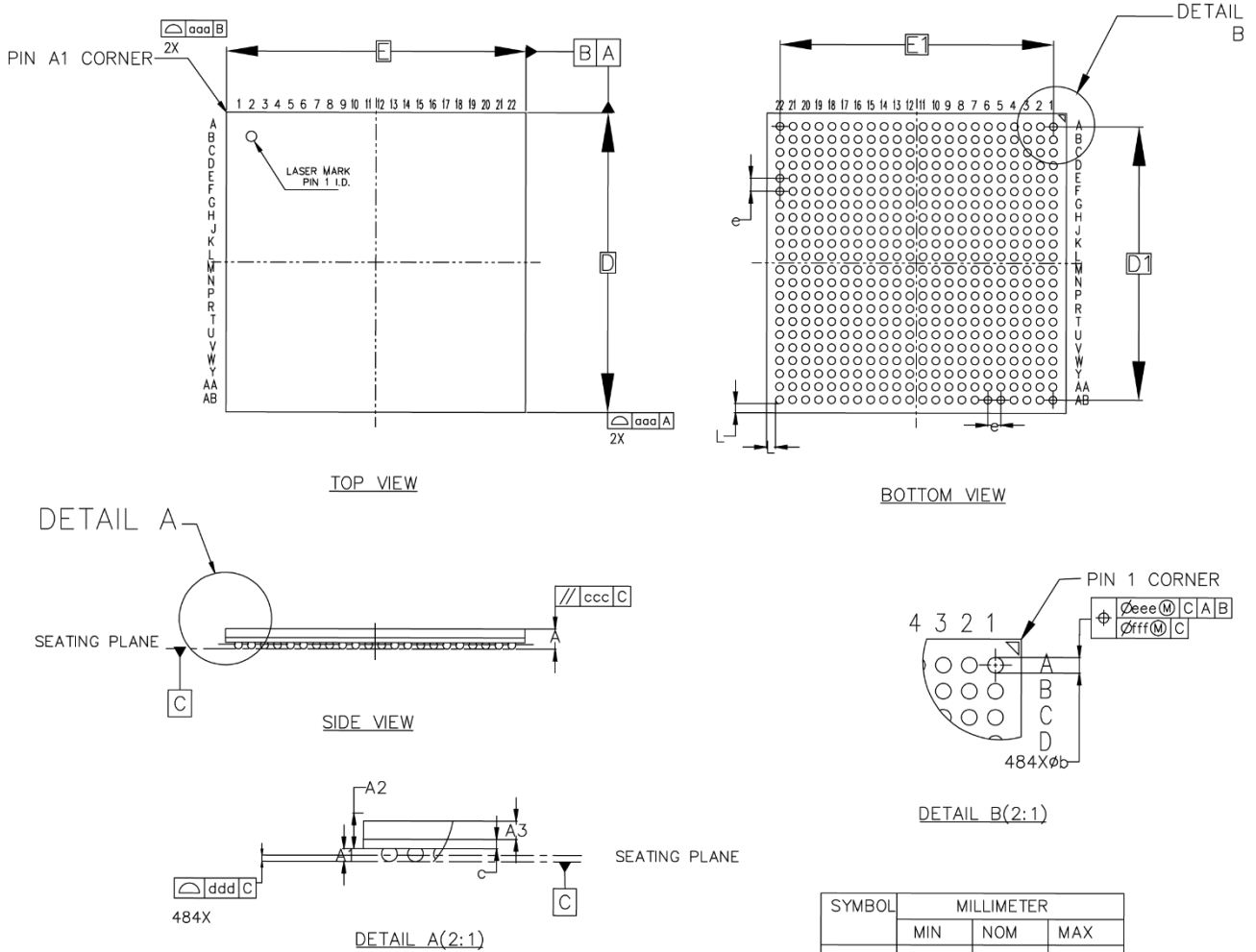


图 4-8 推荐 PCB Layout MG132 (GW5AT-15)



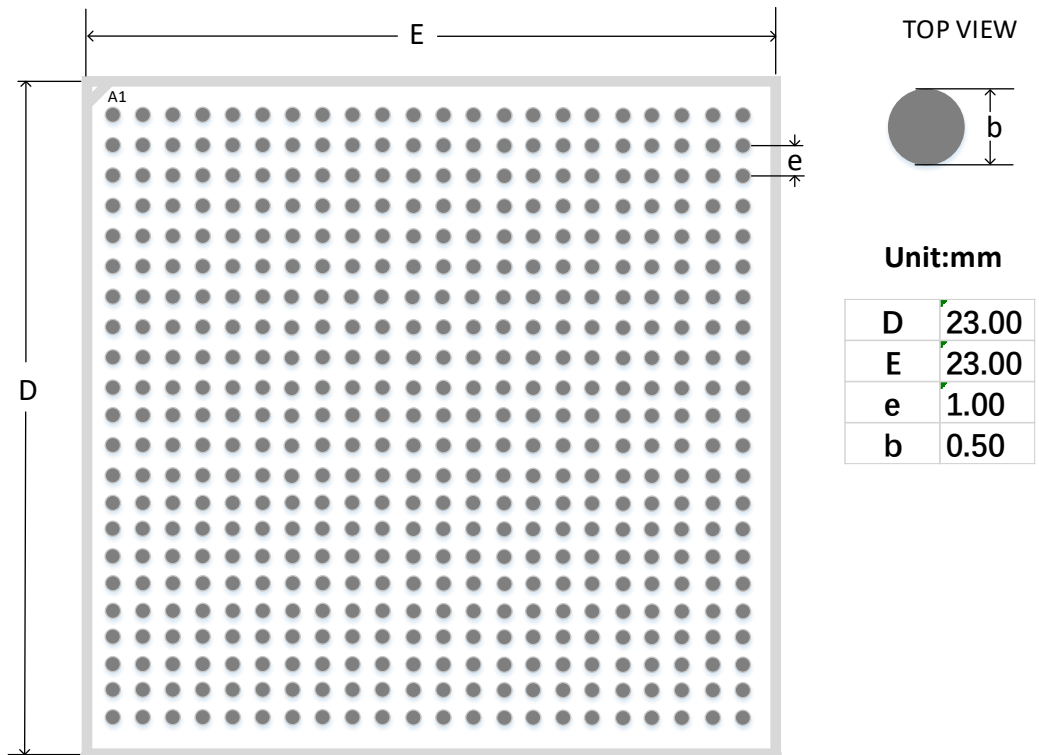
# 4.5 封装尺寸 PG484 (23mm x 23mm, GW5AT-138)

图 4-9 封装尺寸 PG484 (GW5AT-138)



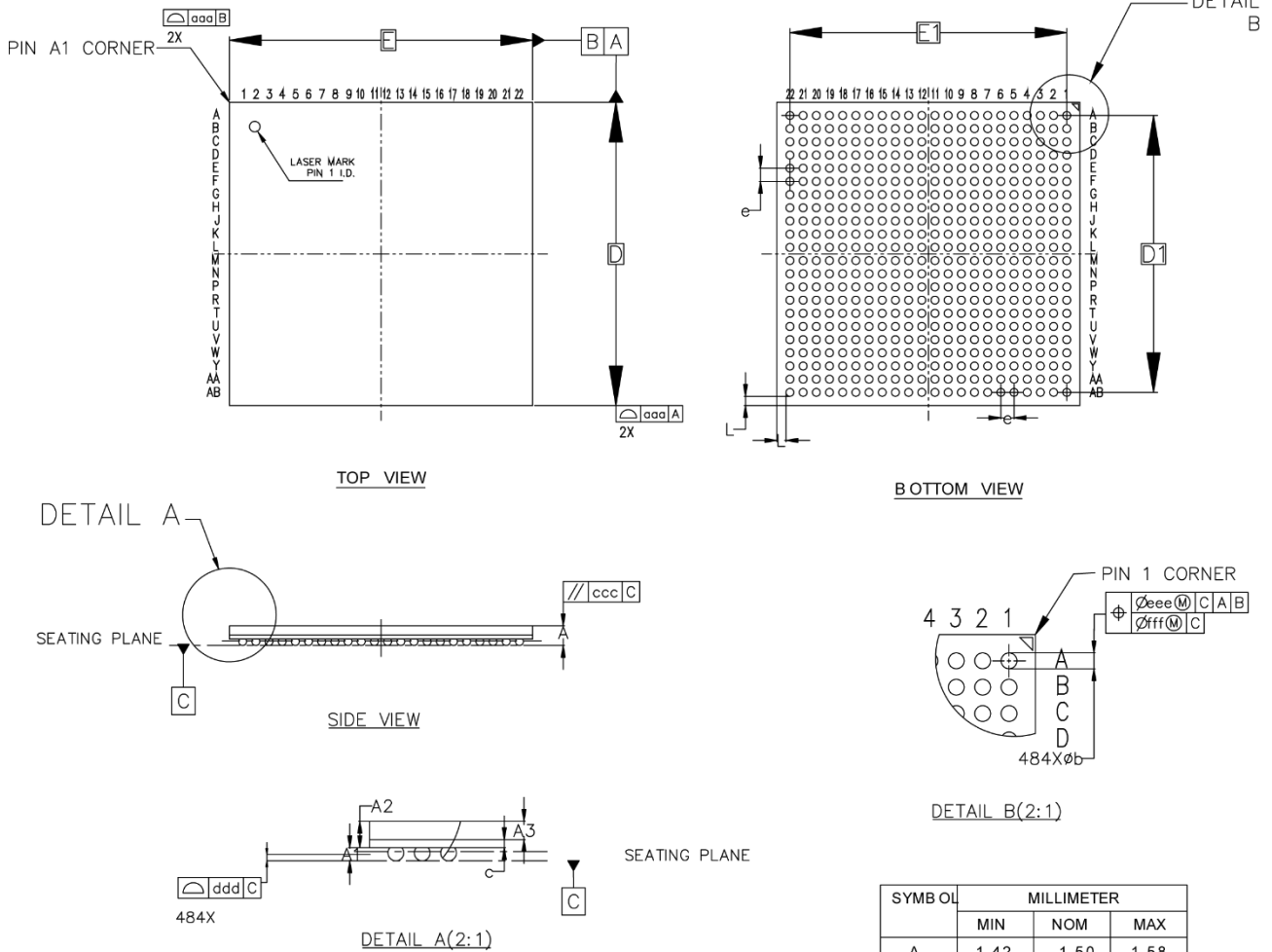
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.48	1.56	1.64
A1	0.45	0.50	0.55
A2	1.01	1.06	1.11
A3	0.70 BASIC		
c	0.32	0.36	0.40
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
L	0.70 REF		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.15		
ddd	0.20		
eee	0.18		
fff	0.10		

图 4-10 推荐 PCB Layout PG484 (GW5AT-138)



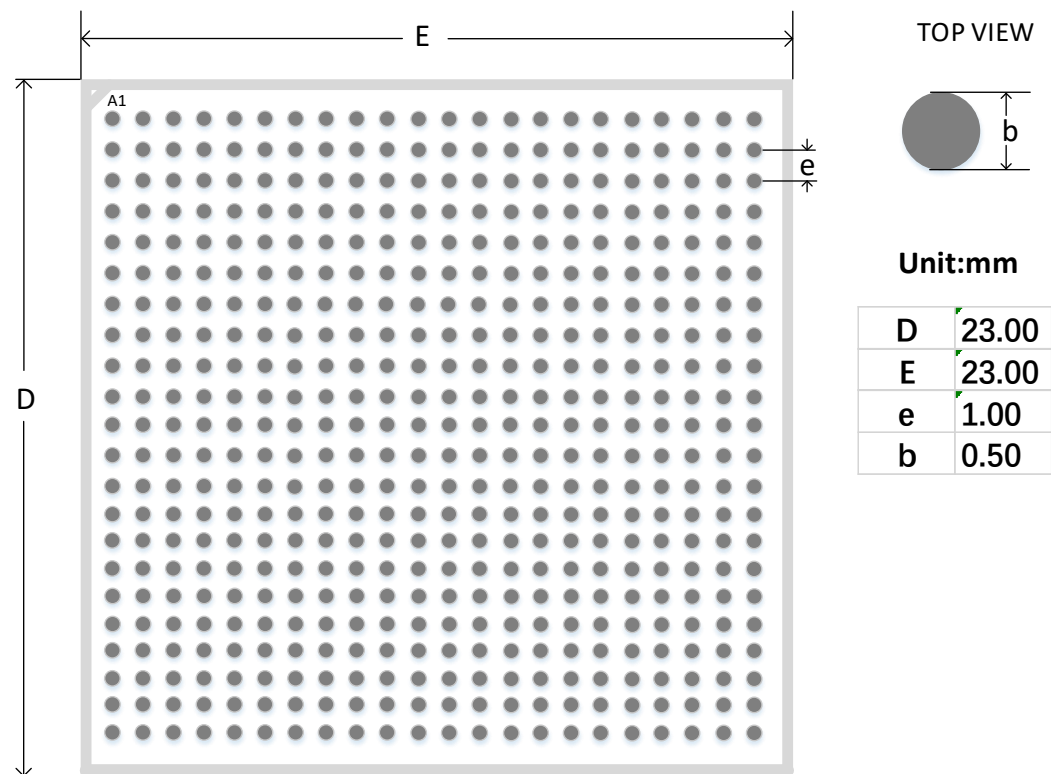
# 4.6 封装尺寸 PG484A (23mm x 23mm, GW5AT-60)

图 4-11 封装尺寸 PG484A (GW5AT-60)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.42	1.50	1.58
A1	0.45	0.50	0.55
A2	0.94	1.00	1.05
A3	0.70 BASIC		
c	0.26	0.30	0.34
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
L	0.70 REF		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.15		
ddd	0.20		
eee	0.18		
fff	0.10		

图 4-12 推荐 PCB Layout PG484A (GW5AT-60)



# 4.7 封装尺寸 PG484A (23mm x 23mm, GW5AT-138)

图 4-13 封装尺寸 PG484A (GW5AT-138)

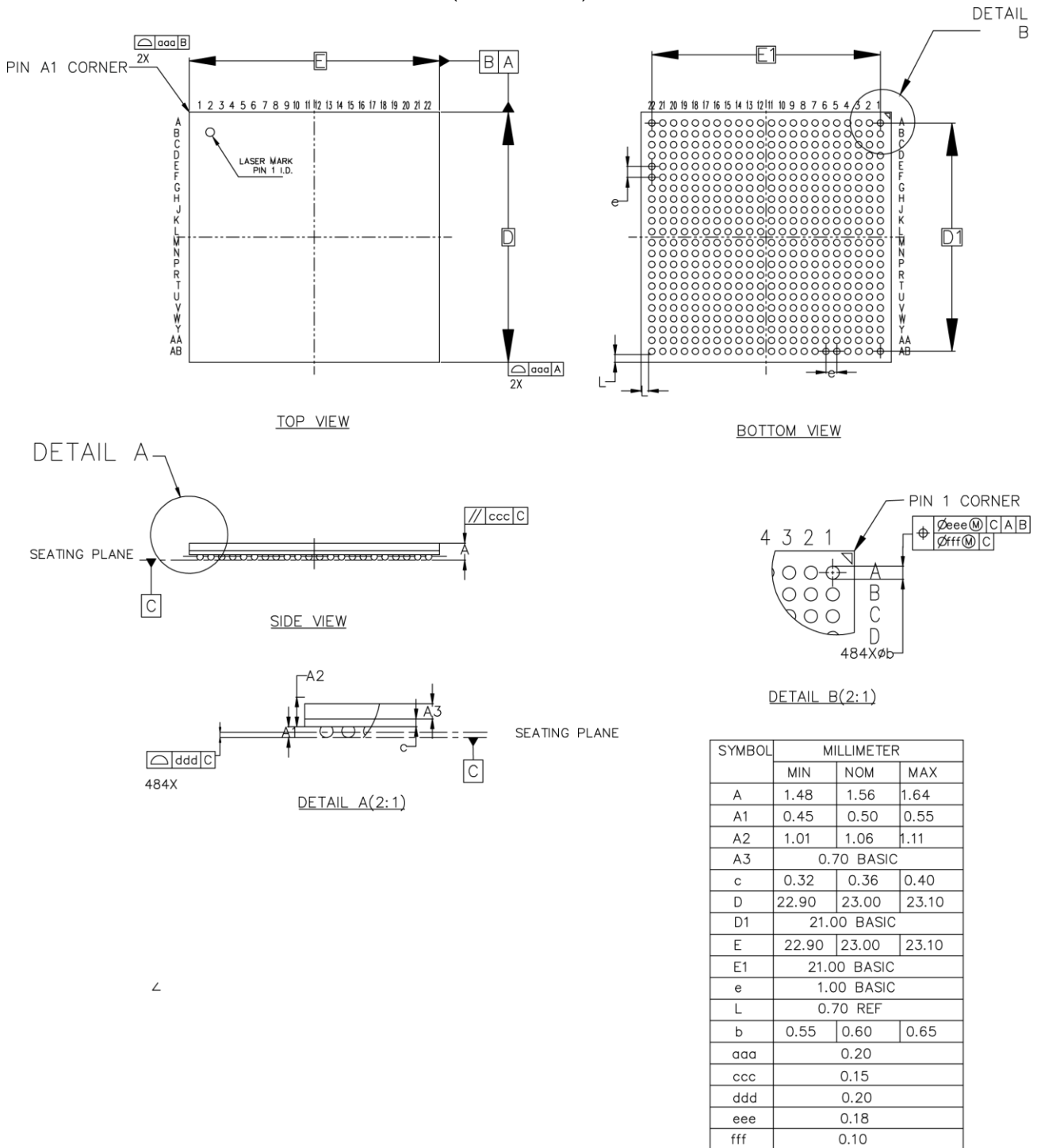
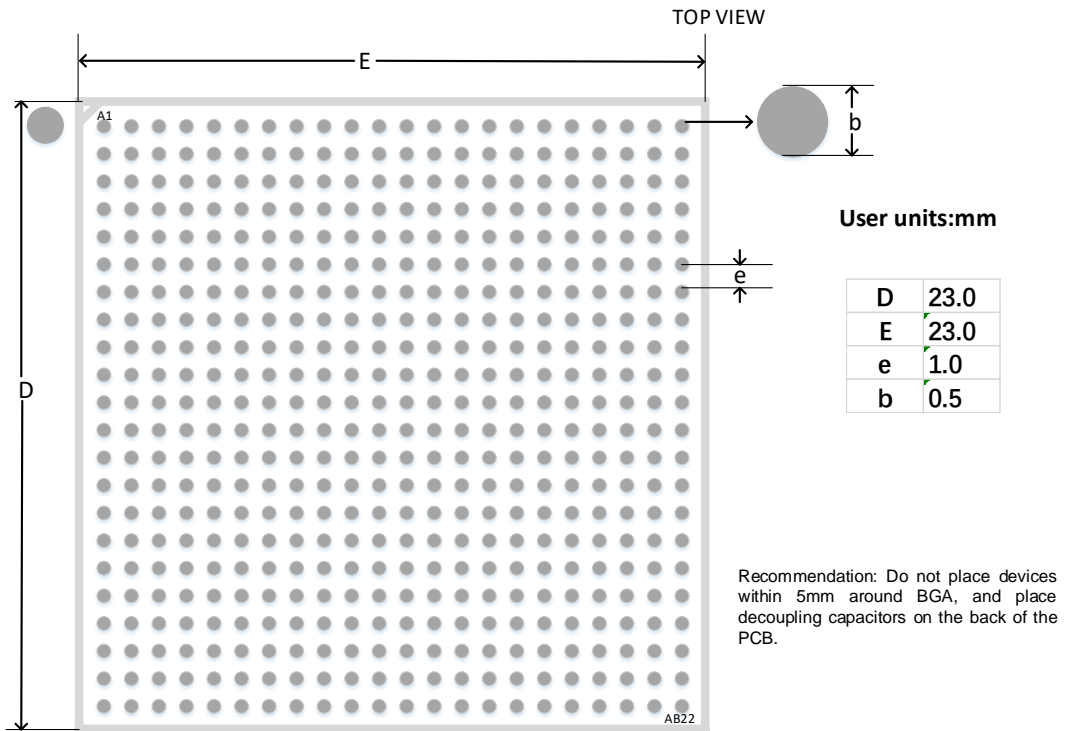




图 4-14 推荐 PCB Layout PG484A (GW5AT-138)



# 4.8 封装尺寸 PG484F (23mm x 23mm, GW5AT-138)

图 4-15 封装尺寸 PG484F (GW5AT-138)

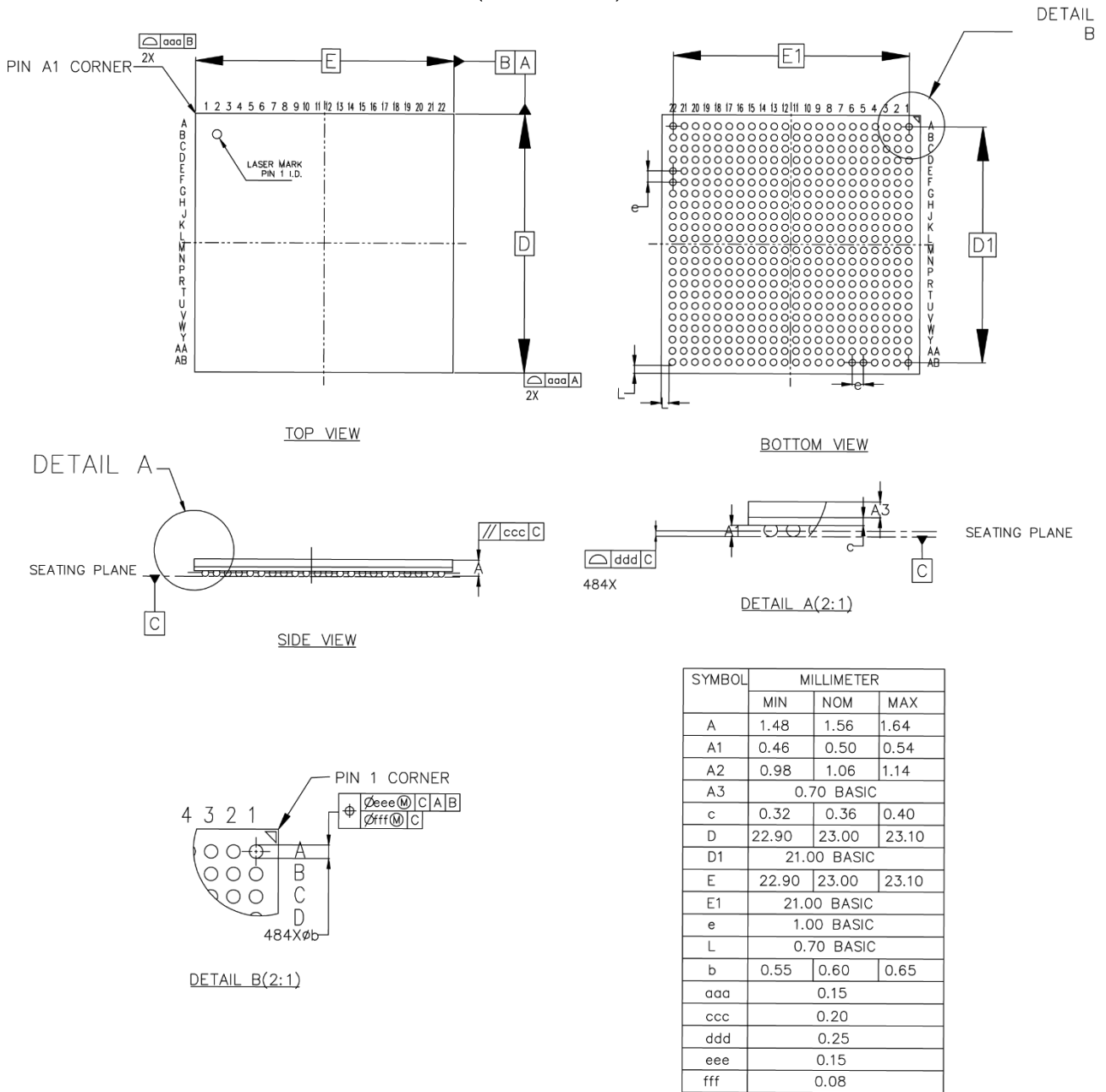
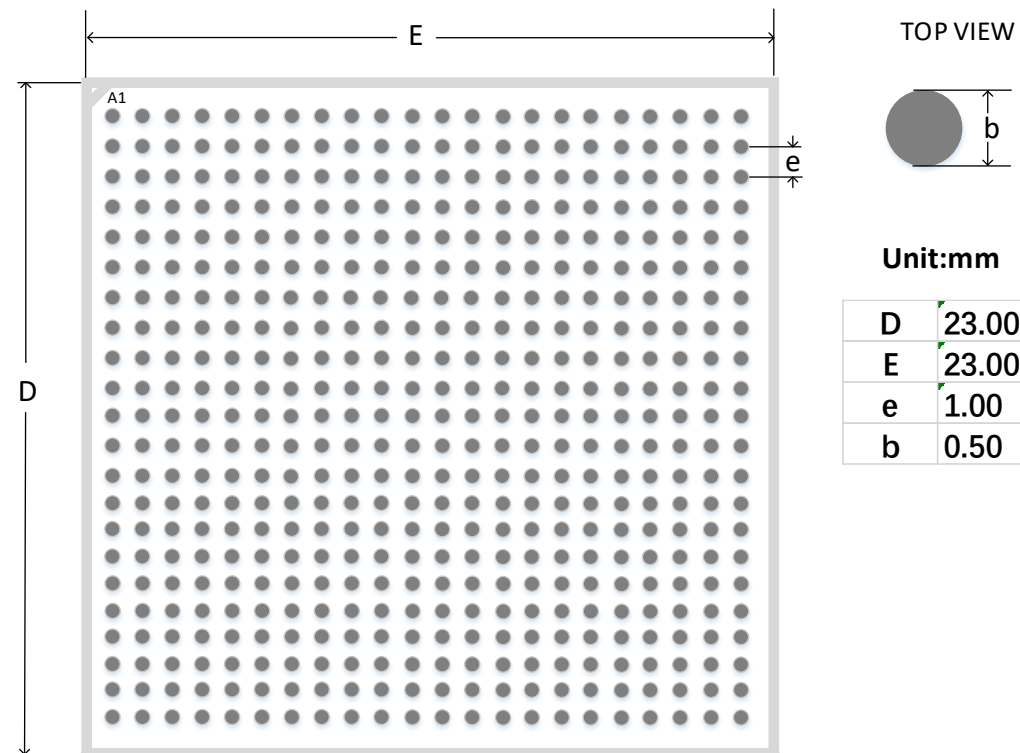
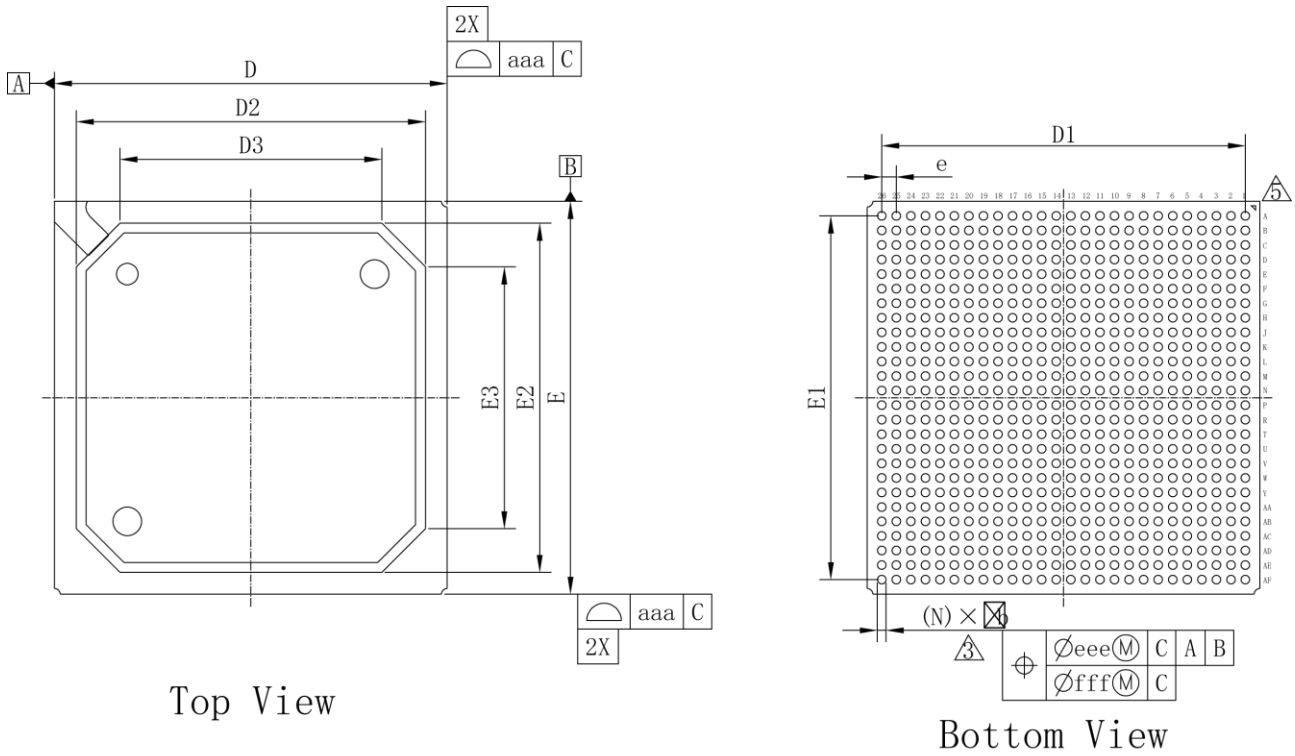


图 4-16 推荐 PCB Layout PG484F (GW5AT-138)



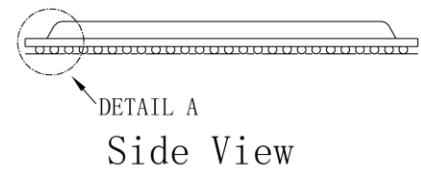
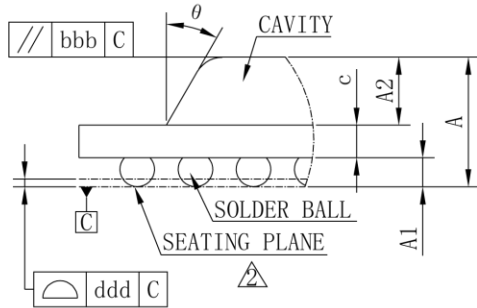
# 4.9 封装尺寸 PG676A (27mm x 27mm, GW5AT-138)

图 4-17 封装尺寸 PG676A (GW5AT-138)



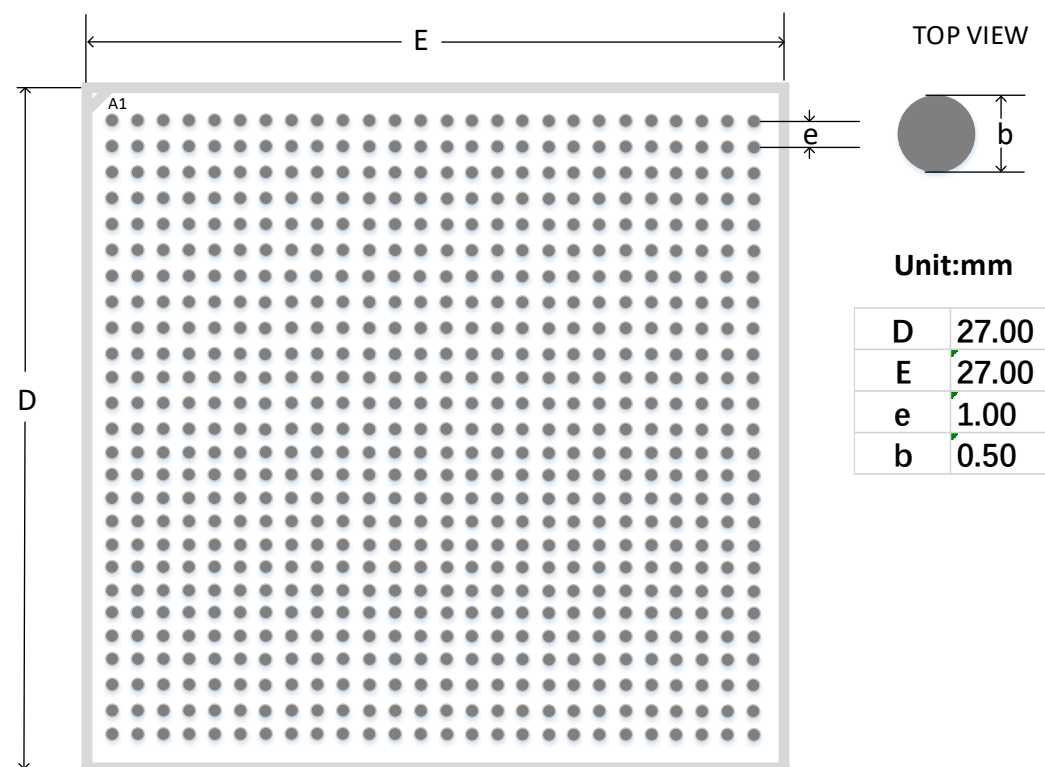
Top View

Bottom View



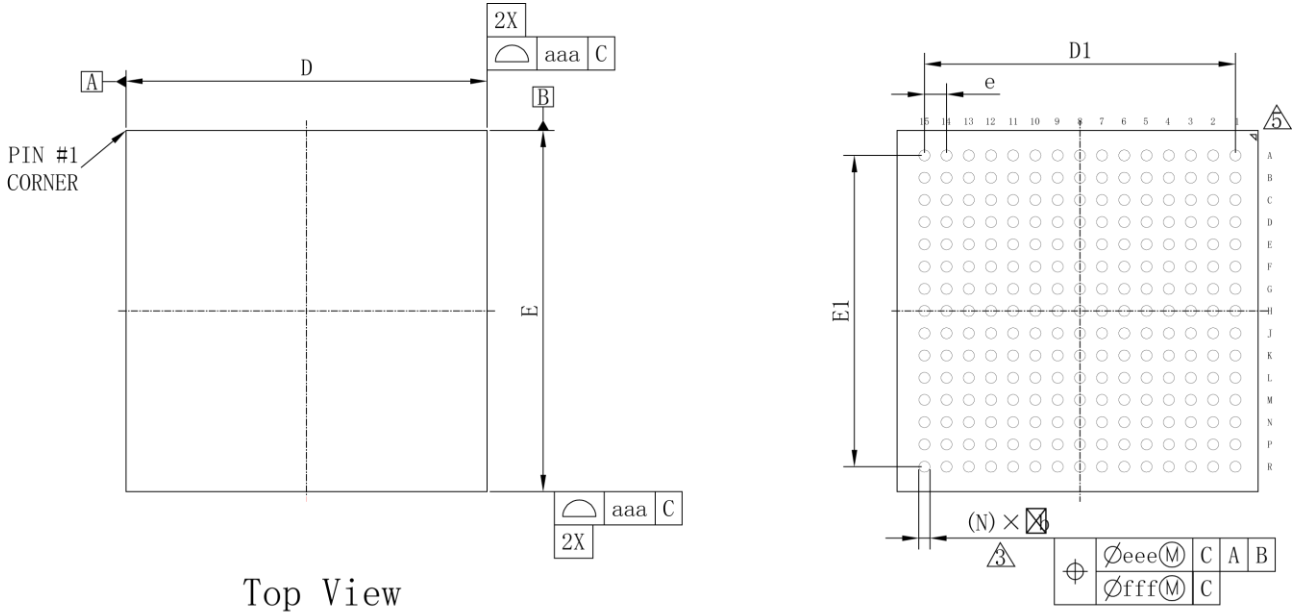
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	2.380
A1	0.450	0.500	0.550
A2	1.120	1.170	1.220
c	0.510	0.560	0.610
D	26.800	27.000	27.200
D1	---	25.000	---
D2	23.800	24.000	24.200
D3	---	18.000	---
E	26.800	27.000	27.200
E1	---	25.000	---
E2	23.800	24.000	24.200
E3	---	18.000	---
e	---	1.000	---
b	0.550	0.600	0.650
aaa	0.200		
bbb	0.200		
ddd	0.250		
eee	0.250		
fff	0.100		
Ball Diam	0.600		
N	676		
MD/ME	26/26		

图 4-18 推荐 PCB Layout PG676A (GW5AT-138)



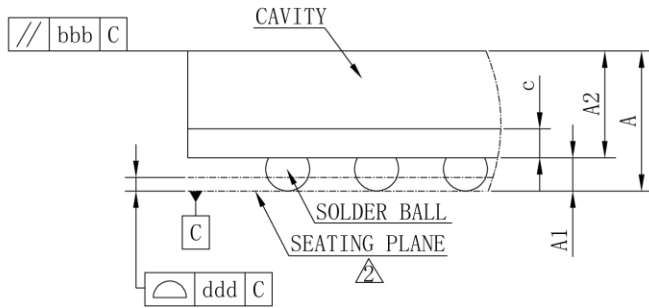
# 4.10 封装尺寸 UG225 (13mm x 13mm, GW5AT-60)

图 4-19 封装尺寸 UG225 (GW5AT-60)



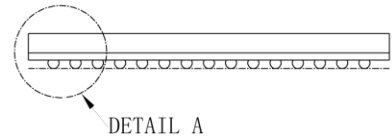
Top View

Bottom View



DETAIL A

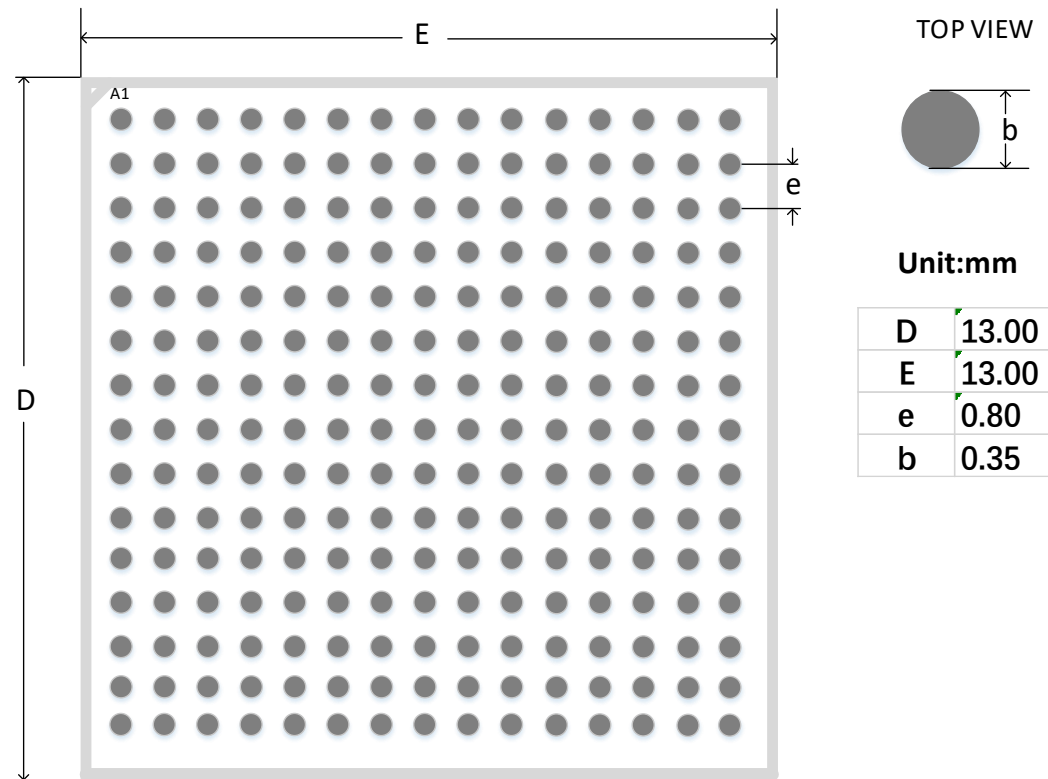
20:1



Side View

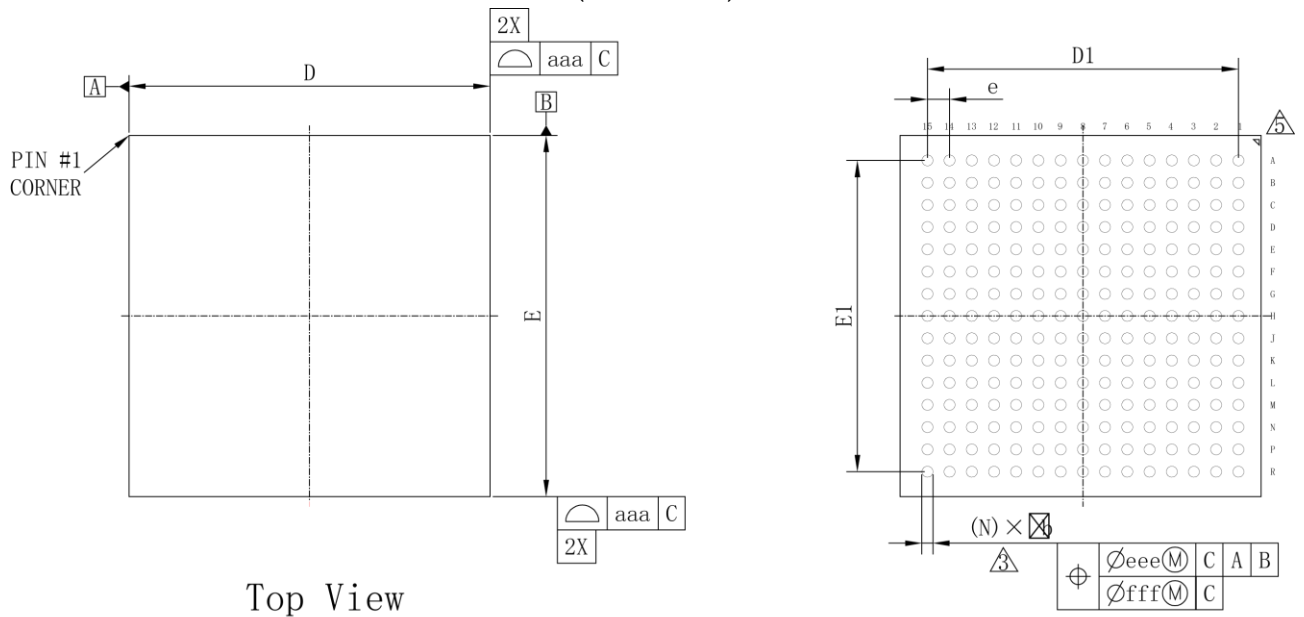
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.360
A1	0.250	0.300	0.350
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	12.900	13.000	13.100
E	12.900	13.000	13.100
D1	---	11.200	---
E1	---	11.200	---
e	---	0.800	---
b	0.350	0.400	0.450
aaa		0.150	
bbb		0.200	
ddd		0.100	
eee		0.150	
fff		0.080	
Ball Diam		0.400	
N		225	
MD/ME		15/15	

图 4-20 推荐 PCB Layout UG225 (GW5AT-60)



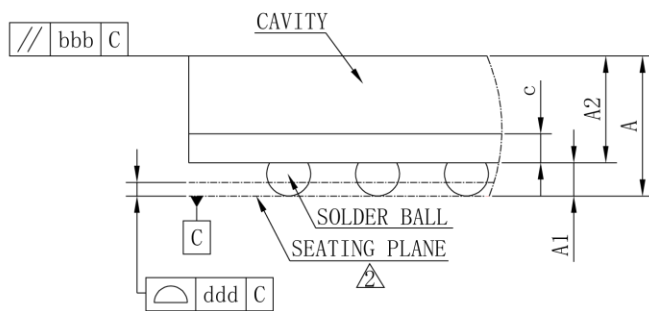
# 4.11 封装尺寸 UG225H (13mm x 13mm, GW5AT-60)

图 4-21 封装尺寸 UG225H (GW5AT-60)



Top View

Bottom View



DETAIL A

20:1

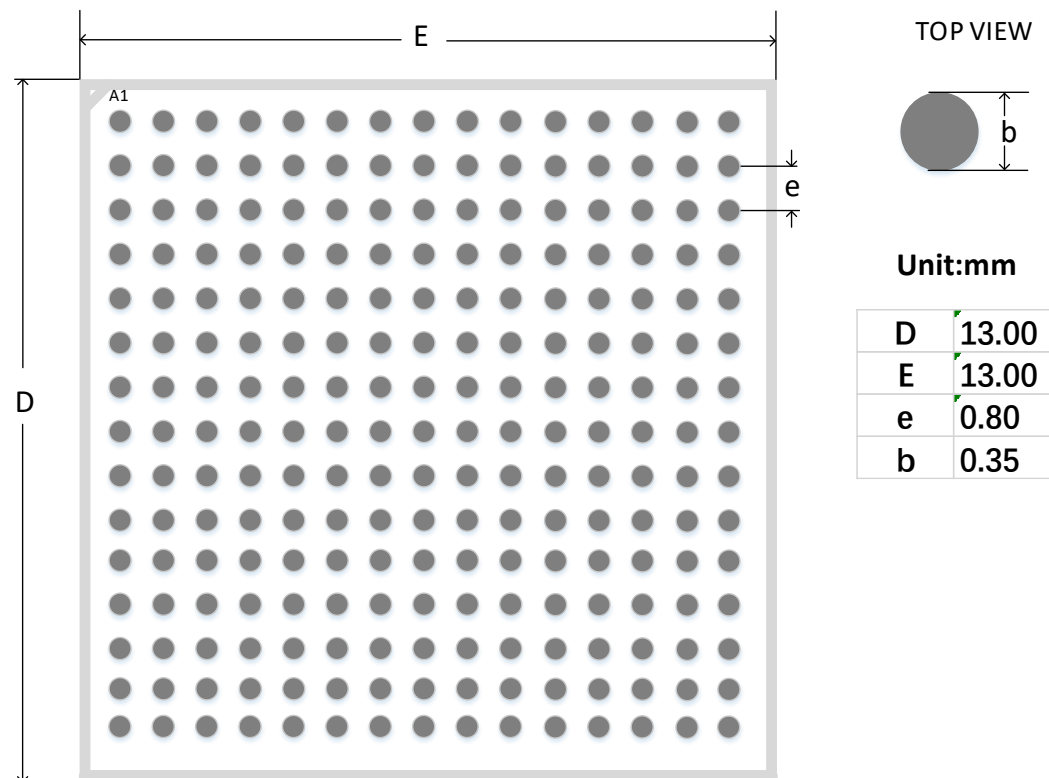


Side View

symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.360
A1	0.250	0.300	0.350
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	12.900	13.000	13.100
E	12.900	13.000	13.100
D1	---	11.200	---
E1	---	11.200	---
e	---	0.800	---
b	0.350	0.400	0.450
aaa	0.150		
bbb	0.200		
ddd	0.100		
eee	0.150		
fff	0.080		
Ball Diam	0.400		
N	225		
MD/ME	15/15		

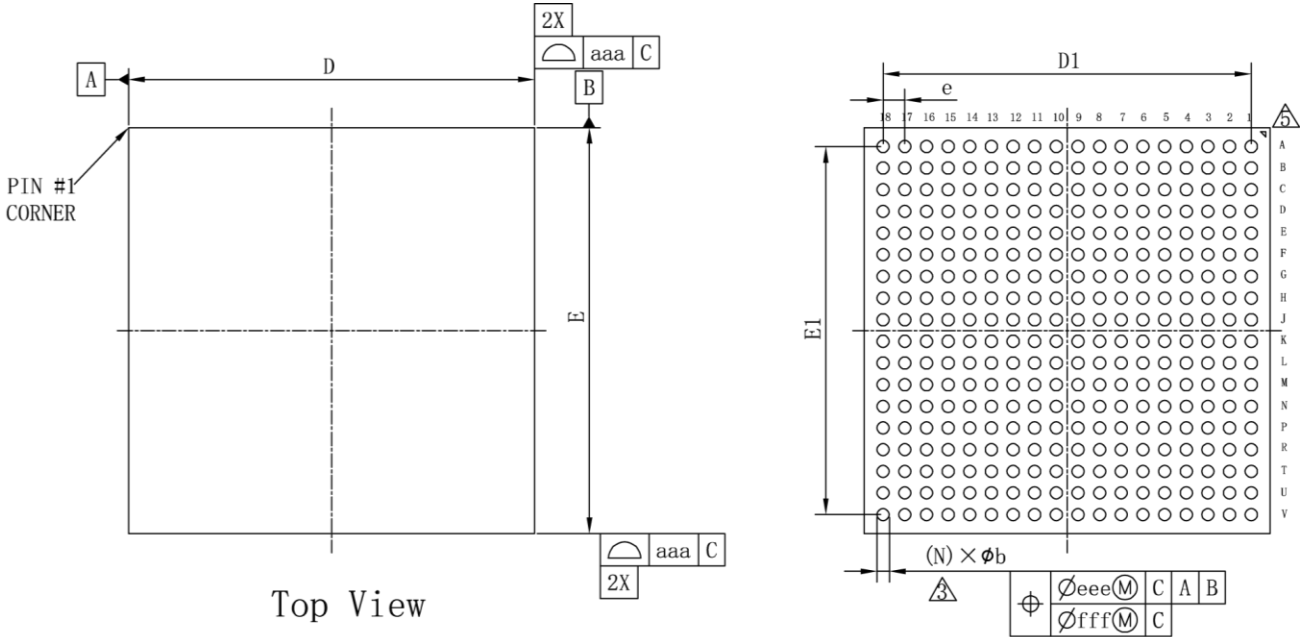


图 4-22 推荐 PCB Layout UG225H (GW5AT-60)

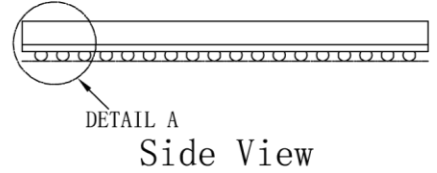
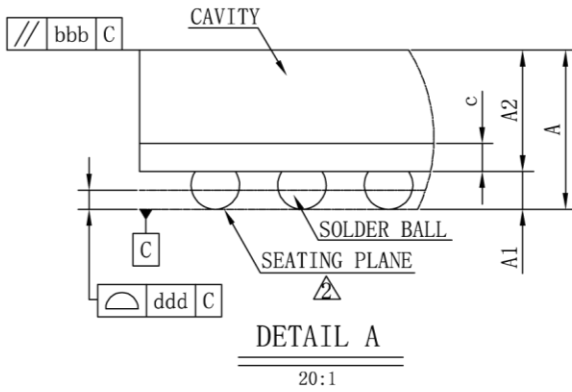


# 4.12 封装尺寸 UG324 (15mm x 15mm, GW5AT-60)

图 4-23 封装尺寸 UG324 (GW5AT-60)



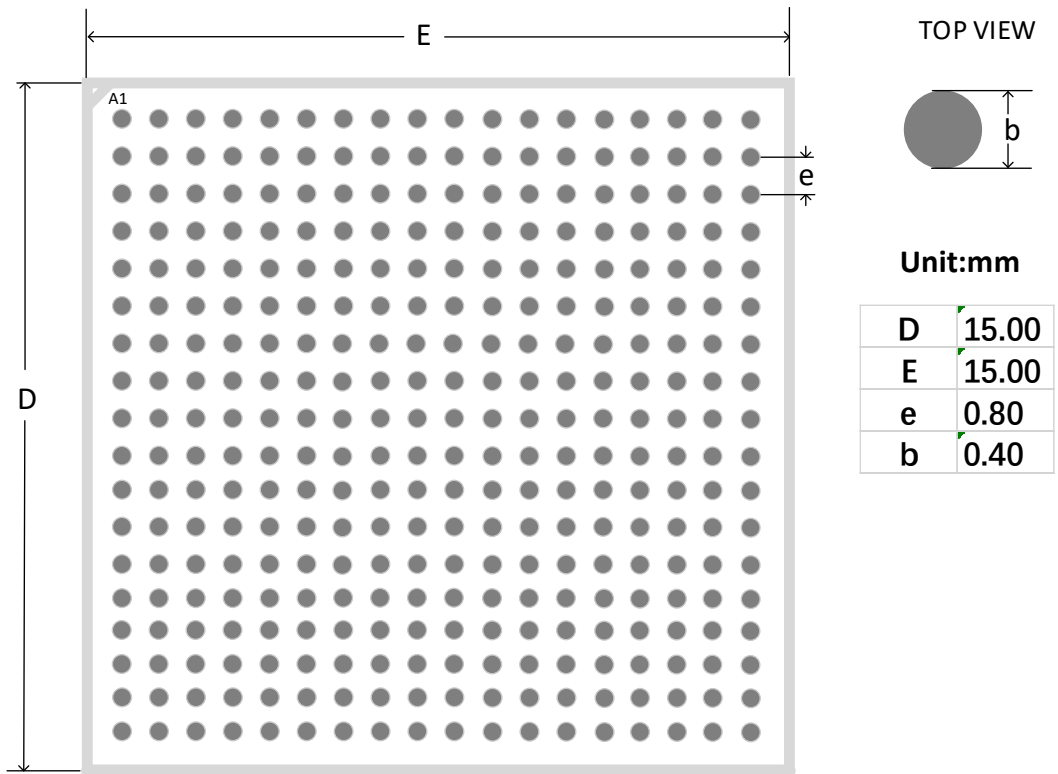
Bottom View



DETAIL A  
20:1

symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.570
A1	0.300	0.350	0.400
A2	1.070	1.120	1.170
c	0.230	0.260	0.290
D	14.900	15.000	15.100
E	14.900	15.000	15.100
D1	---	13.600	---
E1	---	13.600	---
e	---	0.800	---
b	0.400	0.450	0.500
aaa	0.150		
bbb	0.200		
ddd	0.200		
eee	0.150		
fff	0.080		
Ball Diam	0.450		
N	324		
MD/ME	18/18		

图 4-24 推荐 PCB Layout UG324 (GW5AT-60)



# 4.13 封装尺寸 UG324A (15mm x 15mm, GW5AT-60)

图 4-25 封装尺寸 UG324A (GW5AT-60)

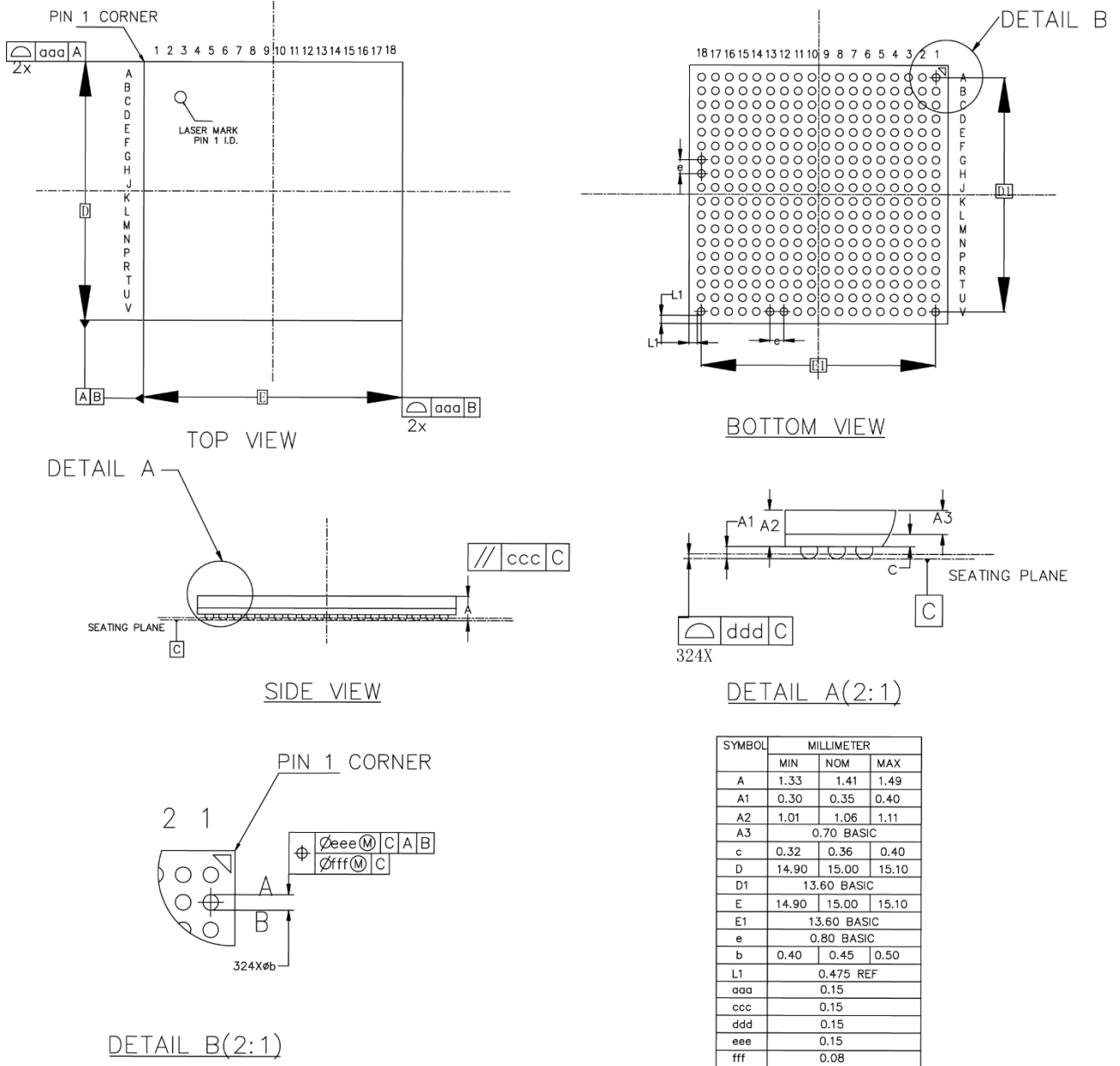
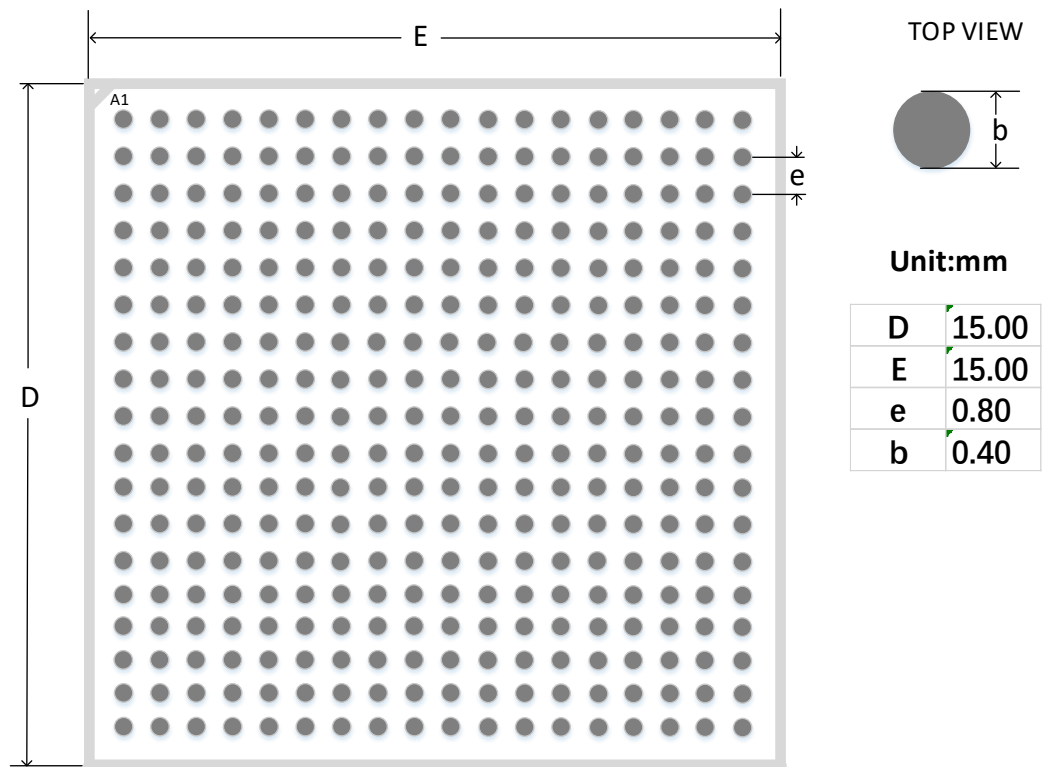


图 4-26 推荐 PCB Layout UG324A (GW5AT-60)



# 4.14 封装尺寸 UG324A (15mm x 15mm, GW5AT-138)

图 4-27 封装尺寸 UG324A (GW5AT-138)

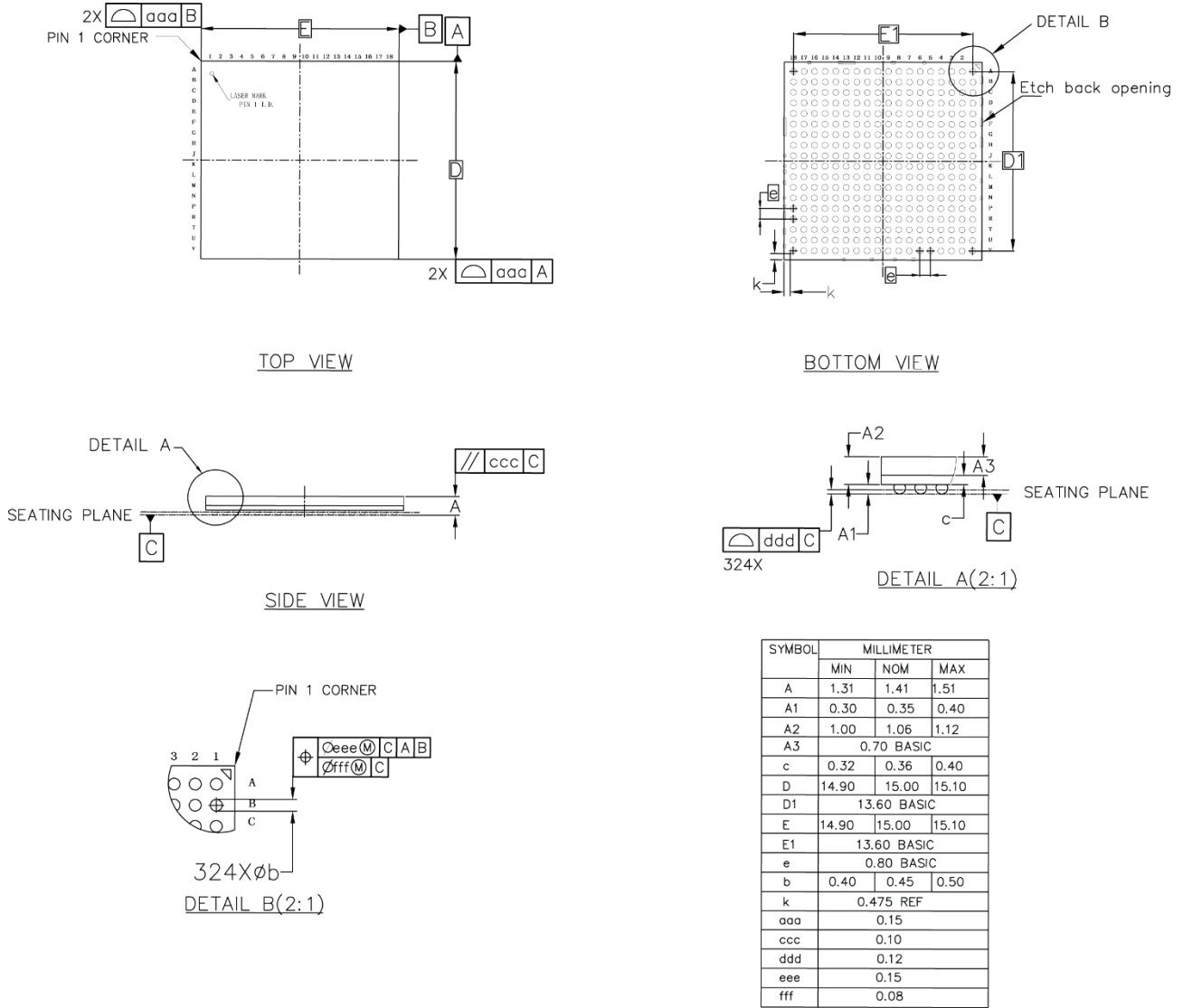
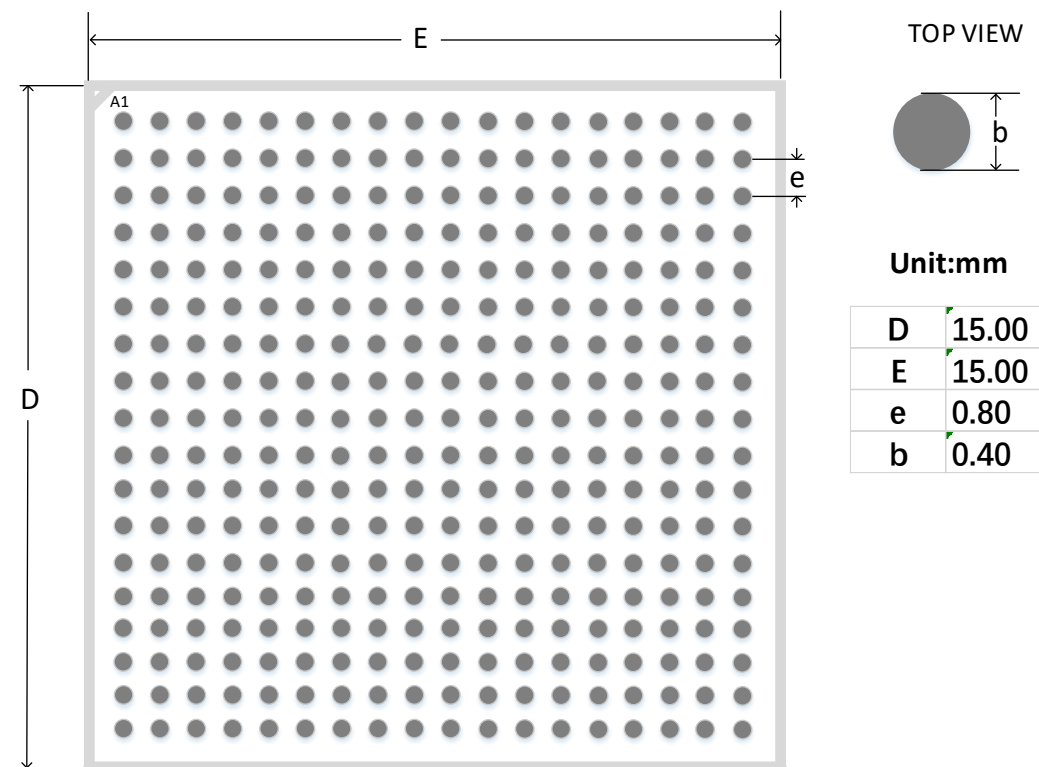
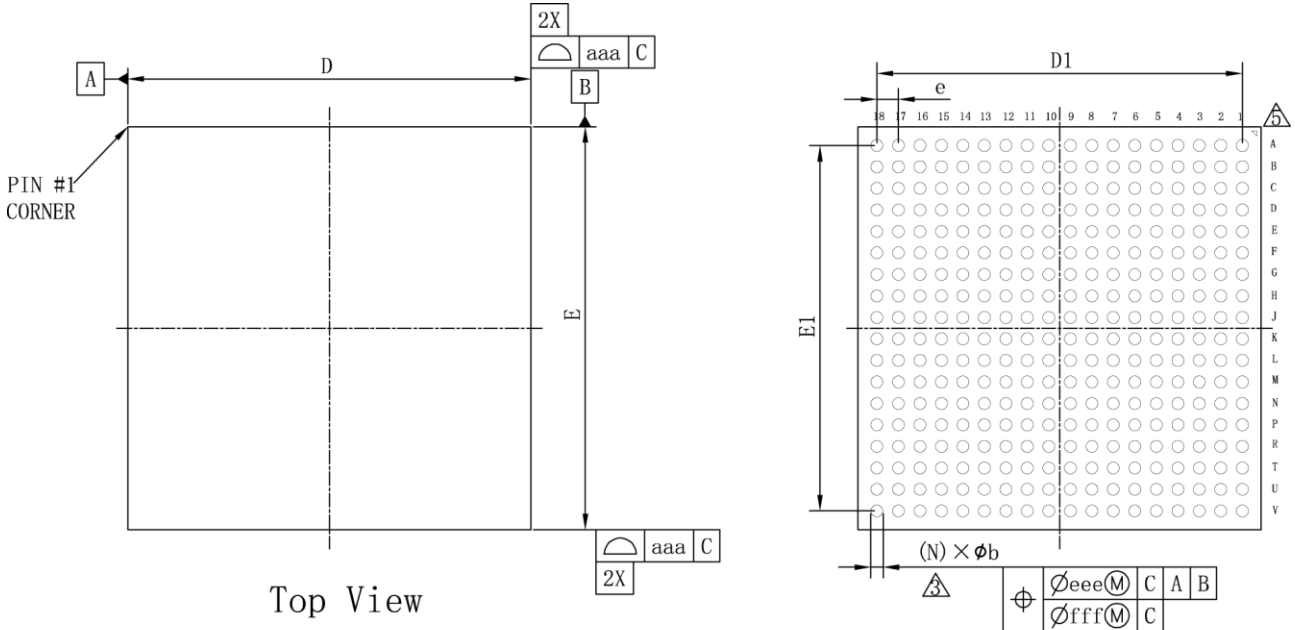


图 4-28 推荐 PCB Layout UG324A (GW5AT-138)

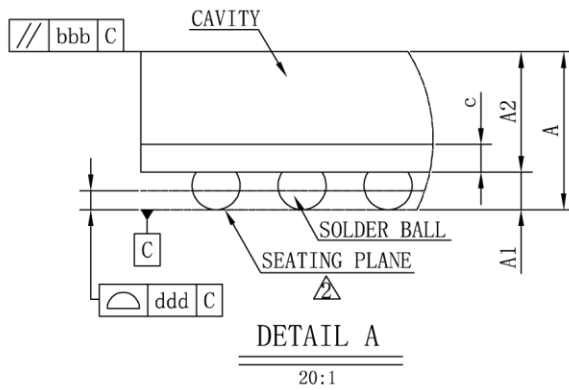


# 4.15 封装尺寸 UG324S (15mm x 15mm, GW5AT-60)

图 4-29 封装尺寸 UG324S (GW5AT-60)



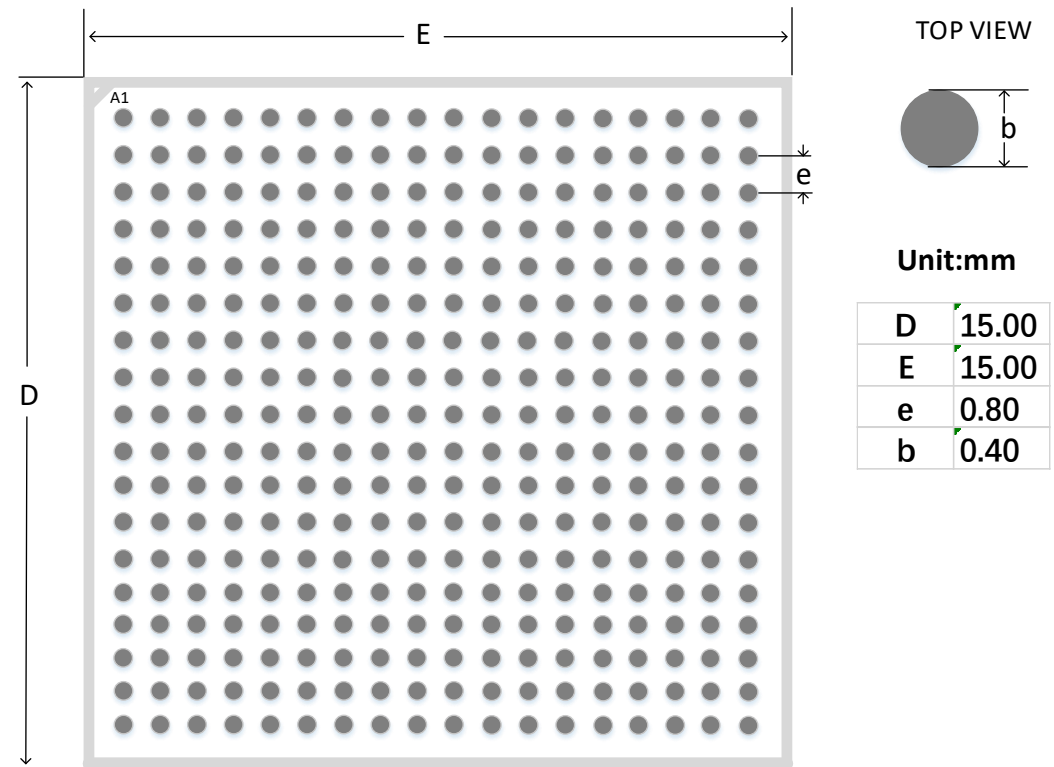
Bottom View



symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.570
A1	0.300	0.350	0.400
A2	1.070	1.120	1.170
c	0.230	0.260	0.290
D	14.900	15.000	15.100
E	14.900	15.000	15.100
D1	---	13.600	---
E1	---	13.600	---
e	---	0.800	---
b	0.400	0.450	0.500
aaa	0.150		
bbb	0.200		
ddd	0.200		
eee	0.150		
fff	0.080		
Ball Diam	0.450		
N	324		
MD/ME	18/18		

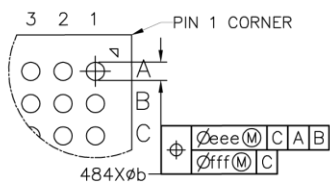
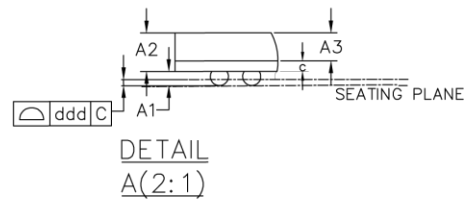
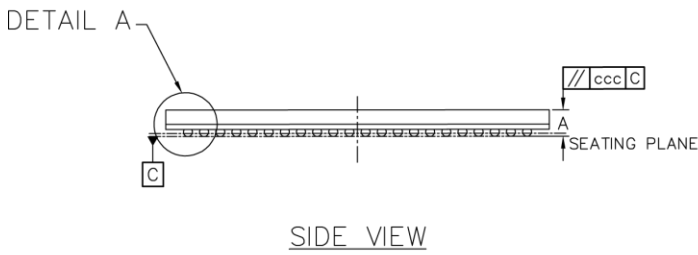
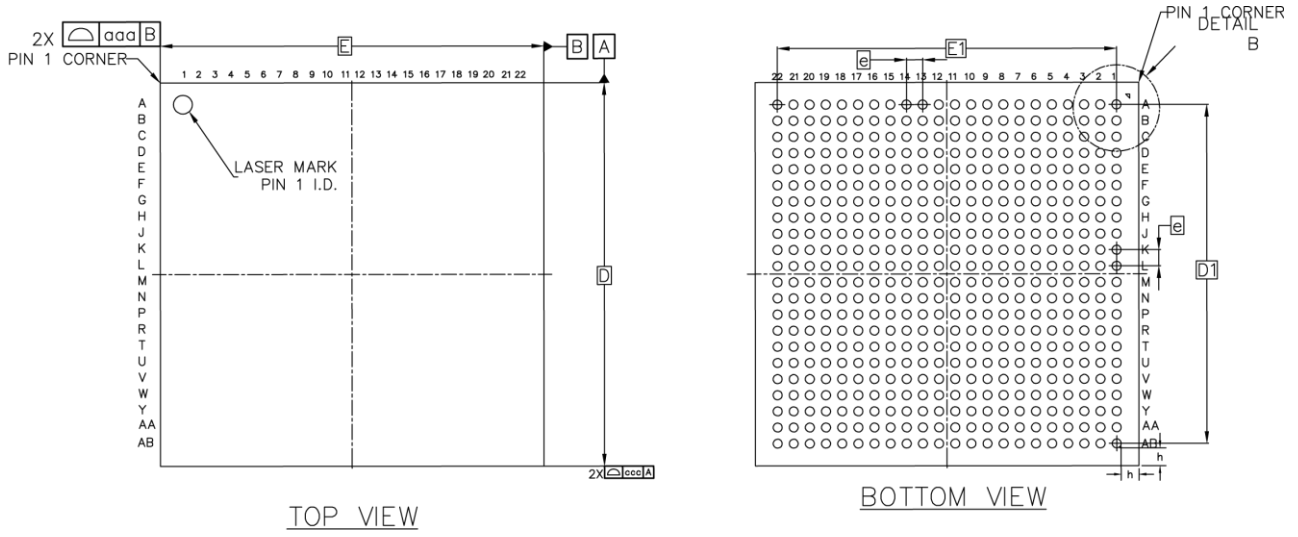


图 4-30 推荐 PCB Layout UG324S (GW5AT-60)



# 4.16 封装尺寸 UG484 (19mm x 19mm, GW5AT-75)

图 4-31 封装尺寸 UG484 (GW5AT-75)



DETAIL B(2:1)

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.23	1.31	1.39
A1	0.30	0.35	0.40
A2	0.92	0.96	1.00
c	0.22	0.26	0.30
A3	0.70 BASIC		
D	18.90	19.00	19.10
D1	16.80 BASIC		
E	18.90	19.00	19.10
E1	16.80 BASIC		
e	0.80 BASIC		
b	0.40	0.45	0.50
aaa	0.15		
ccc	0.12		
ddd	0.15		
eee	0.15		
fff	0.08		
h	0.875 REF		

图 4-32 推荐 PCB Layout UG484 (GW5AT-75)

