



Gowin UART to Bus IP

用户指南

IPUG1022-1.1,2023-08-18

版权所有 © 2023 广东高云半导体科技股份有限公司

GOWIN高云、、Gowin、GowinSynthesis、云源以及高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2023/06/30	1.0	初始版本。
2023/08/18	1.1	总线地址位宽新增 8 bits 和 32 bits 选项、数据位宽新增 64 bits 选项。

目录

目录	i
图目录.....	iii
表目录.....	iv
1 关于本手册	1
1.1 手册内容.....	1
1.2 相关文档.....	1
1.3 术语、缩略语	2
1.4 技术支持与反馈.....	2
2 功能简介	3
2.1 概述.....	3
2.2 特性.....	4
2.3 资源利用.....	4
3 功能描述	5
3.1 整体结构.....	5
3.2 总线协议.....	7
3.3 总线时序.....	8
4 信号定义	11
4.1 信号定义.....	11
4.2 参数配置选项	13
5 界面配置	15
6 参考设计	18
6.1 UART to Bus 参考设计.....	18
6.2 上板测试.....	18
7 文件交付	20
7.1 文档.....	20

7.2 设计源代码（加密）	20
7.3 参考设计	20

图目录

图 3-1 UART to Bus 功能框图	6
图 3-2 APB 写时序	8
图 3-3 示例时序	9
图 3-4 APB 读时序	9
图 3-5 示例时序	9
图 3-6 Local 写时序	10
图 3-7 示例时序	10
图 3-8 Local 读时序	10
图 3-9 示例时序	10
图 4-1 APB 模式下的端口图	11
图 4-2 Local 模式下的端口图	12
图 5-1 IP Core Generator 选项	15
图 5-2 UART to Bus IP 核	16
图 5-3 UART to Bus 配置界面一	17
图 5-4 UART to Bus 配置界面二	17
图 6-1 UART to Bus 参考设计框图	18
图 6-2 测试过程	19

表目录

表 1-1 术语、缩略语	2
表 2-1 Gowin UART to Bus IP 概述	3
表 2-2 Gowin UART to Bus IP 占用资源	4
表 3-1 写操作指令格式:	7
表 3-2 读请求指令格式:	7
表 3-3 读响应指令格式:	8
表 4-1 信号定义	12
表 4-2 配置选项说明	13
表 7-1 文档列表	20
表 7-2 Gowin UART to Bus IP 设计源代码列表	20
表 7-3 Gowin UART to Bus IP RefDesign 文件夹内容列表	20

1 关于本手册

1.1 手册内容

Gowin® UART to Bus IP 用户指南主要内容包括功能简介、信号定义、功能描述、界面配置，旨在助用户快速了解 Gowin UART to Bus IP 的产品特性、特点及使用方法。本手册中的软件界面截图参考的是 1.9.9 Beta-3 版本，因软件版本升级，部分信息可能会略有差异，具体以用户软件版本的信息为准。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档。

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS841, GW1NZ 系列 FPGA 产品数据手册](#)
- [DS891, GW1NSE 系列安全 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS971, GW2AN-18X &9X 器件数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS981, GW5AT 系列 FPGA 产品数据手册](#)
- [DS1103, GW5A 系列 FPGA 产品数据手册](#)
- [DS1104, GW5AST 系列 FPGA 产品数据手册](#)
- [SUG100, Gowin 云源软件用户指南](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
APB	Advanced Peripheral Bus	外围总线
IP	Intellectual Property	知识产权
UART	Universal Asynchronous Receiver/Transmitter	通用异步收发传输器

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 功能简介

2.1 概述

Gowin UART to Bus IP 核心是一个指令解析器，可用于通过 UART 接口访问内部总线。该 IP 核可以在初始板调试期间使用，也可以在不需要高速接口时作为永久解决方案使用。

核心实现了一个基本的 UART 发送和接收块，该块共享一个通用波特率生成器和一个指令解析器。解析器支持输入文本模式指令，文本模式指令被设计为与超终端软件一起使用，并能够访问内部总线。

表 2-1 Gowin UART to Bus IP 概述

Gowin UART to Bus IP	
逻辑资源	参见表 2-2
交付文件	
设计文件	Verilog(encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis®
应用软件	Gowin Software (V1.9.9.Beta-2 及以上)

注！

可登录[高云半导体网站](#)查看芯片支持信息。

2.2 特性

Gowin UART to Bus IP 特性包括:

- 最多可挂载 16 个从机总线
- 总线类型可选 APB 总线或者 Local 简单总线
- 总线地址位宽和数据位宽可配
- 包含指令解析器
- 波特率可设置
- 可直接与 Gowin JESD204B IP、Gowin CPRI IP 等一些将 APB 总线作为内部总线接口的 IP 进行对接调试

2.3 资源利用

通过 Verilog 语言实现 Gowin UART to Bus IP。因使用器件的密度、速度和等级不同,其性能和资源利用情况可能不同。以高云 GW5AT 系列 FPGA 为例, Gowin UART to Bus IP 在设置 2 个从端,地址位宽为 16,数据位宽为 32 时,资源利用情况如表 2-2 所示。

表 2-2 Gowin UART to Bus IP 占用资源

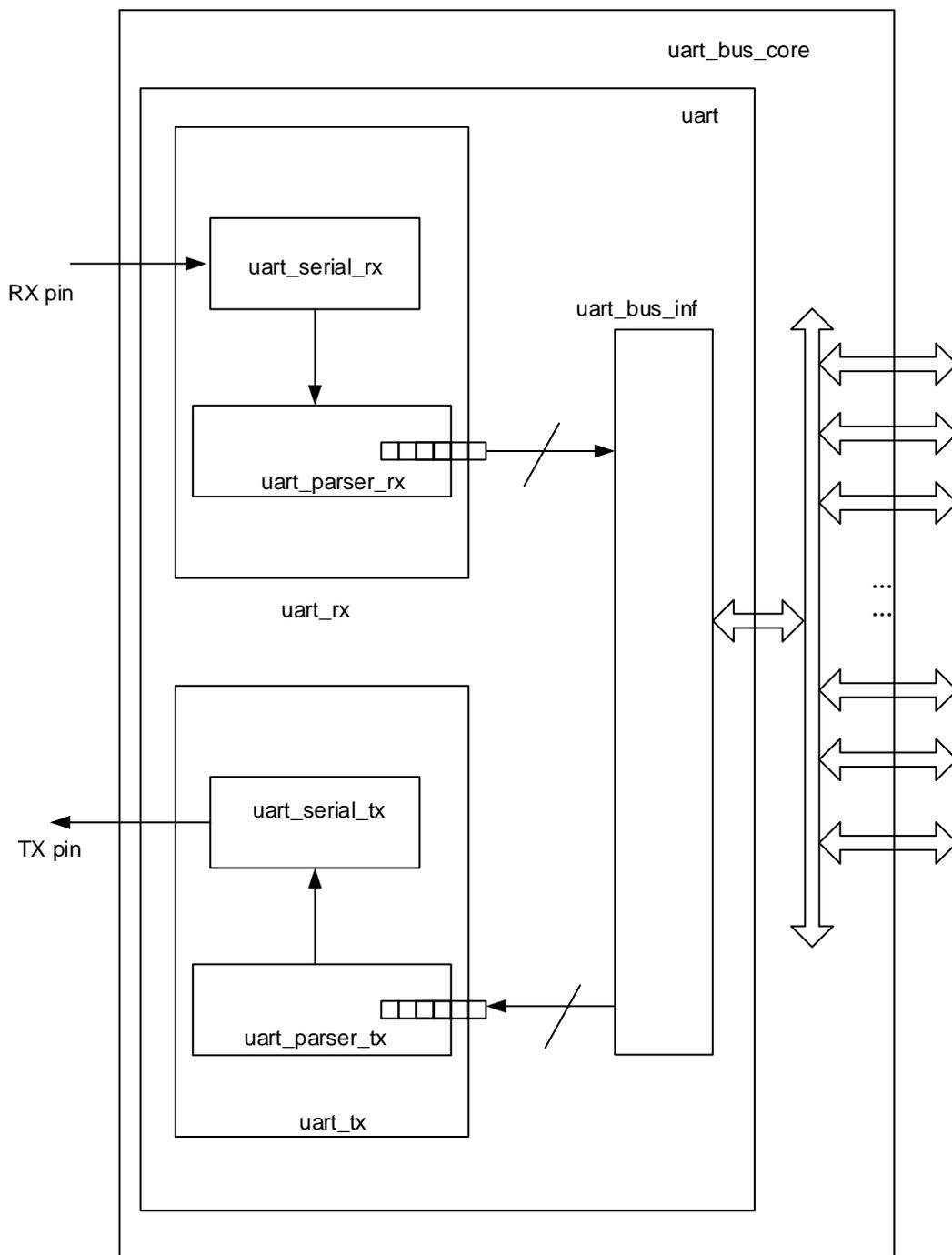
Register	LUT	ALU	DSP	BSRAM	SSRAM
1439	995	39	0	0	0

3 功能描述

3.1 整体结构

Gowin UART to Bus IP 包括 UART 接口接收和发送模块，以及指令解析器如图 3-1 所示。

图 3-1 UART to Bus 功能框图



- `uart_serial_rx`: 串口接收模块，将接收到的串口比特转化为字节
- `uart_parser_rx`: 将接收到的字节进行帧识别，并解出帧指令(识别出 r/w, 地址/数据)
- `uart_parser_tx`: 需要发送的数据（地址/数据）按照自定义协议进行组帧，并且逐字节发送
- `uart_serial_tx`: 串口发送模块，将字节以逐比特发送出去

- uart_bus_inf: 总线时序模拟模块

3.2 总线协议

协议包括三种指令：写操作指令、读请求指令、读响应指令。所有值均为 HEX 格式。解析器检查上下字符，将空格 (0x20) 和制表符 (0x09) 检测为空白，将 LF (0x0A) 和 CR (0x0D) 检测为行尾。不遵循所需序列或包含非法字符的指令将被中止。

该串口总线协议规定如下(以地址位宽 16 bits, 数据位宽 32 bits 为例):

写总线 “W AAAA BBBBBBBB” + CR or LF

读总线 “R AAAA” + CR or LF

读总线将会返回如下指令“G AAAA BBBBBBBB” + CR+ LF

W 表示写，也可以是小写 w，R 表示读，也可以是小写 r，G 表示读结果返回。中间由一个或者多个空格分开，结尾需输入回车或者换行。

写总线操作时，其中 AAAA 表示地址，为 16 进制数，大小写不敏感，位宽可以为 8/16/32；BBBBBBBB 表示数据，为 16 进制数，大小写不敏感，位宽可以为 32/64。

表 3-1 写操作指令格式:

第1字段	第2字段	第3字段	第4字段	第5字段	第6字段
'W'或者'w'	空格(至少1个)	地址(16进制), 例如"1A00"	空格(至少1个)	数据16进制), 例如 "1234ABCD"	行尾: CR或LF 字符。

地址和数据字段中，大小写不敏感，高位是 0，也可以不写，例如

W AB A1B1

w aB A1b1

W 00AB 0000A1B1

这三个写指令是等效的。

读总线操作时，其中 AAAA 表示地址，为 16 进制数，大小写不敏感，位宽为可以为 8/16/32。

表 3-2 读请求指令格式:

第1字段	第2字段	第3字段	第4字段
'R'或者'r'	空格(至少1个)	地址(16进制), 例如"1A00"	行尾: CR或LF字符。

地址字段中，大小写不敏感，如果高位是 0，也可以不写，例如

R AB

R aB

R 00AB

这三个写指令是等效的。

发送完读请求指令后，会返回读响应指令，读响应指令中 AAAA 和 BBBB 全都是大写表示。

表 3-3 读响应指令格式：

第1字段	第2字段	第3字段	第4字段	第5字段	第6字段
'G'	空格(1个)	地址(16进制), 例如"1A00"	空格(1个)	数据(16进制), 例如 "1234ABCD"	行尾: CR和LF 字符。

读响应指令是返回到串口接口的指令，不是用户输入的，因此格式是固定。例如：G 00AB 0000A1B1

3.3 总线时序

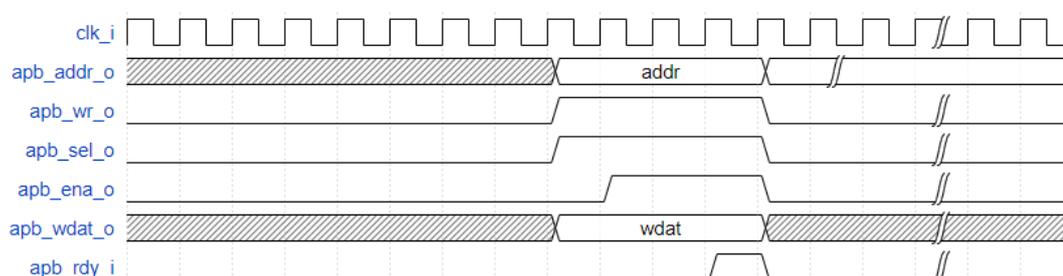
总线输出可以选择两种总线类型，分别为 APB master 接口或者 Local 接口

注！

APB 接口的地址是以 8 bits 一个字节为单位的，而串口协议的地址是以 IP 设置的 32 bits 或者 64 bits 为单位。Local 接口的地址和串口协议的地址一样都是以 IP 设置的 32 bits 或者 64 bits 为一个单位，这点和 APB 接口不同。

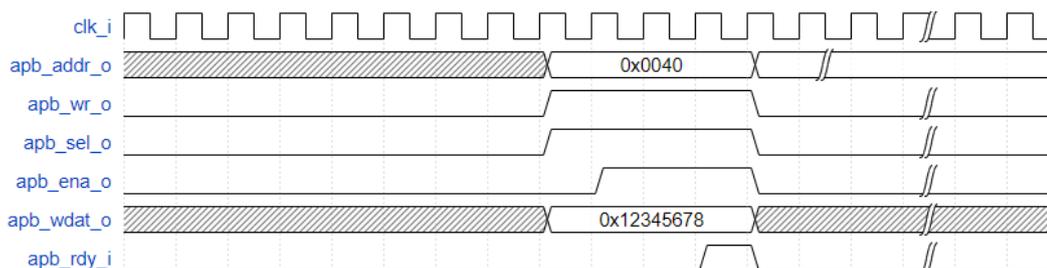
APB 接口即按照标准的 APB 接口时序即可实现读写功能。

图 3-2 APB 写时序



例如，发送"W 0010 12345678"，时序如下：

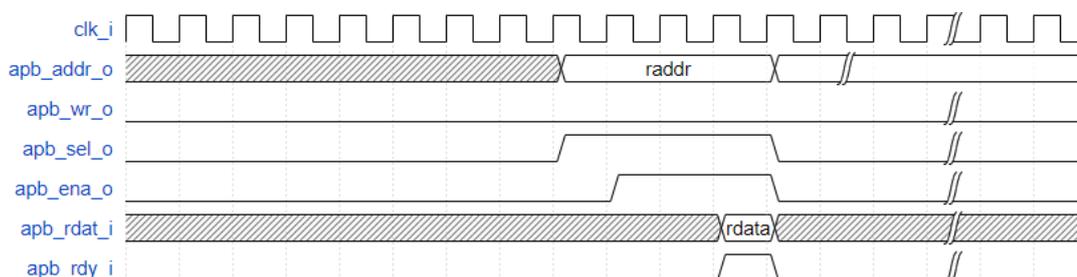
图 3-3 示例时序



注!

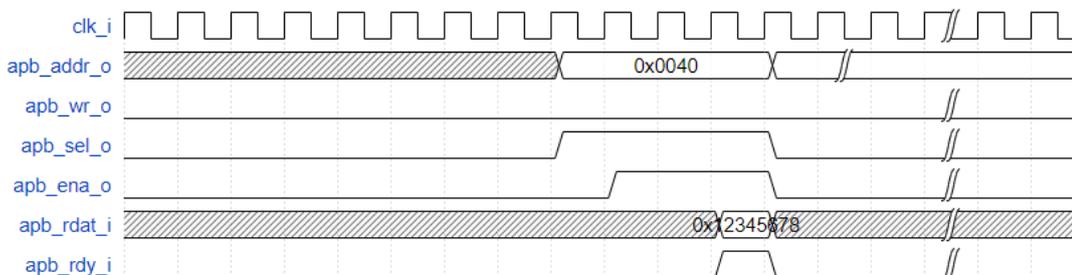
`apb_addr_o` 的地址是 `0x0040` ($0x0010 \times 4$)。

图 3-4 APB 读时序



例如，发送“R 0010”的时候，假设该地址的数据是 `0x12345678`，时序如下：

图 3-5 示例时序



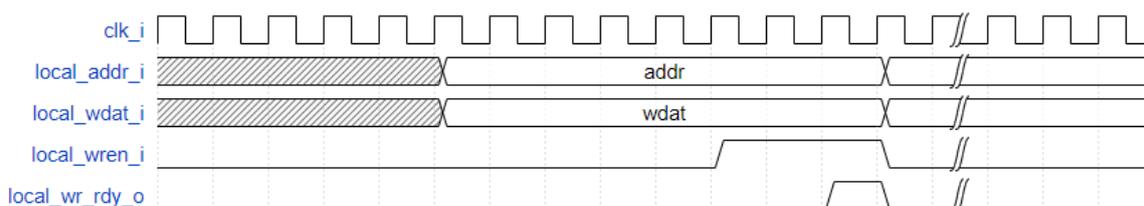
注!

`apb_addr_o` 的地址是 `0x0040` ($0x0010 \times 4$)。

Local 接口的时序和操作较简单，可以用于无具体协议定义的一些模块的连接。

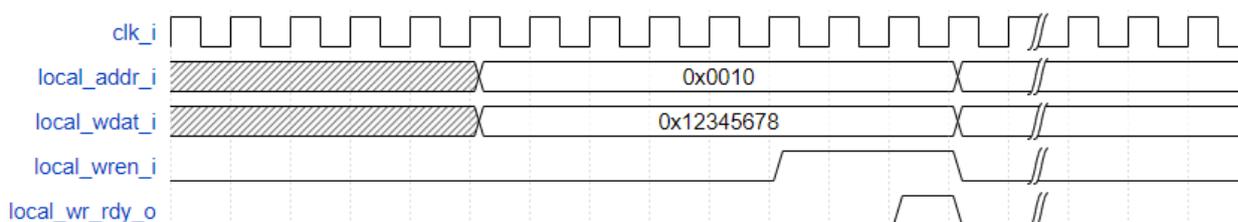
写寄存器的时候，考虑到从端是否准备好接收数据的情况，需要从端给出 `local_wdat_rdy` 标志到主端。写数据的过程在 `local_wren` 和 `local_wdat_rdy` 同时为高的时候生效，时序图如下图所示。

图 3-6 Local 写时序



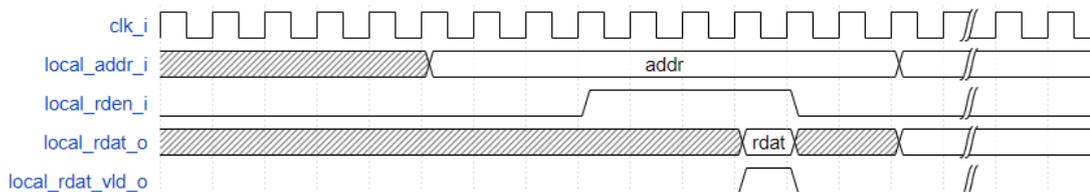
例如发送“W 0010 12345678”的时候，时序如下：

图 3-7 示例时序



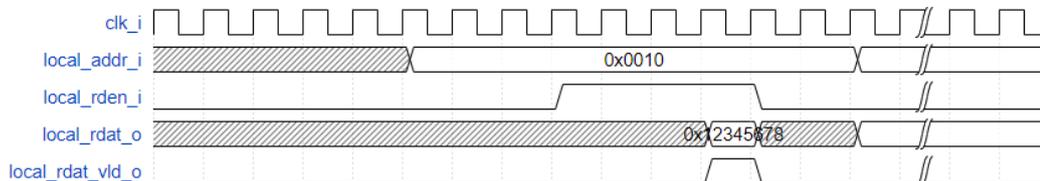
读寄存器的时候，考虑到从端数据是否准备好的情况，需要从端给出 `local_wdat_rdy` 标志到主端。读数据的过程在 `local_rden` 和 `local_rdat_vld` 同时为高的时候生效，时序图如下图所示。

图 3-8 Local 读时序



例如发送“R 0010”的时候，假设该地址的数据是 0x12345678。那么时序如下：

图 3-9 示例时序

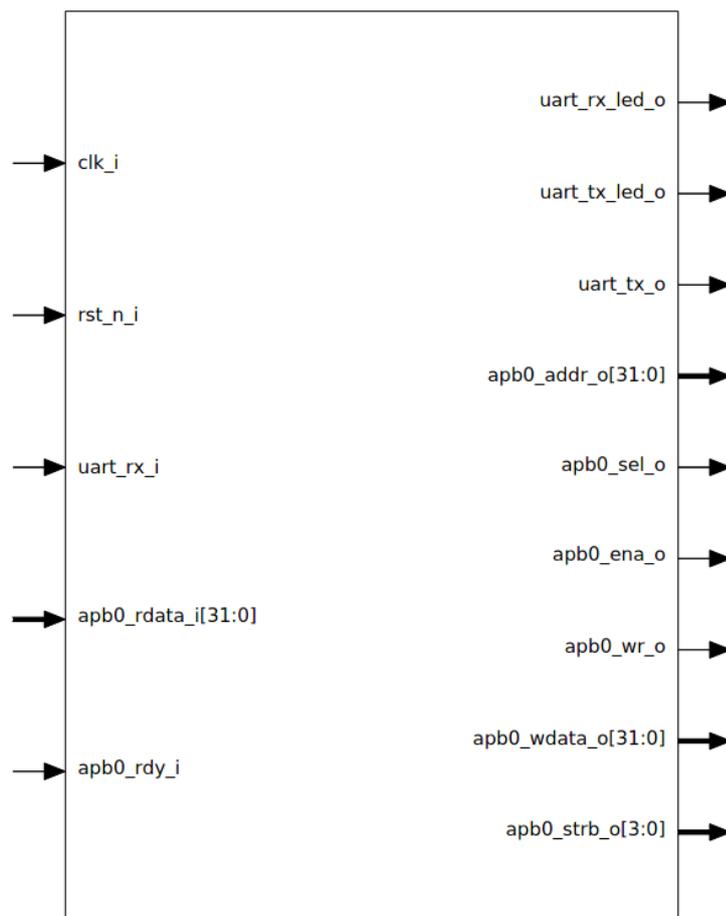


4 信号定义

4.1 信号定义

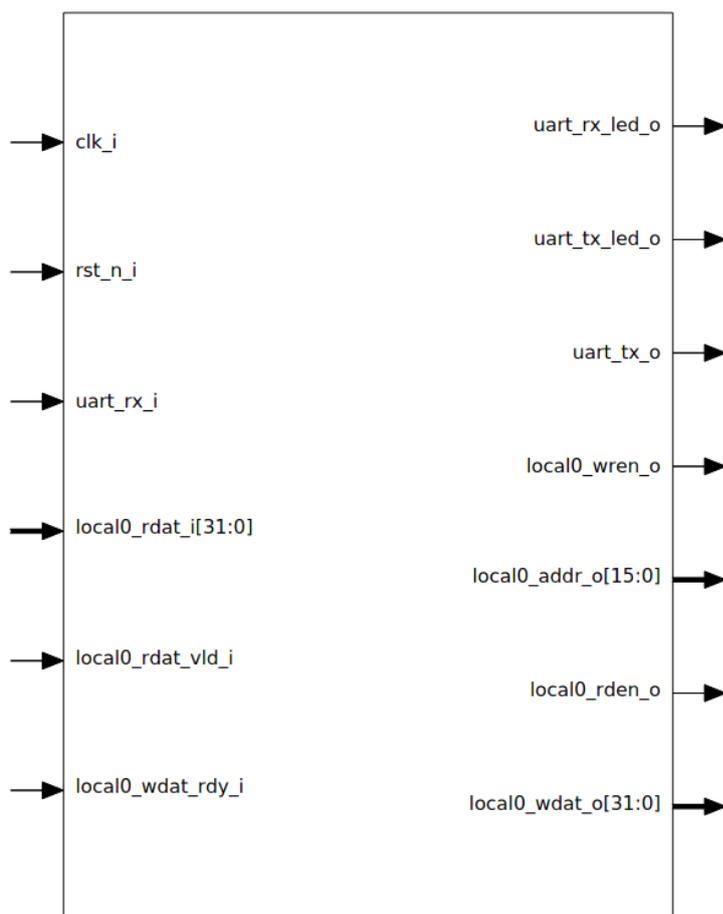
BUS Mode 选择为 APB 模式下的端口图如图 4-1 所示。

图 4-1 APB 模式下的端口图



下图为 BUS Mode 选择为 Local 模式下的端口图图 4-2 所示。

图 4-2 Local 模式下的端口图



Gowin UART to Bus IP 信号定义如下表 4-1 所示。

表 4-1 信号定义

序号	信号名称	方向	位宽	描述	备注
1	<code>clk_i</code>	I	1	时钟	-
2	<code>rst_n_i</code>	I	1	异步复位信号	
3	<code>uart_rx_led_o</code>	O	1	接收指示灯	
4	<code>uart_tx_led_o</code>	O	1	发送指示灯	
5	<code>uart_rx_i</code>	I	1	接收线	
6	<code>uart_tx_o</code>	O	1	发送线	
7	<code>apbX_addr_o</code>	O	$A+\log_2(B/8)$	APB总线地址	Mode为APB时，这些接口存在。 当slave0勾选时，存在X=0的接口 当slave0、slave1勾选
8	<code>apbX_sel_o</code>	O	1	APB总线选择	
9	<code>apbX_ena_o</code>	O	1	APB总线使能	
10	<code>apbX_wr_o</code>	O	1	APB总线方向信号 1: 写	

序号	信号名称	方向	位宽	描述	备注
				0: 读	时, 存在X=0、1的接口
11	apbX_rdata_i	I	B	APB读取的数据	
12	apbX_wdata_o	O	B	APB写入的数据	
13	apb0_rdy_i	I	1	APB准备好指示	
14	apbX_strb_o	O	B/8	APB写选通信号, 固定为全部选通	Mode为Local时, 这些接口存在。 当slave0勾选时, 存在X=0的接口 当slave0、slave1勾选时, 存在X=0、1的接口
15	localX_wren_o	O	8	写使能信号	
16	localX_addr_o	O	A	写地址信号	
17	localX_rden_o	O	1	读使能信号	
18	localX_wdat_o	O	B	写数据信号	
19	localX_rdat_i	I	B	读数据	
20	localX_rdat_vld_i	I	1	读数据有效指示	
21	localX_wdat_rdy_i	I	1	写数据准备好接收指示	

注!

- 端口 apb*和 local*属于两种不同的时序接口, 通过 GUI 配置后, 两种时序接口不会同时存在。
- X 可以表示 0-15, 最多支持 16 个 slave。
- A 表示 IP GUI 中的 Address Width 文本框内容, 可配置为 8/16/32。
- B 表示 IP GUI 中的 Data Width 文本框内容, 可配置为 32/64。

4.2 参数配置选项

Gowin UART to Bus IP 参数配置选项如下表 4-2 所示。

表 4-2 配置选项说明

Options	Description
Bus Mode	总线模式, 可选APB总线和Local总线
Address Width	地址线位宽, 可设置为8/16/32
Data Width	数据线位宽, 可设置为32/64
Timeout Value	总线响应超时, 如果等待时间超过该设置值, 将会强制进行读写操作。如果设置为0, 则必须要等到有响应, 才能进行下一个读写操作
Clock Frequency	模块时钟频率
Baudrate Value	波特率设定, 可选; 也可以手动填入
SlaveX enable	从端X使能
SlaveX Base Address	从端X基地址

Options	Description
SlaveX High Address	从端X高地址

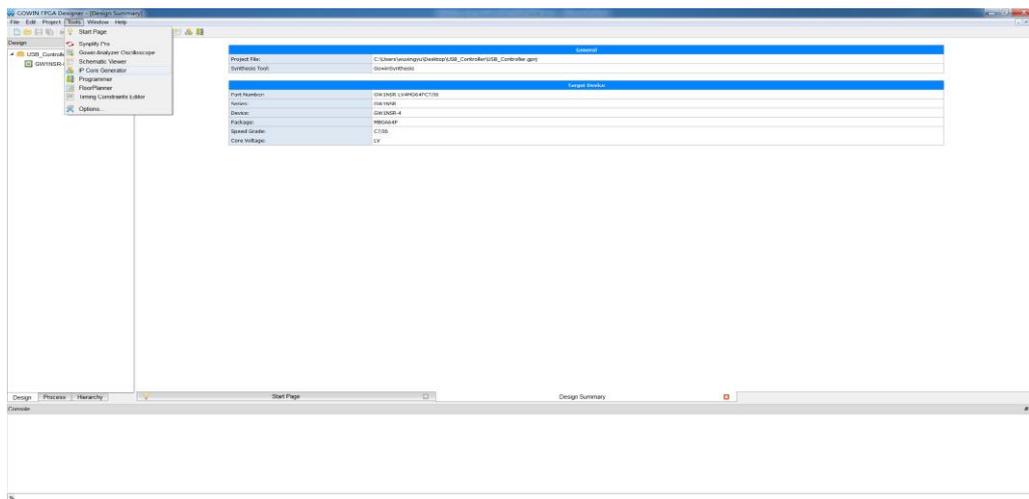
5 界面配置

在高云云源软件界面菜单栏 Tools 下，可启动 IPCore Generator 工具，完成调用并配置 UART to Bus IP。

1. 打开 IP Core Generator

建立工程后，点击左上角“Tools”选项卡，下拉单击“IP Core Generator”选项，就可打开 IP 核产生工具，如图 5-1 所示。

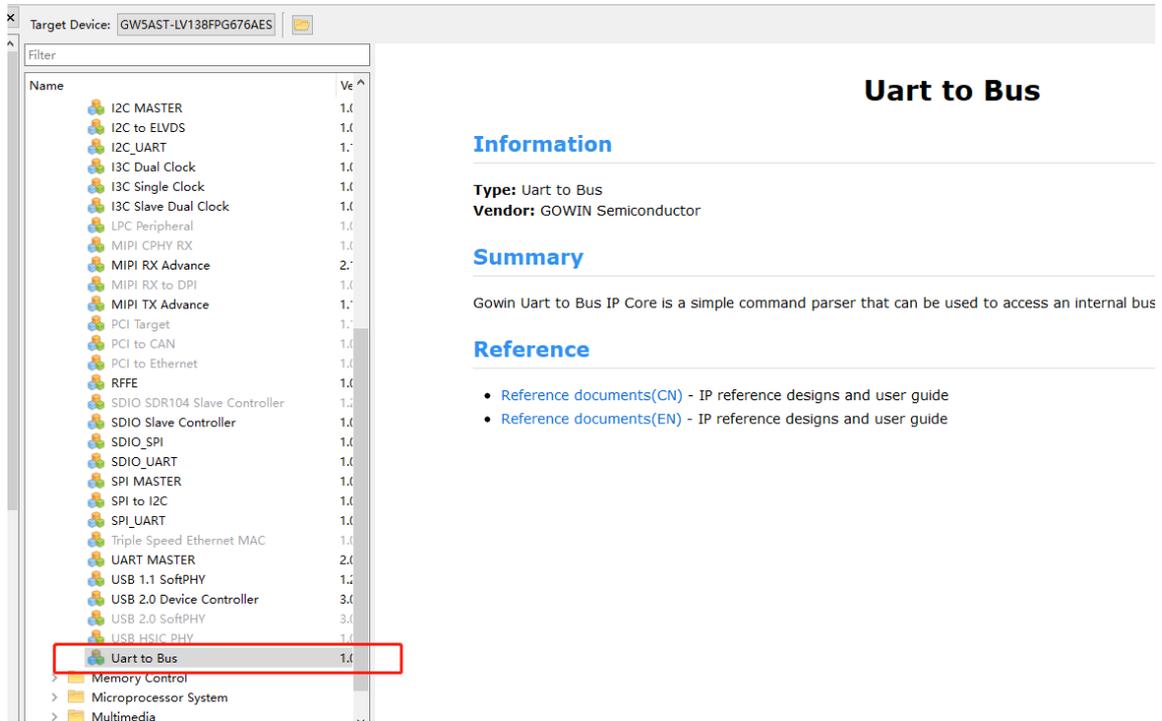
图 5-1 IP Core Generator 选项



2. 打开 UART to Bus IP 核

选择“Soft IP Core > Interface and Interconnect > UART to Bus”，如图 5-2 所示，双击即可打开配置界面。

图 5-2 UART to Bus IP 核



3. UART to Bus IP 核配置界面

UART to Bus IP 核配置界面如图 5-3 和图 5-4 所示。配置界面左侧是 UART to Bus IP 核的接口示意图，右侧为配置选项。

- 用户可通过修改“File Name”，配置产生文件名称；
- 可通过修改“Module Name”，配置产生的顶层模块名称；
- Basic 选项卡配置如下
 - **Bus Mode:** 总线模式，可选择 APB 总线和 Local 总线
 - **Address Width:** 地址位宽，可设置为 8/16/32 bits
 - **Data Width:** 数据位宽，可设置为 32/64 bits
 - **Timeout Value:** 发出请求后，响应信号的超时值。如果发出读写请求后，在 Timeout Value 设定的时间内没有得到从机的响应，则会自动结束该次读写操作。如果 Timeout Value 设定为 0，必须等到从机响应，才能进行下一次的读写请求。
- Uart Config 串口参数配置
 - **Clock Frequency:** 模块时钟频率，用于计算波特率计数器
 - **Baudrate Vaule:** 波特率设定
- Slave Config 设置从机数量以及地址范围

图 5-3 UART to Bus 配置界面一

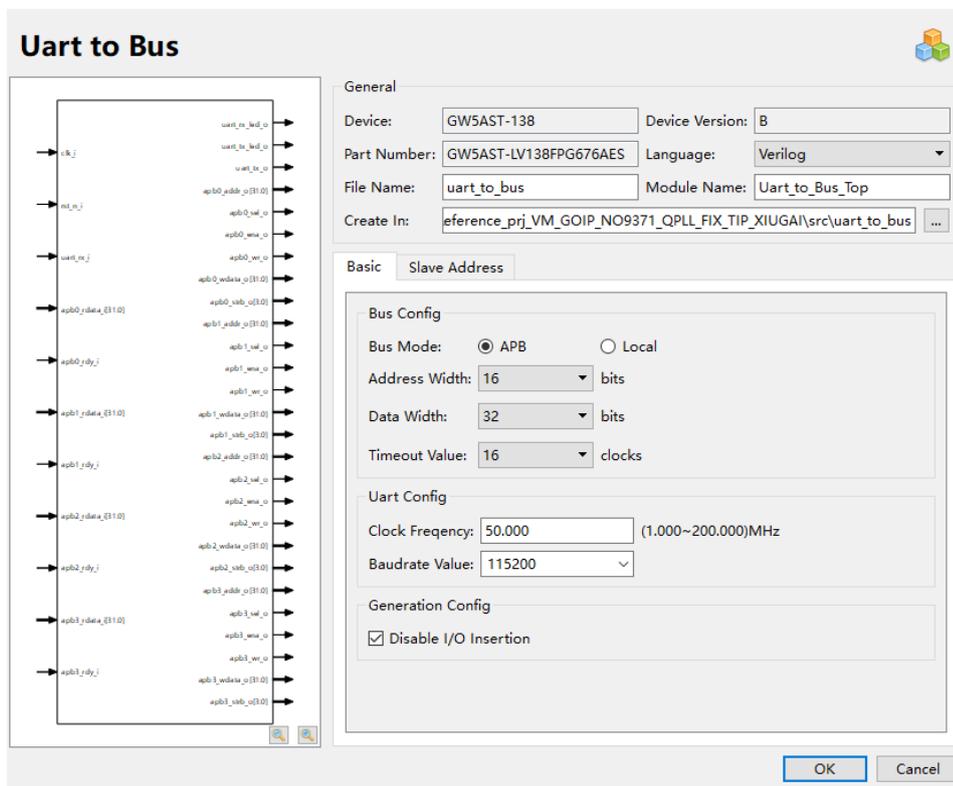
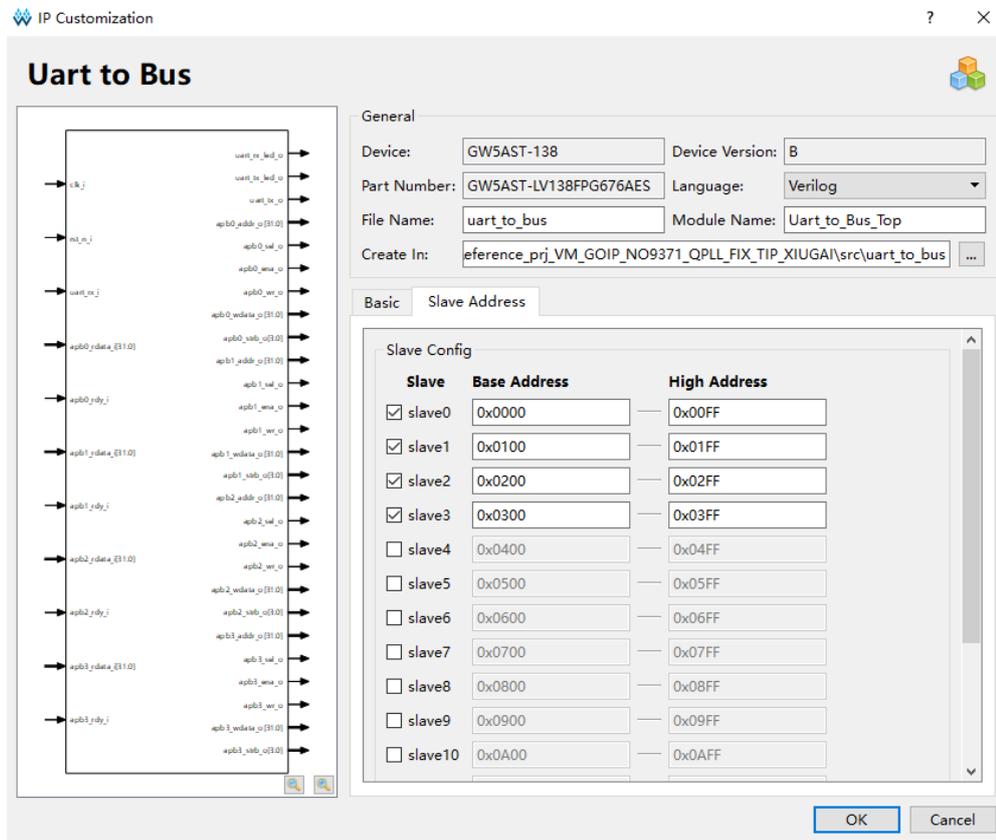


图 5-4 UART to Bus 配置界面二

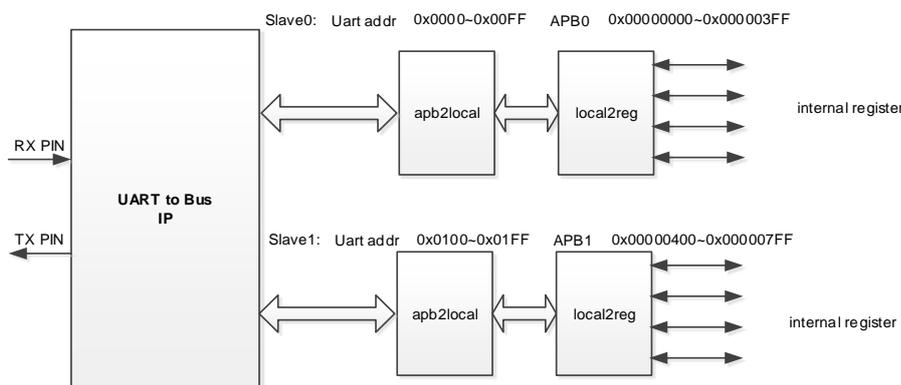


6 参考设计

6.1 UART to Bus 参考设计

本节主要介绍 UART to Bus IP 的参考设计实例的搭建和使用方法。该参考设计是一个 USB 转 UART 数据回环设计实例，其基本结构如图 6-1 所示。

图 6-1 UART to Bus 参考设计框图



在本设计实例中，从 PC 端的串口助手发送写指令配置指定的寄存器，然后发送读指令对指定寄存器内容进行回读，并且通过寄存器 0x0 来控制开发板上的 LED 灯。

6.2 上板测试

打开串口调试助手软件，选择对应的串口号。校验位为 NONE，数据位为 8，停止位为 1，波特率与 IP 的设置保持一致，此处参考设计为 115200。

测试 SLAVE0 的地址：

1. 串口助手发送：R 008A
2. 串口助手显示：G 008A 20230630

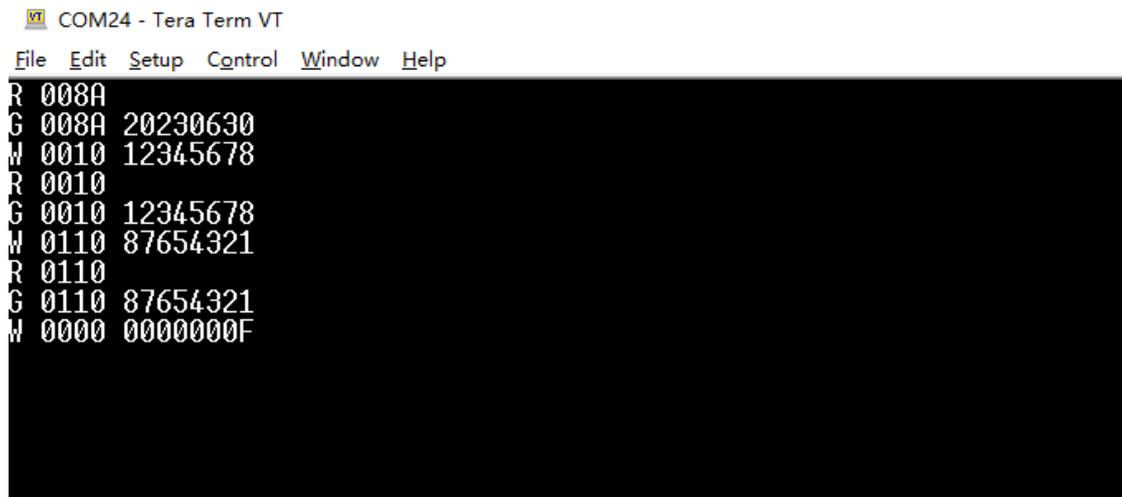
3. 串口助手发送: W 0010 12345678, 然后发送 R 0010
4. 串口助手显示: G 0010 12345678

测试 SLAVE1 的地址:

1. 串口助手发送: W 0110 87654321, 然后发送 R 0110
2. 串口助手显示: G 0110 87654321
3. 串口助手发送: W 0000 0000000F, 开发板上的 4 个 LED 灯全亮

测试过程如图 6-2 所示。

图 6-2 测试过程



```
COM24 - Tera Term VT
File Edit Setup Control Window Help
R 008A
G 008A 20230630
W 0010 12345678
R 0010
G 0010 12345678
W 0110 87654321
R 0110
G 0110 87654321
W 0000 0000000F
```

7 文件交付

Gowin UART to Bus IP 交付文件主要包含三个部分，分别为：文档、设计源代码和参考设计。

7.1 文档

文件夹主要包含用户指南 PDF 文档。

表 7-1 文档列表

名称	描述
IPUG1022, Gowin UART to Bus IP 用户指南	高云 UART to Bus IP 用户手册，即本手册
RN1022, Gowin UART to Bus IP 发布说明	高云 UART to Bus IP 发布说明

7.2 设计源代码（加密）

加密代码文件夹包含 Gowin UART to Bus IP 的 RTL 加密代码，供 GUI 使用，以配合高云半导体云源®软件产生用户所需的 IP 核。

表 7-2 Gowin UART to Bus IP 设计源代码列表

名称	描述
uart_bus_core.v	IP 核顶层文件，给用户接口信息，加密

7.3 参考设计

Gowin UART to Bus IP RefDesign 文件夹主要包含 Gowin UART to Bus IP 的网表文件，用户参考设计，约束文件、顶层文件及工程文件夹等。

表 7-3 Gowin UART to Bus IP RefDesign 文件夹内容列表

名称	描述
top.v	参考设计的顶层module

名称	描述
top.cst	工程物理约束文件
top.sdc	工程时序约束文件
uart_to_bus.v	生成UART to Bus IP顶层文件，加密
apb2local.v	内部寄存器模块
local2reg.v	内部寄存器模块

