



Gowin MIPI Byte-to-Pixel Converter IP

用户指南

IPUG1039-1.1,2025-05-09

版权所有 © 2025 广东高云半导体科技股份有限公司

GOWIN高云、、Gowin、GowinSynthesis、云源以及高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2023/09/28	1.0	初始版本。
2025/05/09	1.1	● 新增o_dt_err、o_wc_err、o_align_err端口描述。 ● 更新1.2相关文档。

目录

目录 i

图目录 ii

表目录 iii

1 关于本手册 1

 1.1 手册内容 1

 1.2 相关文档 1

 1.3 术语与缩略语 2

 1.4 技术支持与反馈 2

2 产品概述 3

 2.1 产品简介 3

 2.2 主要特征 3

 2.3 资源占用 5

3 功能描述 6

 3.1 顶层框图 6

 3.2 端口介绍 7

 3.3 时序说明 9

 3.4 数据类型 10

 3.5 像素组织 11

 3.6 像素个数与字节个数 12

 3.7 时钟计算 13

 3.8 配置参数 14

4 界面配置 16

图目录

图 3-1 Gowin MIPI Byte-to-Pixel Converter IP 顶层框图.....	6
图 3-2 CSI-2 模式下输入与输出时序	9
图 3-3 DSI Non-burst mode with Sync Pulse 输入与输出时序.....	9
图 3-4 Burst Mode 输入与输出时序.....	10
图 4-1 IP Core Generator 工具.....	16
图 4-2 MIPI Byte-to-Pixel Converter IP 配置界面.....	17
图 4-3 MIPI Byte-to-Pixel Converter IP 例化	17

表目录

表 1-1 术语与缩略语	2
表 2-1 Gowin MIPI Byte-to-Pixel Converter IP 概述	3
表 2-2 基于 GW2A-18 的 Byte to Pixel IP 资源占用（部分配置）	5
表 3-1 Gowin MIPI Byte-to-Pixel Converter IP 端口列表	7
表 3-2 DSI 数据类型	10
表 3-3 CSI-2 数据类型	11
表 3-4 像素组织列表	11
表 3-5 像素与字节个数限制	13
表 3-6 Gowin MIPI Byte-to-Pixel Converter IP 参数	14

1 关于本手册

1.1 手册内容

Gowin MIPI Byte-to-Pixel Converter IP 用户指南主要包括产品概述、功能描述、界面配置等，旨在帮助用户快速了解 Gowin MIPI Byte-to-Pixel Converter IP 的产品特性、特点及使用方法。

1.2 相关文档

1. 通过登录高云半导体网站 www.gowinsemi.com 可以下载、查看以下相关文档：
 - [IPUG948, Gowin MIPI D-PHY RX TX Advance IP 用户指南](#)
 - [DS100, GW1N 系列 FPGA 产品数据手册](#)
 - [DS102, GW2A 系列 FPGA 产品数据手册](#)
 - [DS226, GW2AR 系列 FPGA 产品数据手册](#)
 - [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
 - [DS976, GW2AN-55 器件数据手册](#)
 - [DS981, GW5AT 系列 FPGA 产品数据手册](#)
 - [DS1103, GW5A 系列 FPGA 产品数据手册](#)
 - [DS1239, GW5AST 系列 FPGA 产品数据手册](#)
 - [DS1105, GW5AS 系列 FPGA 产品数据手册](#)
 - [DS1108, GW5AR 系列 FPGA 产品数据手册](#)
 - [DS1118, GW5ART 系列 FPGA 产品数据手册](#)

- [SUG100, Gowin 云源软件用户指南](#)
- 2. MIPI Alliance Specification for D-PHY, Version 1.1 November 7, 2011, www.mipi.org
- 3. MIPI Alliance Specification for Display Serial Interface, Version 1.1 November 22, 2011, www.mipi.org
- 4. MIPI Alliance Specification for Camera Serial Interface 2 (CSI-2), Version 1.1, July 18, 2012, www.mipi.org

1.3 术语与缩略语

本手册中出现的相关术语、缩略语及相关释义如表 1-1 所示。

表 1-1 术语与缩略语

术语与缩略语	全称	含义
CSI	Camera Serial Interface	串行摄像头接口
CSPS	Chroma Sample Pixel Shifted	偏移的色度采样像素
DE	Data Enable	数据使能
DSI	Display Serial Interface	串行显示接口
HS	Horizontal Synchronization	水平同步（行同步）
IP	Intellectual Property	知识产权
LUT	Look-up Tables	查找表
MIPI	Mobile Industry Processor Interface	移动行业处理器接口
SSRAM	Shadow SRAM	分布式静态随机存储器
VS	Vertical Synchronization	垂直同步（场同步）

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 产品概述

2.1 产品简介

Gowin MIPI Byte-to-Pixel Converter IP 用于将 MIPI DSI/CSI-2 RX IP 输出的 1~4 通道的并行负载数据转换成像素（Pixel）格式数据，同时还基于其中的包头（Packet Header）信息，生成相应的视频同步信号：VS、HS 和 DE 等。

表 2-1 Gowin MIPI Byte-to-Pixel Converter IP 概述

Gowin MIPI Byte-to-Pixel Converter IP	
逻辑资源	参见表2-2
交付文件	
设计文件	Verilog(encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis
应用软件	Gowin Software（V1.9.9.Beta-3及以上）

注！
可登录[高云半导体网站](#)查看芯片支持信息。

2.2 主要特征

- 符合 MIPI DSI V1.1 和 MIPI CSI-2 V1.1 标准
- 支持 1、2、3 或 4 数据通道输入
- 支持 1:8 或 1:16 两种 MIPI RX D-PHY 数据组织模式输入
- 支持每像素时钟输出 1 个或 2 个像素，部分格式支持输出 4 个像素
- 支持 MIPI DSI 标准中定义的三种视频模式

- Non-Burst Mode with Sync. Pulses
- Non-Burst Mode with Sync. Events
- Burst Mode
- 支持以下 MIPI DSI 标准中指定的视频格式
 - RGB-888
 - RGB-666
 - RGB-666, loosely packed
 - RGB-565
 - YCbCr-422_24-bit
 - YCbCr-422_16-bit
 - YCbCr-422_20-bit, loosely packed
 - RGB_30-bit
 - RGB_36-bit
- 支持以下 MIPI CSI-2 标准中指定的视频格式
 - RGB-888
 - RGB-666
 - RGB-565
 - RAW-8
 - RAW-10
 - RAW-12
 - RAW-14
 - YUV420 8-bit
 - YUV420 8-bit, CSPS
 - YUV420 10-bit
 - YUV420 10-bit, CSPS
 - YUV422 8-bit
 - YUV422 10-bit

2.3 资源占用

以高云 GW2A-18 为例，Gowin MIPI Byte-to-Pixel Converter IP 资源占用情况如表 2-2 所示。实际应用中因使用的器件密度、速度等级的不同，实际的资源占用情况会有所不同。

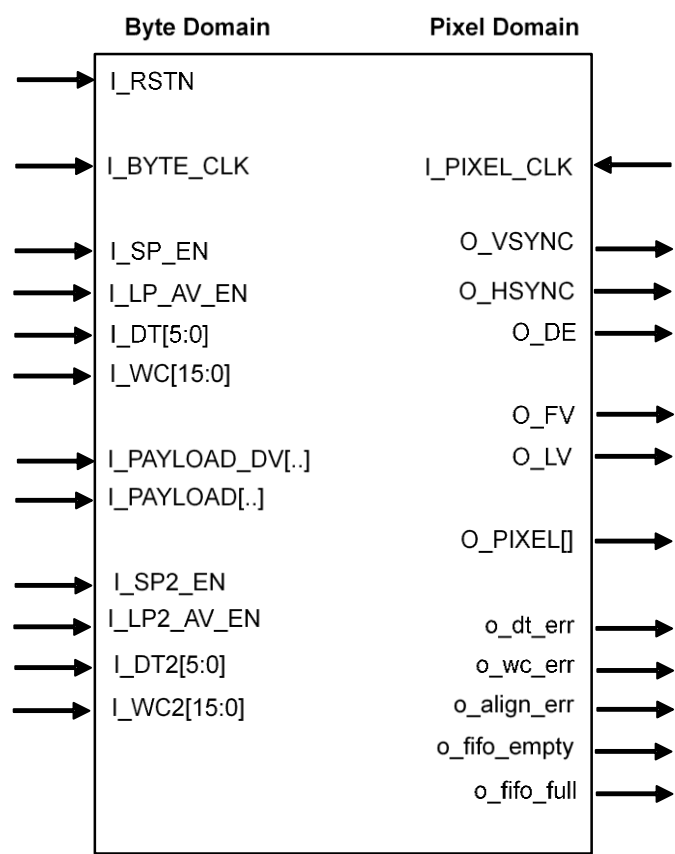
表 2-2 基于 GW2A-18 的 Byte to Pixel IP 资源占用（部分配置）

参数配置	资源占用		
	LUT	REG	SSRAM
1:8, 1-Lane,DSI RGB888,1-Pixel Output	223	300	7
1:8, 2-Lane,DSI RGB888,1-Pixel Output	281	328	7
1:8, 3-Lane,DSI RGB888,1-Pixel Output	248	334	7
1:8, 4-Lane,DSI RGB888,1-Pixel Output	383	485	13
1:8, 4-Lane,DSI RGB888,2-Pixel Output	353	501	13
1:16, 1-Lane,DSI RGB888,1-Pixel Output	281	328	7
1:16, 2-Lane,DSI RGB888,1-Pixel Output	383	485	13
1:16, 3-Lane,DSI RGB888,1-Pixel Output	361	502	13
1:16, 4-Lane,DSI RGB888,1-Pixel Output	649	688	19
1:16, 4-Lane,DSI RGB888,2-Pixel Output	543	805	25
1:8, 4-Lane,DSI 36-bit RGB,1-Pixel Output	452	593	19
1:16, 4-Lane,DSI 36-bit RGB,1-Pixel Output	635	698	19
1:8, 4-Lane,CSI-2 RAW10,2-Pixel Output	362	445	11
1:16, 4-Lane,CSI-2 RAW10,2-Pixel Output	658	712	21
1:8, 4-Lane,CSI-2 RAW12,2-Pixel Output	391	481	13
1:16, 4-Lane,CSI-2 RAW12,2-Pixel Output	637	684	19
1:8, 4-Lane,CSI-2 RAW14,2-Pixel Output	397	517	15
1:16, 4-Lane,CSI-2 RAW14,2-Pixel Output	803	848	29

3 功能描述

3.1 顶层框图

图 3-1 Gowin MIPI Byte-to-Pixel Converter IP 顶层框图



Gowin MIPI Byte-to-Pixel Converter IP 的基本功能是将 MIPI DSI 或 CSI-2 视频的有效负载数据包转换成标准像素格式数据，并从同步短包中恢复视频同步信号。IP 的输入端口包含 Gowin MIPI DSI/CSI-2 RX IP 从 D-PHY 字节数据中解析分离出的控制信号（包头，Packet Header）和负载数据。3-Lane 或 4-Lane 在 1:16 的数据组织模式下，一个时钟周期可能同时收到并解析出两套包头，所以输入端口中还包含了第二套控制信号。

3.2 端口介绍

表 3-1 Gowin MIPI Byte-to-Pixel Converter IP 端口列表

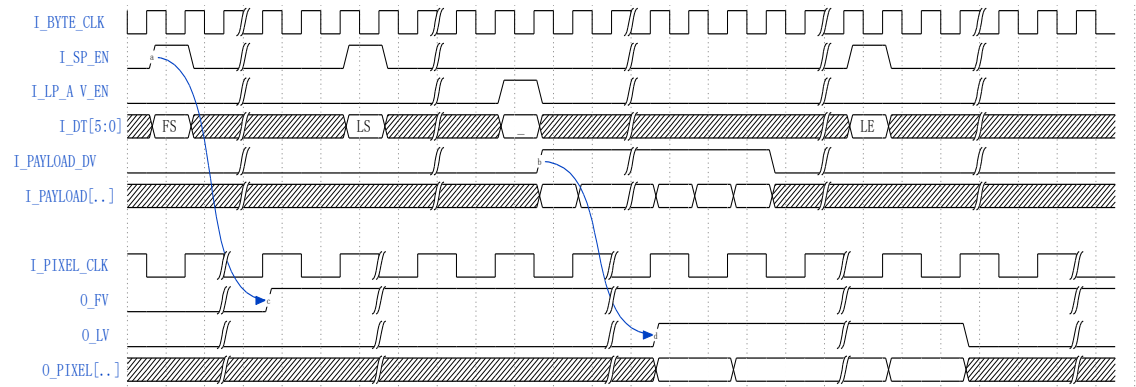
信号	方向	描述
时钟与复位		
I_RSTN	Input	异步复位信号，低电平有效
I_BYTE_CLK	Input	输入侧字节域时钟
I_PIXEL_CLK	Input	输出侧像素域时钟
I_BYTE_CLK域输入信号		
I_SP_EN	Input	短包有效标识，高脉冲有效
I_LP_AV_EN	Input	长包有效标识，高脉冲有效
I_DT[5:0]	Input	包头(Packet Header)中的数据类型(Data Type)
I_WC[15:0]	Input	包头(Packet Header)中的数据长度(Word Count)
I_PAYLOAD[..]	Input	负载数据，具体位宽视通道数（1~4）和数据组织方式（1:8/1:16）而定
		通道数 数据组织方式 位宽
		1 1:8 8
		2 1:8 16
		3 1:8 24
		4 1:8 32
		1 1:16 16
		2 1:16 32
		3 1:16 48
		4 1:16 64
I_PAYLOAD_DV[..]	Input	负载数据字节有效标识，高电平有效； I_PAYLOAD[..]每8 bits对应I_PAYLOAD_DV[..]中1 bit
I_SP2_EN	Input	1:16, 3-/4-Lane配置下第二套短包有效标识，高脉冲有效
I_LP2_AV_EN	Input	1:16, 3-/4-Lane配置下第二套长包有效标识，高脉冲有效
I_DT2[5:0]	Input	1:16, 3-/4-Lane配置下第二套包头(Packet Header)中的数据类型(Data Type)
I_WC2[15:0]	Input	1:16, 3-/4-Lane配置下第二套包头(Packet Header)中的数据长度(Word Count)
I_PIXEL_CLK域输出信号		

信号	方向	描述
O_VSYNC ^[1]	Output	DSI类型下的场同步信号，高电平有效
O_HSYNC ^[1]	Output	DSI类型下的行同步信号，高电平有效
O_DE ^[1]	Output	DSI类型下的数据使能信号，高电平有效
O_FV ^[2]	Output	CSI-2类型下的帧有效信号，高电平有效
O_LV ^[2]	Output	CSI-2类型下的行有效信号（同时也为数据使能），高电平有效
O_PIXEL[]	Output	像素数据输出，可能的总线宽度有： 8 (8-bit pixel), 10 (10-bit pixel), 12 (12-bit pixel), 16 (16-bit pixel / 8-bit pixel x2), 18 (18-bit pixel), 20 (10-bit pixel x2), 24 (24-bit pixel / 12-bit pixel x2), 28 (14-bit pixel x2), 30 (30-bit pixel), 32 (16-bit pixel x2), 36 (36-bit pixel / 18-bit pixel x2) 48 (24-bit pixel x2), 72 (36-bit pixel x2) 等， 视具体配置而定，并不限于以上数值。
其他测试信号（使能后端口存在）		
o_dt_err	Output	Data Type不匹配标识，高电平有效 (I_BYTE_CLK域)；IP生成时指定的Data Type与输入的长包I_DT/I_DT2不一致。
o_wc_err	Output	Word Count不匹配标识，高电平有效 (I_BYTE_CLK域)；依据I_PAYLOAD_DV[..]统计的Word Count与输入的I_WC/I_WC2不一致。
o_align_err	Output	像素不对齐标识，高电平有效 (I_BYTE_CLK域)，详细描述见3.6像素个数与字节个数。
o_fifo_full	Output	内部缓存满指示信号，高电平有效 (I_BYTE_CLK域)。
o_fifo_empty	Output	内部缓存空指示信号，高电平有效 (I_PIXEL_CLK域)。

- 注！
- [1] 当“MIPI Interface Type”为 DSI 时存在；
 - [2] 当“MIPI Interface Type”为 CSI-2 时存在。

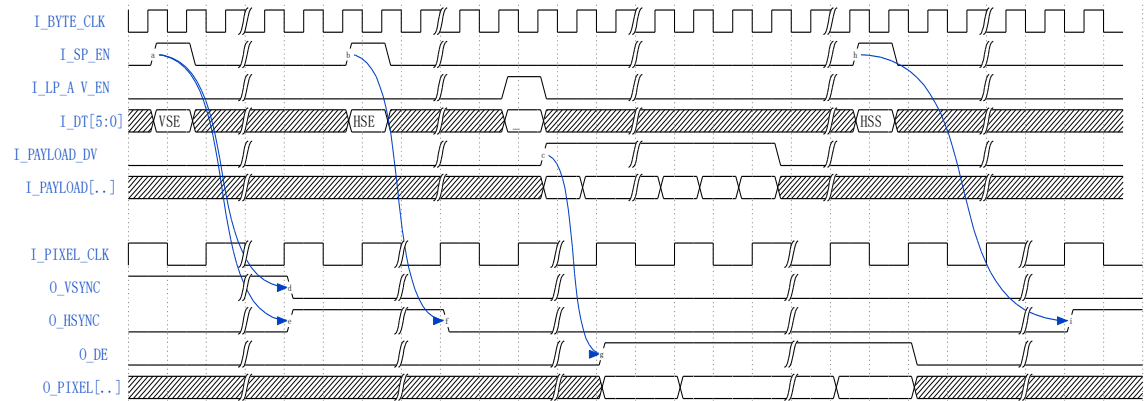
3.3 时序说明

图 3-2 CSI-2 模式下输入与输出时序



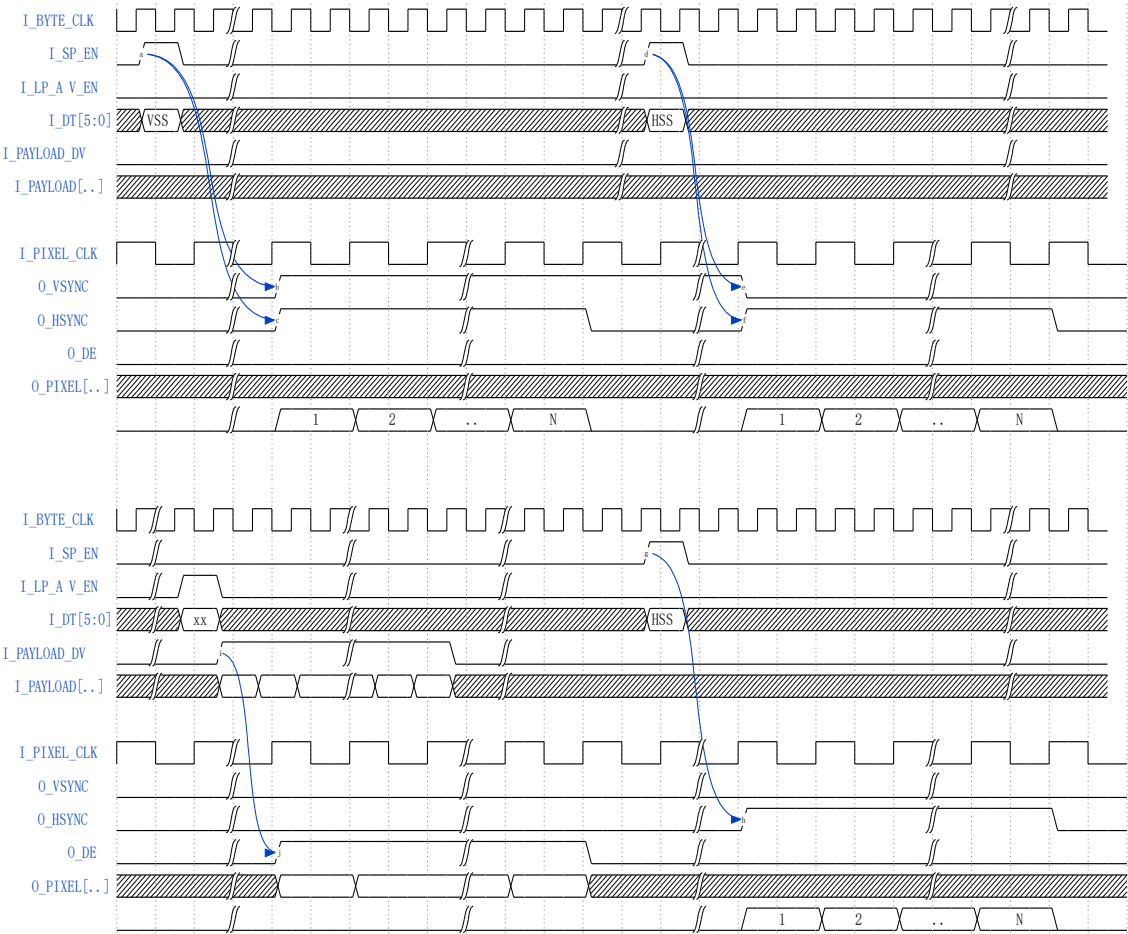
- 注！
- FS: Frame Start, LS: Line Start, LE: Line End。

图 3-3 DSI Non-burst mode with Sync Pulse 输入与输出时序



- 注！
- VSE: VSYNC End, HSE: HSYNC End, HSS: HSYNC Start。

图 3-4 Burst Mode 输入与输出时序



注！
VSS: VSYNC Start, HSS: HSYNC Start。

Non-burst Mode with Sync Events 的时序与 Burst Mode 相似。

3.4 数据类型

表 3-2 和表 3-3 列举了 Gowin MIPI Byte-to-Pixel Converter IP 支持的数据类型和对应的单位像素位宽。这里的单位像素位宽沿用了 MIPI DSI 和 MIPI CSI-2 Spec 中的定义。需要注意 MIPI DSI Spec 中的 YCbCr 系列类型与 MIPI CSI-2 Spec 中的 YUV 系列类型的单位像素位宽定义是不同的。

表 3-2 DSI 数据类型

数据类型码（Data Type）	像素格式	单位像素位宽
0x3E	RGB-888	24
0x2E	RGB-666, Loosely packed	24
0x1E	RGB-666	18
0x0E	RGB-565	16
0x2C	YCbCr-422_16bit	16

数据类型码（Data Type）	像素格式	单位像素位宽
0x0C	YCbCr-422_20bit, Loosely packed	24
0x1C	YCbCr-422_24bit	24
0x1D	RGB_36bit	36
0x0D	RGB_30bit	30

表 3-3 CSI-2 数据类型

数据类型码（Data Type）	像素格式	单位像素位宽
0x24	RGB-888	24
0x23	RGB-666	18
0x22	RGB-565	16
0x2A	RAW-8	8
0x2B	RAW-10	10
0x2C	RAW-12	12
0x2D	RAW-14	14
0x18	YUV-420_8bit	8
0x19	YUV-420_10bit	10
0x1A	YUV-420_8bit, Legacy	8
0x1C	YUV-420_8bit, CSPS	8
0x1D	YUV-420_10bit, CSPS	10
0x1E	YUV-422_8bit	8
0x1F	YUV-422_10bit	10

3.5 像素组织

表 3-4 像素组织列表

像素格式	像素组织		
DSI/CSI-2 RGB-888	O_PIXEL[23:15]	O_PIXEL[16:8]	O_PIXEL[7:0]
	B	G	R
DSI/CSI-2 RGB-666	O_PIXEL[17:12]	O_PIXEL[11:6]	O_PIXEL[5:0]
	B	G	R
DSI/CSI-2 RGB-565	O_PIXEL[15:11]	O_PIXEL[10:5]	O_PIXEL[4:0]
	B	G	R
DSI YCbCr-422_24bit	O_PIXEL[23:12]	O_PIXEL[11:0]	
	Y	Cb	

像素格式	像素组织			
	Y		Cr	
DSI YCbCr-422_16bit	O_PIXEL[16:8]		O_PIXEL[7:0]	
	Y		Cb	
	Y		Cr	
DSI RGB_36bit	O_PIXEL[35:24]	O_PIXEL[23:12]		O_PIXEL[11:0]
	B	G		R
DSI RGB_30bit	O_PIXEL[29:20]	O_PIXEL[19:10]		O_PIXEL[9:0]
	B	G		R
CSI-2 YUV-422_8bit/ CSI-2 YUV-422_10bit	O_PIXEL[..] _{4n}	O_PIXEL[..] _{4n+1}	O_PIXEL[..] _{4n+2}	O_PIXEL[..] _{4n+3}
	U	Y	V	Y
CSI-2 YUV-420_8bit/ CSI-2 YUV-420_10bit	偶数行			
	O_PIXEL[..] _{4n}	O_PIXEL[..] _{4n+1}	O_PIXEL[..] _{4n+2}	O_PIXEL[..] _{4n+3}
	U	Y	V	Y
	奇数行			
	O_PIXEL[..] _{4n}	O_PIXEL[..] _{4n+1}	O_PIXEL[..] _{4n+2}	O_PIXEL[..] _{4n+3}
	Y	Y	Y	Y
CSI-2 YUV-420_8bit, Legacy	偶数行			
	O_PIXEL[..] _{4n}	O_PIXEL[..] _{4n+1}	O_PIXEL[..] _{4n+2}	O_PIXEL[..] _{4n+3}
	V	Y	V	Y
	奇数行			
	O_PIXEL[..] _{4n}	O_PIXEL[..] _{4n+1}	O_PIXEL[..] _{4n+2}	O_PIXEL[..] _{4n+3}
	U	Y	U	Y

3.6 像素个数与字节个数

MIPI D-PHY 标准中数据长度是以字节个数来计量的，而输出的像素数据位宽并不一定是字节位宽 8 的整倍数。每行的像素个数需要有一定的限制，才能保证正确的从 MIPI DSI/CSI-2 的数据包中分离出像素数据。

例如 DSI 的 RGB-666 格式，每行像素个数必须为 4 的倍数；每 4 个像素占用 9 个字节，整行占用的字节数为 9 的倍数。

表 3-5 列举了各支持的像素格式，对应的每行像素个数与字节个数的要求。其中的像素个数是按照 3.4 数据类型章节中的单位像素位宽计算的，并不是实际意义上的像素个数。

表 3-5 像素与字节个数限制

像素格式	像素个数	字节个数
DSI/CSI-2 RGB-888	1的倍数	3的倍数
DSI/CSI-2 RGB-666	4的倍数	9的倍数
DSI RGB-666, Loosely packed	1的倍数	3的倍数
DSI/CSI-2 RGB-565	1的倍数	2的倍数
DSI YCbCr-422_16bit	2的倍数	4的倍数
DSI YCbCr-422_20bit, Loosely packed	2的倍数	6的倍数
DSI YCbCr-422_24bit	2的倍数	6的倍数
DSI RGB_36-bit	4的倍数	18的倍数
DSI RGB_30-bit	4的倍数	15的倍数
CSI-2 RAW-8	1的倍数	1的倍数
CSI-2 RAW-10	4的倍数	5的倍数
CSI-2 RAW-12	4的倍数	6的倍数
CSI-2 RAW-14	4的倍数	7的倍数
CSI-2 YUV-420_8bit (奇数行)	2的倍数	2的倍数
CSI-2 YUV-420_8bit (偶数行)	4的倍数	4的倍数
CSI-2 YUV-422_8bit	4的倍数	4的倍数
CSI-2 YUV-420_10bit (奇数行)	4的倍数	5的倍数
CSI-2 YUV-420_10bit (偶数行)	8的倍数	10的倍数
CSI-2 YUV-422_10bit	4的倍数	5的倍数

如果配置成每时钟输出 2 个像素，每行像素必须是 2 的倍数；如果配置成每时钟输出 4 个像素，每行像素必须是 4 的倍数。

3.7 时钟计算

Gowin MIPI Byte-to-Pixel Converter IP 包含两个异步时钟域的数字逻辑分块，一个是输入侧的字节时钟域，时钟信号为 I_BYTE_CLK；另一个是输出侧的像素时钟域，时钟信号为 I_PIXEL_CLK。两个时钟域是通过 FIFO 相互隔离的。设计中，FIFO 的位宽大于等于输入信号 I_PAYLOAD 位宽，且大于等于输出信号 O_PIXEL 位宽；FIFO 的深度仅够时钟域转换使用。为确保输出的像素能够连续无误，I_BYTE_CLK 和 I_PIXEL_CLK 必须满足以下关系式：

$$\frac{f_{I_BYTE_CLK}}{f_{I_PIXEL_CLK}} = \frac{\text{单位像素位宽} \times \text{每时钟输出像素数}}{D-PHY \text{通道数} \times RX \text{数据组织位宽}}$$

其中，1:8 RX D-PHY 数据组织模式的 RX 数据组织位宽为 8，而 1:16 的 RX 数据组织位宽为 16。

例如：

DSI, RGB-888, 4-Lane, 1:16, 每时钟 1 像素（单位）时满足：

$$\frac{f_{I_BYTE_CLK}}{f_{I_PIXEL_CLK}} = \frac{24 \times 1}{4 \times 16} = \frac{3}{8}$$

CSI-2, RAW-14, 2-Lane, 1:8, 每时钟 2 像素（单位）时满足：

$$\frac{f_{I_BYTE_CLK}}{f_{I_PIXEL_CLK}} = \frac{14 \times 2}{2 \times 8} = \frac{7}{4}$$

3.8 配置参数

表 3-6 Gowin MIPI Byte-to-Pixel Converter IP 参数

参数名称	允许范围	描述
MIPI Interface Type	DSI或CSI-2	指定MIPI接口类型
DSI Video Mode	Non-Burst Mode with Sync Events, Non-Burst Mode with Sync Pulses, Burst Mode	该参数当RX Interface为DSI时有效，指定DSI接口的视频同步信号模式。
MIPI D-PHY Mode	1:8或1:16	指定RX D-PHY的数据组织模式
Number of RX Lanes	1,2,3或4	指定RX D-PHY的通道数
Number of Pixels Per Clock	1,2,4	指定每时钟输出的像素数
Data type	DSI参见表3-2中像素格式栏；CSI-2参见表3-3中像素格式栏	指定处理的数据类型，同时确定了单位像素位宽。
Number of HSync Pulses VSync is Active	1~1023	该参数当DSI Non-Burst Mode with Sync Events 或DSI Burst Mode时有效，指定VSync有效期间的HSync脉冲个数，即VSync所占行数。
Number of Pixel Clock Cycles HSync is Active	2~1023	该参数当DSI Non-Burst Mode with Sync Events 或DSI Burst Mode时有效，指定HSync脉冲有效所占像素时钟数。
Number of Delayed Pixel Clock Cycles for HSync	0~255	指定HSync延后的像素时钟数；当该参数为0时，HS的上升沿与VS的上升沿/下降沿对齐，如图

参数名称	允许范围	描述
		3-3、图3-4所示。某些场合可能需要HS延后若干周期。
Enable Debug Signals	Yes or No	使能后，测试信号将被引出。

在表 3-2 和表 3-3 中列举出的所有数据类型，均支持 1~4 通道数，1:8/1:16 模式，每时钟输出不超过 2 个像素单位，三种条件的任意组合；表 3-3 中 CSI-2 的 RAW 系列和 YUV 系列还支持每时钟输出 4 个像素单位。

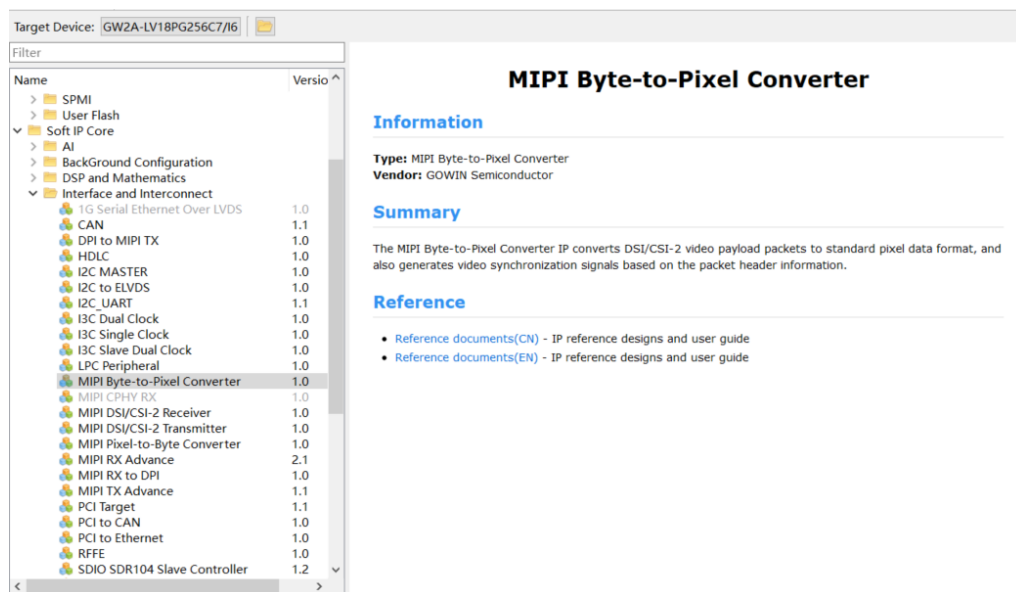
4 界面配置

用户可通过高云半导体云源软件界面的“Tools”菜单启动 IP Core Generator 工具，完成调用并配置 MIPI Byte-to-Pixel Converter IP。

1. 打开 IP Core Generator

用户建立工程后，单击“Tools”菜单栏，单击下拉列表中的“IP Core Generator”选项，即可打开 IP Core Generator 工具界面。点击“Soft IP Core > Interface and Interconnect > MIPI Byte-to-Pixel Converter；在“Filter”栏中输入“Byte-to-Pixel”，可快速定位。

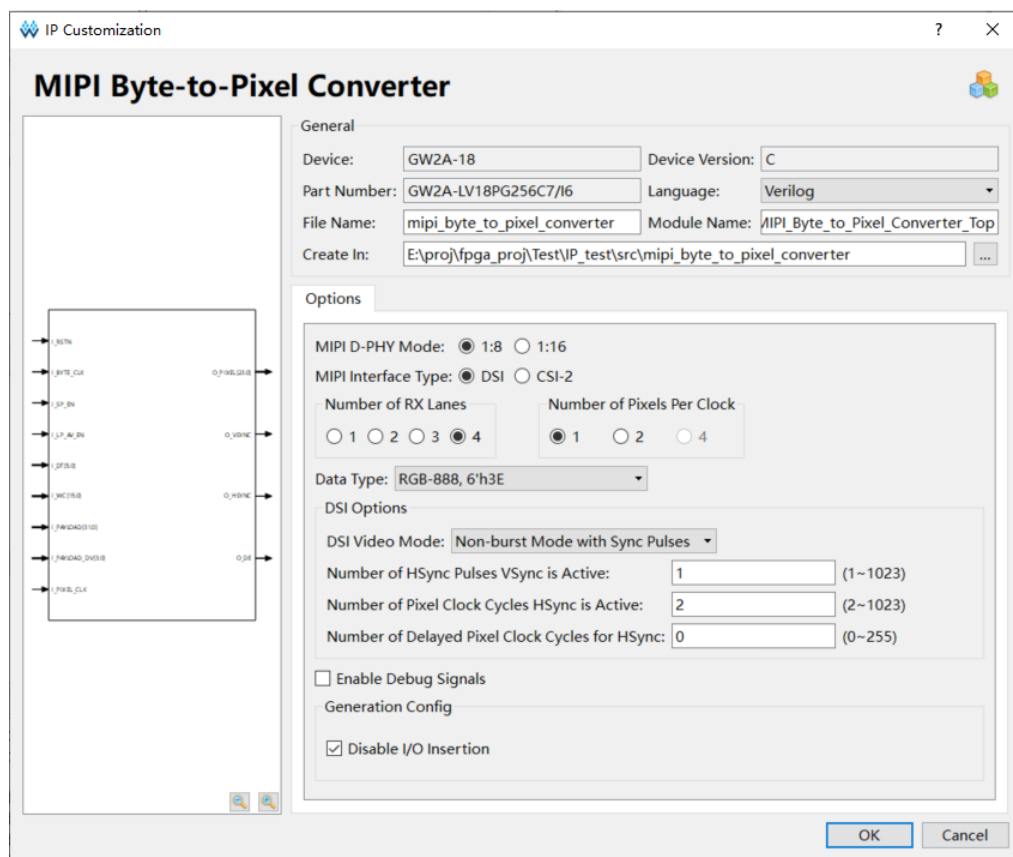
图 4-1 IP Core Generator 工具



2. MIPI Byte-to-Pixel Converter IP 配置界面

用户在“IP Core Generator”工具界面双击“MIPI Byte-to-Pixel Converter”项，即可打开 MIPI Byte-to-Pixel Converter IP 配置界面。界面左侧是接口示意图，右侧是 IP 的配置参数选项（参见 [3.8 配置参数](#)），如图 4-2 所示。

图 4-2 MIPI Byte-to-Pixel Converter IP 配置界面



3. 生成与例化

根据工程实际需求配置好各参数后，单击“OK”按钮，即可生成 MIPI Byte-to-Pixel Converter IP。如图 4-3 所示，是在用户程序中 IP 例化的实例。

图 4-3 MIPI Byte-to-Pixel Converter IP 例化

