



Gowin FP Exponential IP 用户指南

IPUG1199-1.0, 2025-02-14

版权所有 © 2025 广东高云半导体科技股份有限公司

GOWIN高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、**Arora-V**、GowinPnR、GoBridge 均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2025/02/14	1.0	初始版本。

目录

图目录.....	ii
表目录.....	iii
1 关于本手册.....	1
1.1 手册内容.....	1
1.2 相关文档.....	1
1.3 术语、缩略语.....	2
1.4 技术支持与反馈.....	2
2 概述.....	3
3 特征与性能.....	4
3.1 主要特征.....	4
3.2 最大频率.....	4
3.3 延迟 Latency.....	4
3.4 资源利用.....	4
4 功能描述.....	5
5 端口描述.....	6
6 时序说明.....	7
7 GUI 配置说明.....	8
7.1 IP 调用说明.....	8
7.2 配置界面.....	9
8 参考设计.....	10
9 文档交付.....	11
9.1 文档.....	11
9.2 设计源代码（加密）.....	11
9.3 参考设计.....	11

图目录

图 4-1 Gowin FP Exponential IP 接口实现.....	5
图 6-1 Gowin FP Exponential IP 信号时序.....	7
图 7-1 工具栏图标打开 IP 配置界面.....	8
图 7-2 FP Exponential 配置界面.....	9

表目录

表 1-1 术语、缩略语.....	2
表 2-1 Gowin FP Exponential IP 概述.....	3
表 3-1 Gowin FP Exponential IP 占用资源.....	4
表 5-1 Gowin FP Exponential IP IO 端口列表.....	6
表 9-1 Gowin FP Exponential IP 文档列表.....	11
表 9-2 Gowin FP Exponential IP 设计源代码列表.....	11
表 9-3 Gowin FP Exponential IP RefDesign 文件夹内容列表.....	11

1 关于本手册

1.1 手册内容

Gowin FP Exponential IP 用户指南主要内容包括功能特点、端口描述、时序说明、配置调用、参考设计等，旨在帮助用户快速了解 Gowin FP Exponential IP 的产品特性、特点及使用方法。本手册中的软件界面截图参考的是 1.9.11 版本，因软件版本升级，部分信息可能会略有差异，具体以用户软件版本的信息为准。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS971, GW2AN-18X & 9X 器件数据手册](#)
- [DS981, GW5AT 系列 FPGA 产品数据手册](#)
- [DS1103, GW5A 系列 FPGA 产品数据手册](#)
- [DS1105, GW5AS 系列 FPGA 产品数据手册](#)
- [DS1108, GW5AR 系列 FPGA 产品数据手册](#)
- [DS1118, GW5ART 系列 FPGA 产品数据手册](#)
- [DS1239, GW5AST 系列 FPGA 产品数据手册](#)
- [SUG100, Gowin 云源软件用户指南](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
ALU	Arithmetic Logical Unit	算数逻辑单元
FPGA	Field Programmable Gate Array	现场可编程门阵列
IP	Intellectual Property	知识产权
LUT	Look-up Table	查找表
Register	Register	寄存器

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

Gowin FP Exponential IP 旨在使用较少的逻辑资源完成单精度浮点数指数函数的运算。

表 2-1 Gowin FP Exponential IP 概述

Gowin FP Exponential IP	
逻辑资源	请参见表 3-1
交付文件	
设计文件	Verilog
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis
应用软件	Gowin Software（V1.9.11 及以上）

注！

可登录 [高云半导体网站](#) 查看芯片支持信息。

3 特征与性能

3.1 主要特征

- 可实现单精度浮点数的指数函数；
- 支持输出端口非数值、零、溢出和下溢。

3.2 最大频率

Gowin FP Exponential IP 的最大频率主要根据所选器件的速度等级（speed grade of the devices）确定。

3.3 延迟 Latency

Gowin FP Exponential IP 输出延迟主要由配置参数来确定。

3.4 资源利用

通过 Verilog 语言实现 Gowin FP Exponential IP。因使用器件的密度、速度和等级不同，其性能和资源利用情况可能不同。以高云 GW5A-25 系列 FPGA 为例，Gowin FP Exponential IP 资源利用情况如表 3-1 所示，有关在其他高云 FPGA 上的应用验证，请关注后期发布信息。

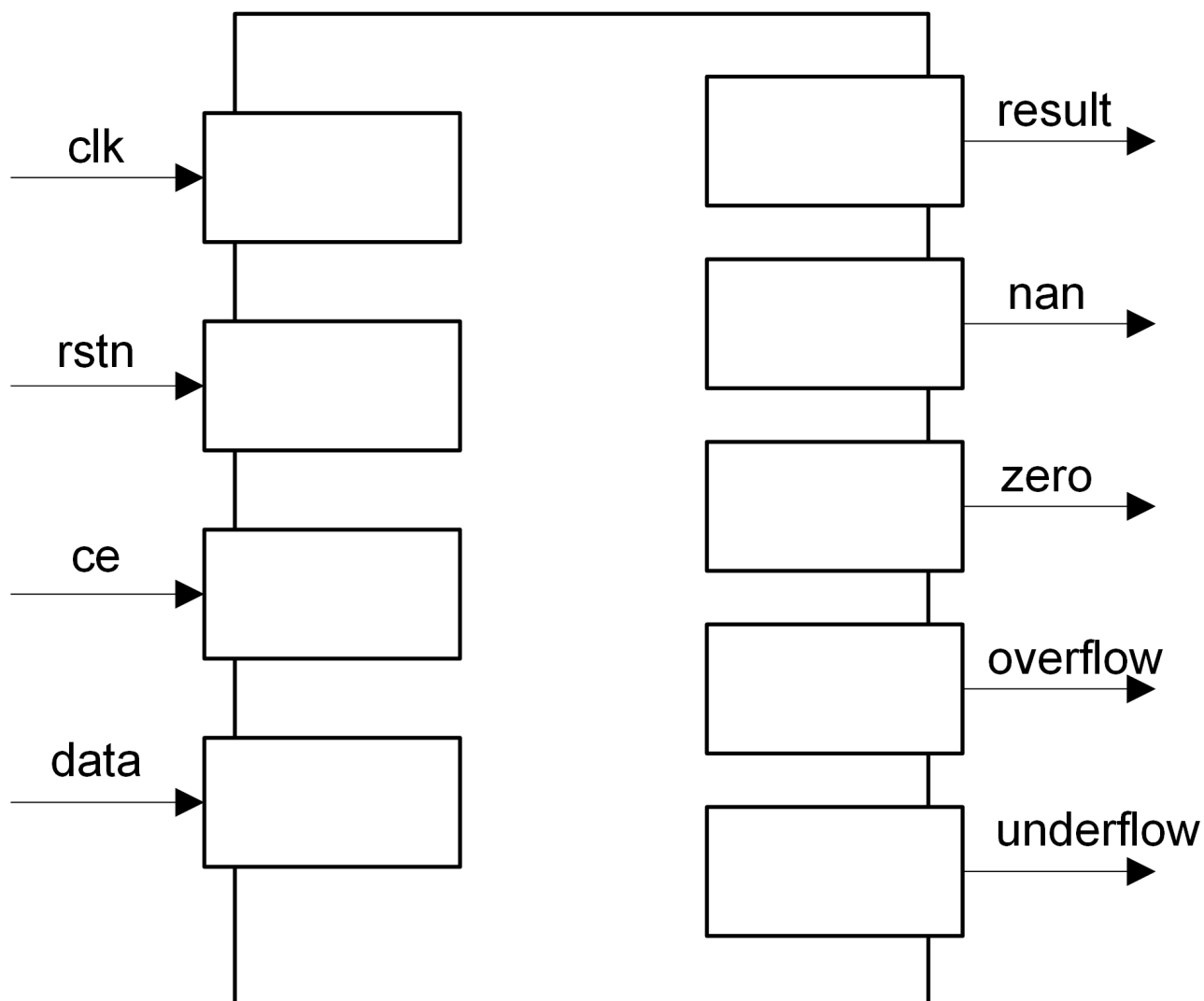
表 3-1 Gowin FP Exponential IP 占用资源

器件系列	速度等级	资源名称	资源利用
GW5A-25	ES	LUTs	1176
		ALUs	1452
		Registers	1972
		I/O Buf	71

4 功能描述

Gowin FP Exponential IP 是以为用户提供实现单精度浮点数指数函数的运算，输出指数结果及非数值、零、溢出和下溢为目的而设计的 IP，用户生成该模块时可根据需求自行配置参数，结构框图如图 4-1 所示。

图 4-1 Gowin FP Exponential IP 接口实现



5 端口描述

Gowin FP Exponential IP 的 IO 端口详情如表 5-1 所示。

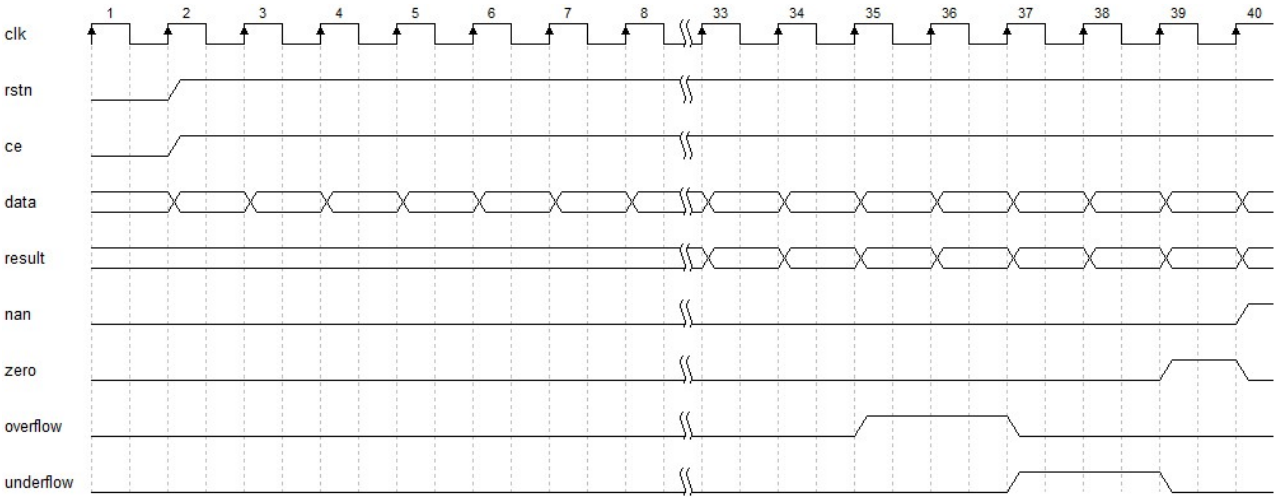
表 5-1 Gowin FP Exponential IP IO 端口列表

名称	I/O	位宽	说明
clk	I	1	输入时钟信号
rstn	I	1	复位信号（低电平有效）
ce	I	1	时钟使能信号（高电平有效）
data	I	32	输入信号
result	O	32	输出结果
nan	O	1	非数
zero	O	1	零
overflow	O	1	溢出
underflow	O	1	下溢

6 时序说明

本章旨在介绍 Gowin FP Exponential IP 的时序情况。Gowin FP Exponential IP 信号时序图如图 6-1 所示。

图 6-1 Gowin FP Exponential IP 信号时序



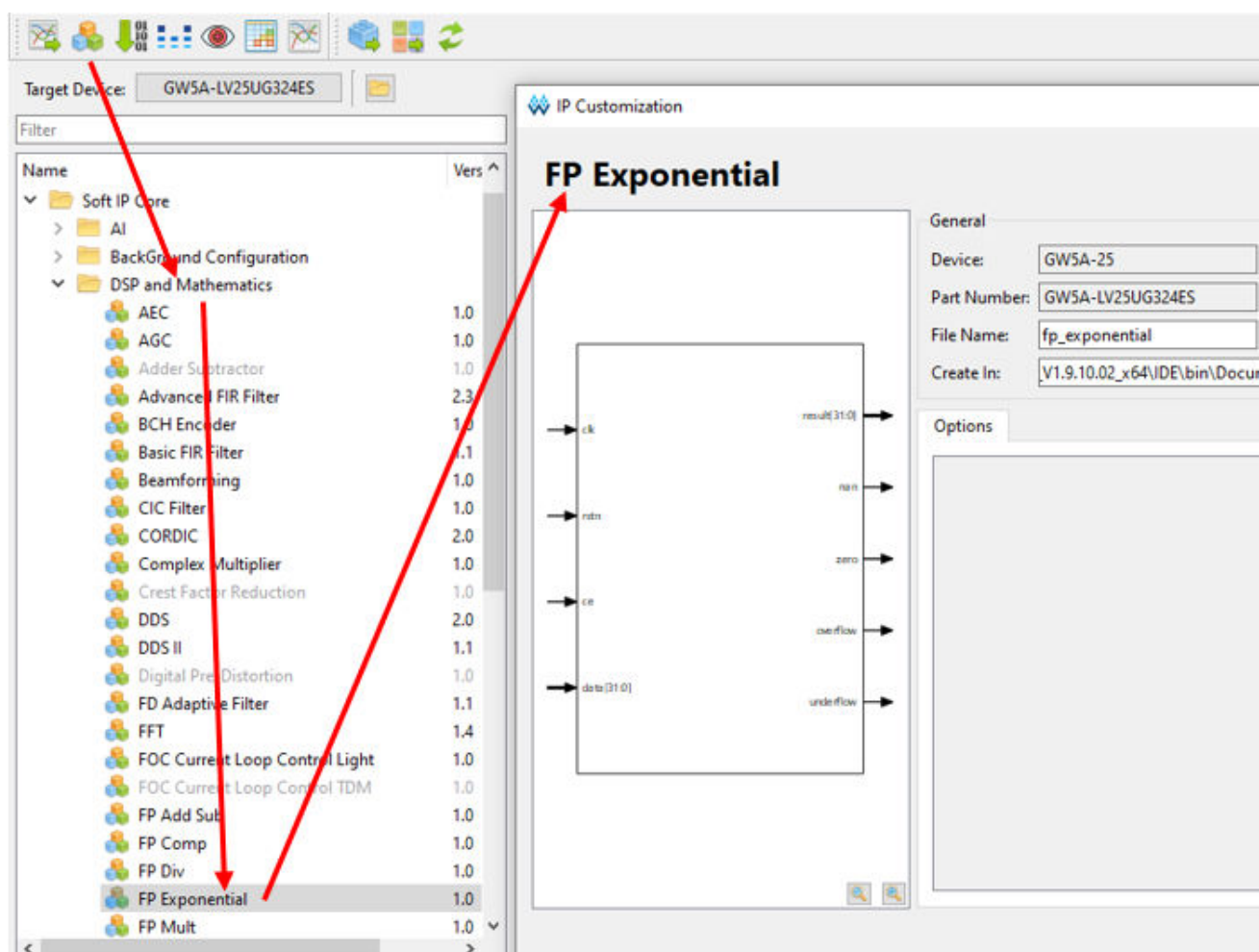
如上图所示，输入第一个单精度浮点数数据之后 31 个时钟后得到指数输出结果 **result** 和 **nan**, **zero**, **overflow**。

7 GUI 配置说明

7.1 IP 调用说明

在高云云源软件界面菜单栏 **Tools** 下，可启动 **IP Core Generator** 工具，在“**DSP and Mathematics**”分类下，可以找到“**FP Exponential**”完成调用与配置；也可使用工具栏图标打开，如图 7-1 所示。

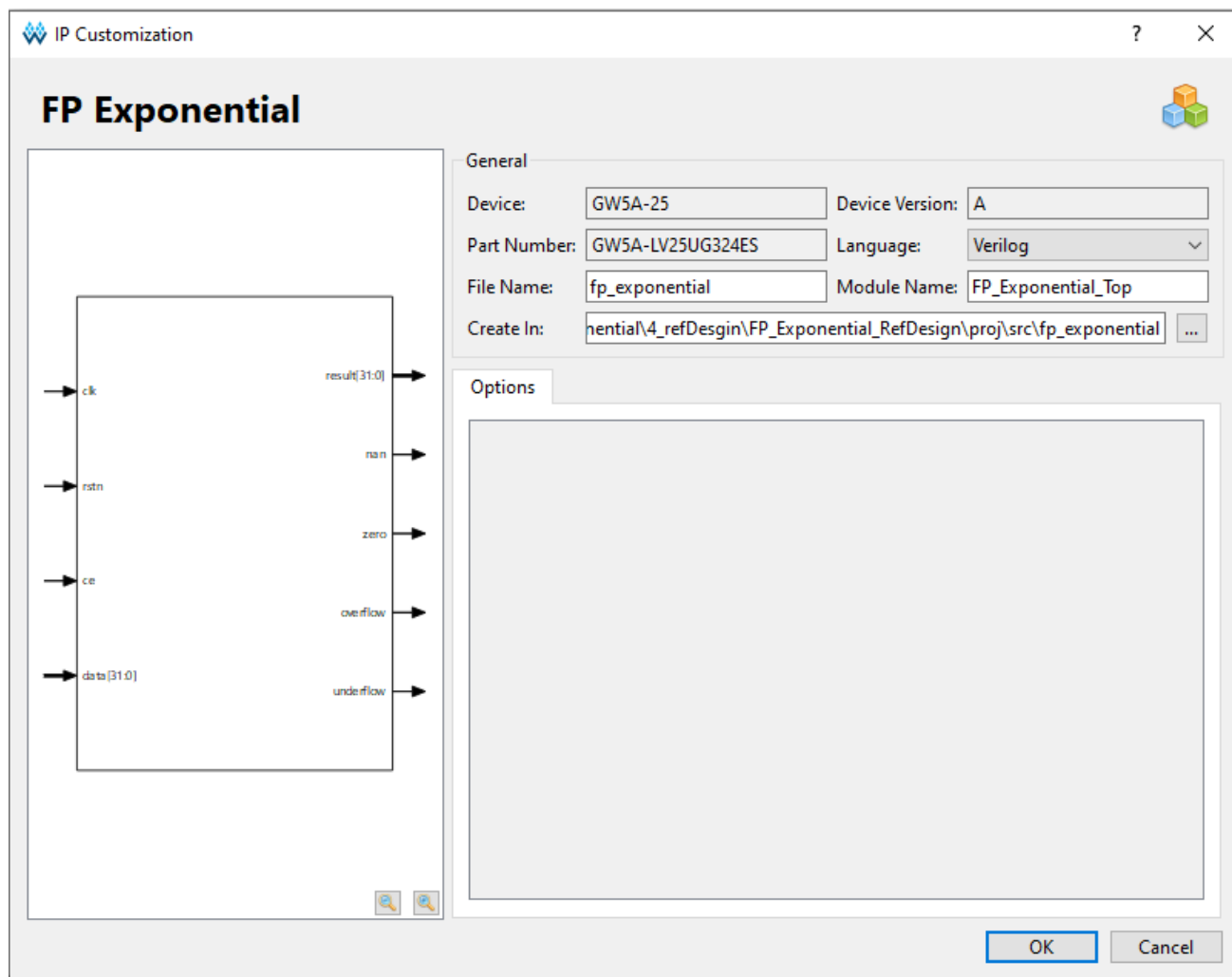
图 7-1 工具栏图标打开 IP 配置界面



7.2 配置界面

FP Exponential 配置界面如图 7-2 配置界面所示。

图 7-2 FP Exponential 配置界面



本手册芯片选择“GW5A-25”，型号选择“GW5A-LV25UG324ES”为例。

- “Create In”选项是IP核文件夹产生路径，用户可自行修改。
- “File Name”选项是配置产生的IP文件名称，用户可自行修改。
- “Module Name”选项是配置产生的IP模块名称，用户可自行修改。

8 参考设计

Gowin FP Exponential IP 参考设计请参考官网 [RefDesign](#) 内相关测试案例。

9 文档交付

Gowin FP Exponential IP 交付文件主要包含文档和参考设计。

9.1 文档

文件夹主要包含用户指南 PDF 文档。

表 9-1 Gowin FP Exponential IP 文档列表

名称	描述
IPUG1199, Gowin FP Exponential IP 用户指南	高云 IP 用户手册，即本手册。

9.2 设计源代码（加密）

加密代码文件夹包含 Gowin FP Exponential IP 的 RTL 加密代码，供 GUI 使用，以配合高云云源软件产生用户所需的 IP 核。

表 9-2 Gowin FP Exponential IP 设计源代码列表

名称	描述
fp_exponential.v	IP 核顶层文件，给用户接口信息，加密。

9.3 参考设计

Gowin FP Exponential IP RefDesign 文件夹主要包含 Gowin FP Exponential IP 的网表文件，用户参考设计，约束文件、顶层文件及工程文件夹等。

表 9-3 Gowin FP Exponential IP RefDesign 文件夹内容列表

名称	描述
top.v	参考设计的顶层 module
fp_exponential.cst	工程物理约束文件
fp_exponential.sdc	工程时序约束文件
fp_exponential	FP Exponential IP 工程文件夹

名称	描述
fp_exponential.v	生成 FP Exponential IP 顶层文件，加密
fp_exponential.vo	生成 FP Exponential IP 网表文件

