



# Gowin PWM IP 用户指南

IPUG1207-1.0, 2025-04-30

**版权所有 © 2025 广东高云半导体科技股份有限公司**

**GOWIN**高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、Arora-V、GowinPnR、GoBridge 均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

### **免责声明**

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

## 版本信息

日期	版本	说明
2025/04/30	1.0	初始版本。

# 目录

插图清单图目录.....	ii
表格清单表目录.....	iii
<b>1 关于本手册.....</b>	<b>1</b>
1.1 目的.....	1
1.2 相关文档.....	1
1.3 术语、缩略语.....	2
1.4 技术支持与反馈.....	2
<b>2 概述.....</b>	<b>3</b>
<b>3 特征与性能.....</b>	<b>4</b>
3.1 主要特征.....	4
3.2 工作频率.....	4
3.3 资源利用.....	4
<b>4 功能描述.....</b>	<b>5</b>
4.1 时钟.....	5
4.2 精度.....	5
4.3 周期.....	6
4.4 初始化.....	6
4.5 调整脉冲宽度.....	6
4.5.1 连续调整.....	6
4.5.2 赋值调整.....	6
<b>5 端口列表.....</b>	<b>7</b>
<b>6 界面配置.....</b>	<b>8</b>
<b>7 参考设计.....</b>	<b>10</b>

# 图目录

图 4-1 时钟框图.....	5
图 6-1 选择 PWM.....	8
图 6-2 PWM IP 配置界面.....	9
图 7-1 参考设计整体框图.....	10

# 表目录

表 1-1 术语、缩略语.....	2
表 2-1 Gowin PWM IP 概述.....	3
表 3-1 资源利用.....	4
表 5-1 Gowin PWM IP IO 端口.....	7

# 1 关于本手册

## 1.1 目的

Gowin PWM IP 用户指南旨在帮助用户快速掌握 Gowin PWM 的功能。它主要帮助用户快速了解 Gowin PWM IP 的产品特性、特点及使用方法。本手册中的软件界面截图参考的是 V 1.9.11.02 版本，因软件版本升级，部分信息可能会略有差异，具体以用户软件版本的信息为准。

## 1.2 相关文档

通过登录高云半导体网站 [www.gowinsemi.com.cn](http://www.gowinsemi.com.cn) 可以下载、查看以下相关文档：

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS841, GW1NZ 系列 FPGA 产品数据手册](#)
- [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS971, GW2AN-18X & 9X 器件数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS981, GW5AT 系列 FPGA 产品数据手册](#)
- [DS1103, GW5A 系列 FPGA 产品数据手册](#)
- [DS1239, GW5AST 系列 FPGA 产品数据手册](#)
- [DS1105, GW5AS 系列 FPGA 产品数据手册](#)
- [DS1108, GW5AR 系列 FPGA 产品数据手册](#)

- [DS1118, GW5ART 系列 FPGA 产品数据手册](#)
- [SUG100, Gowin 云源软件用户指南](#)

## 1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
IP	Intellectual Property	知识产权
LUT	Look-up Table	查找表
PWM	Pulse width modulation	脉冲宽度调制

## 1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：[www.gowinsemi.com.cn](http://www.gowinsemi.com.cn)

E-mail：[support@gowinsemi.com](mailto:support@gowinsemi.com)

Tel: +86 755 8262 0391

# 2 概述

Gowin PWM IP 实现了脉冲宽度调制的基本功能。

表 2-1 Gowin PWM IP 概述

Gowin PWM IP	
逻辑资源	见表 3-1。
交付文件	
设计文件	Verilog (加密)
参考设计	Verilog
测试平台	Verilog
测试设计流程	
综合软件	GowinSynthesis
应用软件	Gowin Software (V1.9.11.02 及以上)

**注!**

可登录 [高云半导体网站](#) 查看芯片支持信息。

# 3 特征与性能

## 3.1 主要特征

- 占用资源少
- 精度可达到 ns 级别
- 支持两种脉宽调整方式

## 3.2 工作频率

Gowin PWM IP 的工作频率取决于 IP 所要实现的精度，详见 [4.1 时钟](#) 章节。

## 3.3 资源利用

[表 3-1](#) 给出了某种配置下资源利用。不同的配置所消耗的资源不同，需要根据实际情况评估。

表 3-1 资源利用

LUTs	REGs	Device Series	Speed Level
84	57	GW1N-9	C6/I5

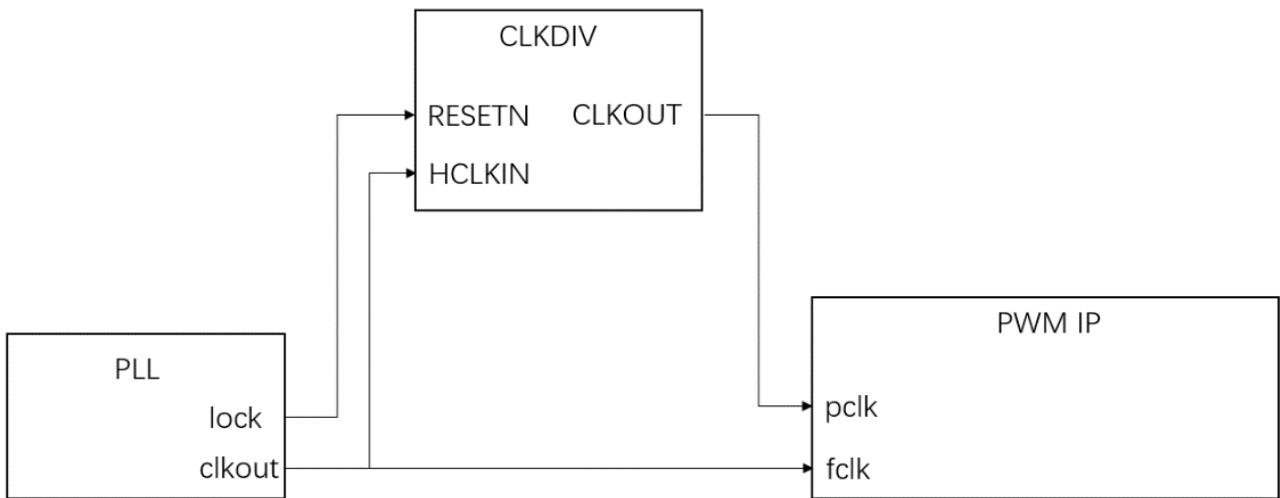
# 4 功能描述

## 4.1 时钟

用户在调用 Gowin PWM IP 时，需要按照下图所示，提供 IP 正确的时钟拓扑，以保证 IP 的正常运行。其中 CLKDIV 的分频参数需要配置为“4”。

若用户例化多个 Gowin PWM IP，且所例化的 IP 精度相同，则不同 Gowin PWM IP 可共享 pclk，fclk 和 fclk\_lock 信号。其中 pclk 的频率为 PLL 输出时钟频率/4。

图 4-1 时钟框图



## 4.2 精度

PWM 精度即 PWM 脉宽增加或减少的最小步长。公式如下：

$$\text{精度} = 1/(\text{fclk} * 2)$$

其中 fclk 为 PLL clkout 输出时钟的频率。

## 4.3 周期

PWM 周期是指 PWM 信号从一个周期的高电平到低电平再回到高电平所需的时间。公式如下：

$$\text{周期} = \text{initial\_cycle}/(\text{fclk} * 2)$$

其中 fclk 为 PLL clkout 输出时钟的频率，initial\_cycle 为 IP 的输入信号。

## 4.4 初始化

用户可通过 IP 提供的输入信号初始化 PWM 周期和 PWM 初始脉冲宽度。当 initial\_update 由 0 变为 1 时，initial\_cycle 和 initial\_duty\_cycle 的值会被加载到 IP 中。initial\_cycle 初始化 PWM 周期，其周期时间为 initial\_cycle/(fclk\*2)，且 initial\_cycle 必须为 8 的整数倍。initial\_duty\_cycle 为初始化 PWM 初始脉冲宽度，其宽度为 initial\_duty\_cycle/(fclk\*2)。

## 4.5 调整脉冲宽度

Gowin PWM IP 提供两种改变脉冲宽度的方式，分别为连续调整和赋值调整。

### 4.5.1 连续调整

用户可通过 IP 输入信号 up 和 down，以精度值为一个单位，增加或减少脉冲宽度。当 up 信号由 0 变为 1 时，脉冲宽度增加一个精度值。当 down 信号由 0 变为 1 时，脉冲宽度减少一个精度值。

### 4.5.2 赋值调整

用户可通过 IP 输入信号 duty\_cycle 和 duty\_cycle\_update，改变脉冲宽度为任意值。当 duty\_cycle\_update 由 0 变为 1 时，PWM 输出脉冲宽度改变为 duty\_cycle 输入的值，其宽度为 duty\_cycle/(fclk\*2)。

# 5 端口列表

Gowin PWM IP 的 IO 端口如表 5-1 所示。

表 5-1 Gowin PWM IP IO 端口

信号	方向	位宽	描述
时钟输入			
fclk	input	1	高速时钟输入，一般由 PLL 生成，时钟频率决定 PWM 的精度。
pclk	input	1	低速时钟输入，一般由 CLKDIV 生成，频率为 fclk 的 1/4。
控制信号			
pwm_en	input	1	PWM 使能信号： 1: pwm 输出脉冲信号 0: pwm 输出低电平
up	input	1	增加 PWM 脉冲宽度。此信号由 0 变为 1，脉冲宽度增加一个精度。
down	input	1	减少 PWM 脉冲宽度。此信号由 0 变为 1，脉冲宽度减少一个精度。
duty_cycle	input	Cycle Width	PWM 脉冲宽度配置输入。当 duty_cycle_update 由 0 变为 1 时，此输入加载到 IP 中，IP 以新脉冲宽度配置输出 PWM。
duty_cycle_update	input	1	PWM 脉冲宽度更新。当此信号由 0 变为 1 时，duty_cycle 加载到 IP 中，IP 以新脉冲宽度配置输出 PWM。
初始化信号			
initial_cycle	input	Cycle Width	初始化 PWM 周期输入
initial_duty_cycle	input	Cycle Width	初始化 PWM 脉冲宽度输入
initial_update	input	1	加载初始化配置。当 initial_update 由 0 变为 1 时，初始化配置加载到 IP 中
PWM 输出			
pwm	output	1	PWM 输出信号

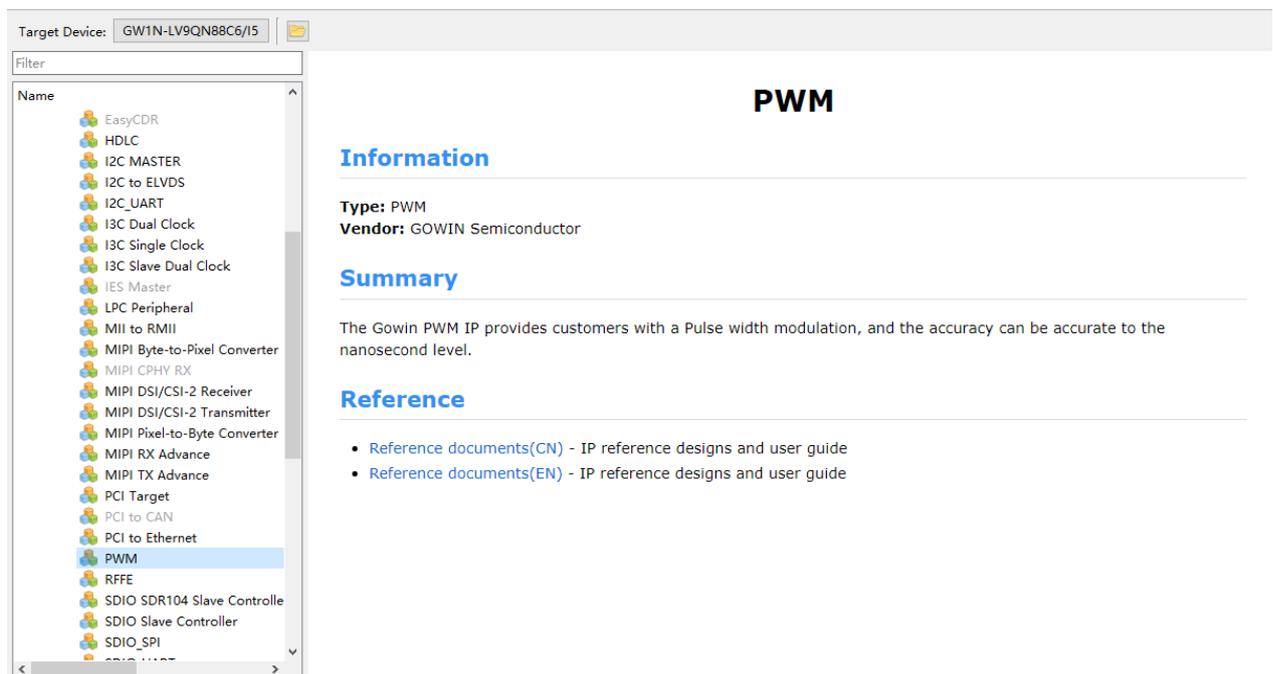
# 6 界面配置

用户可在 IDE 中通过 IP Core Generator 工具调用并配置 Gowin PWM IP。本章节介绍主要配置界面、配置流程以及各配置选项含义。

## 1. 打开 IP Core Generator

用户建立工程后，单击左上角“Tools”选项卡，下拉单击“IP Core Generator”选项，就可打开 GOWIN 的 IP 核产生工具，选择“PWM”，如图 6-1 所示。

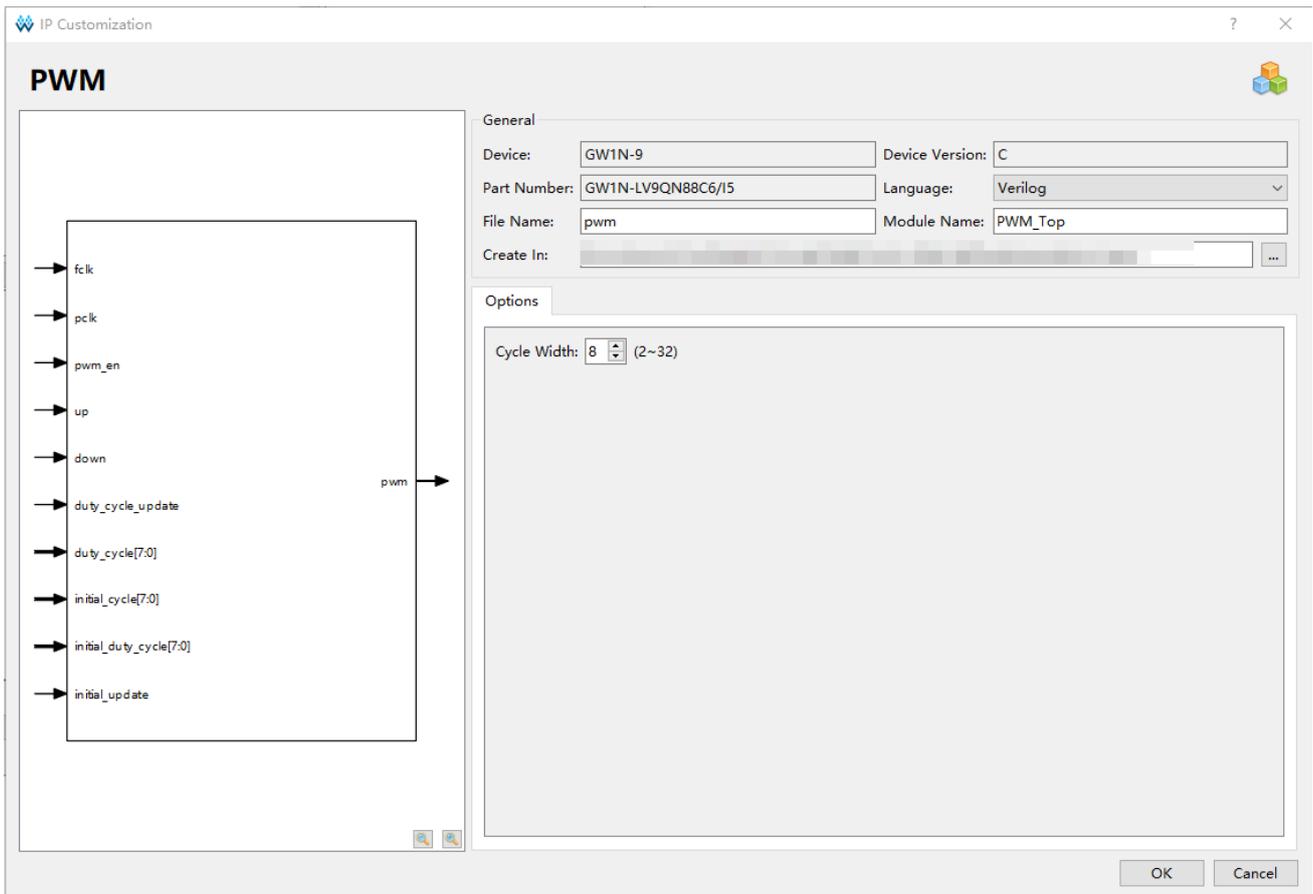
图 6-1 选择 PWM



## 2. PWM 端口界面

配置界面左端是 Gowin PWM IP 的接口示意图，右端是 IP 选项如图 6-2 所示。

图 6-2 PWM IP 配置界面



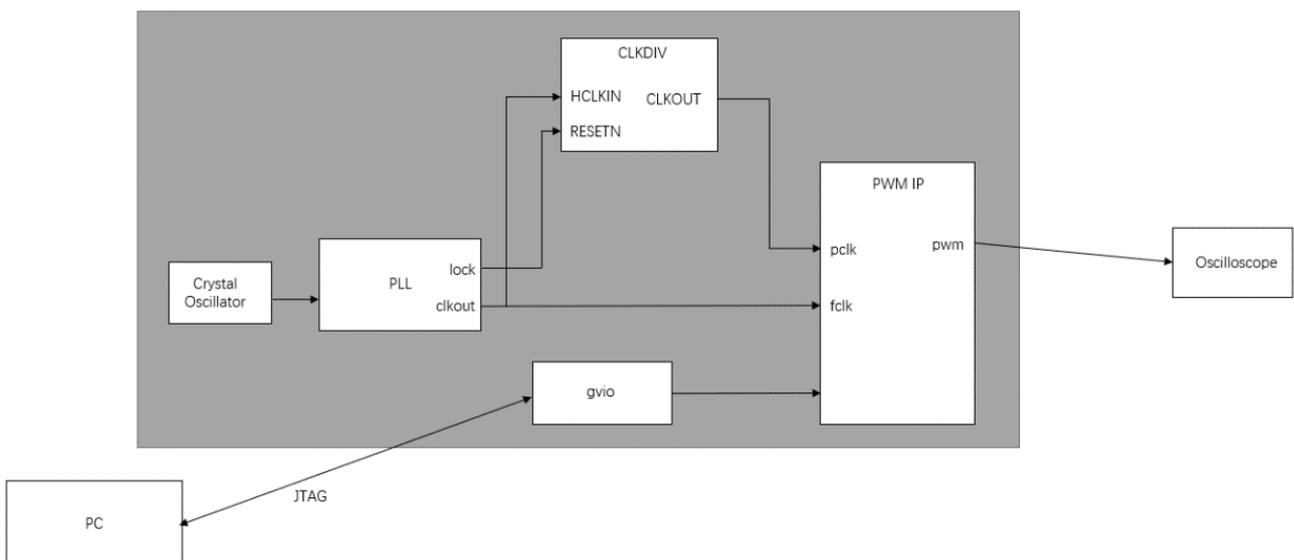
参数配置描述如下所示。

**Cycle Width:** PWM 周期和脉冲宽度输入位宽，范围 2~32。此参数影响 IP 下列信号的输入位宽：`duty_cycle`，`initial_cycle`，`initial_duty_cycle`。该参数的计算如下：PWM 周期时间为  $T_{cycle}$ ，`fclk` 的频率为  $F$ 。该参数为  $\lceil \log_2(2 \cdot F \cdot T_{cycle}) + 1 \rceil$  取整数部分。

# 7 参考设计

详细信息请参见高云半导体官网 [PWM 参考设计](#)。参考设计方案整体框图如图 7-1 所示。

图 7-1 参考设计整体框图



如上图所示，参考设计中例化 PWM IP，并调用 PLL 和 CLKDIV 为 IP 提供必要时钟和信号。在设计中，使用 gvio 工具驱动 PWM IP 输入控制信号。用户可使用 Gowin IDE 通过 JTAG 改变 gvio 信号的值，从而达到动态配置 PWM IP 的目的。用户可通过示波器观察 pwm 输出。

操作步骤如下：

1. 下载 fs 到开发板。
2. 在电脑上打开 Gowin IDE 的 Gowin Analyzer Oscilloscope 工具。
3. 点击 Gvio Core 的  “按钮允许 gvio 工具。”

4. 通过 gvio 配置 `initial_cycle=0x200`, `initial_duty_cycle=A`, `initial_update=1`, `pwm_en=1`。做完如上配置后, pwm 输出预期脉冲。
5. 通过 gvio 配置 `up=1`, pwm 脉冲输出宽度增加 1 个精度。
6. 通过 gvio 配置 `down=1`, pwm 脉冲输出宽度减少 1 个精度。
7. 通过 gvio 配置 `duty_cycle=0x20`, `duty_cycle_update=1`, pwm 脉冲更新为最新配置。

