



# Gowin Complex Multiplier IP 用户指南

IPUG521-1.1, 2025-07-04

**版权所有 © 2025 广东高云半导体科技股份有限公司**

**GOWIN**高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、Arora-V、GowinPnR、GoBridge 均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

## **免责声明**

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

## 版本信息

日期	版本	说明
2018/09/17	1.0	初始版本。
2025/07/04	1.1	<ul style="list-style-type: none"><li>● 更新 <a href="#">1.2 相关文档</a>;</li><li>● 更新 <a href="#">3.2 最大频率</a>;</li><li>● 更新 <a href="#">3.3 延迟 Latency</a></li><li>● 更新 <a href="#">3.4 资源利用</a>;</li><li>● 更新 IP 特征;</li><li>● 更新 Gowin Complex Multiplier IP 端口图及界面截图。</li></ul>

# 目录

图目录.....	ii
表目录.....	iii
<b>1 关于本手册.....</b>	<b>1</b>
1.1 手册内容.....	1
1.2 相关文档.....	1
1.3 术语、缩略语.....	2
1.4 技术支持与反馈.....	2
<b>2 概述.....</b>	<b>3</b>
2.1 Gowin Complex Multiplier IP 介绍.....	3
2.2 Complex Multiplier 介绍.....	4
<b>3 特征与性能.....</b>	<b>5</b>
3.1 主要特征.....	5
3.2 最大频率.....	5
3.3 延迟 Latency.....	5
3.4 资源利用.....	6
<b>4 功能描述.....</b>	<b>7</b>
<b>5 端口描述.....</b>	<b>8</b>
<b>6 时序说明.....</b>	<b>10</b>
<b>7 调用及配置.....</b>	<b>11</b>
<b>8 参考设计.....</b>	<b>13</b>

# 图目录

图 2-1 Complex Multiplier 结构示意图.....	4
图 5-1 Gowin Complex Multiplier IP I/O 端口图.....	8
图 6-1 Complex Multiplier 延时一个时钟周期的信号.....	10
图 7-1 调用 Complex Multiplier.....	11
图 7-2 Complex Multiplier 配置界面.....	12

# 表目录

表 1-1 术语、缩略语.....	2
表 2-1 Gowin Complex Multiplier IP 概述.....	3
表 3-1 Gowin Complex Multiplier IP 占用资源.....	6
表 5-1 Gowin Complex Multiplier IP IO 端口列表.....	9

# 1 关于本手册

## 1.1 手册内容

Gowin Complex Multiplier IP 用户指南主要内容包括功能特点、端口描述、时序说明、配置调用、参考设计等，旨在帮助用户快速了解 Gowin Complex Multiplier IP 的产品特性、特点及使用方法。本手册中的软件界面截图参考的是 1.9.11.02 版本，因软件版本升级，部分信息可能会略有差异，具体以用户软件版本的信息为准。

## 1.2 相关文档

通过登录高云半导体网站 [www.gowinsemi.com.cn](http://www.gowinsemi.com.cn) 可以下载、查看以下相关文档：

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS971, GW2AN-18X & 9X 器件数据手册](#)
- [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
- [DS981, GW5AT 系列 FPGA 产品数据手册](#)
- [DS1103, GW5A 系列 FPGA 产品数据手册](#)
- [DS1239, GW5AST 系列 FPGA 产品数据手册](#)
- [DS1105, GW5AS 系列 FPGA 产品数据手册](#)
- [DS1108, GW5AR 系列 FPGA 产品数据手册](#)
- [DS1118, GW5ART 系列 FPGA 产品数据手册](#)

- [SUG100, Gowin 云源软件用户指南](#)

## 1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义

表 1-1 术语、缩略语

术语、缩略语	全称	含义
DSP	Digital Signal Processing	数字信号处理
IP	Intellectual Property	知识产权
LUT	Look-up Table	查找表
RAM	Random Access Memory	随机存取存储器

## 1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：[www.gowinsemi.com.cn](http://www.gowinsemi.com.cn)

E-mail：[support@gowinsemi.com](mailto:support@gowinsemi.com)

Tel: +86 755 8262 0391

# 2 概述

## 2.1 Gowin Complex Multiplier IP 介绍

Gowin Complex Multiplier IP 旨在完成复数的乘法运算。

表 2-1 Gowin Complex Multiplier IP 概述

Complex Multiplier IP	
逻辑资源	请参见表 3-1
交付文件	
设计文件	Verilog (encrypted)
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis
应用软件	Gowin Software

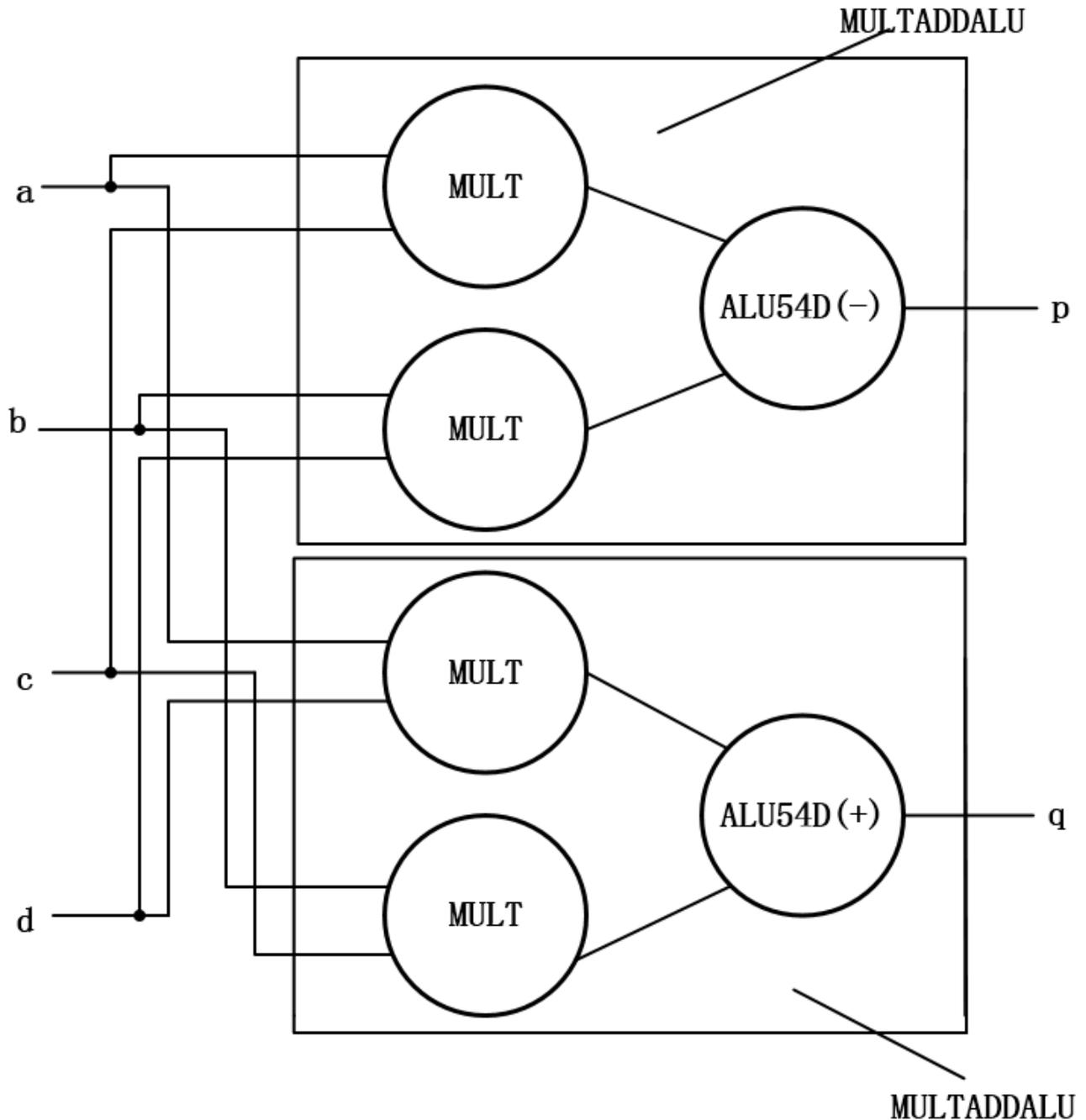
### 注!

可登录 [高云半导体网站](#) 查看芯片支持信息。

## 2.2 Complex Multiplier 介绍

复数乘法器（Complex Multiplier）用于实现复数的乘法，其结构示意图如图 2-1 所示。高云复数乘法器 IP 可通过调用乘加器（乘法器+加法器）实现。

图 2-1 Complex Multiplier 结构示意图



# 3 特征与性能

## 3.1 主要特征

- 输入数据位宽范围：2~36 位；
- 支持输入数据类型为有符号数；
- 支持 3 乘法或 4 乘法算法；
- 输出可延时并且延时可调，最大输出延时是 2 个时钟周期。

## 3.2 最大频率

Gowin Complex Multiplier IP 最大频率主要根据所用器件的速度等级（speed grade of the devices）以及配置参数确定。

## 3.3 延迟 Latency

Gowin Complex Multiplier IP 延迟指从输入到输出之间的时间延迟周期。Gowin Complex Multiplier IP 延时可通过数据寄存器实现，目前最大的时钟延时是 2 个时钟周期，最小是无延时。

## 3.4 资源利用

通过 Verilog 语言实现 Gowin Complex Multiplier IP。因使用器件的密度、速度和等级不同，其性能和资源利用情况可能不同。

以高云 GW5A-25 系列 FPGA 为例，Gowin Complex Multiplier IP 资源利用情况如表 3-1 所示，有关在其他高云 FPGA 上的应用验证，请关注后期发布信息。

GUI 配置选项不同，Complex Multiplier IP 资源消耗也不相同。

表 3-1 Gowin Complex Multiplier IP 占用资源

芯片型号(速度等级)		25(ES)	25(ES)	25(ES)
资源消耗	配置（数据位宽 N，乘法算法）	$N \leq 12$ ，4 乘法	$12 < N \leq 27$ ，3 乘法	$27 < N \leq 36$ ，3 乘法
	BSRAM	0	0	0
	DSP	2	3	6
	REG	0	110	146
	ALU	0	194	365
	LUT	1	1	1

# 4 功能描述

用户可通过 **Gowin Complex Multiplier IP** 实现复数乘法运算。该 IP 基于乘加器（乘法器+加法器）结构实现复数乘法，其输入数据位宽可配置，且不同位宽的复数乘法器将占用不同的硬件资源。因此，用户应在满足设计需求的前提下，尽量选择较小的数据位宽以优化资源利用率。

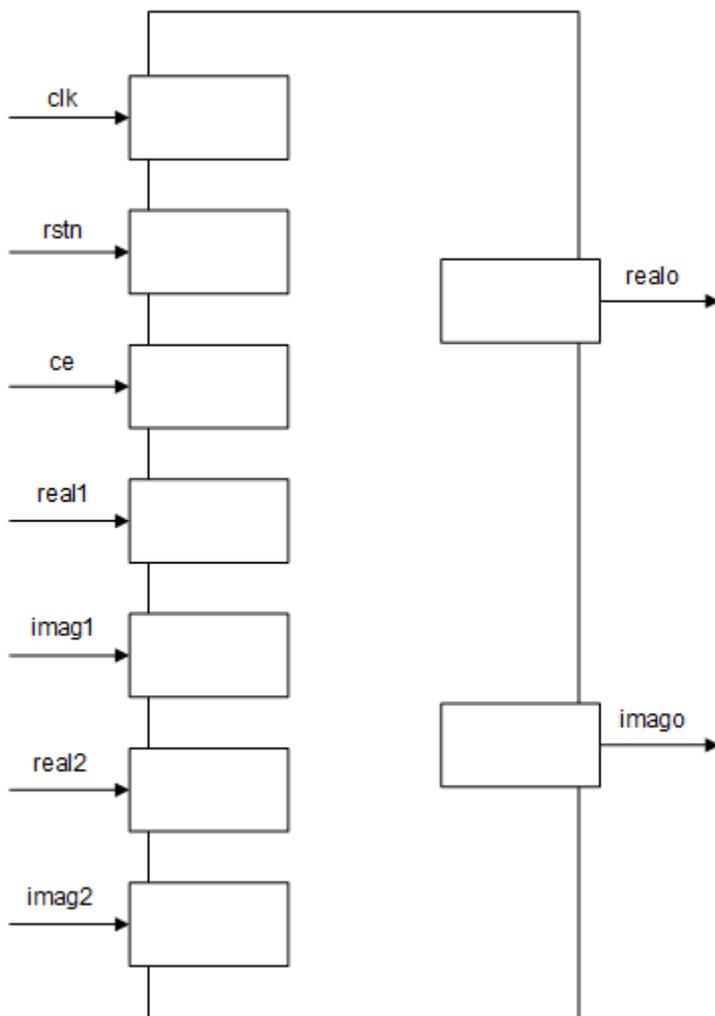
**Gowin Complex Multiplier IP** 可配置选项描述如下：

- 输入数据位宽  
输入数据位宽  $N$  可以通过 GUI 进行配置，目前输入有符号数数据  $N$  的位宽最大为 36 位。
- 输出数据位宽  
当 GUI 配置输入的数据位宽为  $N$  时，输出数据位宽为  $2N+1$ 。
- 乘法算法配置  
用户可自行选择 3 或 4 乘法算法。一般而言使用 **GW5A** 系列及输入位宽  $N < 12$  或使用 **GW2A/1N** 系列及输入位宽  $N < 18$  时，选择 4 乘法会节省 DSP 资源及得到更好的时序。若在此状况外，则选择 3 乘法会节省 DSP 资源，但逻辑资源消耗会较多，4 乘法会消耗更多 DSP 资源，但逻辑资源消耗会较小。
- 延迟配置  
输出的延时周期最多可延时 2 个周期，最少不进行延时。

# 5 端口描述

Gowin Complex Multiplier IP I/O 端口图如图 5-1 所示。

图 5-1 Gowin Complex Multiplier IP I/O 端口图



Gowin Complex Multiplier IP 的 I/O 端口信息如表 5-1 所示。

表 5-1 Gowin Complex Multiplier IP IO 端口列表

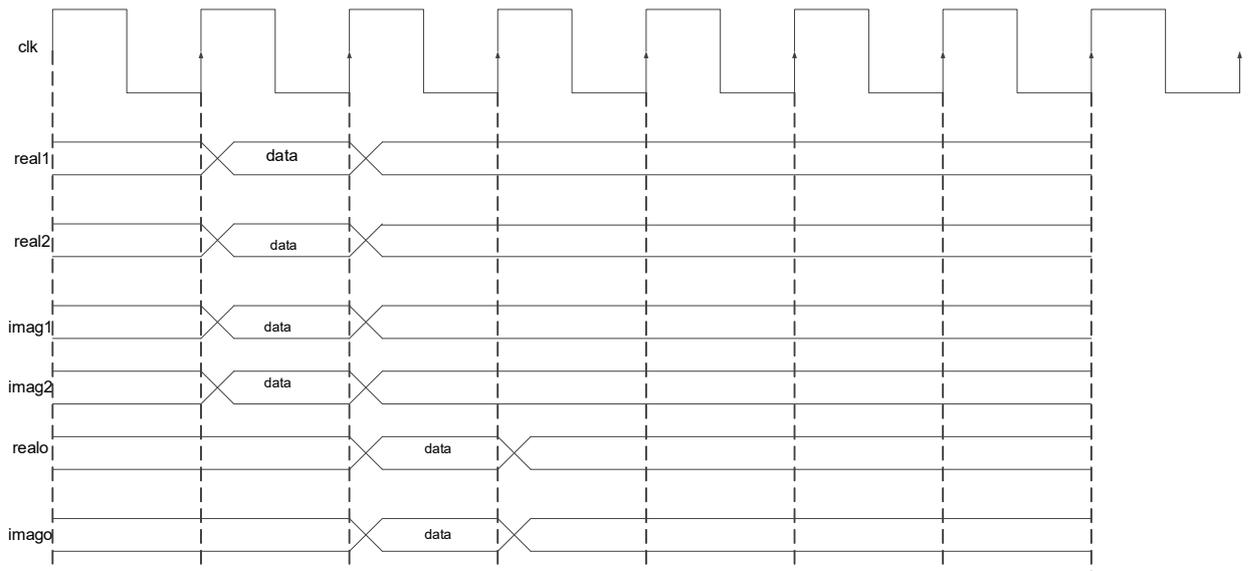
信号	方向	描述
clk	input	时钟信号
rstn	input	复位信号（低电平有效）
ce	input	时钟使能信号
real1	input	实部输入 1
real2	input	实部输入 2
imag1	input	虚部输入 1
imag2	input	虚部输入 2
realo	output	实部输出
imago	output	虚部输出

# 6 时序说明

本节旨在介绍 Gowin Complex Multiplier IP 输出信号的时序情况。

可以通过使数据经过寄存器来完成输出延时的目的，输出延时一个周期的示意图如图 6-1 所示。

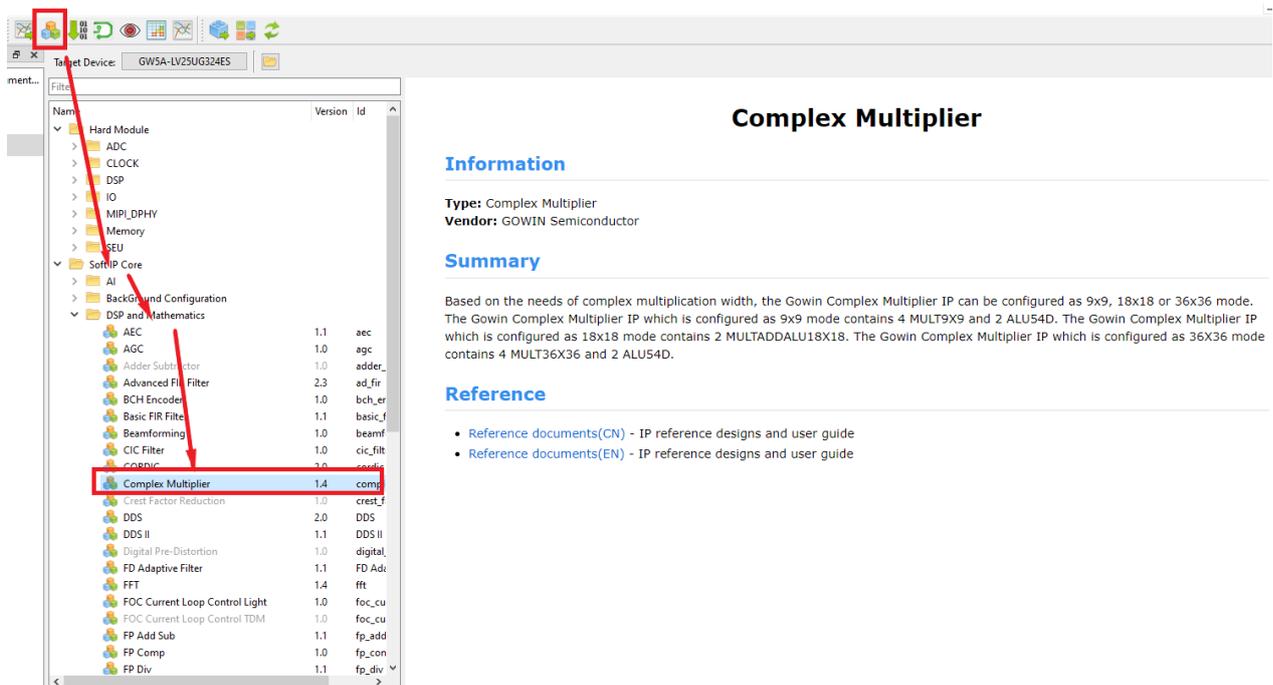
图 6-1 Complex Multiplier 延时一个时钟周期的信号



# 7 调用及配置

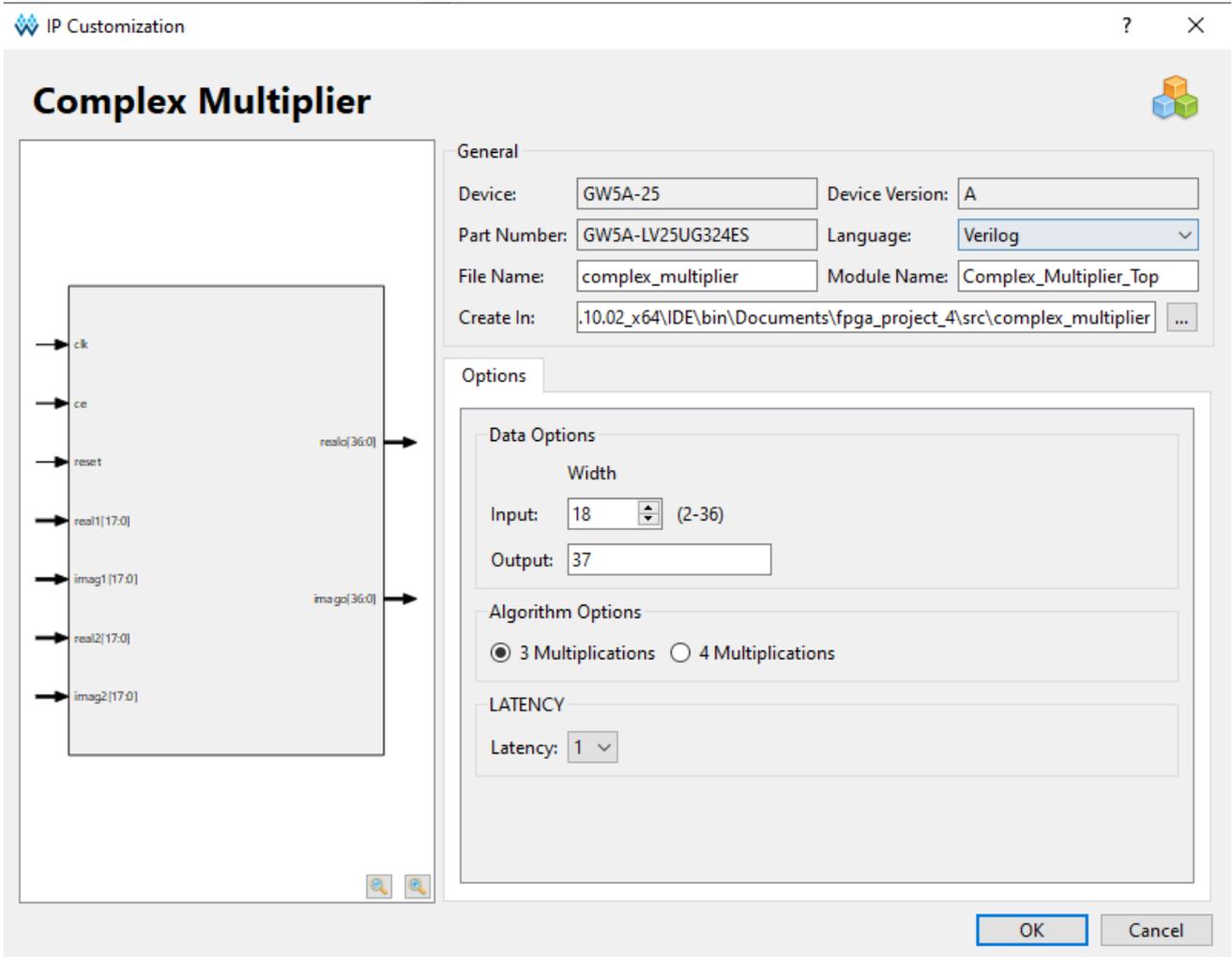
1. 在高云半导体云源软件界面菜单栏“Tools”下，可启动“IP Core Generator”工具，完成调用并配置“Complex Multiplier”。建立工程后，单击“IP Core Generator > Soft IP Core > Math > Complex Multiplier”即可打开 Complex Multiplier，如图 7-1 所示。

图 7-1 调用 Complex Multiplier



2. Complex Multiplier 配置界面如图 7-2 所示。

图 7-2 Complex Multiplier 配置界面



界面参数配置描述如下所示：

- **Data Options:** 输入数据位宽选择（2~36），输出位宽（只读）；
- **Algorithm Options:** 可选“3 Multiplication”或者“4 Multiplication”；
- **LATENCY:** 输出延迟（0-2）。

# 8 参考设计

本节主要介绍 **Complex Multiplier** 的参考设计实例的搭建及其使用方法。**Complex Multiplier** 的设计实例只有一个模块，详细信息见 **Complex Multiplier** [参考设计](#)。

在设计实例中，其运行步骤如下所示：

1. 我们将文档中存储得一串数据输入到 **Complex Multiplier IP**；
2. 通过 **Complex Multiplier IP** 计算后得到输出，再与正确数据进行比较。

## 设计实例应用

利用该设计实例能够快速验证 **Complex Multiplier** 的功能。当该参考设计应用于板级测试时，用户需为参考设计提供合适的激励，信号的观测可配合在线逻辑分析仪或示波器进行。

