



Gowin XCORR IP 用户指南

IPUG530-1.1, 2025/07/04

版权所有 © 2025 广东高云半导体科技股份有限公司

GOWIN高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、-V、GowinPnR、GoBridge 均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2019/02/08	1.0	初始版本。
2025/07/04	1.1	- 更新 1.2 相关文档; - 更新 3.3 延迟 Latency 描述; - 更新 3.4 资源利用; - 更新 Gowin XCORR IP 端口图、时序图及界面截图。

目录

图目录.....	ii
表目录.....	iii
1 关于本手册.....	1
1.1 手册内容.....	1
1.2 相关文档.....	1
1.3 术语、缩略语.....	2
1.4 技术支持与反馈.....	2
2 概述.....	3
2.1 Gowin XCORR IP 介绍.....	3
2.2 XCORR 介绍.....	3
3 特征与性能.....	5
3.1 主要特征.....	5
3.2 最大频率.....	5
3.3 延迟 Latency.....	5
3.4 资源利用.....	5
4 功能描述.....	6
4.1 XCORR 结构与功能.....	6
4.2 数据位宽设置.....	7
4.3 序列长度设置.....	7
4.4 数据延迟设置.....	7
5 端口描述.....	8
6 时序说明.....	9
7 调用及配置.....	10
8 参考设计.....	12

图目录

图 2-1 XCORR 结构示意图.....	4
图 4-1 Gowin XCORR IP 接口实现.....	6
图 6-1 XCORR 信号时序.....	9
图 7-1 调用 XCORR.....	10
图 7-2 XCORR 界面.....	11

表目录

表 1-1 术语、缩略语.....	2
表 2-1 Gowin XCORR IP 概述.....	3
表 3-1 Gowin XCORR IP 占用资源.....	5
表 5-1 Gowin XCORR IPIO 端口列表.....	8

1 关于本手册

1.1 手册内容

Gowin XCORR IP 用户指南主要内容包括功能特点、端口描述、时序说明、配置调用、参考设计等，旨在帮助用户快速了解 Gowin XCORR IP 的产品特性、特点及使用方法。本手册中的软件界面截图参考的是 1.9.11.02 版本，因软件版本升级，部分信息可能会略有差异，具体以用户软件版本的信息为准。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com.cn 可以下载、查看以下相关文档：

- [DS100, GW1N 系列 FPGA 产品数据手册](#)
- [DS117, GW1NR 系列 FPGA 产品数据手册](#)
- [DS821, GW1NS 系列 FPGA 产品数据手册](#)
- [DS861, GW1NSR 系列 FPGA 产品数据手册](#)
- [DS102, GW2A 系列 FPGA 产品数据手册](#)
- [DS226, GW2AR 系列 FPGA 产品数据手册](#)
- [DS976, GW2AN-55 器件数据手册](#)
- [DS971, GW2AN-18X & 9X 器件数据手册](#)
- [DS961, GW2ANR 系列 FPGA 产品数据手册](#)
- [DS981, GW5AT 系列 FPGA 产品数据手册](#)
- [DS1103, GW5A 系列 FPGA 产品数据手册](#)
- [DS1239, GW5AST 系列 FPGA 产品数据手册](#)
- [DS1105, GW5AS 系列 FPGA 产品数据手册](#)
- [DS1108, GW5AR 系列 FPGA 产品数据手册](#)
- [DS1118, GW5ART 系列 FPGA 产品数据手册](#)

- [SUG100, Gowin 云源软件用户指南](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
ALU	Arithmetic Logic Unit	算术逻辑单元
BSRAM	Block Static Random Access Memory	块状静态随机存储器
DSP Macros	DSP Macros	DSP 宏单元
I/O Logic	Input/Output Logic	输入/输出逻辑
LUT	Look-up Table	查找表
REG	Register	寄存器

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com.cn

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 概述

2.1 Gowin XCORR IP 介绍

Gowin XCORR IP 旨在完成互相关的运算。

表 2-1 Gowin XCORR IP 概述

Gowin XCORR IP	
逻辑资源	请参见表 3-1。
交付文件	
设计文件	Verilog
参考设计	Verilog
TestBench	Verilog
测试设计流程	
综合软件	GowinSynthesis
应用软件	Gowin Software

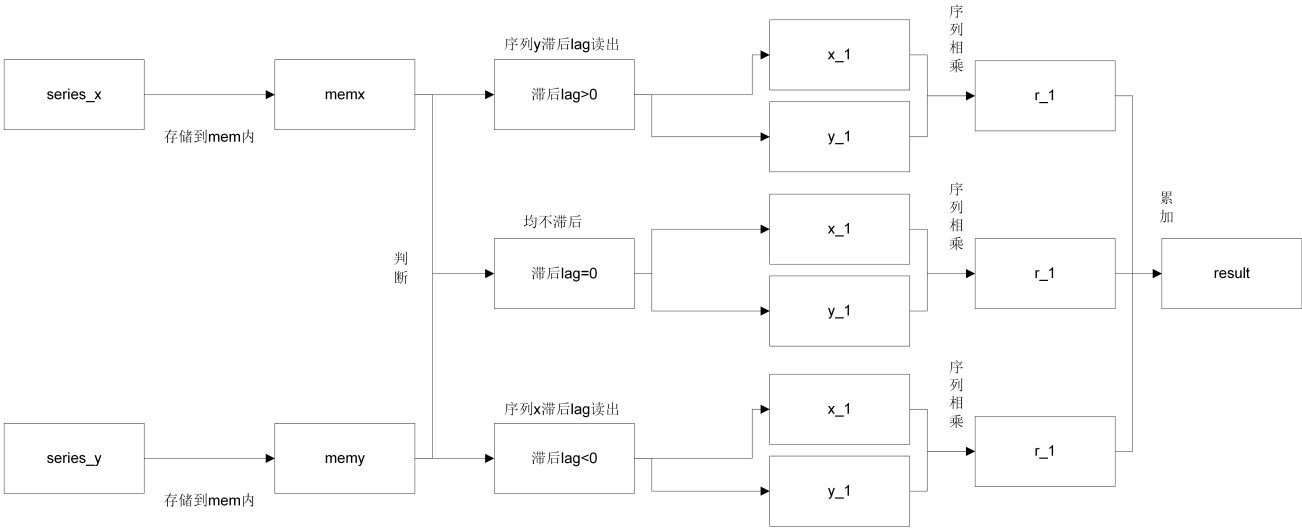
注！

可登录 [高云半导体网站](#) 查看芯片支持信息。

2.2 XCORR 介绍

互相关（XCORR）是以为用户提供实现两随机输入序列间互相关运算的模块为目的而设计的 IP。高云 XCORR IP 可实现两随机序列间互相关运算，是一个功能全面的互相关运算 IP。其结构示意图如 [图 2-1](#) 所示。

图 2-1 XCORR 结构示意图



3 特征与性能

3.1 主要特征

- 可实现随机输入序列互相关运算。
- 可配置输入序列长度。
- 可配置数据位宽。
- 可配置数据延迟。

3.2 最大频率

Gowin XCORR IP 的最大频率与配置的输入序列长度与数据延迟有关。

3.3 延迟 Latency

Gowin XCORR IP 输出延迟为一个 delay 所对应的时间。

3.4 资源利用

通过 Verilog 语言实现 Gowin XCORR IP。因使用器件的密度、速度和等级不同，其性能和资源利用情况可能不同。

以高云 GW5A-25 系列 FPGA 为例，Gowin XCORR IP 资源利用情况如表 3-1 所示，有关在其他高云 FPGA 上的应用验证，请关注后期发布信息。

表 3-1 Gowin XCORR IP 占用资源

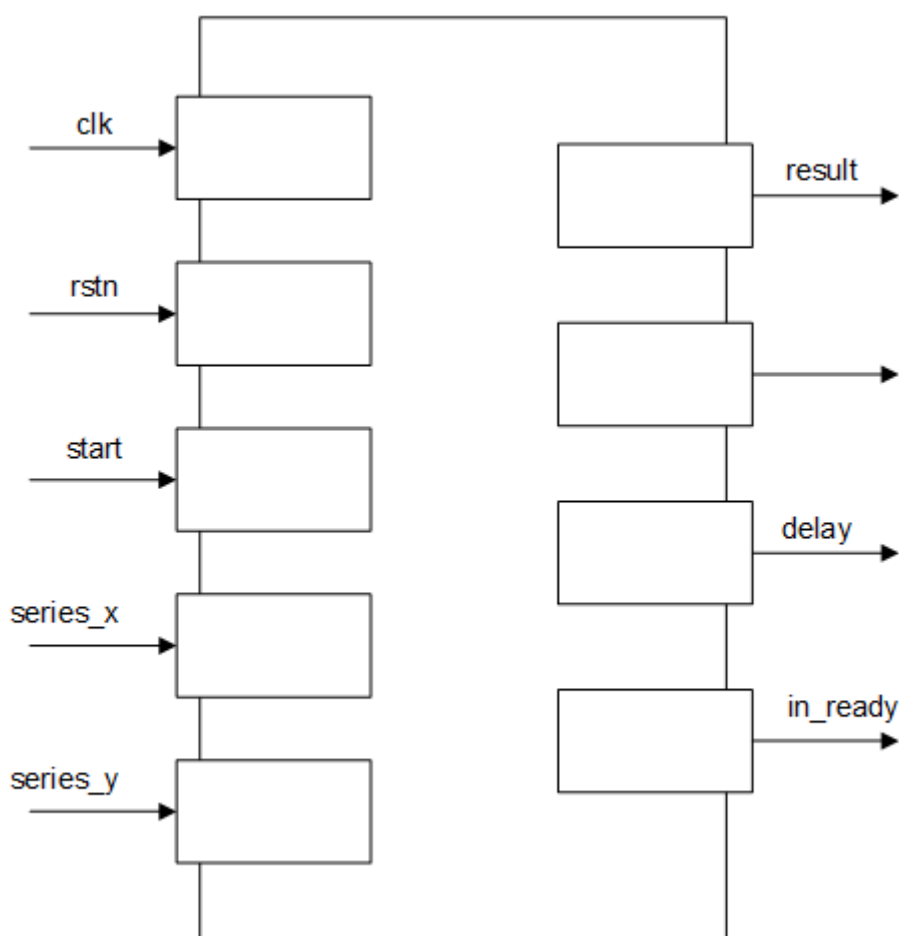
器件系列	速度等级	器件名称	资源利用	备注
GW5A-25	ES	Registers	80	Input Data Width = 17 Sequence Length = 1024 Data Delay = 3
		LUT	246	
		ALU	24	
		BSRAM	2	
		DSP	1	

4 功能描述

4.1 XCORR 结构与功能

高云 XCORR IP 可实现两随机序列互相关运算，用户生成该模块时可根据需求自行配置序列长度、数据位宽、数据延迟。其结构框图如图 4-1 所示。

图 4-1 Gowin XCORR IP 接口实现



用户自行输入 **series_x**（序列 x）、**series_y**（序列 y），IP 计算得出 **result**（结果）。

4.2 数据位宽设置

可以通过 GUI 界面配置数据位宽，该互相关 IP 支持有符号位数据，最高位为符号位，最大位宽 18 位，最小位宽 16 位。

4.3 序列长度设置

可以通过 GUI 界面配置输入序列的长度，包括 256、512、1024、2048。

4.4 数据延迟设置

可以通过 GUI 界面配置数据延迟，可选范围是 1~16。

5 端口描述

有关 Gowin XCORR IP IO 端口详情，如[表 5-1](#) 所示。

表 5-1 Gowin XCORR IPIO 端口列表

信号	方向	描述
series_x	input	输入随机序列 series_x
series_y	input	输入随机序列 series_y
clk	input	时钟信号
rstn	input	复位信号(低电平有效)
start	input	开始信号
result	output	输出结果 result
delay	output	延迟信号（有符号）
complete	output	完成信号，高电平时 result 为有效结果
in_ready	output	准备输入信号

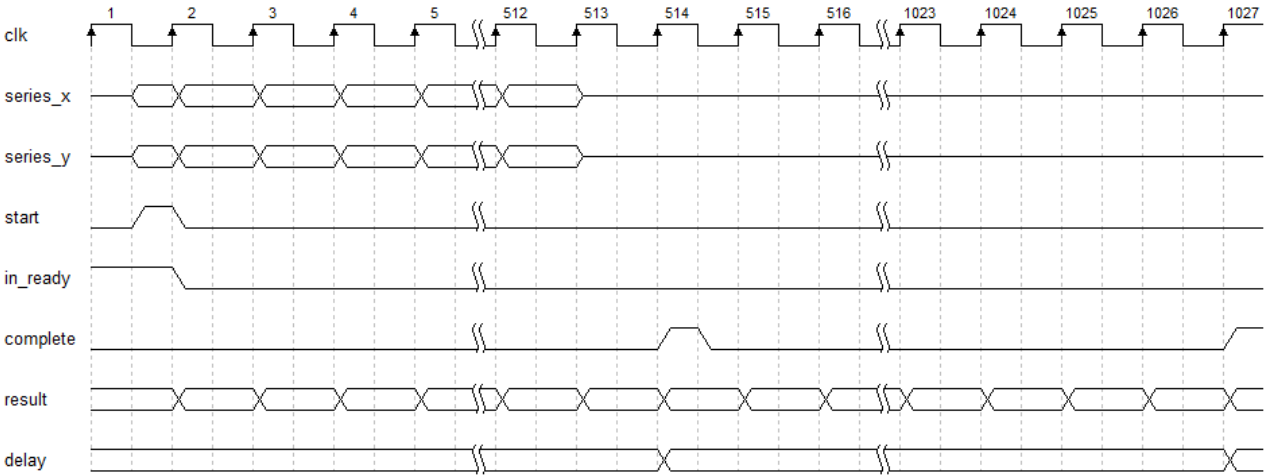
接口框图如[图 4-1](#) 所示。

6 时序说明

本节旨在介绍 XCORR IP 的时序情况。

Gowin XCORR IP 信号时序图如图 6-1 所示。**start** 信号下降沿后开始输入数据，序列 **series_x**、**series_y**，经过计算后，在 **complete** 信号到来时输出结果 **result**。

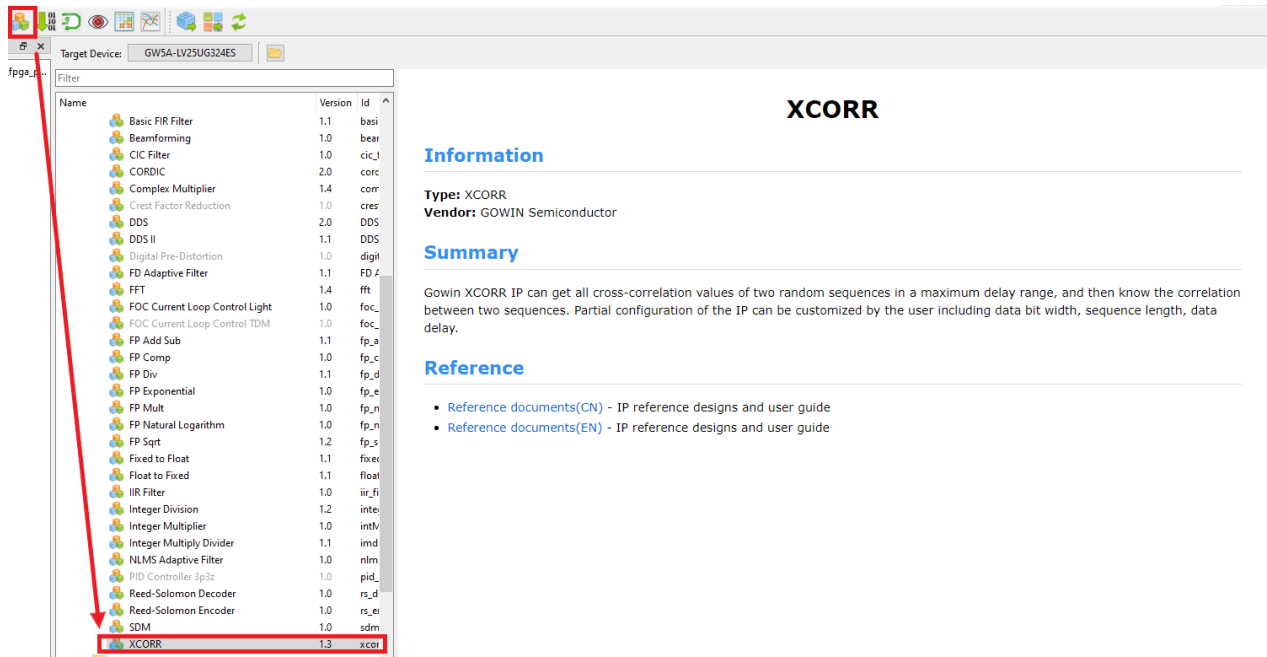
图 6-1 XCORR 信号时序



7 调用及配置

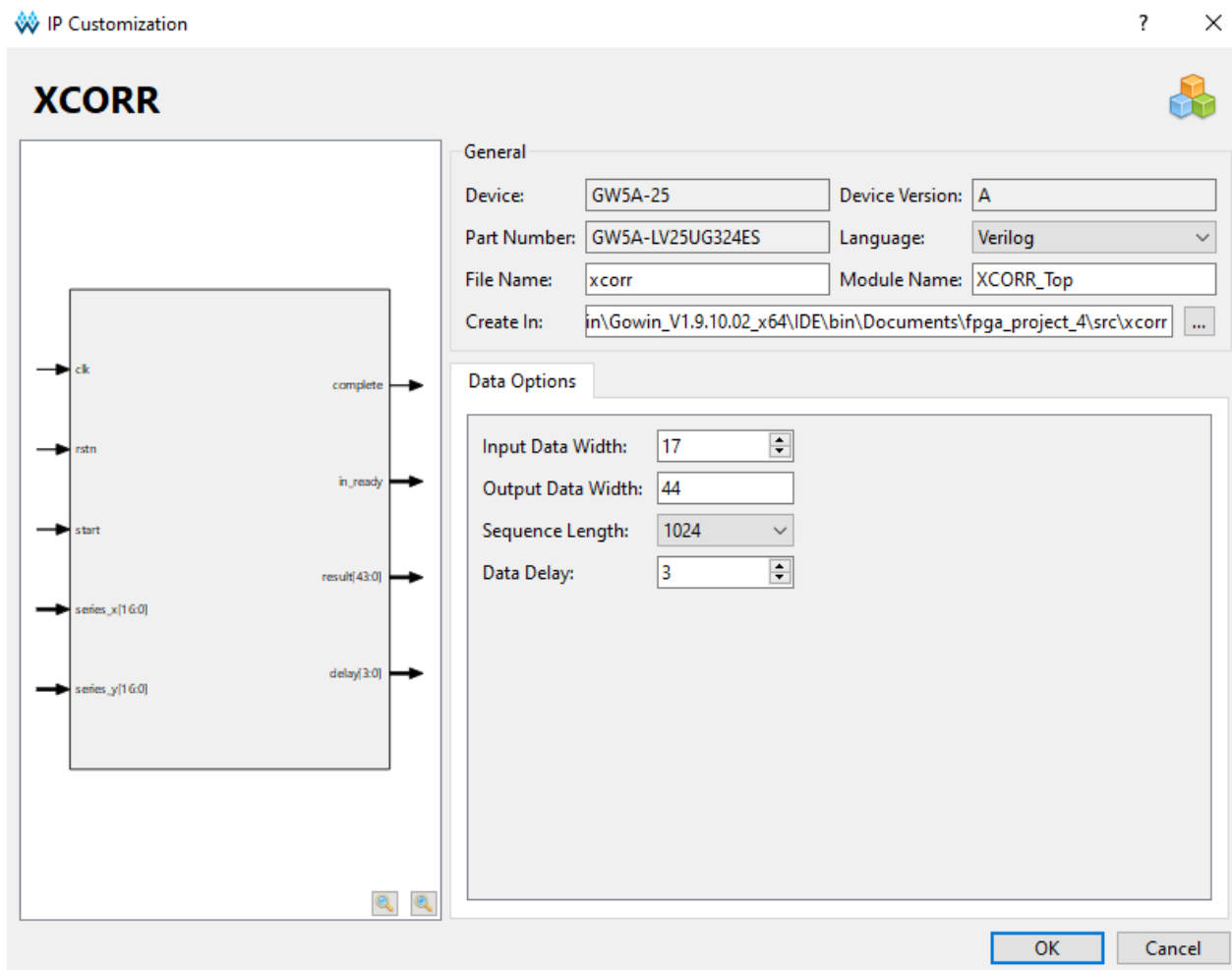
1. 在高云半导体云源软件界面菜单栏“Tools”下，可启动 IP Core Generator 工具，完成调用并配置 XCORR。打开 IP Core Generator 用户建立工程后，单击“IP Core Generator > Soft IP Core > DSP and Mathematics > XCORR”即可打开 XCORR IP，如图 7-1 所示。

图 7-1 调用 XCORR



2. Gowin XCORR IP 界面如图 7-2 所示。用户根据自身需求配置好图中参数后单击“OK”即可生成 XCORR IP。

图 7-2 XCORR 界面



界面参数配置描述如下所示：

- Input Data Width: 输入数据位宽选择（16~18）；
- Output Data Width: 输出位宽（只读）；
- Sequence Length: 输入序列长度选择（256/512/1024/2048）；
- Data Delay: 数据延迟（1-16）。

8 参考设计

可参考 [ref_design](#) 内相关测试案例。

