

# Gowin FPGA 结温手册

## 关于本手册

本手册主要描述高云 FPGA 产品的电流管理设计以及参考计算方法。阅读本手册前，请参阅 [《SUG282, Gowin 功耗分析工具用户指南》](#)。本手册中的相关术语、缩略语及相关释义如表 1 所示。

表 1 术语、缩略语

术语、缩略语	全称	含义
$T_J$	Junction Temperature of the Device	器件结温
$T_C$	Case Temperature of the Device	器件壳温
$T_A$	Ambient Temperature	环境温度
$\theta_{CS}$	Thermal resistance of case-to-heatsink	壳表面到散热片的热阻
$\theta_{SA}$	Thermal resistance of heatsink-to-ambient	散热片到环境的热阻
$\theta_{JA}$	Thermal resistance of junction-to-ambient	结到环境的热阻
$\theta_{JC}$	Thermal resistance of junction-to-case	结到壳表面的热阻

## 介绍

功耗热量管理是 FPGA 系统设计中的重要部分，为了能够正确的评估系统设计的热特性，需要根据 FPGA 器件热特性数据表中指定的最大允许结温来进行系统设计或 FPGA 器件选型。

系统设计者应充分考虑并分析其设计模块的电流，以确保器件和封装不超过结温要求。

影响 FPGA 工作电流的因素有很多。

例如：DIE 尺寸、散热片尺寸、气流、功率、印刷电路板设计、其他设备的邻近性和用户应用。

系统设计者应使用功耗分析工具来测量功耗和分析每个开关特性，请参考 [《SUG282, Gowin 功耗分析工具用户指南》](#)。若计算出的  $T_{JMAX}$  超过了指定的范围（如表 2 所示），请参考以下内容，以降低整体电流和封装温度。

## 功耗分析

由于电流是影响 FPGA 热量的最关键因素，电流过大会使 FPGA 发热量升高，同时大电流容易导致电源部分负载大局部温度过高，因此解决功耗热量的重点在于降低 FPGA 功耗电流。

整个 FPGA 设计的总电流由三部分组成：

- 芯片静态电流
- 设计静态电流
- 设计动态电流

### 芯片静态电流

FPGA 在上电后还未配置时，主要有晶体管的泄漏电流所消耗的功耗。其中还包括浪涌电流是在晶体管最初的逻辑状态不确定时形成的电流。

### 设计静态电流

当 FPGA 配置完成后，当设计还未启动时，需要维持 I/O 的静态电流，时钟管理和其他部分电路的静态功耗。

### 设计动态电流

FPGA 内设计正常启动后，设计的功耗：

该类功耗量主要取决于芯片所用的电平，以及 FPGA 内部逻辑和布线资源的占用。

第一部分的电流取决于 FPGA 芯片硬件设计本身。

第二第三部分电流与用户的设计和 PFPGA 设置息息相关，这里主要介绍需要重点优化的第三部分：设计动态电流。

这部分占总电流的 90% 左右，因此降低设计动态电流是降低整个系统电流的关键因素。

1. 热量与功率的关系，如公式：

$$T_J = T_A + \text{功率} \times \Theta_{JA}$$

或者

$$T_J = T_A + \text{功率} \times (\Theta_{JC} + \Theta_{CS} + \Theta_{SA})$$

2. 降低结温的途径：  
增加环境内的气流，以降低外壳或环境温度。
3. 可通过以下方法降低电流：
  - a) PCB 方案优化
  - b) PCB 添加过孔用来提高空气流动
  - c) 电源地，FPGA 地，其他器件地散热分开
  - d) 分散高温器件
  - e) LDO 耗能很高，可采用两级 DCDC 方案替代
  - f) 优化时钟设计
  - g) 确保性能的情况下，降低逻辑翻转率
  - h) 禁止不必要的时钟翻转
  - i) 关闭不使用的逻辑区域
  - j) 选择合适的散热器和散热材料：铝散热片

## 低功耗系统设计

FPGA 动态功耗主要体现为存储器，内部逻辑，时钟，I/O 消耗的功耗。

### 1. 软件算法优化

在系统设计时，时钟翻转和用户逻辑资源使用对功耗有主要的影响，应当尽量减少用户逻辑资源使用，进行区分规划，减少时钟翻转。

### 2. 资源使用效率优化

其中 DSP, BRAM, IO, 资源等占用的功耗相对比较大, 请参考[《SUG282, Gowin 功耗分析工具用户指南》](#)进行设置。

### 3. PCB 设计

PCB 设计时，主要以热传递和热隔离为主导思想。

- 芯片选型尽量选择 BGA 封装
- EPAD 充分接地可以提高散热
- 多打一些散热的过孔
- 电源等高温器件尽量分离
- 温度敏感器件应隔离
- 设计多层地
- 信号传递主路尽量宽

## 散热器设计

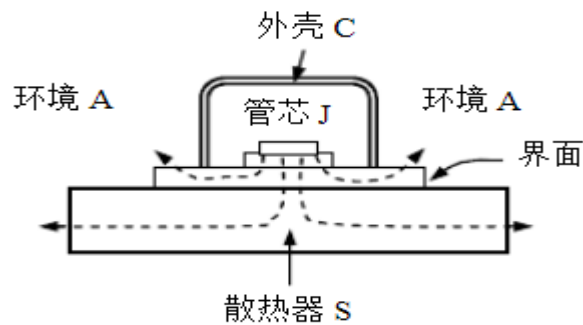
### 1. 参数定义

散热器参数定义如表 2 所示。

表 2 参数定义

散热器参数定义	散热器参数介绍	散热器参数单位
$\theta_{JA}$	结到环境的热阻	$^{\circ}\text{C}/\text{W}$
$\theta_{JC}$	结到壳表面的热阻	$^{\circ}\text{C}/\text{W}$
$\theta_{CS}$	器件外壳到散热片的热阻	$^{\circ}\text{C}/\text{W}$
$\theta_{SA}$	散热片到环境的热阻	$^{\circ}\text{C}/\text{W}$
$T_J$	半导体器件结温度	$^{\circ}\text{C}$
$T_C$	半导体器件外壳温度	$^{\circ}\text{C}$
$T_S$	散热器温度	$^{\circ}\text{C}$
$T_A$	环境温度	$^{\circ}\text{C}$
$P_D$	半导体器件使用功率	$\text{W}$
$\Delta T_{SA}$	散热器温升	$^{\circ}\text{C}$

### 2. 散热片与芯片热接触点介绍



### 3. 散热片计算方法:

请参考公式:

$$\theta_{SA} = (T_J - T_A) / P_D - \theta_{JC} - \theta_{CS}$$

注!

- 散热器热阻 $\theta_{SA}$ 是选择散热器的主要依据
- $T_J$ 和 $\theta_{JC}$ 是芯片手册提供的参数
- $P_D$ 是设计要求的参数
- $\theta_{CS}$ 可从热设计专业书籍中查表

### 4. 详细计算流程:

#### a) 计算总热阻 $\theta_{JA}$ :

$$\theta_{JA} = (T_{JMAX} - T_A) / P_D$$

#### b) 计算散热器热阻 $\theta_{SA}$ 或温升 $\Delta T_{SA}$ :

- $\theta_{SA} = \theta_{JA} - \theta_{JC} - \theta_{CS}$
- $\Delta T_{SA} = \theta_{SA} \times P_D$

#### c) 确定散热器

- 由上述公式求出散热器温升 $\Delta T_{SA}$ , 然后计算散热器的综合换热系数 $\alpha$

$$\alpha = 7.2 \Psi_1 \Psi_2 \Psi_3 \sqrt{\sqrt{[(T_S - T_A) / 20]}}$$

- $\Psi_1$ -描写散热器  $l/b$  对  $\alpha$  的影响, ( $l$  为散热器的长度,  $b$  为肋片间距)
- $\Psi_2$  - 描述散热器  $h/b$  对  $\alpha$  的影响, ( $h$  为散热器肋片的高度);
- $\Psi_3$  - 描写散热器宽度尺寸  $W$  增加时对  $\alpha$  的影响;

- $\sqrt{\sqrt{[(T_S - T_A) / 20]}}$  - 描写散热器表面最高温度对周围环境的温升对  $\alpha$  的影响

#### d) 计算散热片两片肋片间所能散去的功率 $Q_0$

$$Q_0 = \alpha \times \Delta T_{SA} \times (2h+b) \times l$$

#### e) 根据单面带肋或双面带肋散热器的肋片数 $n$ , 计算散热功率 $P_D'$

- 单面肋片:  $P_D' = nQ_0$
- 双面肋片:  $P_D' = 2nQ_0$
- 若 $P_D' > P_D$  时则能满足要求

表 3 不同封装热阻信息

器件	封装	尺寸	管脚数	$\theta_{JA}^{\circ}\text{C/W}$	$\theta_{JC}^{\circ}\text{C/W}$	Note
EQ144	eLQFP	20x20	144	31.35	8.35	GW2A-18/GW2AR-18
EQ176	eLQFP	20x20	176	40.39	11.75	GW1N-9/GW2AR-18
LQ100	LQFP	14x14	100	49.9	9.88	GW1N-1/GW1N-2/ GW1N-1P5/GW1N-4/ GW1N-9
MG196	MBGA	8x8	196	34.69	8.09	GW2A-18
PG256	PBGA	17x17	256	39.00	11.57	GW1N-9/GW1N-4
PG256S	PBGA	17x17	256	31.508	7.605	GW2A-18
PG484	PBGA	23x23	484	18.71	5.22	GW2A-55
PG484	PBGA	23x23	484	23.84	4.98	GW2A-18
QN88	QFN	10x10	88	32.62	9.721	GW1N-2/GW1N-4/ GW1N-9
QN88	QFN	10x10	88	29.84	7.25	GW2A-18/GW2AR-18
UG324	UBGA	15x15	324	24.408	5.279	GW2A-55
UG324	UBGA	15x15	324	32.37	9.48	GW2A-18
UG400	UBGA	17x17	400	31.571	9.504	GW2AN-9X/GW2AN-18X
UG484	UBGA	19x19	484	31.122	9.484	GW2A-18/GW2AN-9X/ GW2AN-18X

注!

- 以上数据均采用 JEDEC 标准环境域设定，除 GW2A-18 器件 MG196 和 PG484 封装的  $\theta_{JC}$  数据是在 1S0P 测试板下测得，其余所有封装的  $\theta_{JA}$  和  $\theta_{JC}$  数据均在 2S2P 测试板下测得。
- 集成电路的封装热阻和芯片大小、框架结构、框架基岛大小、直接材料导热系数、PCB 板的设计、安装外置散热片、产品工作环境风速、产品工作功率都有关系，以上数据仅供参考。

## 客户案例

1. 案例背景  
案例 LED 显示屏，通过以太网控制。采用 DC 供电 5V-to-1V，PCB 尺寸 L=77MM,W=20MM,H=2MM，以太网工作频率 125MHz\*8，密闭环境，室温 70℃，FPGA 采用 GW1N-QN88 器件。
2. 案例事件  
LED 显示屏，出现花屏并且以太网数据不稳定的情况。
3. 问题描述  
通过排查，问题初步定位在高温下 FPGA 大电流导致的电路板电源部分高温，传导的高温导致以太网芯片不工作，FPGA 消耗电流是随环境温度和器件壳温增加而上升，环境高温 70℃电路板表面温度达到 110℃，FPGA 芯片在结温超过 125℃仍在正常工作。
4. 第一次优化  
优化内部时钟，以及功能模块优化后电流明显降低，但是仍然会出现电路板温度偏高，FPGA 消耗电流偏大，以太网芯片工作不稳定的情况。
5. 第二次优化  
通过上述的散热片设计章节提到的方法，最终选用加装铝制散热片方案，尺寸为 L=48MM,W=25MM,H=5MM，给主 FPGA 芯片和以太网芯片散热，测试后电流在优化软件后进一步降低，整个电路板温度降低，已经满足了客户的需求。
6. 后期优化建议  
设计 PCB 时，FPGA，电源地，以太网地散热分开，这样芯片散热互相传导小，电路板散热会更好，FPGA 电流可以做到更低。

## 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：[www.gowinsemi.com](http://www.gowinsemi.com)

E-mail：[support@gowinsemi.com](mailto:support@gowinsemi.com)

Tel: +86 755 8262 0391

## 版本信息

日期	版本	说明
2018/06/21	1.0	初始版本。
2023/09/01	1.0.1	更新“散热器设计”章节中的“表 3 不同封装热阻信息”。



版权所有 © 2023 广东高云半导体科技股份有限公司

**GOWIN高云**、Gowin、高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其所有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

## 免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。