



GW5A 系列 FPGA 产品 封装与管脚手册

UG1101-1.2.1, 2024-10-25

版权所有 © 2024 广东高云半导体科技股份有限公司

 GOWIN高云、Gowin、晨熙、高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本文档内容的部分或全部，并不得以任何形式传播。

免责声明

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

版本信息

日期	版本	说明
2023/04/20	1.0	初始版本。
2023/05/25	1.1	新增 MG196S 和 UG225S 封装。
2023/07/06	1.1.1	新增 LQ100 和 PG256S 封装。
2023/08/10	1.1.2	更新“3.1.13 UG256C EV 版本管脚分布示意图”中“表 3-13 GW5A-25 器件 UG256C EV 版本其他管脚”的 VCC_REG 管脚位号。
2023/09/28	1.1.3	● 新增 PG256 封装信息。 ● 更新“3.1 GW5A-25 器件管脚分布示意图”的“表 3-13 GW5A-25 器件 UG256C EV 版本其他管脚”、“表 3-4 GW5A-25 器件 UG256C LV 版本其他管脚”、“表 3-5 GW5A-25 器件 PG256C EV 版本其他管脚”、“表 3-6 GW5A-25 器件 PG256C LV 版本其他管脚”。
2023/10/31	1.1.4	删除 GW5A-25 器件 LV 版本的 UG256C 和 PG256C 封装信息。
2023/11/30	1.1.5	● 新增 LQ144 封装信息。 ● 更新“表 2-3 GW5A-25 器件管脚数目列表”中 MG121N 的 IO 数目。
2024/02/02	1.1.6	● 更新 GW5A-138 封装的 IO 信息。 ● 新增 GW5A-25 器件 LV 版本 LQ100 封装信息。 ● 新增“表 2-4 GW5A-138 器件管脚数目列表”的注释。 ● 删除 GW5A-25 器件 EV 版本 LQ144 封装信息，新增 LV 版本 LQ144 封装信息。
2024/03/29	1.1.7	● 新增 GW5A-25 器件 LV 版本 PG196S 和 UG324F 封装信息。 ● 更新“表 3-1 GW5A-25 器件 LQ100 EV 版本其他管脚”和“表 3-2 GW5A-25 器件 LQ100 LV 版本其他管脚”的 VSS 管脚。
2024/05/09	1.1.8	● 删除 GW5A-25 器件 LV 版本的 UG225S 封装信息。 ● 新增 GW5A-25 器件 LV 版本 UG324S/PG256S/MG196S 封装信息。 ● 更新 GW5A-25 器件 LV 版本 MG196S 的电源管脚 VCC_REG 为 NC。 ● 更新 GW5A-25 器件 EV 版本 UG225S 的 PIN G6 管脚名改 VCC_EXT。
2024/07/05	1.1.9	● 更新电源管脚名称 ● 新增 GW5A-60 器件 EV 版本的 UG324S 封装信息。 ● 新增 GW5A-60 器件 LV 版本的 UG324A 封装信息。
2024/08/09	1.2	● 新增 GW5A-60 器件 LV 版本的 UG324S 封装信息。 ● 新增 GW5A-60 器件 EV 版本的 PG324C 封装信息。
2024/10/25	1.2.1	● 更新 LQ100 封装 VCCIO2 管脚信息。 ● 新增 GW5A-25 器件 LV 版本的 UG256C 封装信息。

目录

目录	i
图目录	iii
表目录	v
1 关于本手册	1
1.1 手册内容	1
1.2 相关文档	1
1.3 术语、缩略语	1
1.4 技术支持与反馈	2
2 概述	3
2.1 无铅封装	3
2.2 封装和最大用户 I/O 信息	3
2.3 电源管脚	4
2.4 管脚数目	5
2.4.1 GW5A-25 器件管脚数目	5
2.4.2 GW5A-138 器件管脚数目	11
2.4.3 GW5A-60 器件管脚数目	12
2.5 I/O BANK 说明	13
3 管脚分布示意图	15
3.1 GW5A-25 器件管脚分布示意图	15
3.1.1 LQ100 EV 版本管脚分布示意图	15
3.1.2 LQ100 LV 版本管脚分布示意图	16
3.1.3 LQ144 LV 版本管脚分布示意图	17
3.1.4 MG121N LV 版本管脚分布示意图	18
3.1.5 MG196S EV 版本管脚分布示意图	19
3.1.6 MG196S LV 版本管脚分布示意图	20
3.1.7 PG196S LV 版本管脚分布示意图	21
3.1.8 PG256 LV 版本管脚分布示意图	22
3.1.9 PG256C EV 版本管脚分布示意图	23

3.1.10 PG256S EV 版本管脚分布示意图	24
3.1.11 PG256S LV 版本管脚分布示意图	25
3.1.12 UG225S EV 版本管脚分布示意图	26
3.1.13 UG256C EV 版本管脚分布示意图	27
3.1.14 UG256C LV 版本管脚分布示意图	28
3.1.15 UG324 LV 版本管脚分布示意图	29
3.1.16 UG324F LV 版本管脚分布示意图	30
3.1.17 UG324S EV 版本管脚分布示意图	31
3.1.18 UG324S LV 版本管脚分布示意图	32
3.2 GW5A-138 器件管脚分布示意图	33
3.2.1 UG324A LV 版本管脚分布示意图	33
3.3 GW5A-60 器件管脚分布示意图	34
3.3.1 PG324C EV 版本管脚分布示意图	34
3.3.2 UG324A LV 版本管脚分布示意图	35
3.3.3 UG324S EV 版本管脚分布示意图	36
3.3.4 UG324S LV 版本管脚分布示意图	37
4封装尺寸	39
4.1 封装尺寸 LQ100 (14mm x 14mm, GW5A-25)	39
4.2 封装尺寸 LQ144 (20mm x 20mm, GW5A-25)	41
4.3 封装尺寸 MG121N (6mm x 6mm, GW5A-25)	43
4.4 封装尺寸 MG196S (8mm x 8mm, GW5A-25)	45
4.5 封装尺寸 PG196S (15mm x 15mm, GW5A-25)	47
4.6 封装尺寸 PG256C (17mm x 17mm, GW5A-25)	49
4.7 封装尺寸 PG256S/PG256 (17mm x 17mm, GW5A-25)	51
4.8 封装尺寸 PG324C (19mm x 19mm, GW5A-60)	53
4.9 封装尺寸 UG225S (13mm x 13mm, GW5A-25)	55
4.10 封装尺寸 UG256C (14mm x 14mm, GW5A-25)	57
4.11 封装尺寸 UG324 (15mm x 15mm, GW5A-25)	59
4.12 封装尺寸 UG324A (15mm x 15mm, GW5A-138)	61
4.13 封装尺寸 UG324A (15mm x 15mm, GW5A-60)	63
4.14 封装尺寸 UG324F (15mm x 15mm, GW5A-25)	65
4.15 封装尺寸 UG324S (15mm x 15mm, GW5A-25)	67
4.16 封装尺寸 UG324S (15mm x 15mm, GW5A-60)	69

图目录

图 3-1 GW5A-25 器件 LQ100 EV 版本封装管脚分布示意图（顶视图）	15
图 3-2 GW5A-25 器件 LQ100 LV 版本封装管脚分布示意图（顶视图）	16
图 3-3 GW5A-25 器件 LQ144 LV 版本封装管脚分布示意图（顶视图）	17
图 3-4 GW5A-25 器件 MG121N LV 版本封装管脚分布示意图（顶视图）	18
图 3-5 GW5A-25 器件 MG196S EV 版本封装管脚分布示意图（顶视图）	19
图 3-6 GW5A-25 器件 MG196S LV 版本封装管脚分布示意图（顶视图）	20
图 3-7 GW5A-25 器件 PG196S LV 版本封装管脚分布示意图（顶视图）	21
图 3-8 GW5A-25 器件 PG256 LV 版本封装管脚分布示意图（顶视图）	22
图 3-9 GW5A-25 器件 PG256C EV 版本封装管脚分布示意图（顶视图）	23
图 3-10 GW5A-25 器件 PG256S EV 版本封装管脚分布示意图（顶视图）	24
图 3-11 GW5A-25 器件 PG256S LV 版本封装管脚分布示意图（顶视图）	25
图 3-12 GW5A-25 器件 UG225S EV 版本封装管脚分布示意图（顶视图）	26
图 3-13 GW5A-25 器件 UG256C EV 版本封装管脚分布示意图（顶视图）	27
图 3-14 GW5A-25 器件 UG256C LV 版本封装管脚分布示意图（顶视图）	28
图 3-14 GW5A-25 器件 UG324 LV 版本封装管脚分布示意图（顶视图）	29
图 3-15 GW5A-25 器件 UG324F LV 版本封装管脚分布示意图（顶视图）	30
图 3-16 GW5A-25 器件 UG324S EV 版本封装管脚分布示意图（顶视图）	31
图 3-17 GW5A-25 器件 UG324S LV 版本封装管脚分布示意图（顶视图）	32
图 3-18 GW5A-138 器件 UG324A LV 版本封装管脚分布示意图（顶视图）	33
图 3-19 GW5A-60 器件 PG324C EV 版本封装管脚分布示意图（顶视图）	34
图 3-20 GW5A-60 器件 UG324A LV 版本封装管脚分布示意图（顶视图）	35
图 3-21 GW5A-60 器件 UG324S EV 版本封装管脚分布示意图（顶视图）	36
图 3-22 GW5A-60 器件 UG324S LV 版本封装管脚分布示意图（顶视图）	37
图 4-1 封装尺寸 LQ100	39
图 4-2 推荐 PCB Layout LQ100	40
图 4-3 封装尺寸 LQ144	41
图 4-4 推荐 PCB Layout LQ144	42
图 4-5 封装尺寸 MG121N.....	43
图 4-6 推荐 PCB Layout MG121N.....	44

图 4-7 封装尺寸 MG196S	45
图 4-8 推荐 PCB Layout MG196S	46
图 4-9 封装尺寸 PG196S	47
图 4-10 推荐 PCB Layout PG196S	48
图 4-11 封装尺寸 PG256C	49
图 4-12 推荐 PCB Layout PG256C	50
图 4-13 封装尺寸 PG256S/PG256	51
图 4-14 推荐 PCB Layout PG256S/PG256	52
图 4-15 封装尺寸 PG324C	53
图 4-16 推荐 PCB Layout PG324C	54
图 4-17 封装尺寸 UG225S	55
图 4-18 推荐 PCB Layout UG225S	56
图 4-19 封装尺寸 UG256C	57
图 4-20 推荐 PCB Layout UG256C	58
图 4-21 封装尺寸 UG324	59
图 4-22 推荐 PCB Layout UG324	60
图 4-23 封装尺寸 UG324A	61
图 4-24 推荐 PCB Layout UG324A	62
图 4-25 封装尺寸 UG324A	63
图 4-26 推荐 PCB Layout UG324A	64
图 4-27 封装尺寸 UG324F	65
图 4-28 推荐 PCB Layout UG324F	66
图 4-29 封装尺寸 UG324S	67
图 4-30 推荐 PCB Layout UG324S	68
图 4-31 封装尺寸 UG324S	69
图 4-32 推荐 PCB Layout UG324S	70

表目录

表 1-1 术语、缩略语	1
表 2-1 封装和最大用户 I/O 信息、LVDS 对数	3
表 2-2 GW5A 系列电源管脚	4
表 2-3 GW5A-25 器件管脚数目列表	5
表 2-4 GW5A-138 器件管脚数目列表	11
表 2-5 GW5A-60 器件管脚数目列表	12
表 3-1 GW5A-25 器件 LQ100 EV 版本其他管脚	16
表 3-2 GW5A-25 器件 LQ100 LV 版本其他管脚	16
表 3-3 GW5A-25 器件 LQ144 LV 版本其他管脚	17
表 3-4 GW5A-25 器件 MG121N LV 版本其他管脚	18
表 3-5 GW5A-25 器件 MG196S EV 版本其他管脚	19
表 3-6 GW5A-25 器件 MG196S LV 版本其他管脚	20
表 3-7 GW5A-25 器件 PG196S LV 版本其他管脚	21
表 3-8 GW5A-25 器件 PG256 LV 版本其他管脚	22
表 3-9 GW5A-25 器件 PG256C EV 版本其他管脚	23
表 3-10 GW5A-25 器件 PG256S EV 版本其他管脚	24
表 3-11 GW5A-25 器件 PG256S LV 版本其他管脚	25
表 3-12 GW5A-25 器件 UG225S EV 版本其他管脚	26
表 3-13 GW5A-25 器件 UG256C EV 版本其他管脚	27
表 3-14 GW5A-25 器件 UG256C LV 版本其他管脚	28
表 3-14 GW5A-25 器件 UG324 LV 版本其他管脚	29
表 3-15 GW5A-25 器件 UG324F LV 版本其他管脚	30
表 3-16 GW5A-25 器件 UG324S EV 版本其他管脚	31
表 3-17 GW5A-25 器件 UG324S LV 版本其他管脚	32
表 3-18 GW5A-138 器件 UG324A LV 版本其他管脚	33
表 3-19 GW5A-60 器件 PG324C EV 版本其他管脚	34
表 3-20 GW5A-60 器件 UG324A LV 版本其他管脚	35
表 3-21 GW5A-60 器件 UG324S EV 版本其他管脚	37
表 3-22 GW5A-60 器件 UG324S LV 版本其他管脚	38

1 关于本手册

1.1 手册内容

GW5A 系列 FPGA 产品封装与管脚手册主要包括高云半导体 GW5A 系列 FPGA 产品的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

1.2 相关文档

通过登录高云半导体网站 www.gowinsemi.com 可以下载、查看以下相关文档：

- [DS1103, Arora V 25K FPGA 产品数据手册](#)
- [DS981, Arora V 138K & 75K FPGA 产品数据手册](#)
- [DS1225, Arora V 60K FPGA 产品数据手册](#)
- [UG985, GW5A-25 器件 Pinout 手册](#)
- [UG988, GW5A-138 器件 Pinout 手册](#)
- [UG1229, GW5A-60 器件 Pinout 手册](#)

1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPGA	Field Programmable Gate Array	现场可编程门阵列
GPIO	Gowin Programmable IO	高云可编程通用管脚
LQ	LQFP	LQFP 封装
MG	MBGA	MBGA 封装
PG	PBGA	PBGA 封装
UG	UBGA	UBGA 封装

1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：www.gowinsemi.com

E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2概述

高云半导体 GW5A 系列 FPGA 产品是高云半导体晨熙家族 5 系列产品，内部资源丰富，具有全新构架且支持 AI 运算的高性能 DSP，高速 LVDS 接口以及丰富的 BSRAM 存储器资源，同时集成自主研发的 DDR3、提供多种管脚封装形式，适用于低功耗、高性能及兼容性设计等应用场合。

高云半导体同时提供面向市场自主研发的新一代 FPGA 硬件开发环境，支持 GW5A 系列 FPGA 产品，能够完成 FPGA 综合、布局、布线、产生数据流文件及下载等一站式工作。

2.1 无铅封装

GW5A 系列 FPGA 产品采用无铅工艺封装，绿色环保，符合欧盟的 RoHS 指令。GW5A 系列 FPGA 产品物质成分信息符合 IPC-1752 标准文件。

2.2 封装和最大用户 I/O 信息

表 2-1 封装和最大用户 I/O 信息、LVDS 对数

封装	间距 (mm)	尺寸(mm)	E-pad 尺寸 (mm)	GW5A-25	GW5A-60	GW5A-138
LQ100	0.5	14 x 14	-	80 (36)	-	-
LQ144	0.5	20 x 20	-	109 (50)	-	-
MG121N	0.5	6 x 6	-	82 (36)	-	-
MG196S	0.5	8 x 8	-	114 (53)	-	-
PG196S	1.0	15 x 15	-	110 (48)	-	-
PG256	1.0	17 x 17	-	184 (88)	-	-
PG256C	1.0	17 x 17	-	191 (90)	-	-
PG256S	1.0	17 x 17	-	194 (93)	-	-
PG324C	1.0	19 x 19	-	-	205 (97)	-
UG225S	0.8	13 x 13	-	168 (80)	-	-
UG256C	0.8	14 x 14	-	191 (90)	-	-

封装	间距 (mm)	尺寸(mm)	E-pad 尺寸 (mm)	GW5A-25	GW5A-60	GW5A-138
UG324	0.8	15 x 15	-	222 (104)	-	-
UG324A	0.8	15 x 15	-	-	222(106)	221 (106)
UG324F	0.8	15 x 15	-	223 (108)	-	-
UG324S	0.8	15 x 15	-	239 (116)	226(110)	-

注！
本手册中 GW5A 系列 FPGA 产品封装命名采用缩写的方式，详细信息请参考 [1.3 术语、缩略语](#)。

2.3 电源管脚

表 2-2 GW5A 系列电源管脚

VCC	VCCIO0	VCCIO1	VCCIO2
VCCIO3	VCCIO4	VCCIO5	VCCIO6
VCCIO7	VCCIO8	VCCIO9	VCCIO10
VCCIO11	VCCIO12	VCCX	VSS
VDDA_MIPi	VDDD_MIPi	VDDX_MIPi	VDD12_MIPi
VCC_LDO	V_EFUSE	VCC_ADC	Q0_VDDHA
VREFN	VREFP	-	-

2.4 管脚数目

2.4.1 GW5A-25 器件管脚数目

表 2-3 GW5A-25 器件管脚数目列表

管脚类型		GW5A-25								
		MG121N ^[2]	UG324S ^[1]	UG324S ^[2]	UG324 ^[2]	MG196S ^[1]	MG196S ^[2]	UG225S ^[1]	UG256C ^[1]	UG256C ^[2]
I/O 单端/ 差分对 /LVDS ^[3]	BANK0	6/3/3	30/15/15	30/15/15	30/15/15	12/6/6	12/6/6	22/11/11	25/12/12	25/12/12
	BANK1	10/5/5	30/15/15	30/15/15	29/14/14	14/7/7	14/7/7	18/9/9	27/13/13	27/13/13
	BANK2	12/6/6	28/14/14	28/14/14	27/13/13	14/7/7	14/7/7	24/12/12	26/13/13	26/13/13
	BANK3	4/2/2	28/14/14	28/14/14	27/13/13	12/6/6	12/6/6	16/8/8	19/9/9	19/9/9
	BANK4	11/4/4	35/17/17	35/17/17	35/17/17	20/9/9	20/9/9	28/13/13	20/8/8	20/8/8
	BANK5	9/3/3	27/13/13	27/13/13	25/11/11	11/5/5	11/5/5	13/6/6	26/13/13	26/13/13
	BANK6	10/5/5	28/14/14	28/14/14	17/8/8	14/7/7	14/7/7	24/12/12	26/13/13	26/13/13
	BANK7	16/8/8	28/14/14	28/14/14	27/13/13	12/6/6	12/6/6	18/9/9	18/9/9	18/9/9
	BANK10	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0
	BANK11	0/0/0	1/0/0	1/0/0	1/0/0	1/0/0	1/0/0	1/0/0	0/0/0	0/0/0
最大用户 I/O 总数		82	239	239	222	114	114	168	191	191
差分对		38	118	118	106	55	55	82	92	92
True LVDS 输出		36	116	116	104	53	53	80	90	90
VCCX		0	0	0	0	0	0	0	2	0
VCCIO0		0	0	0	0	2	2	2	2	2
VCCIO1		0	0	0	0	2	2	2	3	3
VCCIO2		0	0	0	0	3	3	2	3	3
VCCIO3		0	0	0	0	3	3	2	2	2
VCCIO4		1	0	0	0	2	2	2	0	0
VCCIO5		0	0	0	0	2	2	2	3	3

管脚类型	GW5A-25								
	MG121N ^[2]	UG324S ^[1]	UG324S ^[2]	UG324 ^[2]	MG196S ^[1]	MG196S ^[2]	UG225S ^[1]	UG256C ^[1]	UG256C ^[2]
VCCIO6	0	0	0	0	3	3	2	3	3
VCCIO7	0	0	0	0	3	3	2	2	2
VCCIO10	0	0	0	0	0	0	0	0	0
VCC	3	10	10	0	14	14	7	9	9
VCC_LDO	1	1	0	1	1	0	1	1	0
VCC_LDO/VCCX	0	0	0	0	0	0	0	0	2
VCC_LDO/VCCIO10/VCCX	0	0	12	0	0	0	0	0	0
VCC/VCC_LDO/VCCIO0	0	0	0	0	0	0	0	0	0
VCC_LDO/VCCIO0	0	0	0	0	0	0	0	0	0
VCC_LDO/VCCIO0/VCCIO4	0	0	0	0	0	0	0	0	0
VCC_LDO/VCCIO10/VCCX	0	0	0	0	0	0	0	0	0
VCCIO0/VCCIO1	1	6	6	6	0	0	0	0	0
VCCIO2/VCCIO3	1	6	6	6	0	0	0	0	0
VCCIO3/VCCIO4/VCCIO5	0	0	0	0	0	0	0	0	0
VCCIO0/VCCIO2/VCCIO3/VCCIO4/VCCIO5	0	0	0	0	0	0	0	0	0
VCCIO4/VCCIO5	0	6	6	6	0	0	0	0	0
VCCIO6/VCCIO7	1	6	6	6	0	0	0	0	0
VCCIO1/VCCIO6/VCCIO7	0	0	0	0	0	0	0	0	0
VCCIO10/VCCIO5	1	0	0	0	0	0	0	0	0
VCCIO10/VCCIO4	0	0	0	0	0	0	0	2	2

管脚类型	GW5A-25								
	MG121N ^[2]	UG324S ^[1]	UG324S ^[2]	UG324 ^[2]	MG196S ^[1]	MG196S ^[2]	UG225S ^[1]	UG256C ^[1]	UG256C ^[2]
VCCIO2/V_EFUSE	0	0	0	0	0	0	0	0	0
VDDX_MIPi	0	0	0	0	0	0	0	0	0
VDDX_MIPi/VCCX	4	0	0	0	0	0	0	0	0
VCCIO10/VCCX	0	12	0	0	8	8	8	0	0
VDD12_MIPi	1	0	0	7	0	0	0	0	0
VDDX_MIPi/VCCIO10/VCCX	0	0	0	12	0	0	0	0	0
VDDX_MIPi/VCC_LDO/VCCIO10/VCCX	0	0	0	0	0	0	0	0	0
VDDX_MIPi/VCC_LDO/VCCX	0	0	0	0	0	0	0	0	0
VDDA_MIPi/VDDD_MIPi/VCC	0	0	0	10	0	0	0	0	0
VDDA_MIPi/VDDD_MIPi	0	0	0	0	0	0	0	0	0
VDDD_MIPi	1	0	0	0	0	0	0	0	0
VDDA_MIPi	1	0	0	0	0	0	0	0	0
V_EFUSE	1	1	1	1	1	1	1	1	1
VSS	10	36	36	36	38	38	24	32	32
MODE0	0	1	1	1	1	1	1	1	1
MODE1	0	1	1	0	1	1	1	1	1
MODE2	0	0	0	0	0	0	0	1	1
NC	2	1	2	1	0	1	0	0	1

(续表)

管脚类型		GW5A-25								
		PG256C ^[1]	LQ100 ^[1]	LQ100 ^[2]	PG256 ^[2]	PG256S ^[1]	PG256S ^[2]	LQ144 ^[2]	PG196S ^[2]	UG324F ^[2]
I/O 单端/ 差分对/LVDS ^[3]	BANK0	25/12/12	0/0/0	0/0/0	20/10/10	20/10/10	20/10/10	10/5/5	13/6/6	23/11/11
	BANK1	27/13/13	8/4/4	8/4/4	20/10/10	20/10/10	20/10/10	7/3/3	25/12/12	30/15/15
	BANK2	26/13/13	16/8/8	16/8/8	28/14/14	28/14/14	28/14/14	24/12/12	13/6/6	28/14/14
	BANK3	19/9/9	4/2/2	4/2/2	26/13/13	26/13/13	26/13/13	3/1/1	19/9/9	28/14/14
	BANK4	20/8/8	13/6/6	13/6/6	26/12/12	26/12/12	26/12/12	17/8/8	9/3/3	33/16/16
	BANK5	26/13/13	4/2/2	4/2/2	15/7/7	15/7/7	15/7/7	11/5/5	2/0/0	27/13/13
	BANK6	26/13/13	19/8/8	19/8/8	16/8/8	26/13/13	26/13/13	24/12/12	25/12/12	28/14/14
	BANK7	18/9/9	12/6/6	12/6/6	28/14/14	28/14/14	28/14/14	9/4/4	0/0/0	22/11/11
	BANK10	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0	4/2/0
	BANK11	0/0/0	0/0/0	0/0/0	1/0/0	1/0/0	1/0/0	0/0/0	0/0/0	0/0/0
最大用户 I/O 总数		191	80	80	184	194	194	109	110	223
差分对		92	38	38	90	95	95	52	50	110
True LVDS 输出		90	36	36	88	93	93	50	48	108
VCCX		2	0	0	0	0	0	0	0	9
VCCIO0		2	0	0	2	2	2	0	0	3
VCCIO1		3	1	1	3	3	3	1	0	4
VCCIO2		3	0	0	3	3	3	3	0	4
VCCIO3		2	0	0	3	3	3	2	0	3
VCCIO4		0	0	0	2	2	2	0	0	3
VCCIO5		3	0	0	2	2	2	2	0	4
VCCIO6		3	1	1	3	3	3	3	0	4
VCCIO7		3	1	1	2	2	2	2	0	4
VCCIO10		2	0	0	0	0	0	0	2	2

管脚类型	GW5A-25								
	PG256C ^[1]	LQ100 ^[1]	LQ100 ^[2]	PG256 ^[2]	PG256S ^[1]	PG256S ^[2]	LQ144 ^[2]	PG196S ^[2]	UG324F ^[2]
VCC	9	0	2	5	7	7	8	10	8
VCC_LDO	1	0	0	0	1	0	0	0	1
VCC_LDO/VCCX	0	0	0	0	0	0	0	0	0
VCC_LDO/VCCIO10/VCCX	0	0	0	0	0	0	0	0	0
VCC/VCC_LDO/VCCIO0	0	3	0	0	0	0	0	0	0
VCC_LDO/VCCIO0	0	0	1	0	0	0	0	0	0
VCC_LDO/VCCIO0/VCCIO4	0	0	0	0	0	0	4	0	0
VCC_LDO/VCCIO10/VCCX	0	0	0	0	0	8	0	0	0
VCCIO0/VCCIO1	1	0	0	0	0	0	0	0	0
VCCIO2/VCCIO3	1	0	0	0	0	0	0	0	0
VCCIO3/VCCIO4/VCCIO5	0	2	2	0	0	0	0	0	0
VCCIO0/VCCIO2/VCCIO3/VCCIO4/VCCIO5	0	0	0	0	0	0	0	3	0
VCCIO4/VCCIO5	0	0	0	0	0	0	0	0	0
VCCIO6/VCCIO7	1	0	0	0	0	0	0	0	0
VCCIO1/VCCIO6/VCCIO7	0	0	0	0	0	0	0	3	0
VCCIO10/VCCIO5	1	0	0	0	0	0	0	0	0
VCCIO10/VCCIO4	0	0	0	0	0	0	0	0	0
VCCIO2/V_EFUSE	0	1	1	0	0	0	0	0	0
VDDX_MIPi	0	0	0	0	0	0	0	0	2
VDDX_MIPi/VCCX	4	0	0	0	0	0	0	0	0
VCCIO10/VCCX	0	2	2	0	8	0	3	0	0
VDD12_MIPi	1	0	0	1	0	0	0	1	1
VDDX_MIPi/VCCIO10/VCCX	0	0	0	0	0	0	0	0	0

管脚类型	GW5A-25								
	PG256C ^[1]	LQ100 ^[1]	LQ100 ^[2]	PG256 ^[2]	PG256S ^[1]	PG256S ^[2]	LQ144 ^[2]	PG196S ^[2]	UG324F ^[2]
VDDX_MIPi/VCC_LDO/VCCIO10/VCCX	0	0	0	8	0	0	0	0	0
VDDX_MIPi/VCC_LDO/VCCX	0	0	0	0	0	0	0	4	0
VDDA_MIPi/VDDD_MIPi/VCC	0	0	0	0	0	0	0	0	0
VDDA_MIPi/VDDD_MIPi	0	0	0	1	0	0	0	0	2
VDDD_MIPi	1	0	0	0	0	0	0	1	0
VDDA_MIPi	1	0	0	0	0	0	0	1	0
V_EFUSE	1	0	0	1	1	1	1	1	1
VSS	10	6	6	25	25	25	6	49	36
MODE0	0	1	1	1	1	1	1	1	1
MODE1	0	1	1	1	1	1	1	1	1
MODE2	0	0	0	0	0	0	0	0	0
NC	2	1	1	1	0	1	0	1	0

注！

- ^[1]为 EV 版本封装。
- ^[2]为 LV 版本封装。
- ^[3]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。

2.4.2 GW5A-138 器件管脚数目

表 2-4 GW5A-138 器件管脚数目列表

管脚类型		GW5A-138
		UG324A
I/O 单端 / 差分对 / LVDS ^[1]	BANK0	0/0/0
	BANK1	0/0/0
	BANK2	50/24/24
	BANK3	0/0/0
	BANK4	50/24/24
	BANK5	50/24/24
	BANK6	50/24/24
	BANK7	10/4/4
	BANK10	12/6/6
	BANK11	0/0/0
最大用户 I/O 总数 ^[2]		221
差分对		106
True LVDS 输出		106
VCCIO2		6
VCCIO4		6
VCCIO5		6
VCCIO6		6
VCCIO7		1
VCC		14
VCC_LDO		1
VCCIO10		1
VCCX/VDDX_MIPi		4
VSS		48
MODE0		1
MODE1		1
MODE2		1
NC		5

注！

- ^[1]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- ^[2]RECONFIG_N 不能复用为 I/O。

2.4.3 GW5A-60 器件管脚数目

表 2-5 GW5A-60 器件管脚数目列表

管脚类型		GW5A-60			
		UG324S ^[1]	UG324S ^[2]	PG324C ^[1]	UG324A
I/O 单端/差分对/LVDS ^[3]	BANK0	0/0/0	0/0/0	0/0/0	0/0/0
	BANK1	34/17/17	34/17/17	27/13/13	6/3/3/
	BANK2	22/11/11	22/11/11	28/14/14	4/2/2
	BANK3	14/7/7	14/7/7	11/5/5	8/4/4
	BANK4	16/8/8	16/8/8	14/7/7	16/8/8
	BANK5	34/16/16	34/16/16	23/11/11	34/16/16
	BANK6	0/0/0	0/0/0	5/2/2	16/8/8
	BANK7	0/0/0	0/0/0	8/4/4	14/7/7
	BANK8	0/0/0	0/0/0	12/6/6	20/10/10
	BANK9	56/28/28	56/28/28	26/13/13	50/24/24
	BANK10	22/11/11	22/11/11	25/12/12	25/12/12
	BANK11	24/12/12	24/12/12	22/10/10	25/12/12
	BANK12	4/2/0	4/2/0	4/2/0	4/2/0
最大用户 I/O 总数 ^[4]		226	226	205	222
差分对		112	112	99	108
True LVDS 输出		110	110	97	106
VCCIO1		3	3	3	0
VCCIO2		3	3	3	0
VCCIO3		0	0	2	0
VCCIO4		2	2	1	3
VCCIO5		2	2	3	4
VCCIO6		0	0	1	2
VCCIO7		0	0	1	2
VCCIO8		0	0	1	2
VCCIO9		6	6	3	6
VCCIO10		3	3	3	3
VCCIO11		3	3	0	3
VCC		11	11	32	14
VCCX		0	0	0	4
VCCX/VDDHA_Q0		0	0	4	0
V_EFUSE		1	1	1	0
VCCIO1/VCCIO2		0	0	0	1
VCCIO11/VCCIO12		0	0	3	0
VCCIO12/VCCIO3		0	0	0	1
VCCIO12/VCCX/Q0_VDDHA		12	12	0	0

管脚类型	GW5A-60			
	UG324S ^[1]	UG324S ^[2]	PG324C ^[1]	UG324A
VCC_ADC/V_EFUSE	0	0	0	1
VREFN	0	0	0	1
VREFP	0	0	0	1
VSS	36	36	58	48
MODE0	1	1	1	1
MODE1	1	1	1	1
MODE2	0	0	1	0
MODE3	0	0	1	0
NC	14	14	0	3

注！

- ^[1]为 EV 版本封装。
- ^[2]为 LV 版本封装。
- ^[3]单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- ^[4]RECONFIG_N 不能复用为 I/O。

2.5 I/O BANK 说明

GW5A-25 的 I/O 包括 8 个 GPIO Bank，此外 Bank10 为 JTAG Bank，有 4 个 IO，Bank11 为 Reserved Bank，有 1 个 IO。

GW5A-138 的 I/O 包括 6 个 GPIO Bank（Bank2~7）及一个配置用 Bank (Bank 10)，Bank 10 也可以复用为 I/O Bank。

详细的 Bank 分布示意图请参考 [DS1103, Arora V 25K FPGA 产品数据手册](#)，[DS981, Arora V 138K & 75K FPGA 产品数据手册](#)，[DS1225, Arora V 60K FPGA 产品数据手册>2.3 输入输出模块](#)。

本手册列举了 GW5A 系列 FPGA 产品每种封装的管脚分布示意图，详细信息请参考第 3 章管脚分布示意图。GW5A 系列 FPGA 产品的不同 BANK 用不同颜色区分。

用户 I/O、电源、地使用不同的符号和颜色来区分。GW5A 系列 FPGA 产品管脚示意图中管脚定义如下所示：

- “” 表示 BANK0 中的 I/O。
- “” 表示 BANK1 中的 I/O。
- “” 表示 BANK2 中的 I/O。
- “” 表示 BANK3 中的 I/O。
- “” 表示 BANK4 中的 I/O。
- “” 表示 BANK5 中的 I/O。

- “” 表示 BANK6 中的 I/O。
- “” 表示 BANK7 中的 I/O。
- “” 表示 BANK10 中的 I/O。
- “” 表示 BANK11 中的 I/O。
- “” 表示 MIPI 和 ADC 中的 DIO。
- “” 表示 VCC、VCCX、VCCIO，填充颜色不变。
- “” 表示 VSS，填充颜色不变。
- “” 表示 NC。

3管脚分布示意图

3.1 GW5A-25 器件管脚分布示意图

3.1.1 LQ100 EV 版本管脚分布示意图

图 3-1 GW5A-25 器件 LQ100 EV 版本封装管脚分布示意图（顶视图）



表 3-1 GW5A-25 器件 LQ100 EV 版本其他管脚

VCCIO1	5
VCCIO2/V_EFUSE	80
VCCIO6	46
VCCIO7	23
VCCIO10/VCCX	26,100
VCCIO3/VCCIO4/VCCIO5	73,55
VCC/VCC_LDO/VCCIO0	93,50,11
VSS	6,33,56,72,79,92

3.1.2 LQ100 LV 版本管脚分布示意图

图 3-2 GW5A-25 器件 LQ100 LV 版本封装管脚分布示意图（顶视图）



表 3-2 GW5A-25 器件 LQ100 LV 版本其他管脚

VCCIO1	5
VCCIO2/V_EFUSE	80
VCCIO6	46
VCCIO7	23
VCCIO10/VCCX	26,100

VCCIO3/VCCIO4/VCCIO5	73,55
VCC	93,50
VCC_LDO/VCCIO0	11
VSS	6,33,56,72,79,92

3.1.3 LQ144 LV 版本管脚分布示意图

图 3-3 GW5A-25 器件 LQ144 LV 版本封装管脚分布示意图（顶视图）



表 3-3 GW5A-25 器件 LQ144 LV 版本其他管脚

VCCIO1	77
VCCIO2	63,55,51
VCCIO3	31,33
VCCIO5	9,5
VCCIO6	117,132,127
VCCIO7	100,103
VCCIO10/VCCX	40,109,70
VCC	138,110,73,81,1,36,108,38
V_EFUSE	37
VCC_LDO/VCCIO0/VCCIO4	18,91,12,26
VSS	2,17,53,74,89,107

3.1.4 MG121N LV 版本管脚分布示意图

图 3-4 GW5A-25 器件 MG121N LV 版本封装管脚分布示意图（顶视图）



表 3-4 GW5A-25 器件 MG121N LV 版本其他管脚

VCC	F8,F4,E9
VCCIO4	D4
VCCIO0/VCCIO1	J9
VCCIO2/VCCIO3	A4
VCCIO6/VCCIO7	F10
VCCIO10/VCCIO5	D2
VDDX_MIPi/VCCX	H3,G3,G9,G6
VDD12_MIPi	K3
VDDD_MIPi	D9
VDDA_MIPi	C8
VCC_LDO	J6
V_EFUSE	D3
VSS	B4,C5,C7,C9,F11,F3,F9,H6,H9,J3

3.1.5 MG196S EV 版本管脚分布示意图

图 3-5 GW5A-25 器件 MG196S EV 版本封装管脚分布示意图（顶视图）



表 3-5 GW5A-25 器件 MG196S EV 版本其他管脚

VCCIO0	C4,C5
VCCIO1	C10,C9
VCCIO2	E12,G11,D12
VCCIO3	G12,K12,K11
VCCIO4	M9,M10
VCCIO5	M6,M5
VCCIO6	G3,E3,E4
VCCIO7	K3,H3,K4
VCCIO10/VCCX	E7,L7,H5,G10,K7,D7,G9,H6
V_EFUSE	L11
VCC_LDO	J6
VCC	E9,K5,K6,E5,F6,K9,E10,K10,F5,F9,F10,J5,E6,J9
VSS	A1,A14,C2,C3,C6,C7,D10,D5,D6,D9,E11,E8,F7,F8,G5,G6,G7,G8,H10,H4,H7,H8,H9,J10,J7,J8,K8,L10,L3,L5,L6,L9,M11,M3,M7,P1,P14,G4

3.1.6 MG196S LV 版本管脚分布示意图

图 3-6 GW5A-25 器件 MG196S LV 版本封装管脚分布示意图（顶视图）

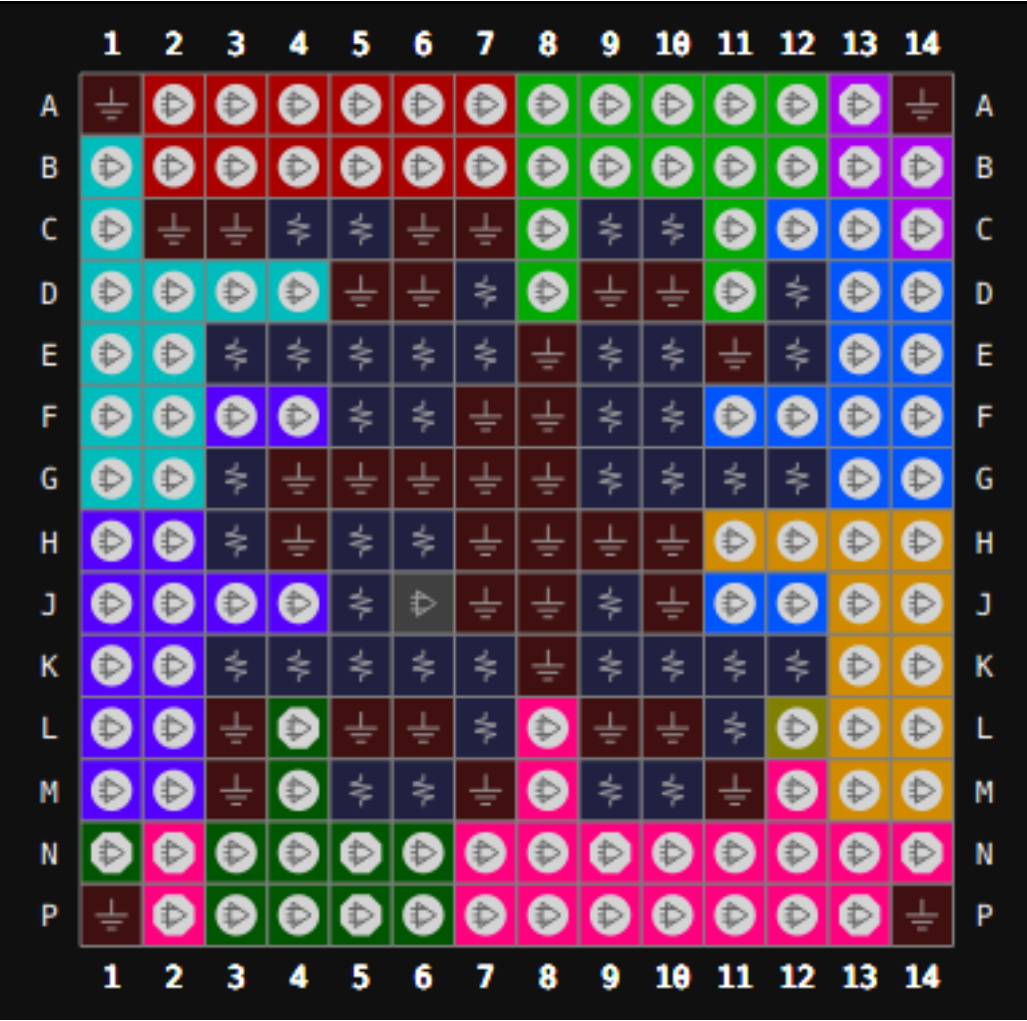


表 3-6 GW5A-25 器件 MG196S LV 版本其他管脚

VCCIO0	C4,C5
VCCIO1	C10,C9
VCCIO2	E12,G11,D12
VCCIO3	G12,K12,K11
VCCIO4	M9,M10
VCCIO5	M6,M5
VCCIO6	G3,E3,E4
VCCIO7	K3,H3,K4
VCCIO10/VCCX	E7,L7,H5,G10,K7,D7,G9,H6
V_EFUSE	L11
VCC	E9,K5,K6,E5,F6,K9,E10,K10,F5,F9,F10,J5,E6,J9
VSS	A1,A14,C2,C3,C6,C7,D10,D5,D6,D9,E11,E8,F7,F8,G5,G6,G7,G8,H10,H4,H7,H8,H9,J10,J7,J8,K8,L10,L3,L5,L6,L9,M11,M3,M7,P1,P14,G4

3.1.7 PG196S LV 版本管脚分布示意图

图 3-7 GW5A-25 器件 PG196S LV 版本封装管脚分布示意图（顶视图）



表 3-7 GW5A-25 器件 PG196S LV 版本其他管脚

VCCIO0/VCCIO2/VCCIO3/VCCIO4/VCCIO5	K13,G13,N13
VCCIO1/VCCIO6/VCCIO7	G2,N2,K2
VCCIO10	N6,N8
VDD12_MIPi	G5
VDDA_MIPi	E5
VDDD_MIPi	J5
VDDX_MIPi/VCC_LDO/VCCX	L9,F10,H10,K10
VCC	K8,H6,G9,F6,K6,D8,E9,D6,E7,J9
V_EFUSE	J10
VSS	A1,A6,A9,A11,A14,B4,B7,B9,C2,C6,C7,C8,C9,C13,D5,D7,D9,D11,E1,E3,E6,E8,E10,E14,F5,F9,G3,G6,G10,G12,H5,H9,J6,K1,K5,K7,K9,K14,L4,L6,L8,L10,L11,N3,N5,N9,N12,P1,P14

3.1.8 PG256 LV 版本管脚分布示意图

图 3-8 GW5A-25 器件 PG256 LV 版本封装管脚分布示意图（顶视图）

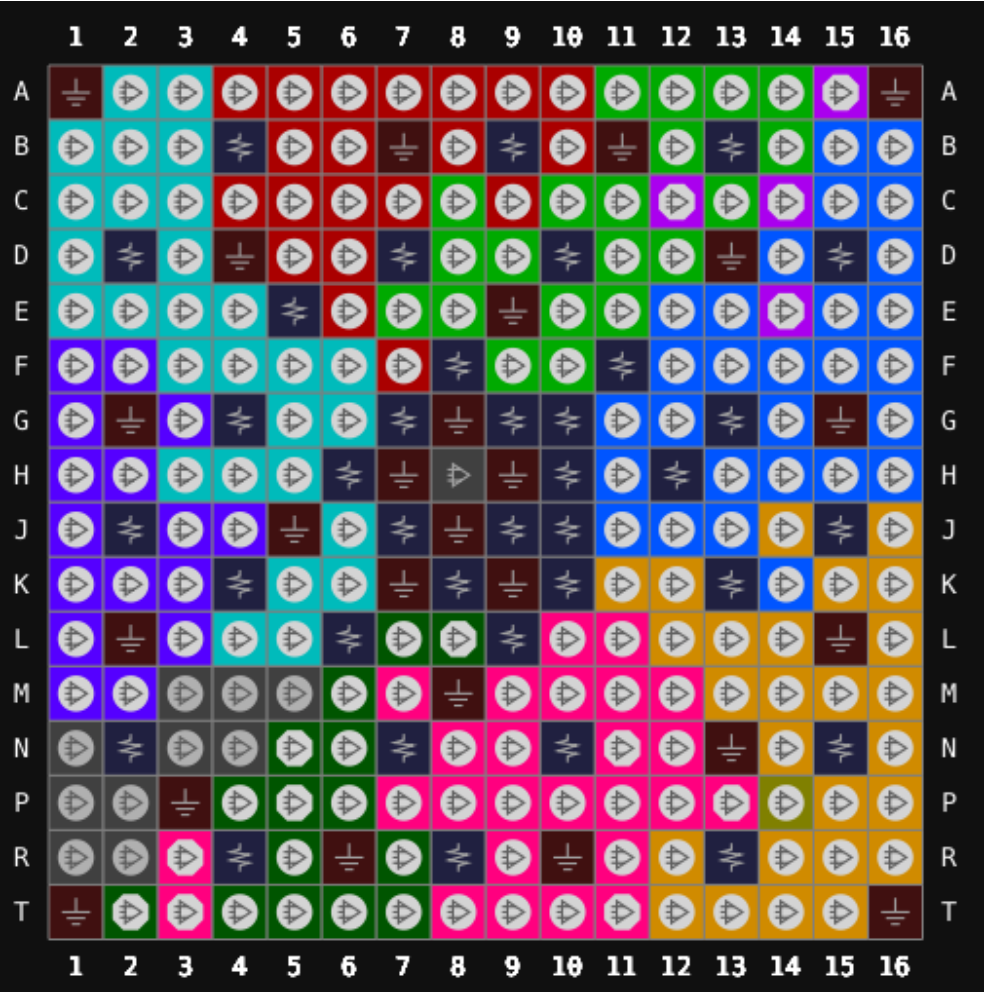


表 3-8 GW5A-25 器件 PG256 LV 版本其他管脚

VCCIO0	B4,D7
VCCIO1	D10,B9,B13
VCCIO2	G13,D15,J15
VCCIO3	K13,N15,R13
VCCIO4	R8,N10
VCCIO5	R4,N7
VCCIO6	N2,J2,K4
VCCIO7	G4,D2
VCC	G7,H10,J9,K10,G9
VDD12_MIPi	J7
V_EFUSE	H12
VDDA_MIPi/VDDD_MIPi	K8
VDDX_MIPi/VCC_LDO/VCCI O10/VCCX	E5,H6,F8,L6,G10,F11,J10,L9
VSS	A1,A16,B11,B7,D13,D4,E9,G15,G2,G8,H7,H9,J5, J8,K7,K9,L15,L2,M8,N13,P3,R10,R6,T1,T16

3.1.9 PG256C EV 版本管脚分布示意图

图 3-9 GW5A-25 器件 PG256C EV 版本封装管脚分布示意图（顶视图）

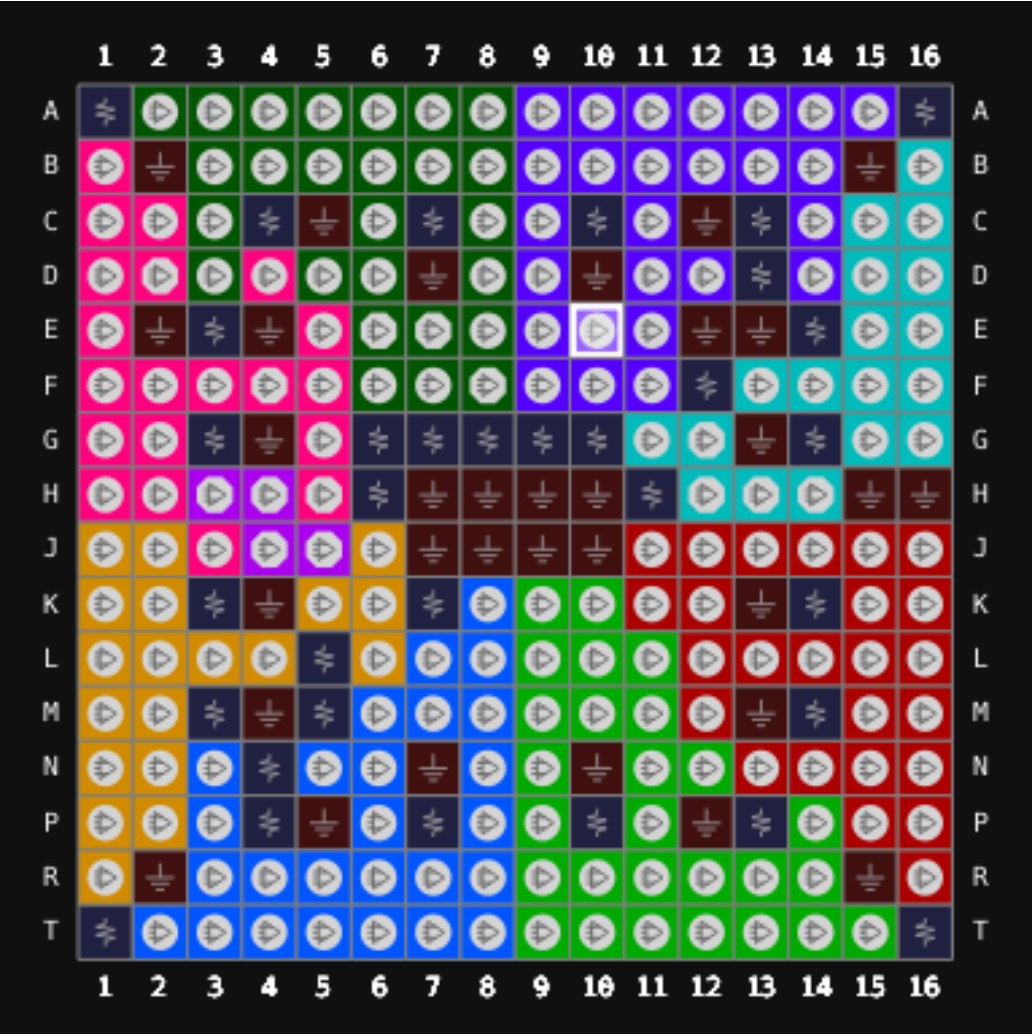


表 3-9 GW5A-25 器件 PG256C EV 版本其他管脚

VCCIO0	M14,K14
VCCIO1	P10,P13,T16
VCCIO2	P4,P7,T1
VCCIO3	K3,M3
VCCIO5	C7,A1,C4
VCCIO6	C13,A16,C10
VCCIO7	G14,E14
VCCIO10/VCCIO4	G3,E3
VCC	H11,H6,N4,G8,G7,D13,G10,K7,G6
VCC_LDO	G9
VCCX	F12,L5
V_EFUSE	M5
VSS	E12,H7,H8,H9,H10,J7,J8,J9,J10,B2,B15,C5 ,C12,D7,D10,E4,E13,G4,G13,K4,K13,M4,M 13,N7,N10,P5,P12,R2,R15,E2,H16,H15

3.1.10 PG256S EV 版本管脚分布示意图

图 3-10 GW5A-25 器件 PG256S EV 版本封装管脚分布示意图（顶视图）

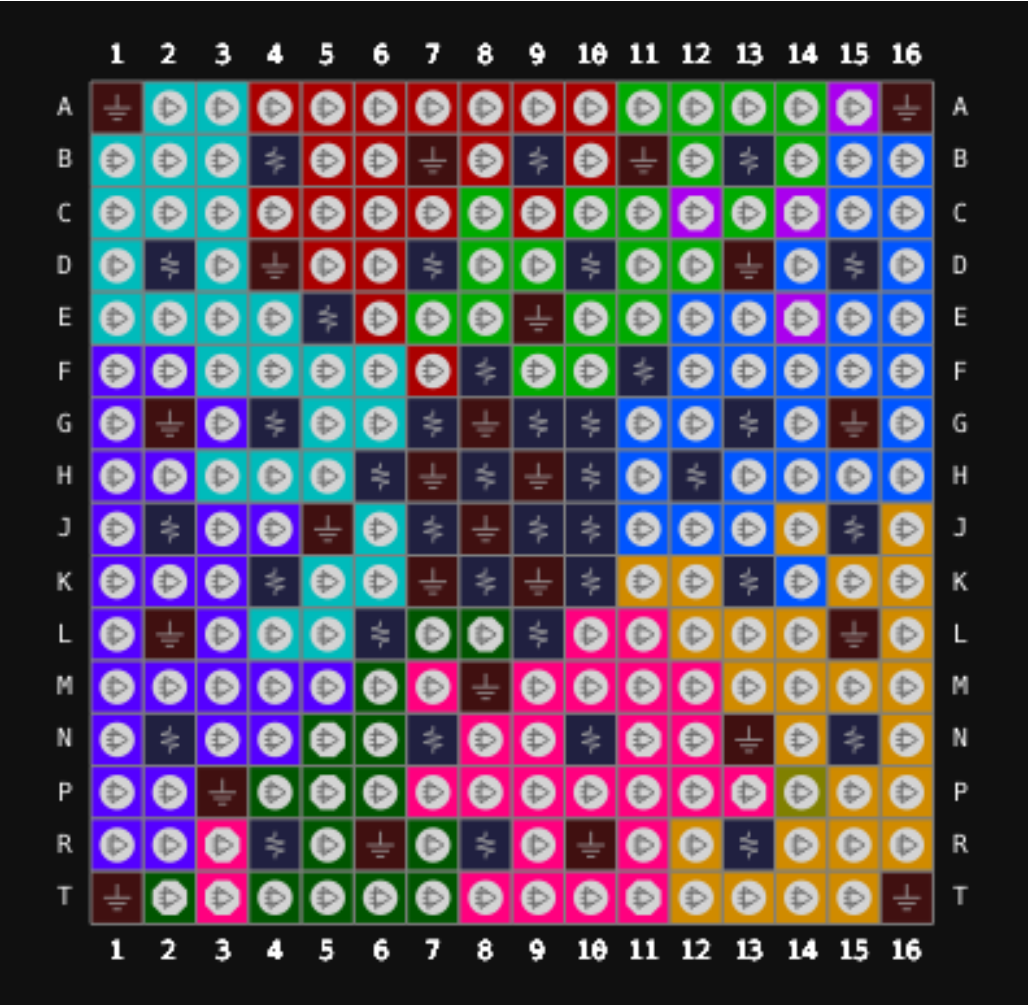


表 3-10 GW5A-25 器件 PG256S EV 版本其他管脚

VCCIO0	D7,B4
VCCIO1	B13,D10,B9
VCCIO2	J15,D15,G13
VCCIO3	K13,N15,R13
VCCIO4	N10,R8
VCCIO5	N7,R4
VCCIO6	N2,K4,J2
VCCIO7	D2,G4
VCCIO10/VCCX	G10,F11,J10,H6,L6,F8,L9,E5
VCC_LDO	H8
V_EFUSE	H12
VCC	J9,J7,G9,H10,G7,K8,K10
VSS	A1,A16,B11,B7,D13,D4,E9,G15,G2,G8,H7,H9,J5,J8,K7,K9,L15,L2,M8,N13,P3,R10,R6,T1,T16

3.1.11 PG256S LV 版本管脚分布示意图

图 3-11 GW5A-25 器件 PG256S LV 版本封装管脚分布示意图（顶视图）

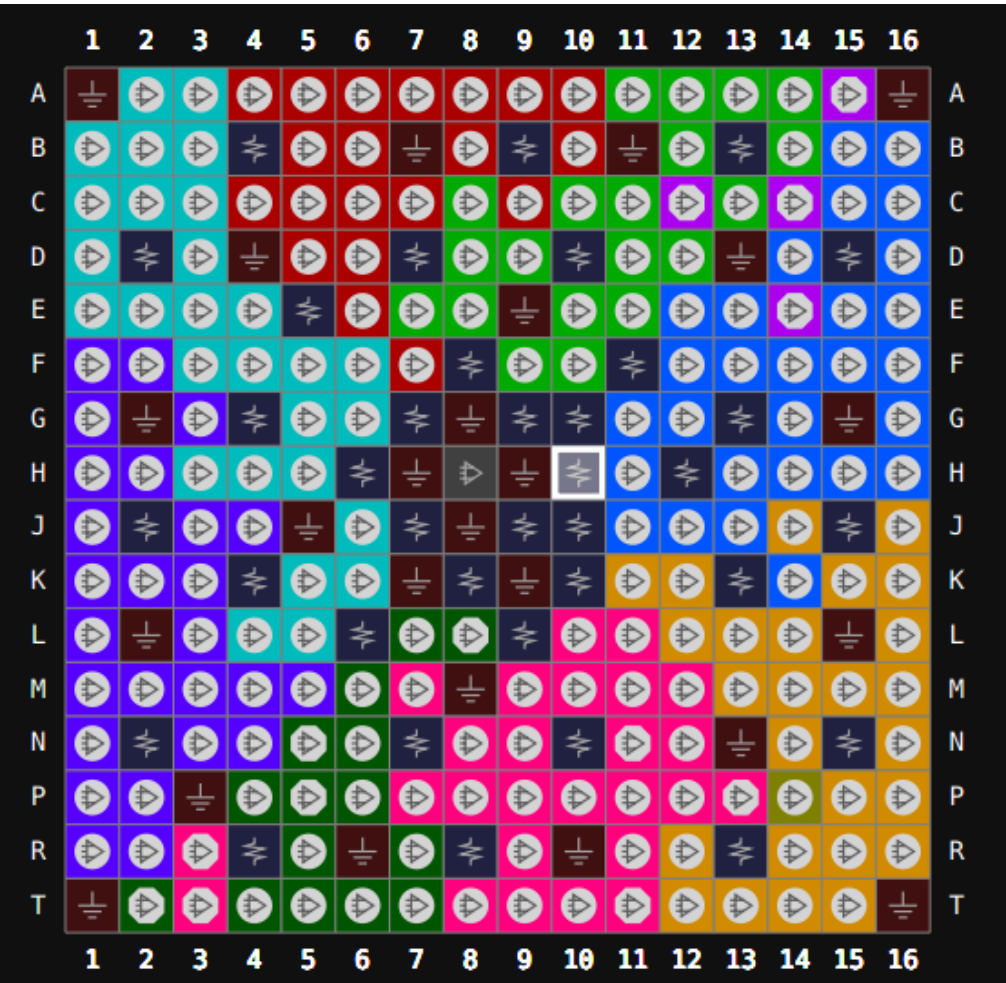


表 3-11 GW5A-25 器件 PG256S LV 版本其他管脚

VCCIO0	D7,B4
VCCIO1	B13,D10,B9
VCCIO2	J15,D15,G13
VCCIO3	K13,N15,R13
VCCIO4	N10,R8
VCCIO5	N7,R4
VCCIO6	N2,K4,J2
VCCIO7	D2,G4
VCC_LDO/VCCIO10/VCCX	G10,F11,J10,H6,L6,F8,L9,E5
V_EFUSE	H12
VCC	J9,J7,G9,H10,G7,K8,K10
VSS	A1,A16,B11,B7,D13,D4,E9,G15,G2,G8,H7,H9,J5,J8,K7,K9,L15,L2,M8,N13,P3,R10,R6,T1,T16

3.1.12 UG225S EV 版本管脚分布示意图

图 3-12 GW5A-25 器件 UG225S EV 版本封装管脚分布示意图（顶视图）



表 3-12 GW5A-25 器件 UG225S EV 版本其他管脚

VCCIO0	B8,B4
VCCIO1	D9,B12
VCCIO2	H14,D14
VCCIO3	M14,J12
VCCIO4	P8,P12
VCCIO5	M7,P4
VCCIO6	M2,H2
VCCIO7	G4,D2
VCCIO10/VCCX	F7,M12,E12,J6,B1,K9,G10,L4
V_EFUSE	L11
VCC_LDO	H7
VCC	K7,G8,H9,J8,F9,J10,G6
VSS	A1,A15,B10,B6,C13,C3,E11,F14,F2,F6,G7,G9,H8,J7,J9,K14,K2,K6,N13,N3,P10,P6,R1,R15

3.1.13 UG256C EV 版本管脚分布示意图

图 3-13 GW5A-25 器件 UG256C EV 版本封装管脚分布示意图（顶视图）



表 3-13 GW5A-25 器件 UG256C EV 版本其他管脚

VCCIO0	M14,K14
VCCIO1	P10,P13,T16
VCCIO2	P4,P7,T1
VCCIO3	K3,M3
VCCIO5	C7,A1,C4
VCCIO6	C13,A16,C10
VCCIO7	G14,E14
VCCIO10/VCCIO4	G3,E3
VCC	H11,H6,N4,G8,G7,D13,G10,K7,G6
VCC_LDO	G9
VCCX	F12,L5
V_EFUSE	M5
VSS	E12,H7,H8,H9,H10,J7,J8,J9,J10,B2,B15,C5, C12,D7,D10,E4,E13,G4,G13,K4,K13,M4,M13, N7,N10,P5,P12,R2,R15,E2,H16,H15

3.1.14 UG256C LV 版本管脚分布示意图

图 3-14 GW5A-25 器件 UG256C LV 版本封装管脚分布示意图（顶视图）



表 3-14 GW5A-25 器件 UG256C LV 版本其他管脚

VCCIO0	M14,K14
VCCIO1	P10,P13,T16
VCCIO2	P4,P7,T1
VCCIO3	K3,M3
VCCIO5	C7,A1,C4
VCCIO6	C13,A16,C10
VCCIO7	G14,E14
VCCIO10/VCCIO4	G3,E3
VCC	H11,H6,N4,G8,G7,D13,G10,K7,G6
VCCX/VCC_LDO	F12,L5
V_EFUSE	M5
VSS	E12,H7,H8,H9,H10,J7,J8,J9,J10,B2,B15,C5,C12,D7,D10,E4,E13,G4,G13,K4,K13,M4,M13,N7,N10,P5,P12,R2,R15,E2,H16,H15

3.1.15 UG324 LV 版本管脚分布示意图

图 3-15 GW5A-25 器件 UG324 LV 版本封装管脚分布示意图（顶视图）

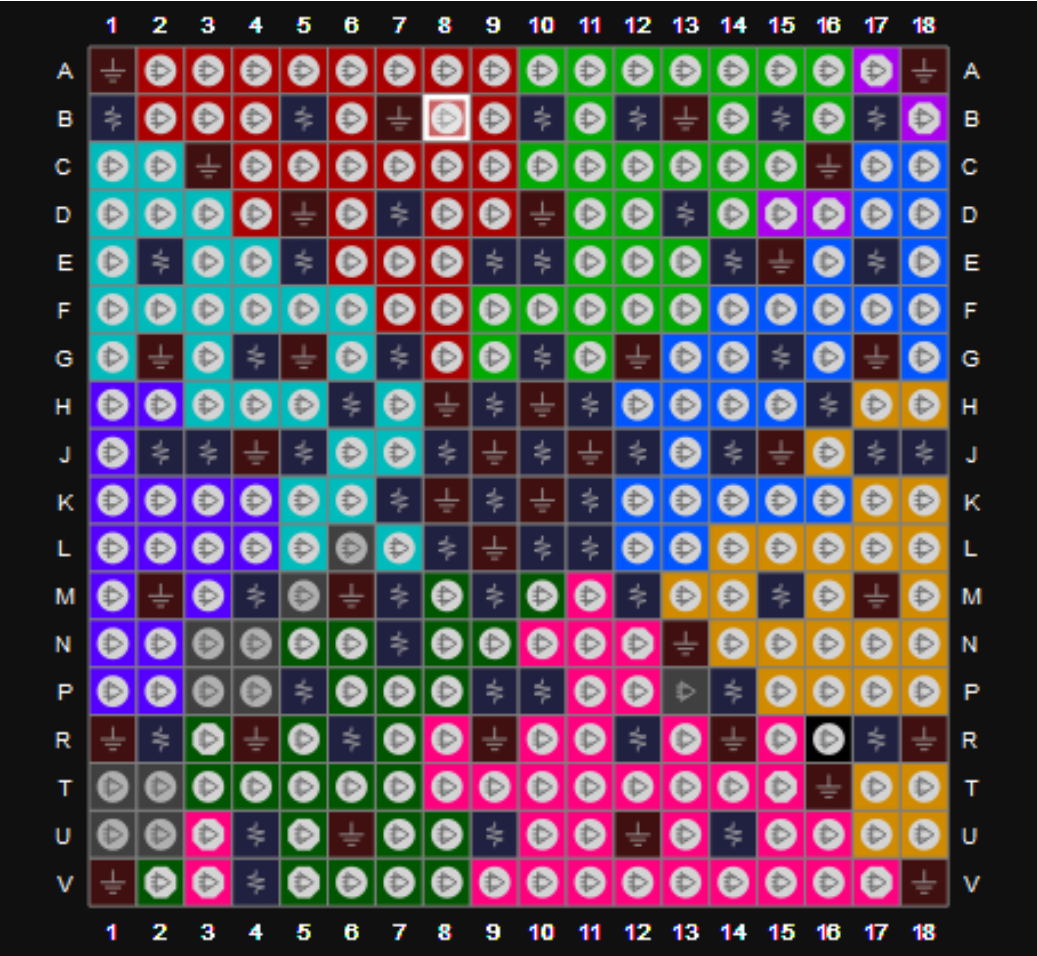


表 3-15 GW5A-25 器件 UG324 LV 版本其他管脚

VCCIO0/VCCIO1	B15,B10,E10,B5,D7,D13
VCCIO2/VCCIO3	J17,R17,E17,M15,G15,J14
VCCIO4/VCCIO5	U14,P9,U9,U4,R12,R6
VCCIO6/VCCIO7	R2,E2,J2,J5,G4,M4
VDDA_MIPi/VDDD_MIPi/VCC	H9,G7,H11,J8,L8,M7,M12,L10,K9,K11
VDDX_MIPi/VCCIO10/VCCX	P5,M9,P10,E9,B1,E5,P14,B17,E14,J12,K7,G10
V_EFUSE	L11
VCC_LDO	J10
VDD12_MIPi	H6,J3,J18,B12,H16,N7, V4
VSS	A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,A1,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18

3.1.16 UG324F LV 版本管脚分布示意图

图 3-16 GW5A-25 器件 UG324F LV 版本封装管脚分布示意图（顶视图）



表 3-16 GW5A-25 器件 UG324F LV 版本其他管脚

VCCIO0	B5,D7,B10
VCCIO1	E10,D13,B15,B12
VCCIO2	H16,J14,G15,J17
VCCIO3	R17,M15,U14
VCCIO4	P9,R12,U9
VCCIO5	U4,N7,P5,R6
VCCIO6	R2,J2,J3,M4
VCCIO7	E2,J5,H6,G4
VCCIO10	E17,J18
VCC	H9,L8,M12,H11,L10,J8,K9,K11
VCCX	B17,P14,P10,G10,M9,B1,E9,J12,E14
V_EFUSE	L11
VCC_LDO	J10
VDDA_MIPi/VDDD_MIPi	G7,M7
VDDX_MIPi	E5,K7
VDD12_MIPi	V4
VSS	A1,A18,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5, H10,H8,J11,J15,J4,J9,K10,K8,L9,M17,M2,M6,N13 ,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18,B13

3.1.17 UG324S EV 版本管脚分布示意图

图 3-17 GW5A-25 器件 UG324S EV 版本封装管脚分布示意图（顶视图）

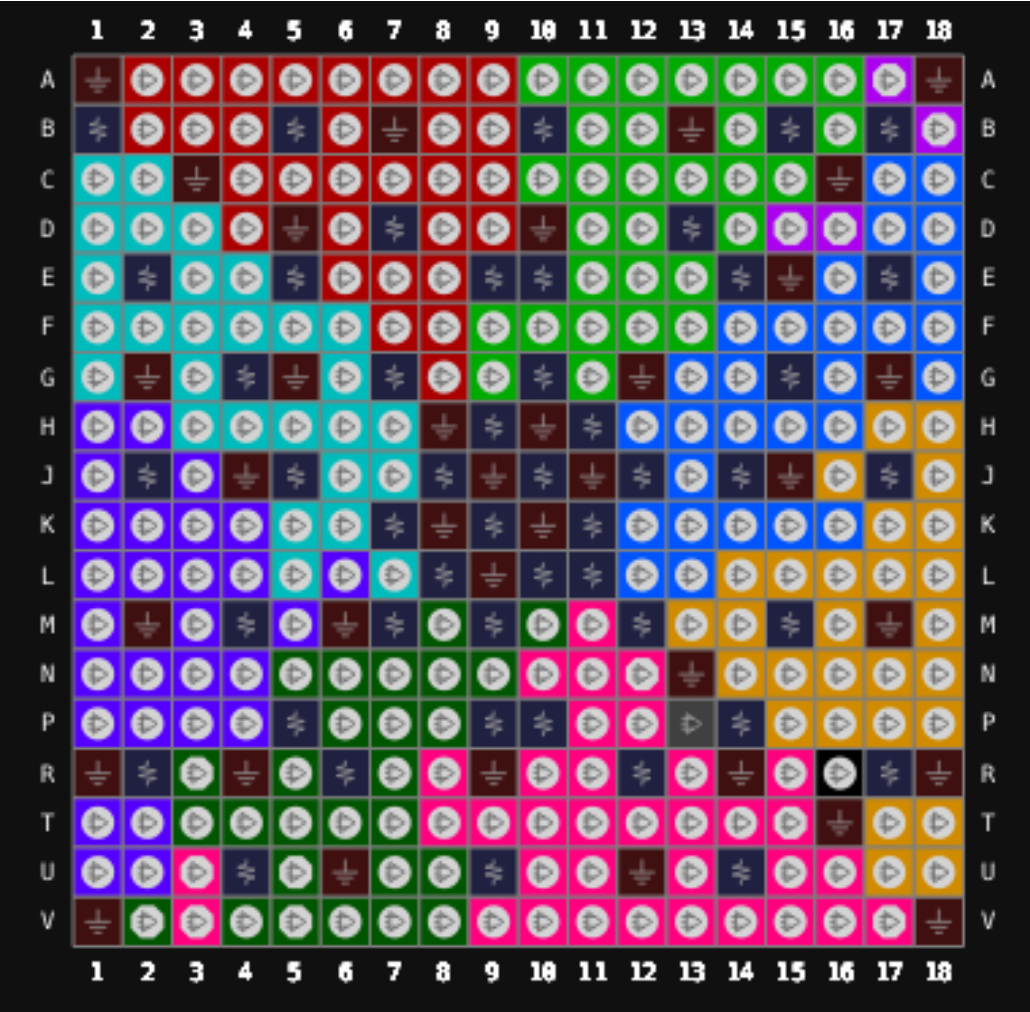


表 3-17 GW5A-25 器件 UG324S EV 版本其他管脚

VCCIO0/VCCIO1	B15,E10,D13,D7,B5,B10
VCCIO2/VCCIO3	G15,R17,J14,J17,M15,E17
VCCIO4/VCCIO5	P9,U4,R6,R12,U9,U14
VCCIO6/VCCIO7	J5,E2,G4,M4,J2,R2
VCC	J8,H9,K11,H11,K9,L10,M7,L8,M12,G7
VCCIO10/VCCX	P5,G10,K7,M9,E14,B1,E9,P14,B17,J12,P10,E5
VCC_LDO	J10
V_EFUSE	L11
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L9,M17,M2,M6,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18

3.1.18 UG324S LV 版本管脚分布示意图

图 3-18 GW5A-25 器件 UG324S LV 版本封装管脚分布示意图（顶视图）



表 3-18 GW5A-25 器件 UG324S LV 版本其他管脚

VCCIO0/VCCIO1	B5,D13,D7,B15,B10,E10
VCCIO2/VCCIO3	J17,E17,R17,M15,G15,J14
VCCIO4/VCCIO5	R6,U4,R12,P9,U9,U14
VCCIO6/VCCIO7	E2,M4,J5,J2,G4,R2
VCC	L8,K9,H11,J8,L10,M12,H9,K11,M7,G7
VCC_LDO/VCCIO10/VCCX	B17,G10,E14,P5,J12,M9,E5,K7,P14,E9,B1,P10
V_EFUSE	L11
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2 ,G5,H10,H8,J11,J15,J4,J9,K10,K8,L9,M17,M2,M6 ,N13,R1,R14,R18,R4,R9,T16,U12,U6,V1,V18

3.2 GW5A-138 器件管脚分布示意图

3.2.1 UG324A LV 版本管脚分布示意图

图 3-19 GW5A-138 器件 UG324A LV 版本封装管脚分布示意图（顶视图）



表 3-19 GW5A-138 器件 UG324A LV 版本其他管脚

VCCIO2	C13,H18,G15,K14,A17,D16
VCCIO4	N13,U15,T12,P16,L17,V18
VCCIO5	K4,V8,T2,N3,U5P6
VCCIO6	D6,F2,G5,A7,J1,C3
VCCIO7	B10
VCCIO10	R9
VCC	N7,F8,G7,L7,H8,L11,N9,M10,J11,K8,J7,G9, N11,M8
VCC_LDO	H10
VCCX/VDDX_MIPi	H12,K12,F12,M12
VSS	A12,A2,B15,B5,C18,C8,D11,D1,E14,E4,F17 ,F11,F9,F7,G12,G10,G8,H13,H11,H7,H3,J1 6,J12,J8,J6,K11,K7,L12,L8,L2,M15,M11,M9, M7,M5,N18,N12,N10,N8,P1,R14,R4,T17,T7 ,U10,V13,H9,V3

3.3 GW5A-60 器件管脚分布示意图

3.3.1 PG324C EV 版本管脚分布示意图

图 3-20 GW5A-60 器件 PG324C EV 版本封装管脚分布示意图（顶视图）

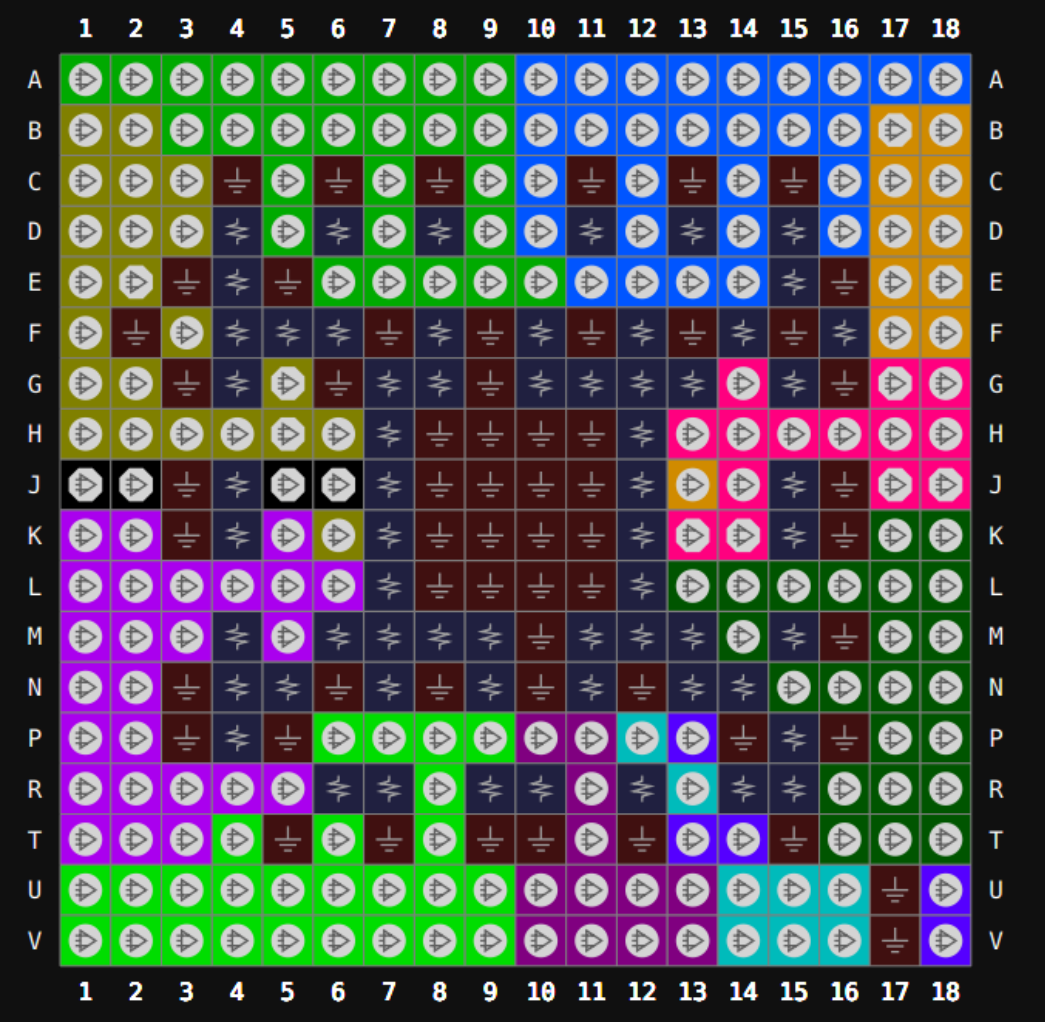


表 3-20 GW5A-60 器件 PG324C EV 版本其他管脚

VCCIO1	D6,D4,D8
VCCIO2	D15,D13,D11
VCCIO3	F16,G15
VCCIO4	J15
VCCIO5	R15,K15,M15
VCCIO6	R10
VCCIO7	R12
VCCIO8	R14
VCCIO9	R9,R7,R6
VCCIO10	M4,N4,K4
VCCIO11/VCCIO12	J4,G4,F4
VCCX/Q0_VDDHA	F14,E4,N5,N14

VCC	M6,M8,N13,N9,M7,F12,H7,F8,M11,N7,K7,J7,J12,G7,M12,M9,G11,F6,L7,G13,N11,G8,H12,K12,P15,G10,G12,L12,F5,E15,P4,F10
V_EFUSE	M13
VSS	G9,H9,H8,J8,J9,J10,H10,H11,J11,K11,K10,K9,K8,L8,L9,L10,M10,L11,F11,F13,F7,F9,G6,N10,N12,N6,N8,C15,C13,C11,C8,C6,C4,E3,G3,J3,K3,N3,P3,T5,T7,T9,T10,T12,T15,P16,M16,J16,K16,G16,E16,U17,V17,F2,P5,F15,E5,P14

3.3.2 UG324A LV 版本管脚分布示意图

图 3-21 GW5A-60 器件 UG324A LV 版本封装管脚分布示意图（顶视图）



表 3-21 GW5A-60 器件 UG324A LV 版本其他管脚

VCCIO4	A17,D16,C13
VCCIO5	K14,H18,G15
VCCIO6	T12,L17
VCCIO7	N13,P16
VCCIO8	V18,U15
VCCIO9	N3,T2,U5,K4,V8,P6

VCCIO10	F2,J1,G5
VCCIO11	C3,D6,A7
VCCIO1/VCCIO2	B10
VCCIO12/VCCIO3	R9
VCC	K8,N7,H8,M8,N11,L7,G9,N9,L11,J7,M10,J11,F8,G7
VCCX	M12,H12,K12,F12
VCC_ADC/V_EFUSE	H10
VREFN	J9
VREFP	K10
VSS	T17,A12,A2,B15,B5,C18,C8,D11,D1,E14,E4,F17,F11,F9,F7,G12,G10,G8,H13,H11,H7,H3,J16,J12,J8,J6,K11,K7,L12,L8,L2,M11,M9,M7,M5,N18,N12,N10,N8,P1,R14,R4,M15,T7,U10,V13,V3,H9

3.3.3 UG324S EV 版本管脚分布示意图

图 3-22 GW5A-60 器件 UG324S EV 版本封装管脚分布示意图（顶视图）

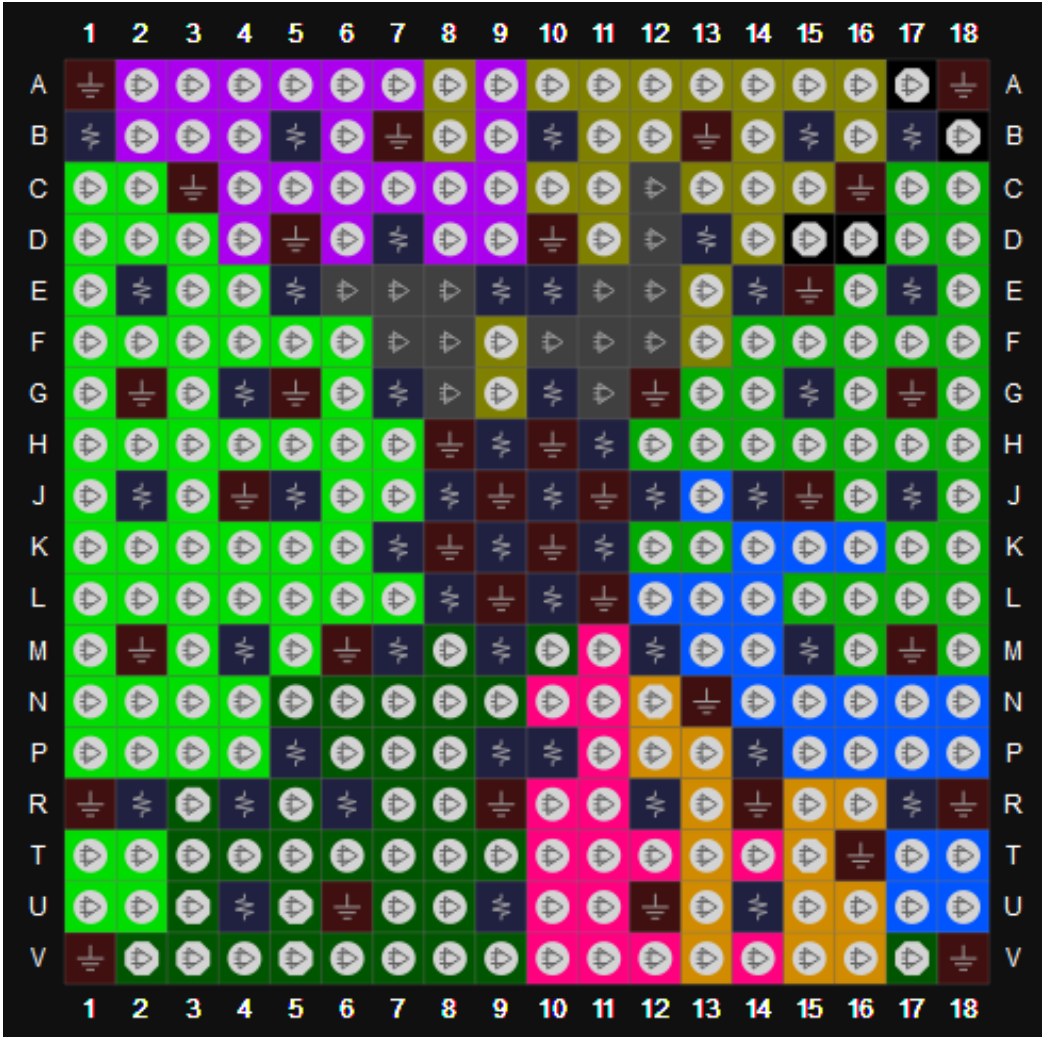


表 3-22 GW5A-60 器件 UG324S EV 版本其他管脚

VCCIO1	G15,E17,J14
VCCIO2	J17,R17,M15
VCCIO3	U14,R12
VCCIO4	U9,P9
VCCIO5	U4,R6
VCCIO9	E2,R2,M4,G4,J2,J5
VCCIO10	E10,D7,B5
VCCIO11	B10,D13,B15
VCCIO12/VCCX/Q0_VDDHA	P5,K7,G10,P14,E14,B1,E5,B17,E9,J12,P10,M9
VCC	H9,M12,K11,L10,H11,J8,K9,J10,L8,G7,M7
V_EFUSE	R4
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R14,R18,R9,T16,U12,U6,V1,V18

3.3.4 UG324S LV 版本管脚分布示意图

图 3-23 GW5A-60 器件 UG324S LV 版本封装管脚分布示意图（顶视图）



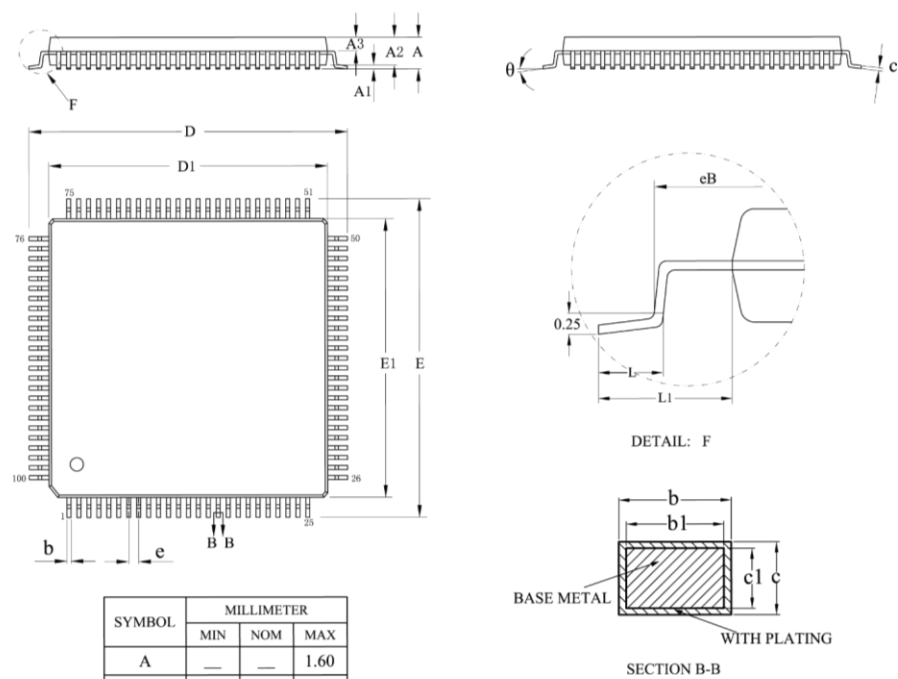
表 3-23 GW5A-60 器件 UG324S LV 版本其他管脚

VCCIO1	G15,E17,J14
VCCIO2	J17,R17,M15
VCCIO3	U14,R12
VCCIO4	U9,P9
VCCIO5	U4,R6
VCCIO9	E2,R2,M4,G4,J2,J5
VCCIO10	E10,D7,B5
VCCIO11	B10,D13,B15
VCCIO12/VCCX/Q0_VDDHA	P5,K7,G10,P14,E14,B1,E5,B17,E9,J12,P10,M9
VCC	H9,M12,K11,L10,H11,J8,K9,J10,L8,G7,M7
V_EFUSE	R4
VSS	A1,A18,B13,B7,C16,C3,D10,D5,E15,G12,G17,G2,G5,H10,H8,J11,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R14,R18,R9,T16,U12,U6,V1,V18

4封装尺寸

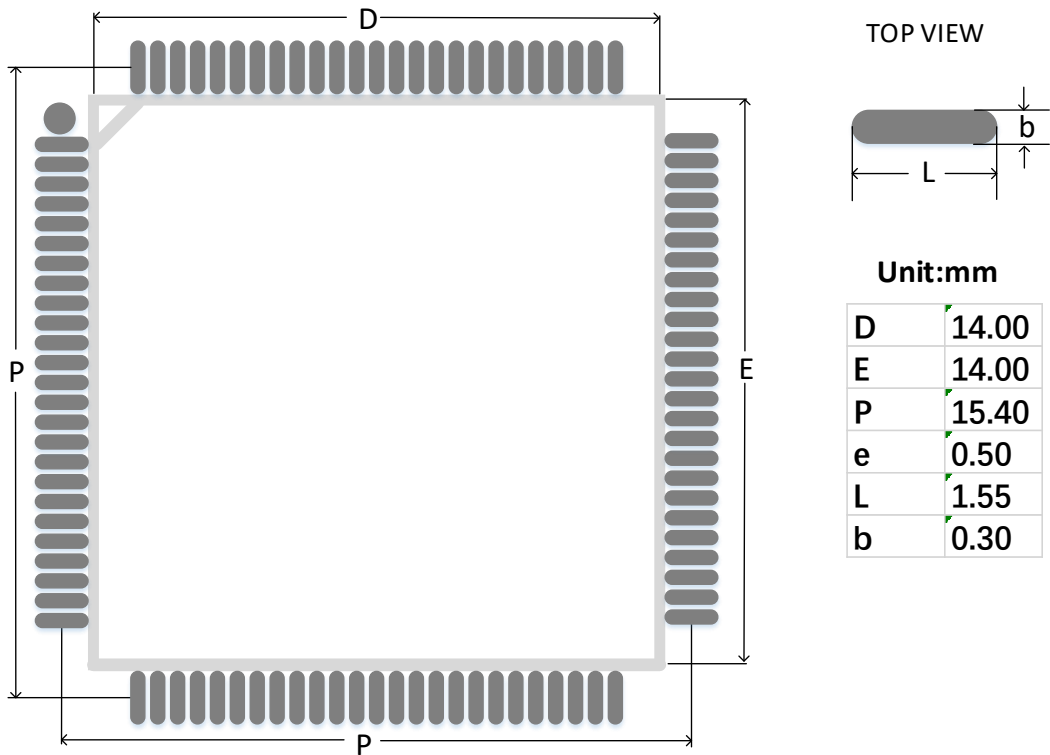
4.1 封装尺寸 LQ100 (14mm x 14mm, GW5A-25)

图 4-1 封装尺寸 LQ100



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
eB	15.05	—	15.35
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

图 4-2 推荐 PCB Layout LQ100



4.2 封装尺寸 LQ144 (20mm x 20mm, GW5A-25)

图 4-3 封装尺寸 LQ144

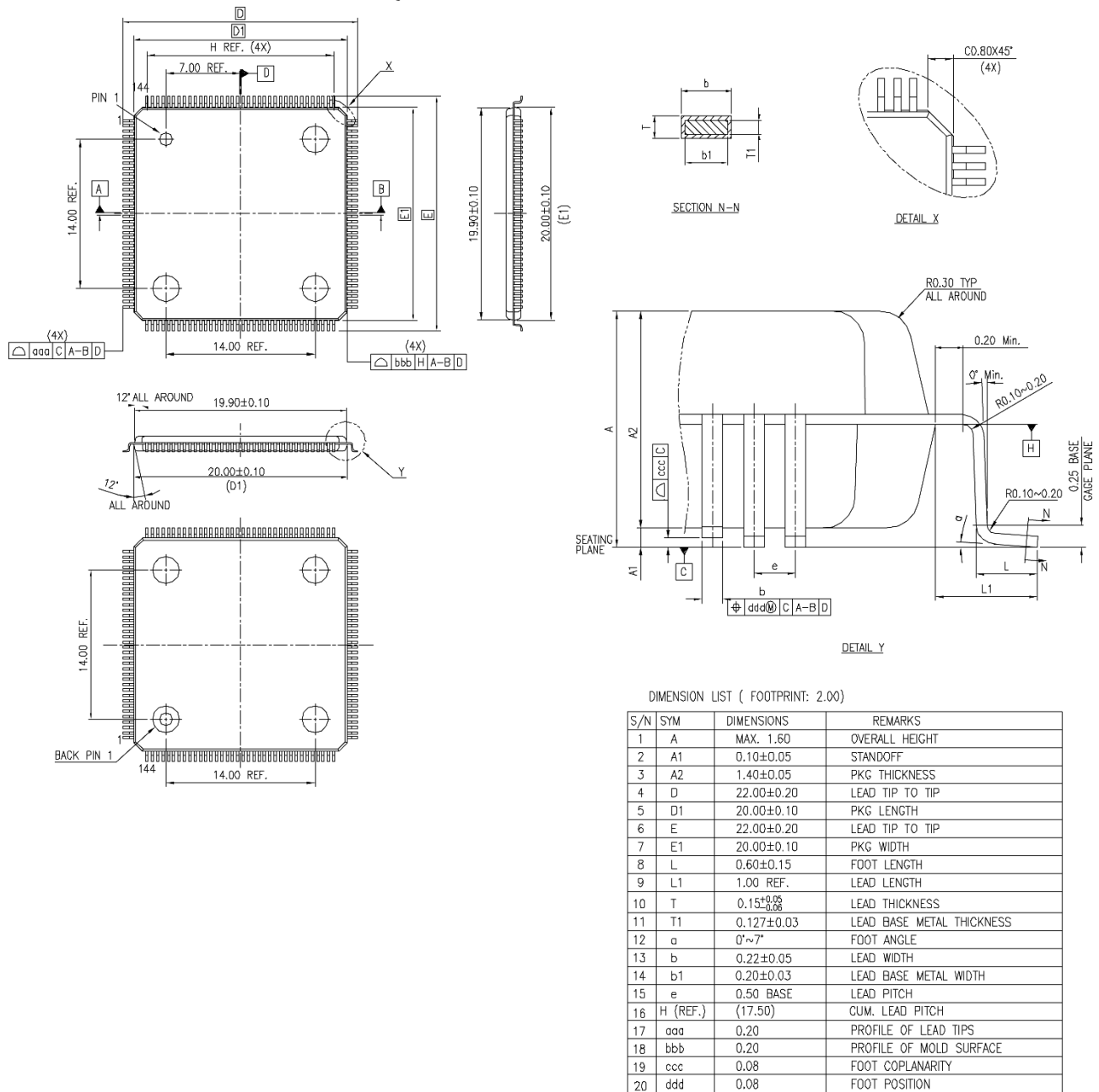
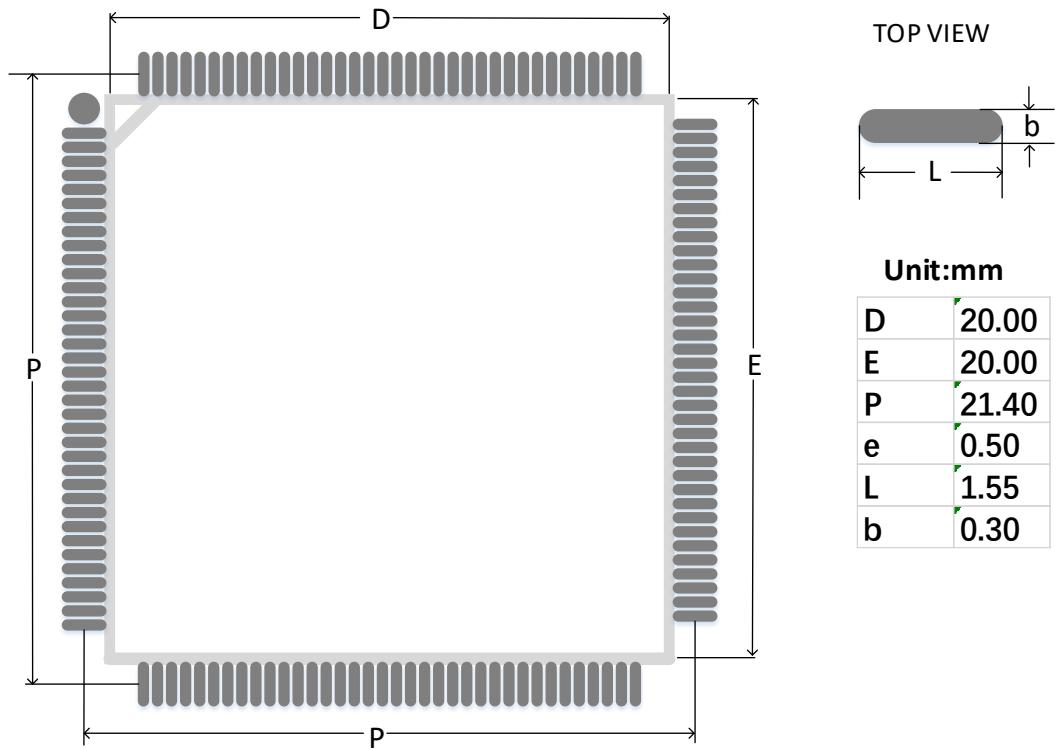
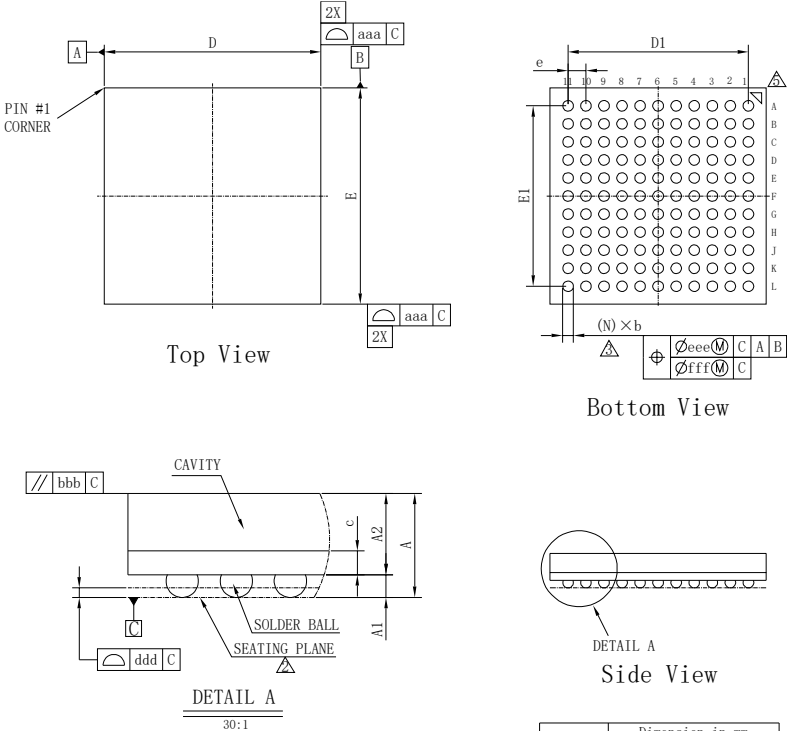


图 4-4 推荐 PCB Layout LQ144



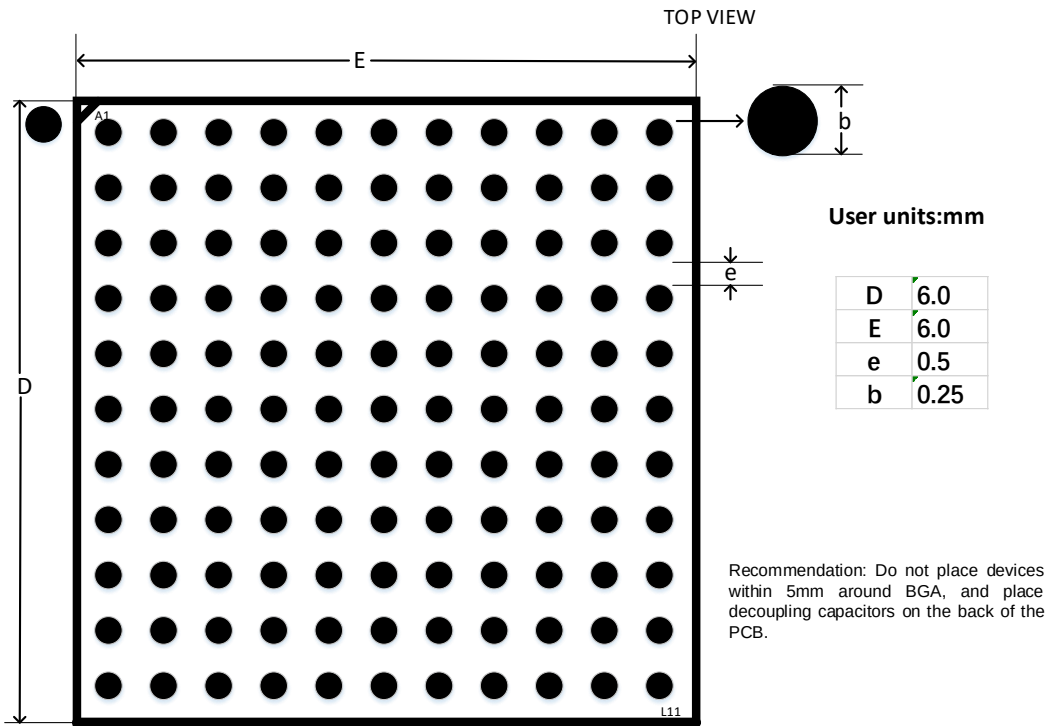
4.3 封装尺寸 MG121N (6mm x 6mm, GW5A-25)

图 4-5 封装尺寸 MG121N



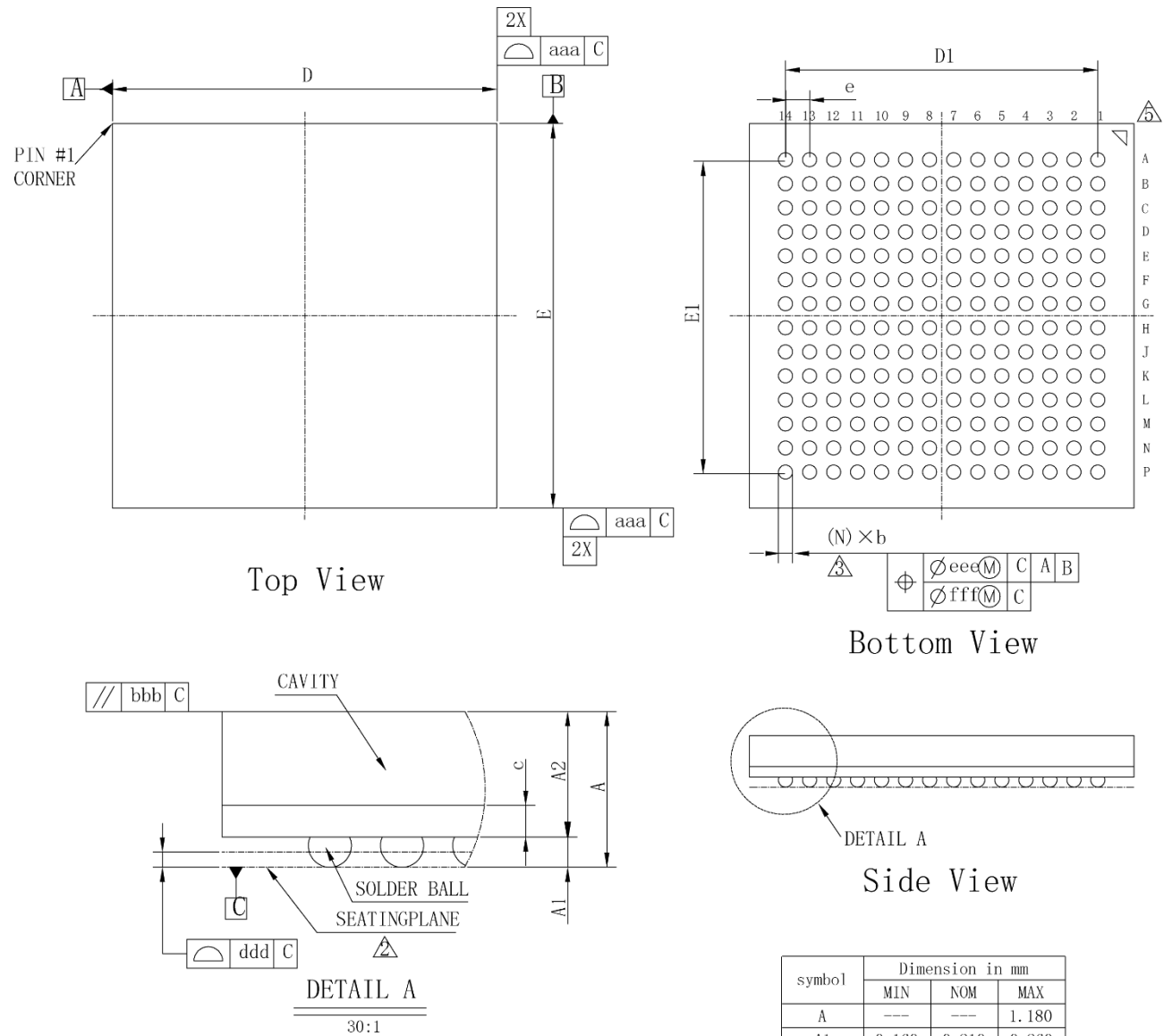
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.060
A1	0.160	0.210	0.260
A2	0.700	0.750	0.800
c	0.180	0.220	0.260
D	5.900	6.000	6.100
E	5.900	6.000	6.100
D1	---	5.000	---
E1	---	5.000	---
e	---	0.500	---
b	0.250	0.300	0.350
aaa	0.100		
bbb	0.100		
ddd	0.080		
eee	0.150		
fff	0.050		
Ball Diam	0.300		
N	121		
MD/ME	11/11		

图 4-6 推荐 PCB Layout MG121N



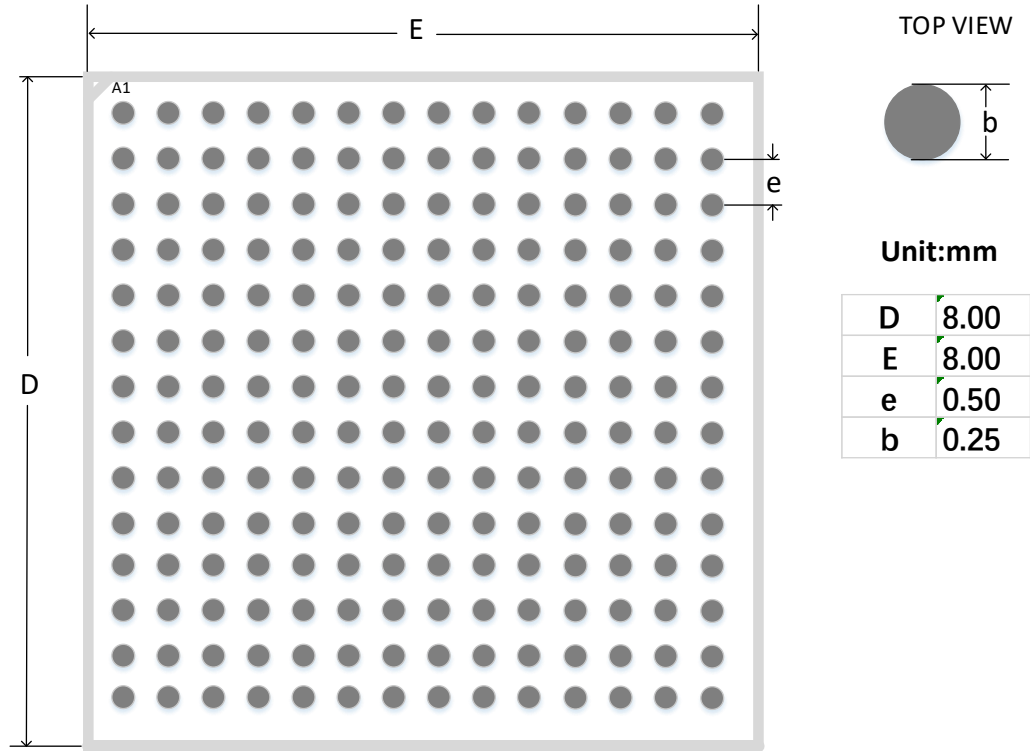
4.4 封装尺寸 MG196S (8mm x 8mm, GW5A-25)

图 4-7 封装尺寸 MG196S



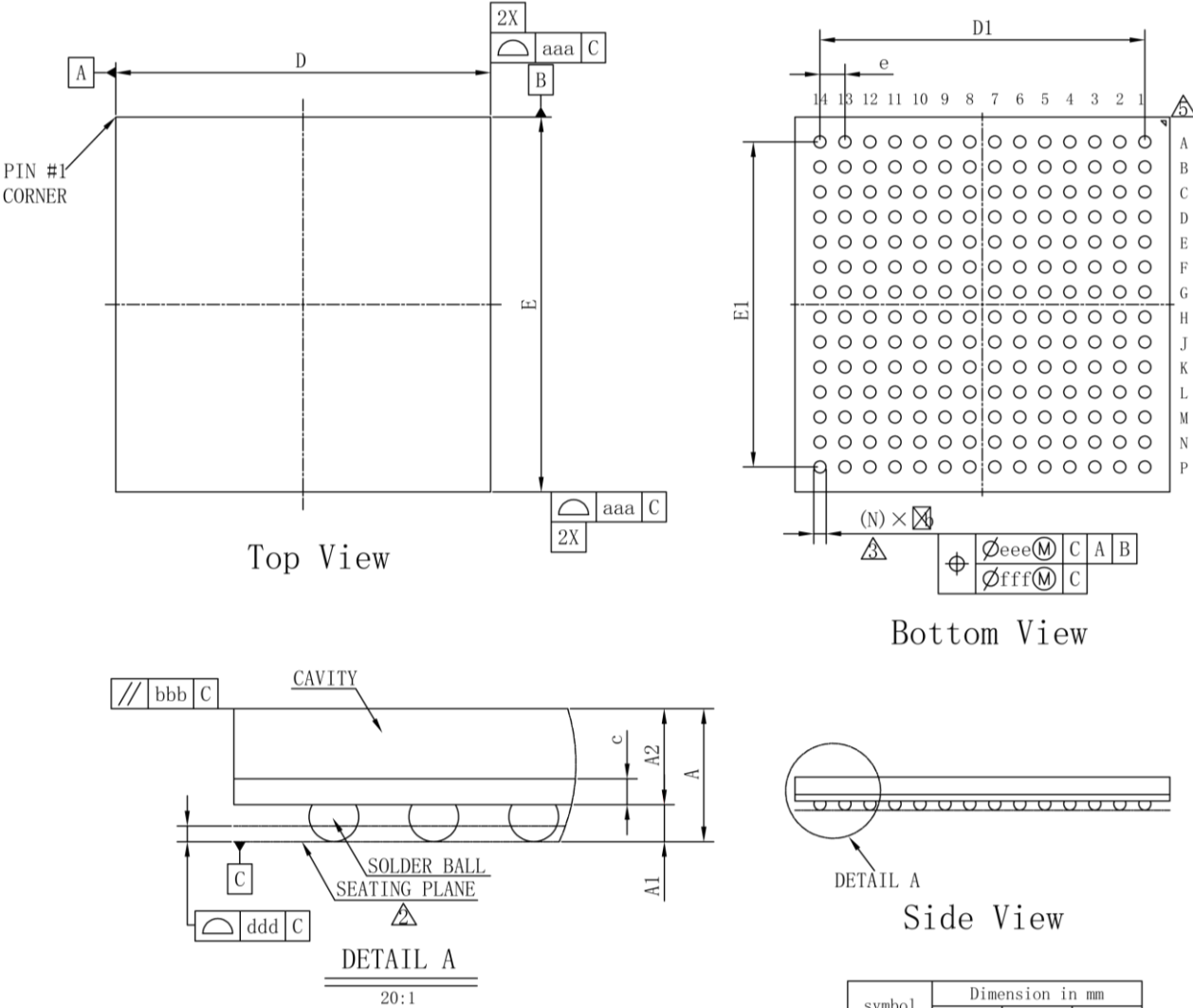
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.180
A1	0.160	0.210	0.260
A2	0.820	0.870	0.920
c	0.180	0.220	0.260
D	7.900	8.000	8.100
E	7.900	8.000	8.100
D1	---	6.500	---
E1	---	6.500	---
e	---	0.500	---
b	0.250	0.300	0.350
aaa	0.100		
bbb	0.100		
ddd	0.080		
eee	0.150		
fff	0.050		
Ball Diam	0.300		
N	196		
MD/ME	14/14		

图 4-8 推荐 PCB Layout MG196S



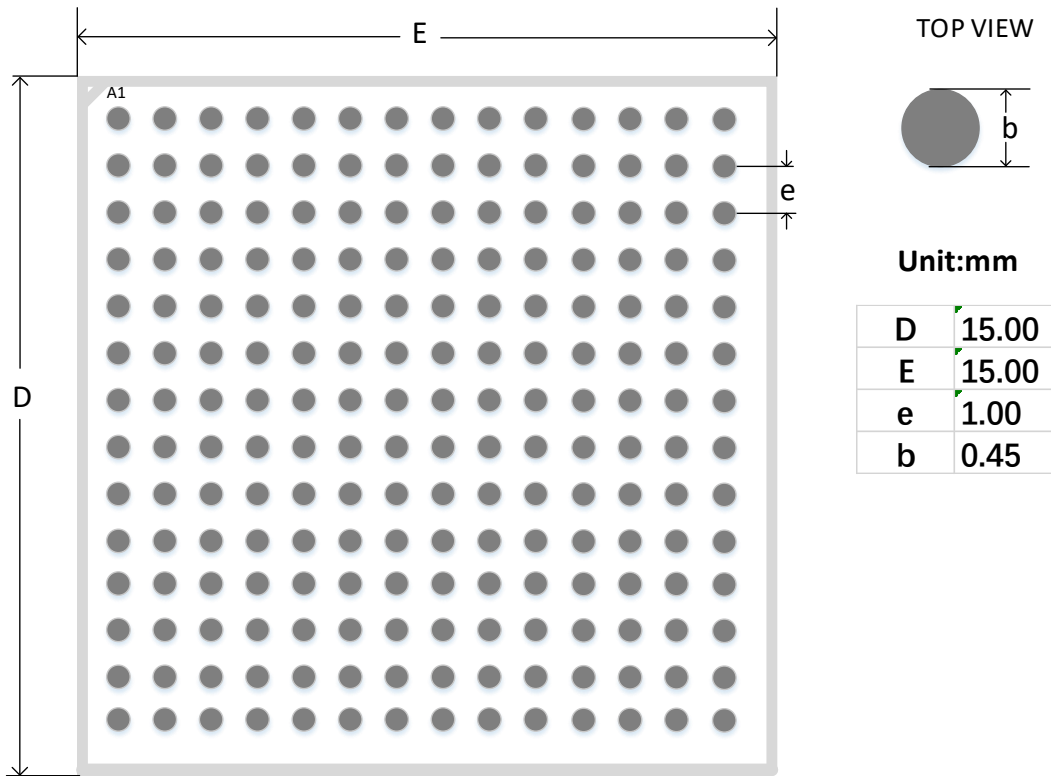
4.5 封装尺寸 PG196S (15mm x 15mm, GW5A-25)

图 4-9 封装尺寸 PG196S



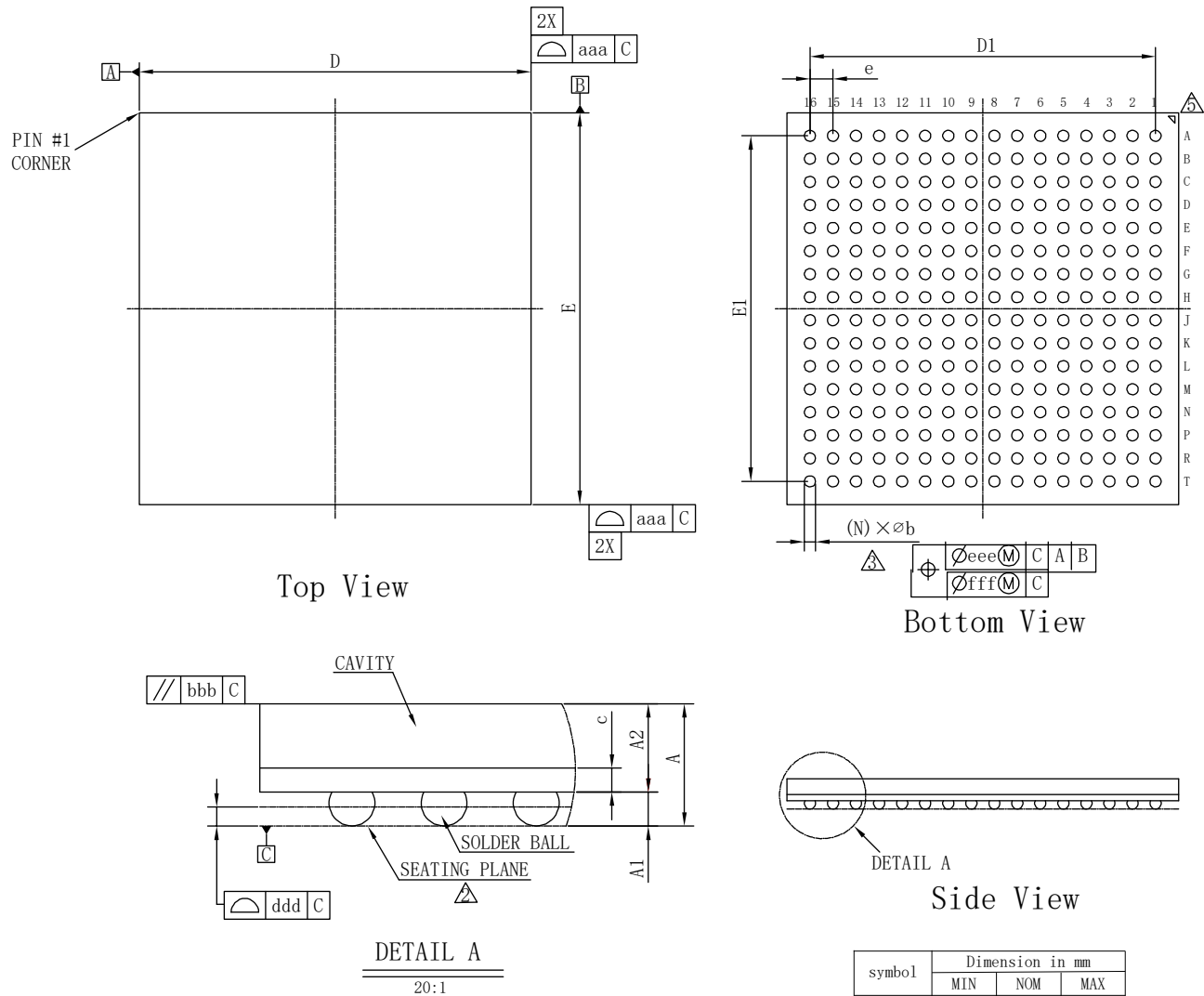
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.430
A1	0.320	0.370	0.420
A2	0.910	0.960	1.010
c	0.220	0.260	0.300
D	14.900	15.000	15.100
E	14.900	15.000	15.100
D1	---	13.000	---
E1	---	13.000	---
e	---	1.000	---
b	0.450	0.500	0.550
aaa	0.200		
bbb	0.200		
ddd	0.200		
eee	0.250		
fff	0.100		
Ball Diam	0.500		
N	196		
MD/ME	14/14		

图 4-10 推荐 PCB Layout PG196S



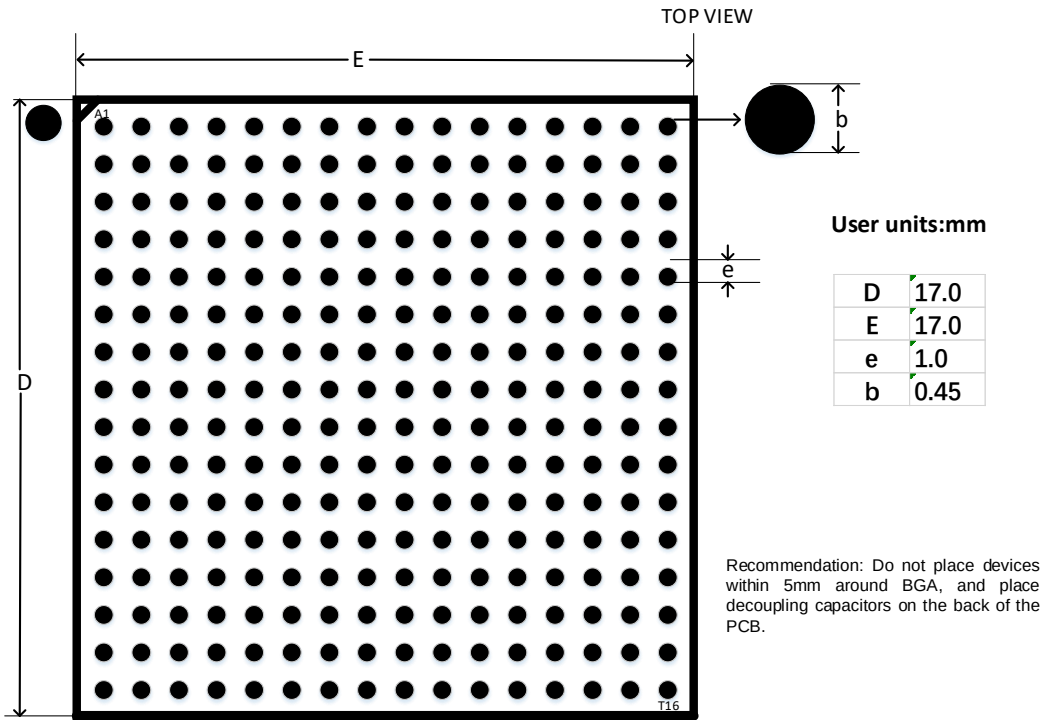
4.6 封装尺寸 PG256C (17mm x 17mm, GW5A-25)

图 4-11 封装尺寸 PG256C



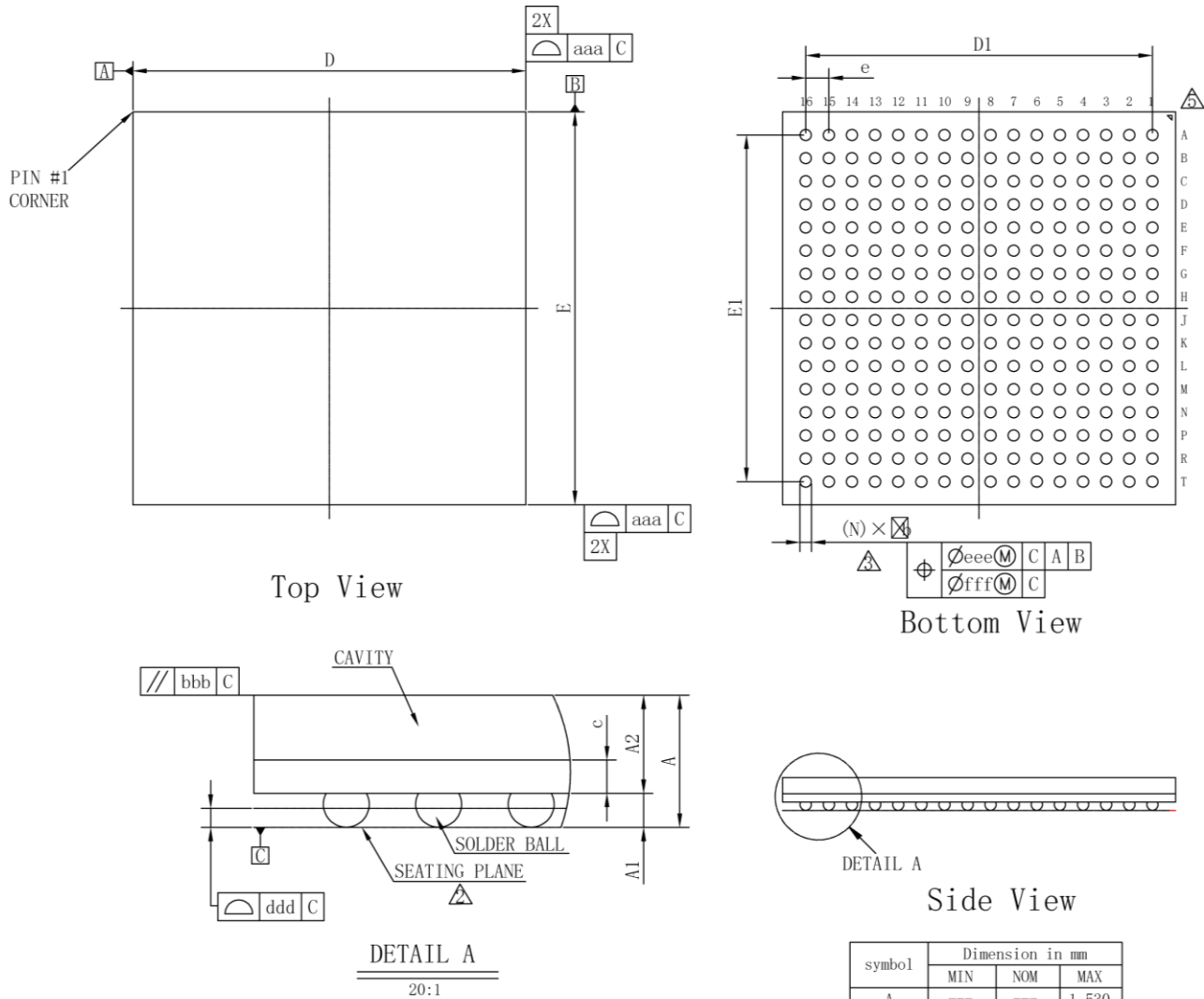
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.430
A1	0.320	0.370	0.420
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	16.900	17.000	17.100
E	16.900	17.000	17.100
D1	---	15.000	---
E1	---	15.000	---
e	---	1.000	---
b	0.450	0.500	0.550
aaa	0.200		
bbb	0.200		
ddd	0.120		
eee	0.250		
fff	0.100		
Ball Diam	0.500		
N	256		
MD/ME	16/16		

图 4-12 推荐 PCB Layout PG256C



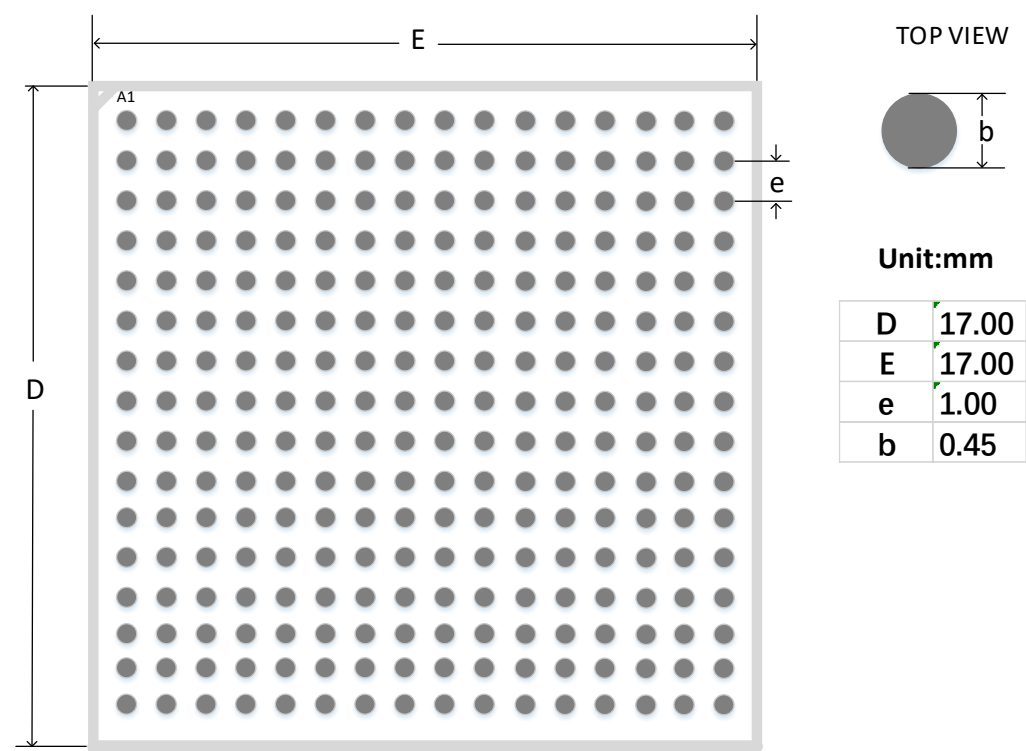
4.7 封装尺寸 PG256S/PG256 (17mm x 17mm, GW5A-25)

图 4-13 封装尺寸 PG256S/PG256



symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.530
A1	0.320	0.370	0.420
A2	1.010	1.060	1.110
c	0.320	0.360	0.400
D	16.900	17.000	17.100
E	16.900	17.000	17.100
D1	---	15.000	---
E1	---	15.000	---
e	---	1.000	---
b	0.450	0.500	0.550
aaa		0.200	
bbb		0.200	
ddd		0.120	
eee		0.250	
fff		0.100	
Ball Diam		0.500	
N		256	
MD/ME		16/16	

图 4-14 推荐 PCB Layout PG256S/PG256



4.8 封装尺寸 PG324C (19mm x 19mm, GW5A-60)

图 4-15 封装尺寸 PG324C

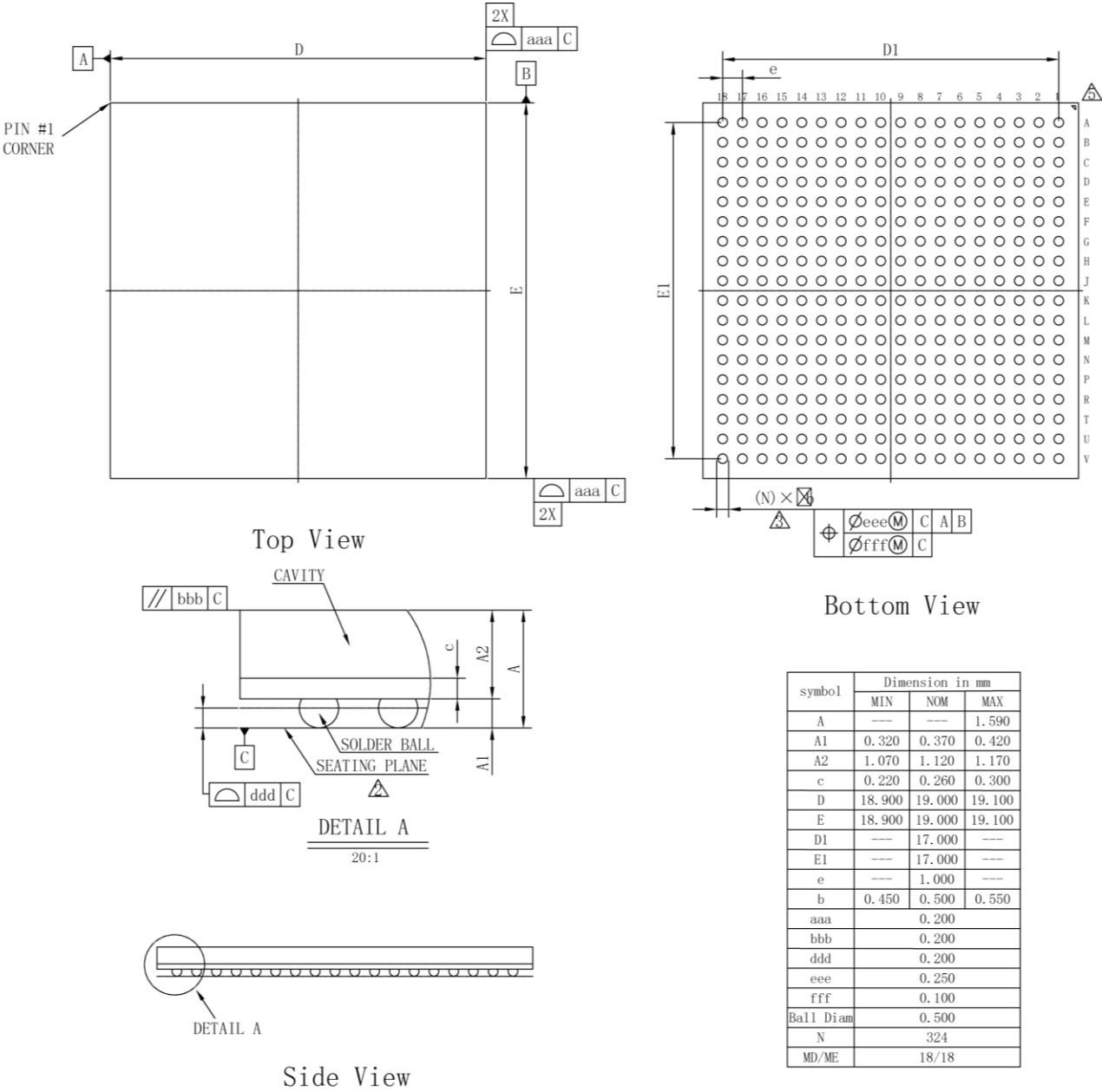
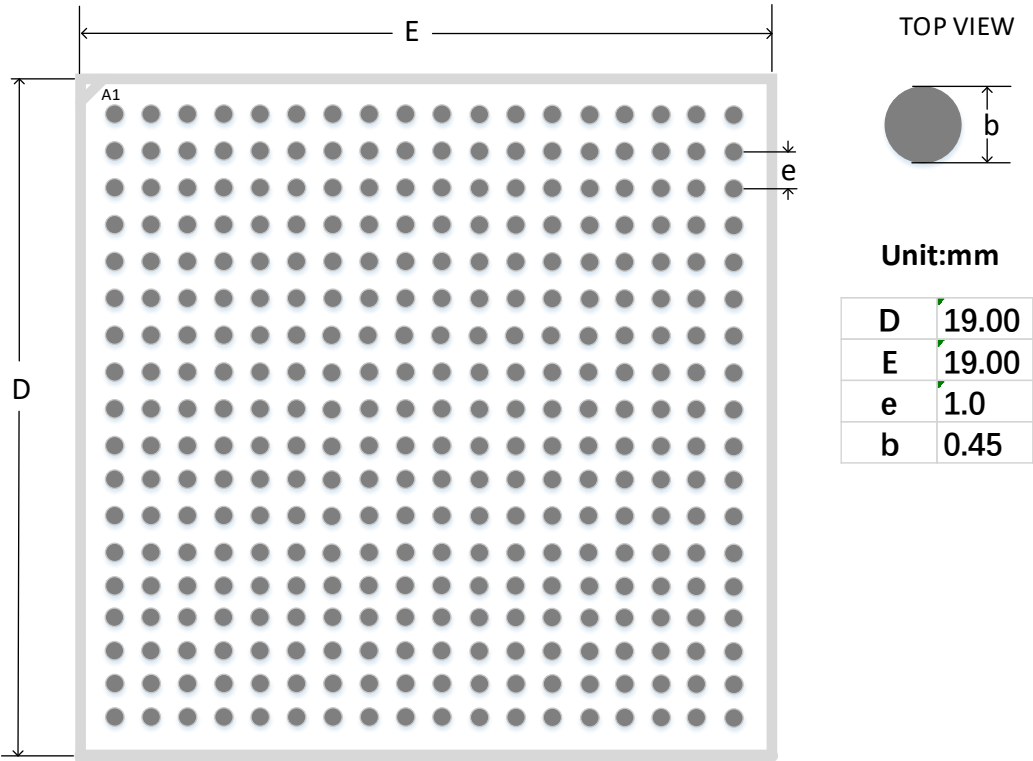
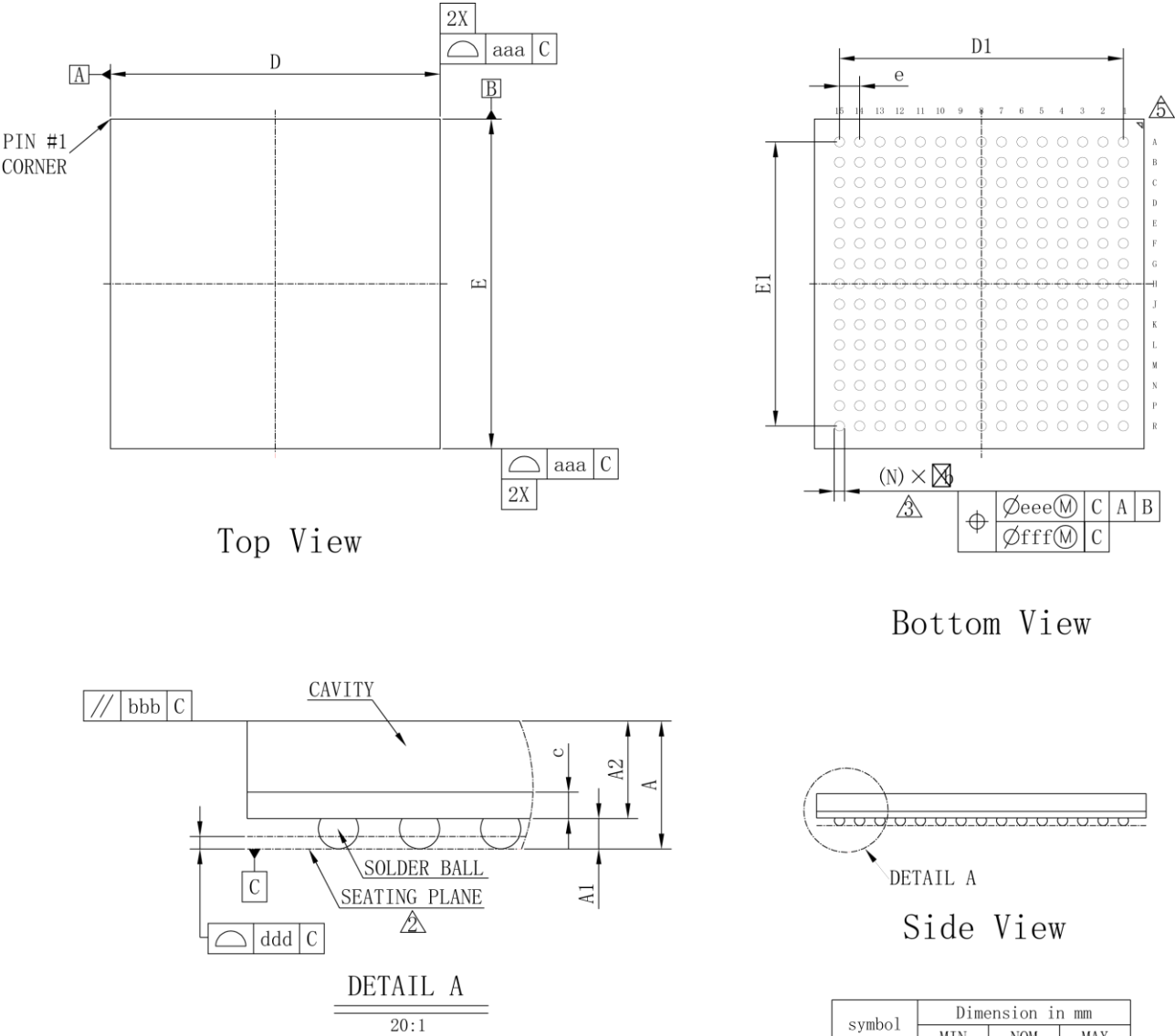


图 4-16 推荐 PCB Layout PG324C



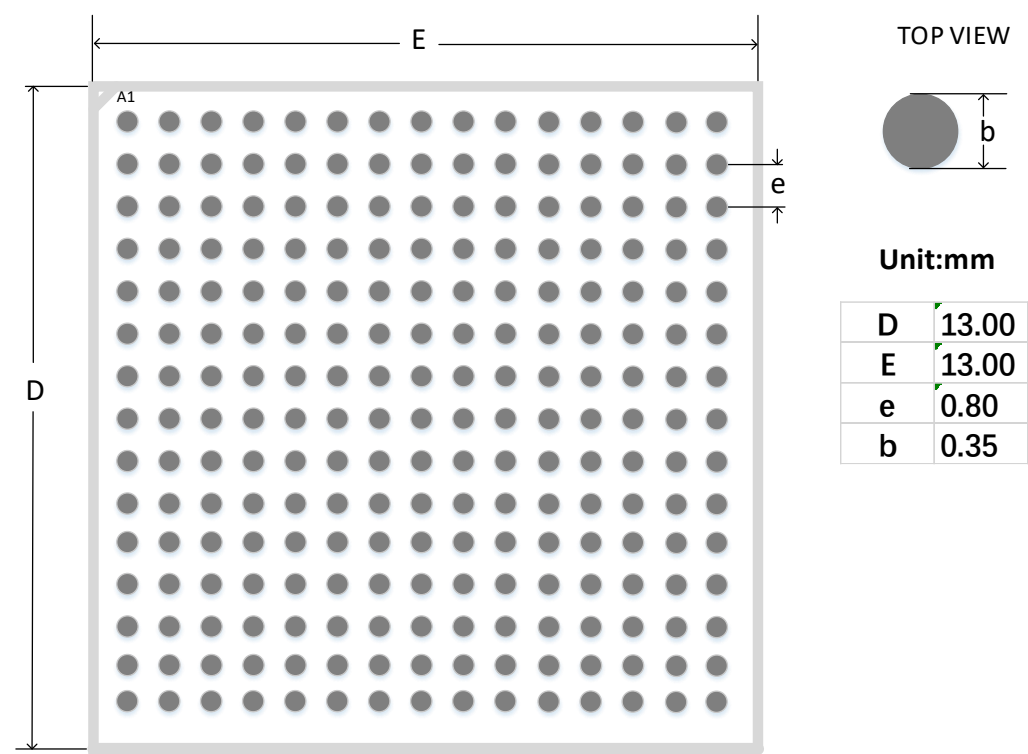
4.9 封装尺寸 UG225S (13mm x 13mm, GW5A-25)

图 4-17 封装尺寸 UG225S



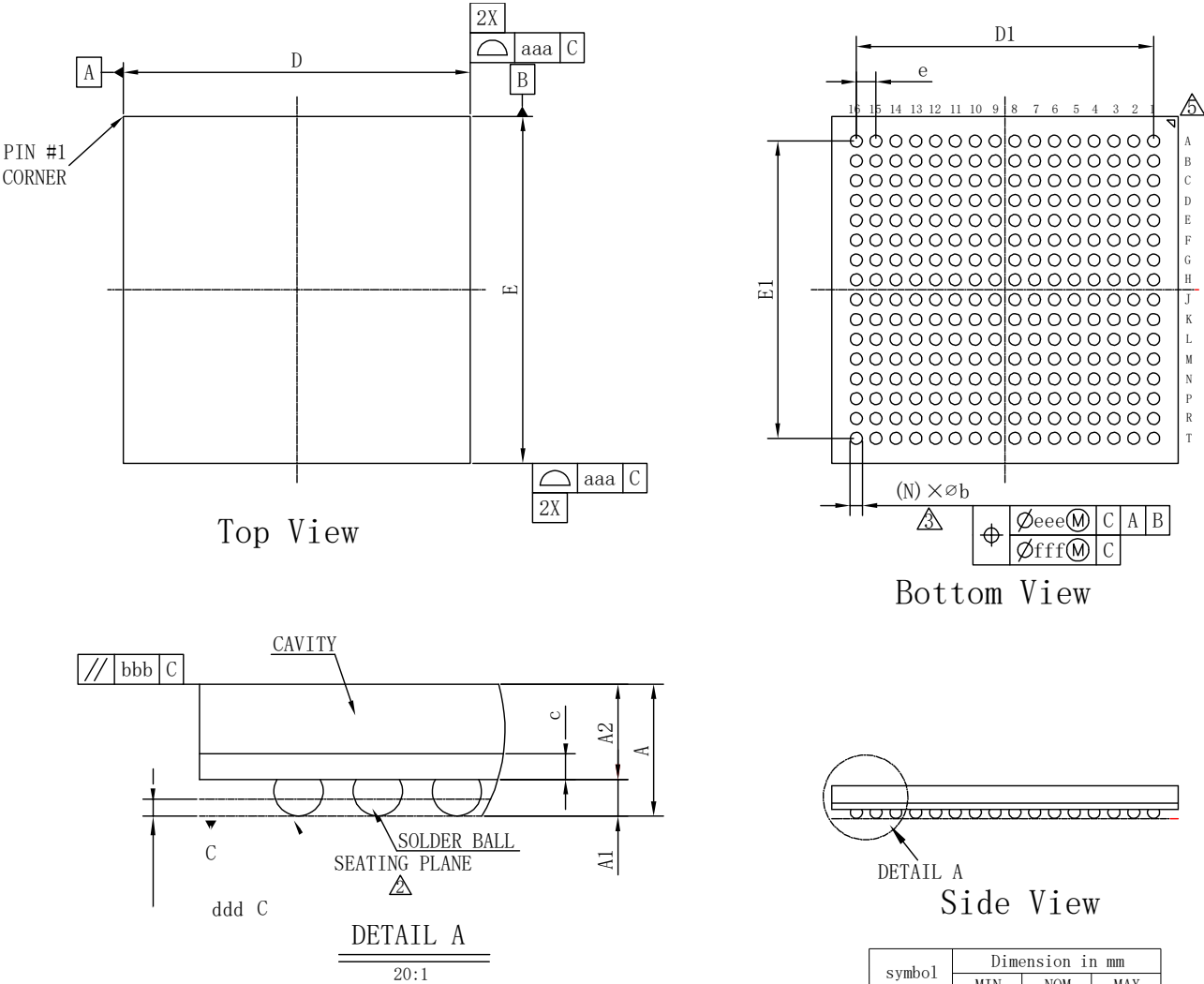
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.360
A1	0.250	0.300	0.350
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	12.900	13.000	13.100
E	12.900	13.000	13.100
D1	---	11.200	---
E1	---	11.200	---
e	---	0.800	---
b	0.350	0.400	0.450
aaa	0.150		
bbb	0.200		
ddd	0.100		
eee	0.150		
fff	0.080		
Ball Diam	0.400		
N	225		
MD/ME	15/15		

图 4-18 推荐 PCB Layout UG225S



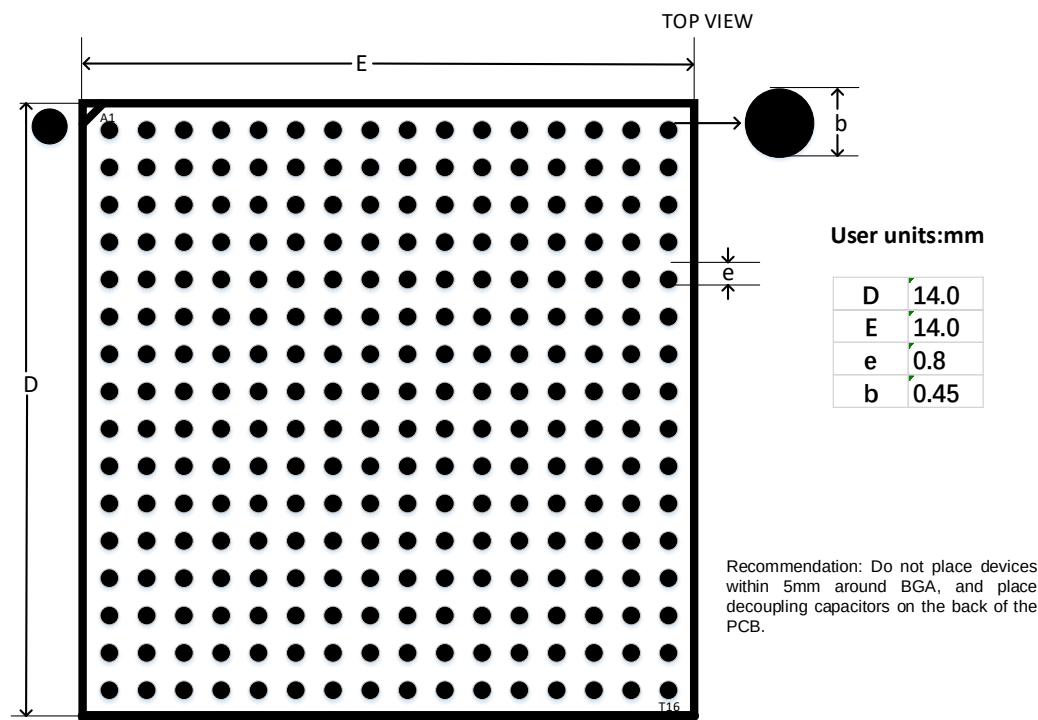
4.10 封装尺寸 UG256C (14mm x 14mm, GW5A-25)

图 4-19 封装尺寸 UG256C



symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.430
A1	0.320	0.370	0.420
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	13.900	14.000	14.100
E	13.900	14.000	14.100
D1	---	12.000	---
E1	---	12.000	---
e	---	0.800	---
b	0.450	0.500	0.550
aaa	0.150		
bbb	0.200		
ddd	0.120		
eee	0.150		
fff	0.080		
Ball Diam	0.500		
N	256		
MD/ME	16/16		

图 4-20 推荐 PCB Layout UG256C



4.11 封装尺寸 UG324 (15mm x 15mm, GW5A-25)

图 4-21 封装尺寸 UG324

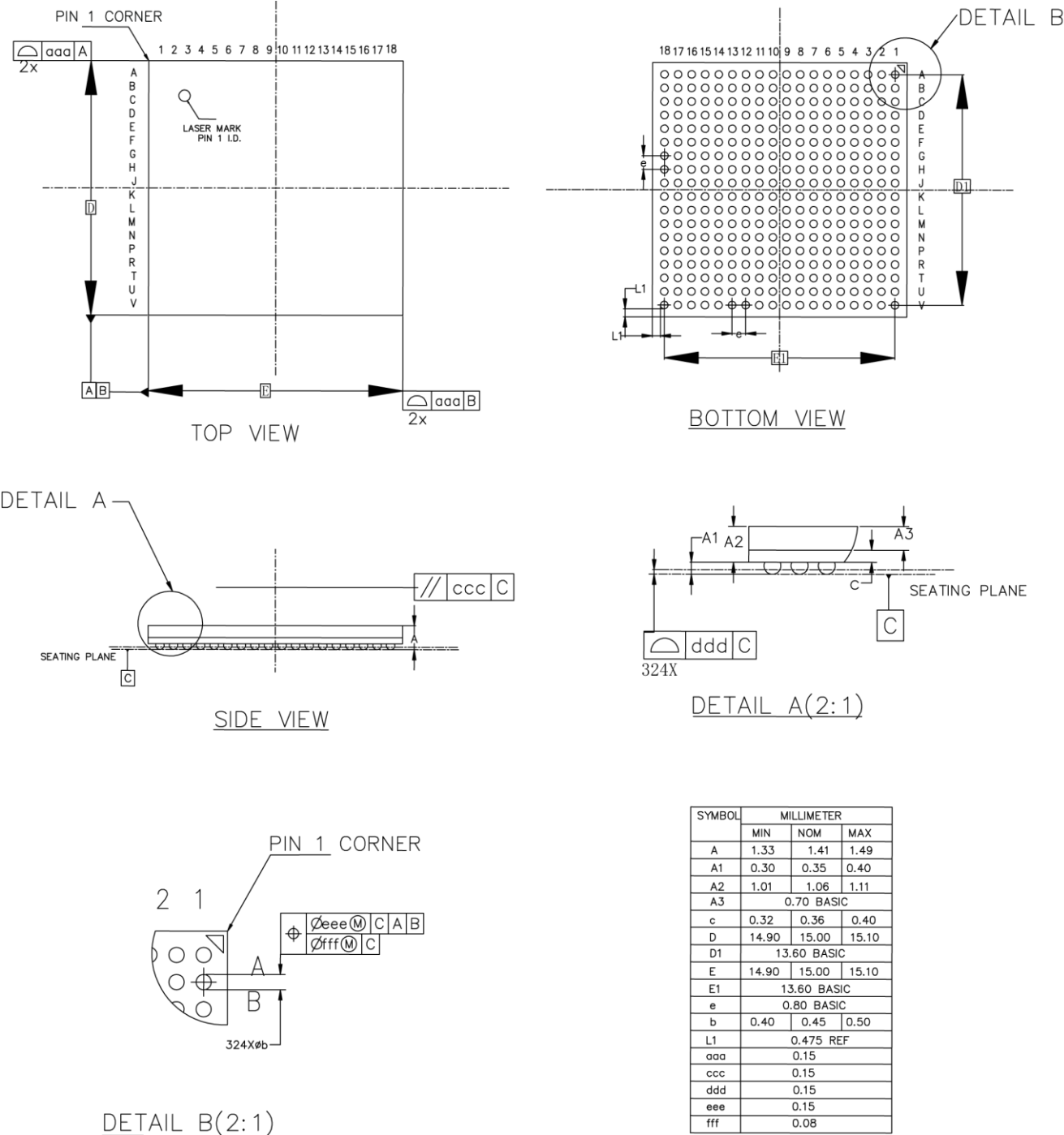
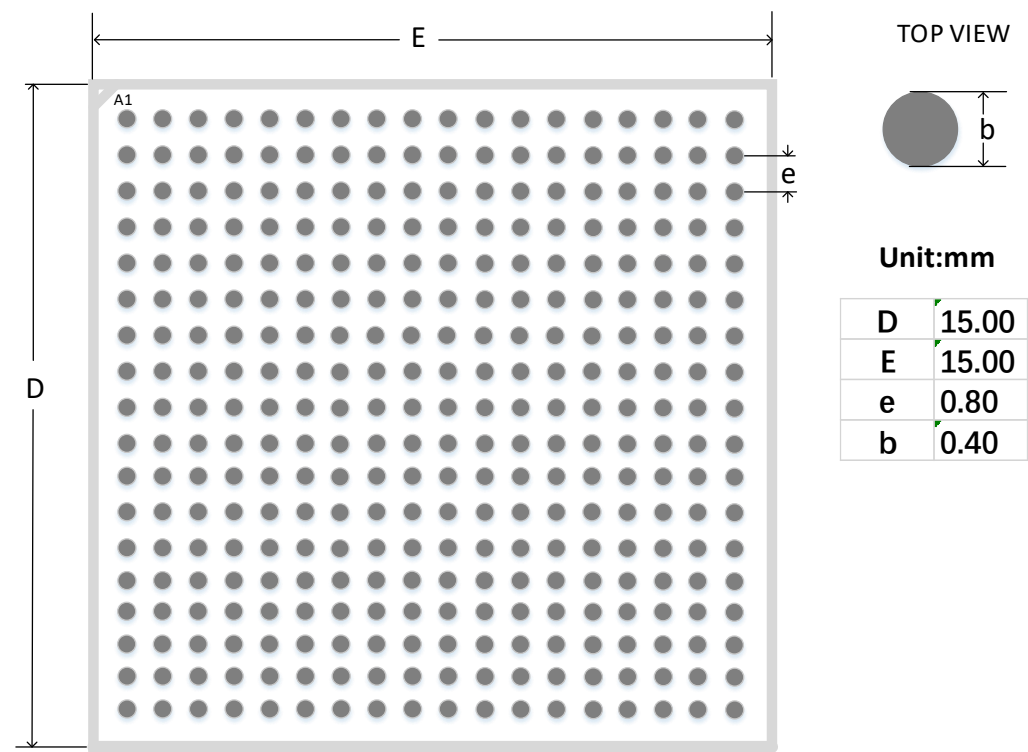


图 4-22 推荐 PCB Layout UG324



4.12 封装尺寸 UG324A (15mm x 15mm, GW5A-138)

图 4-23 封装尺寸 UG324A

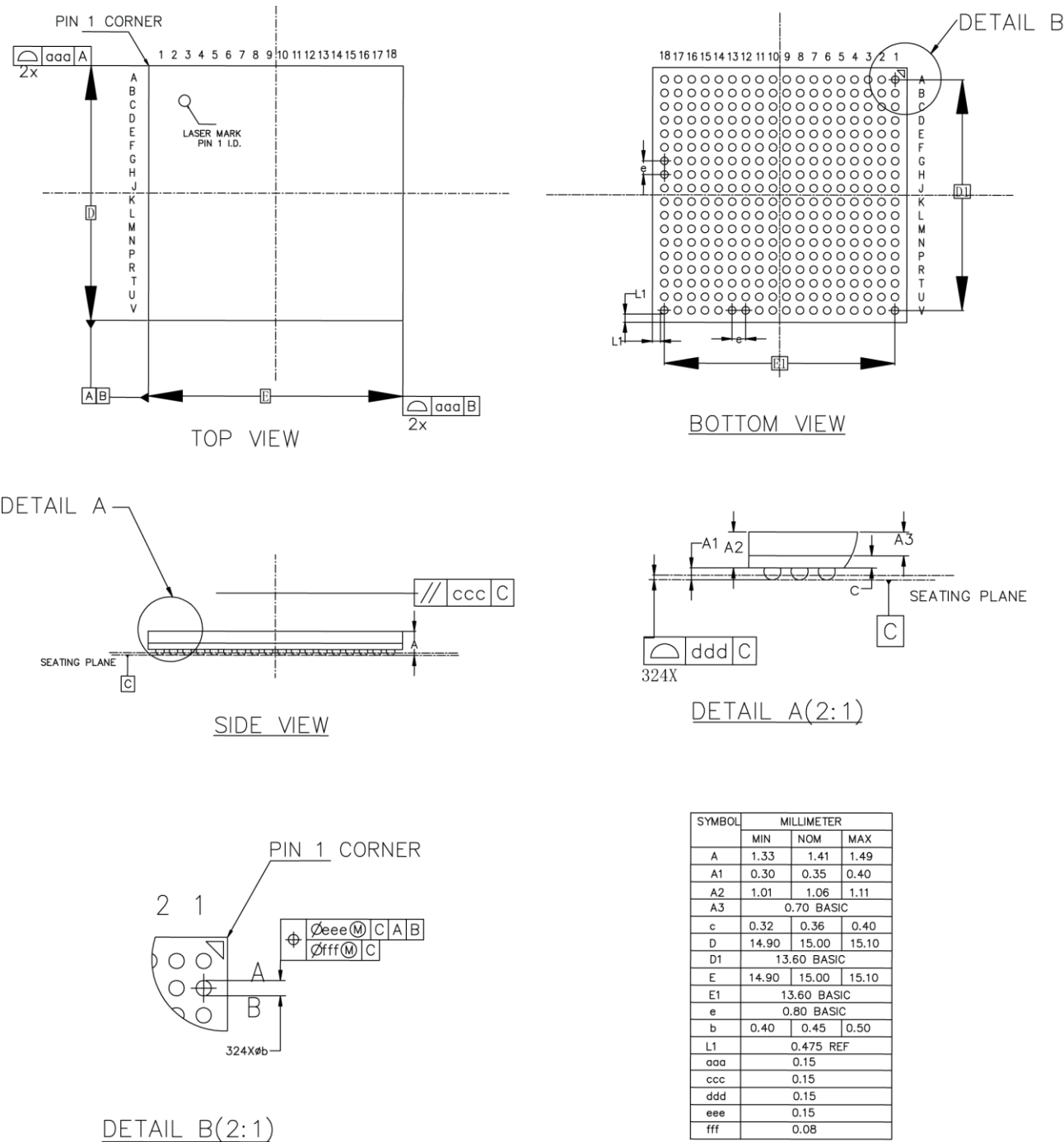


图 4-24 推荐 PCB Layout UG324A

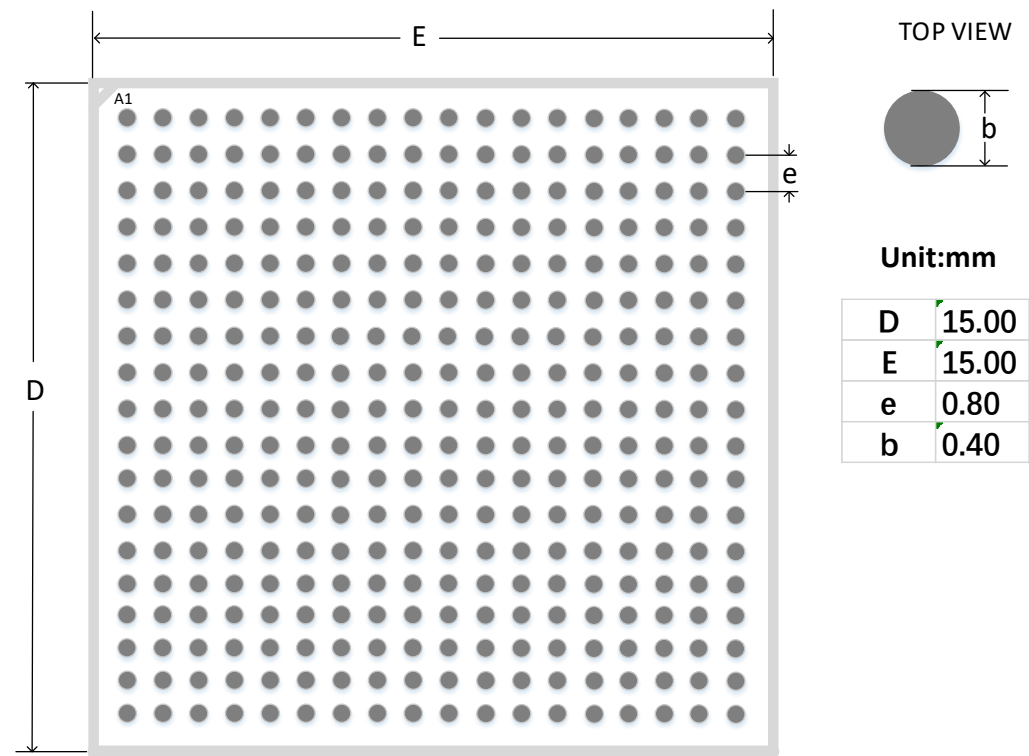
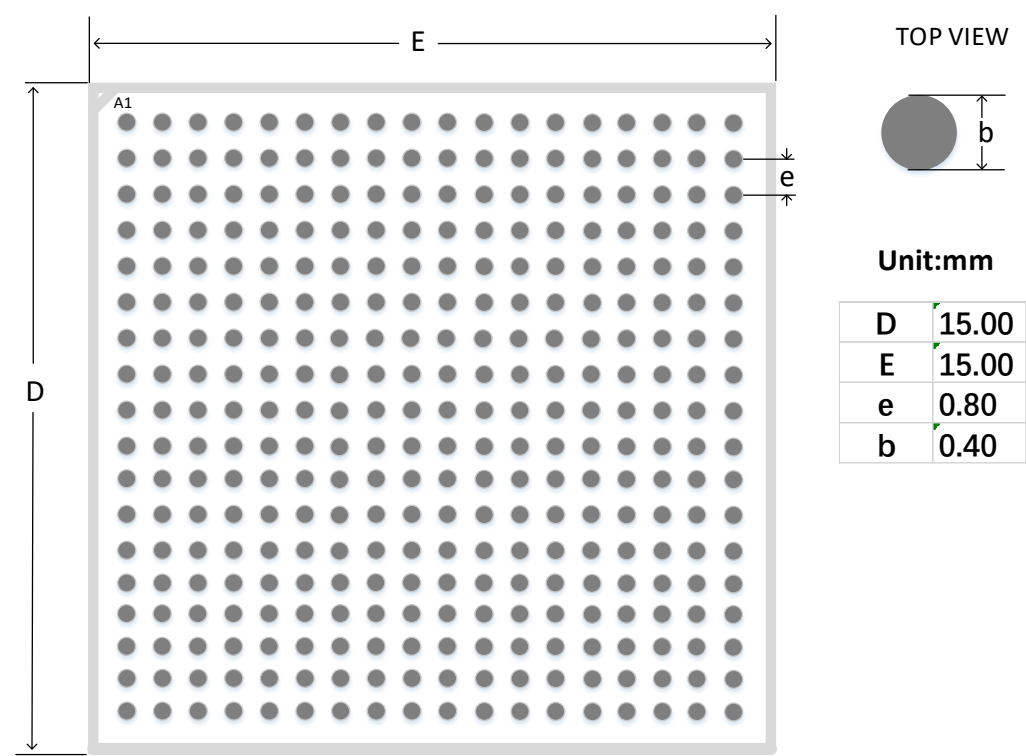
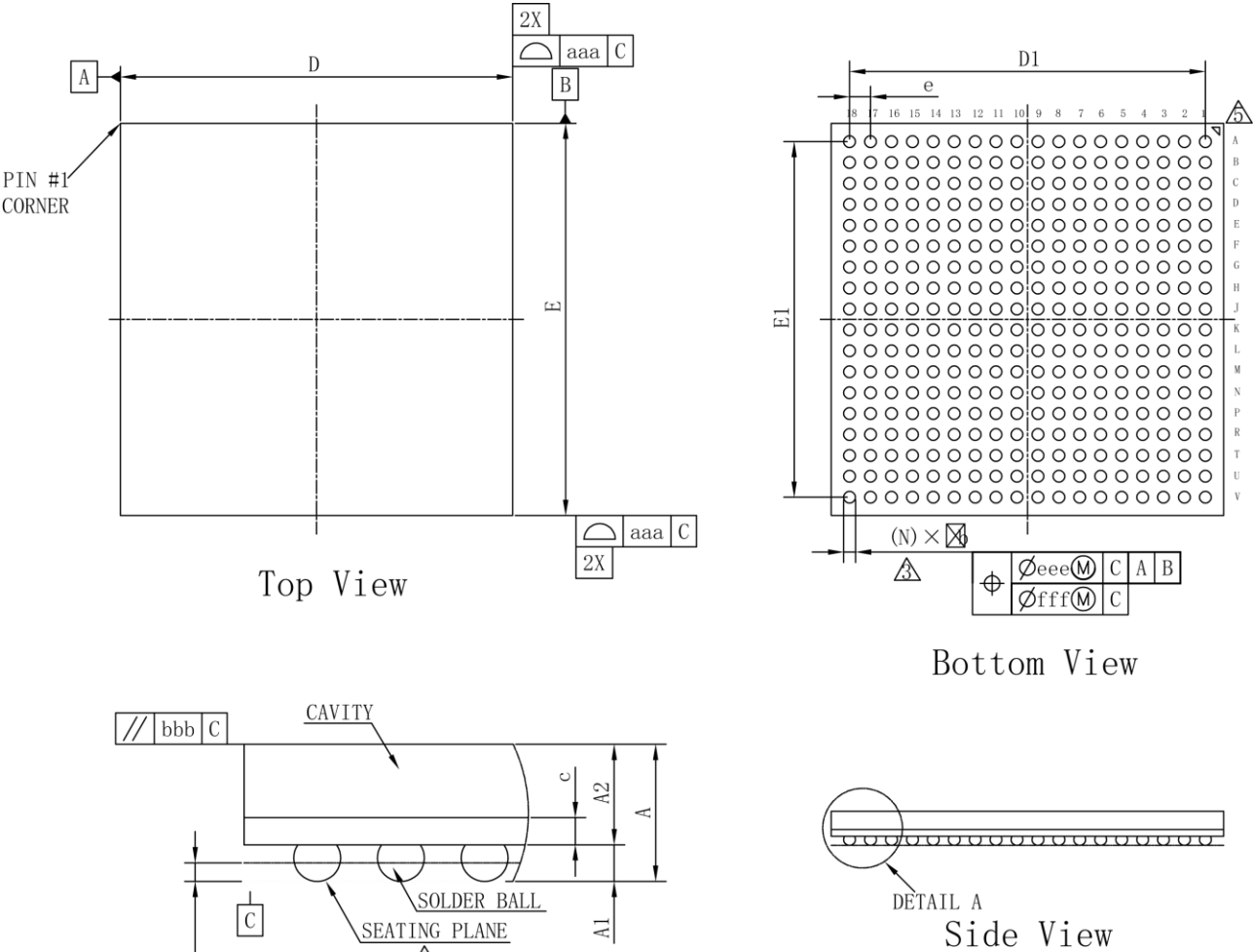


图 4-26 推荐 PCB Layout UG324A



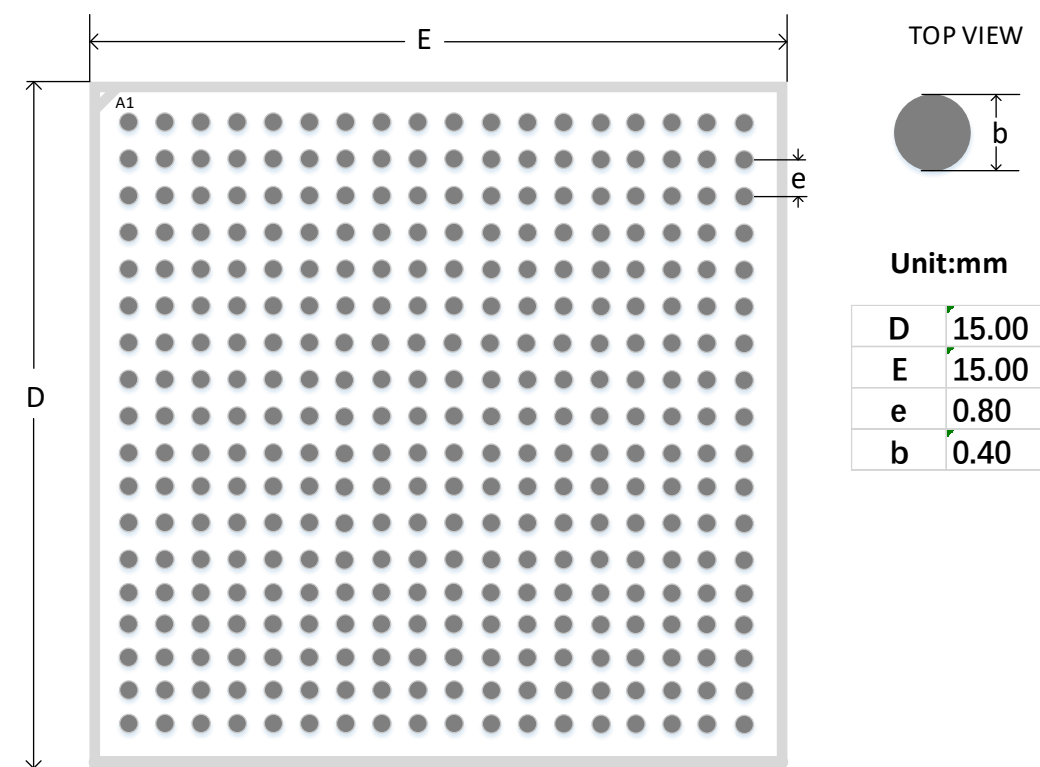
4.14 封装尺寸 UG324F (15mm x 15mm, GW5A-25)

图 4-27 封装尺寸 UG324F



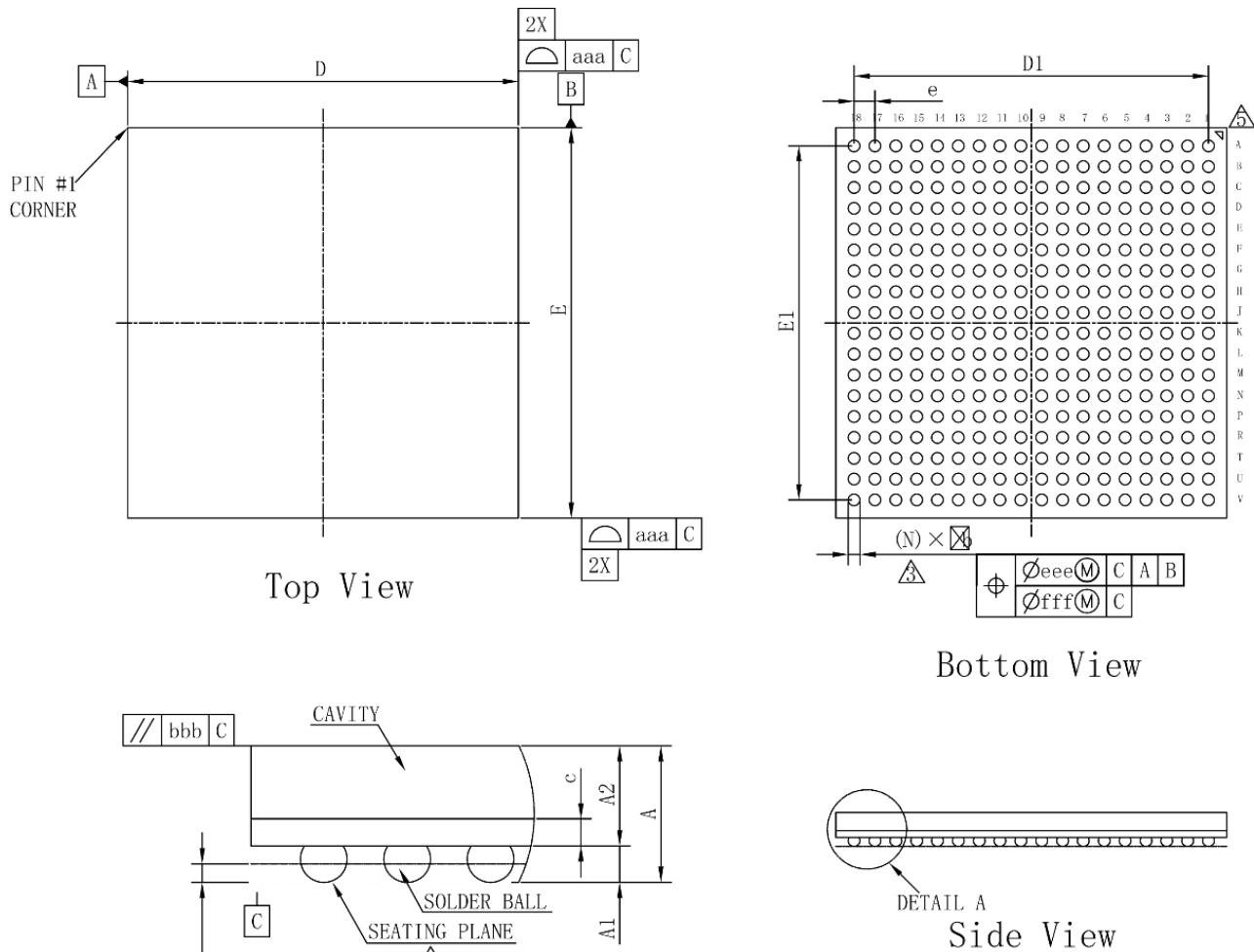
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.410
A1	0.300	0.350	0.400
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	14.900	15.000	15.100
E	14.900	15.000	15.100
D1	---	13.600	---
E1	---	13.600	---
e	---	0.800	---
b	0.400	0.450	0.500
aaa	0.150		
bbb	0.200		
ddd	0.120		
eee	0.150		
fff	0.080		
Ball Diam	0.450		
N	324		
MD/ME	18/18		

图 4-28 推荐 PCB Layout UG324F



4.15 封装尺寸 UG324S (15mm x 15mm, GW5A-25)

图 4-29 封装尺寸 UG324S



symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.410
A1	0.300	0.350	0.400
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	14.900	15.000	15.100
E	14.900	15.000	15.100
D1	---	13.600	---
E1	---	13.600	---
e	---	0.800	---
b	0.400	0.450	0.500
aaa	0.150		
bbb	0.200		
ddd	0.120		
eee	0.150		
fff	0.080		
Ball Diam	0.450		
N	321		
MD/ME	18/18		

图 4-30 推荐 PCB Layout UG324S

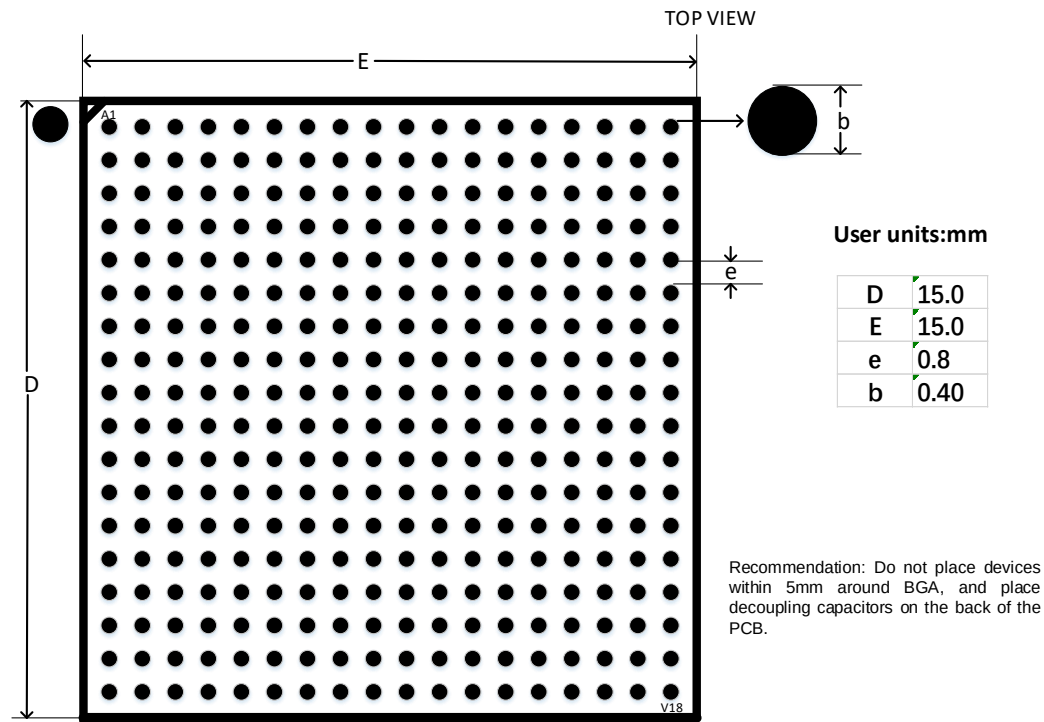


图 4-32 推荐 PCB Layout UG324S

