

日期	版本	说明
2024/3/29	1.0	初始版本，支持UG225封装和PG484A封装。
2024/4/18	1.0.1	更新Power页中PG484A封装的VCCX电压值。 更新Power页中VCC的电压最大值。

管脚名称	方向	说明
<b>用户I/O管脚</b>		
IO [End][Row/Column Number][A/B]	I/O/LVDS	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
		方向为LVDS时表示该管脚只支持真LVDS输出
<b>多功能管脚</b>		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外的一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
D00~D07	I/O，内部弱上拉	CPU模式：数据输入输出端口D00~D07
D08~D15	I	CPU模式：数据输入端口D08~D15
MI0	I/O，内部弱上拉	MSPI模式：串行指令和地址输出，以及X2，X4模式下的并行数据bit0的输入管脚，连接外部Flash器件的DQ0/D/SI/IO0管脚
MI1	I/O，内部弱上拉	MSPI模式：X1模式下串行数据输入，X2，X4模式下并行数据bit1的输入管脚，连接外部Flash器件的DQ1/Q/SO/IO1管脚
MI2	I/O，内部弱上拉	MSPI模式：X4模式下并行数据bit2的输入管脚，分别连接外部Flash器件的DQ2/W#/WP#/IO2管脚
MI3	I/O，内部弱上拉	MSPI模式：X4模式下并行数据bit3的输入管脚，分别连接外部Flash器件的DQ3/HOLD#/IO3管脚
MOSI	I/O，内部弱上拉	MSPI模式：串行指令和地址输出，以及X2，X4模式下的并行数据bit0的输入管脚，连接外部Flash器件的DQ0/D/SI/IO0管脚
MISO	I/O，内部弱上拉	MSPI模式：X1模式下串行数据输入，X2，X4模式下并行数据bit1的输入管脚，连接外部Flash器件的DQ1/Q/SO/IO1管脚
MCS_N	O， MODE[1:0]：内部弱上拉 MODE[2:0]：	MSPI模式：使能信号MCS_N，低电平有效
CCLK	I/O，内部弱上拉	配置时钟 Slave模式：CCLK为输入，需要连接外部时钟源 Master模式：CCLK为输出
EMCCLK	I，内部弱上拉	外部输入时钟信号 Master模式：EMCCLK用作FPGA配置逻辑，以及输出CCLK的时钟源 Slave模式：EMCCLK对slave模式没有关联
SDA	I/O，内部弱上拉	I2C串行数据线；当GowinCONFIG配置模式支持I2C时，需要外上拉

管脚名称	方向	说明
SCL	I, MODE[1:0]: None MODE[2:0]: 内	I2C串行时钟线; 当GowinCONFIG配置模式支持I2C时, 需要外上拉
SO	O, 内部弱上拉	SSPI模式下SO
SI	I, 内部弱上拉	SSPI模式下SI
SSI0	I, 内部弱上拉	QSSPI配置模式: 数据输入管脚
SSI1	I, 内部弱上拉	QSSPI配置模式: 数据输入管脚
SSI2	I, MODE[1:0]: 内 部弱上拉 MODE[2:0]:	QSSPI配置模式: 数据输入管脚
SSI3	I, 内部弱上拉	QSSPI配置模式: 数据输入管脚
CLKHOLD_N	I, 内部弱下拉	在SSPI模式下, 低电平有效
SSPI_CLK	I, 内部弱上拉	SSPI/QSSPI配置模式: 时钟输入管脚
SSPI_WPN	I, MODE[1:0]: 内 部弱上拉 MODE[2:0]:	QSSPI配置模式: 数据输入管脚
SSPI_CS_N	I, 内部弱上拉	SSPI模式: 使能信号SSPI_CS_N, 低电平有效, 内部弱上拉
CSI_B	I, 内部弱上拉	CPU模式: 片选信号低有效 Master CPU模式: 连接外部配置controller的片选信号, 也可以直接接地或者串接1KΩ电阻接地 Slave CPU模式: 外部配置controller可以通过控制CSI_B信号选择FPGA Master和Slave模式都是由外部controller发出, 其他模式CSI_B信号没有关联
CSO_B	O, 内部弱上拉	在FPGA级联配置模式(Daisy Chain)用于连接下一级器件 SERIAL模式: 输出下一级器件的配置数据 Master SPI模式: 输出下一级器件的配置数据 CPU模式: 输出下一级器件的片选信号
PUDC_B	I, 内部弱下拉	配置过程中的弱上拉选择信号管脚: FPGA上电后在配置过程中低电平有效使能内部弱上拉电阻 PUDC_B低电平: 除PUDC_B外所有的GPIO 弱上拉 PUDC_B高电平: 所有GPIO 高阻 PUDC_B不允许在配置过程中悬空

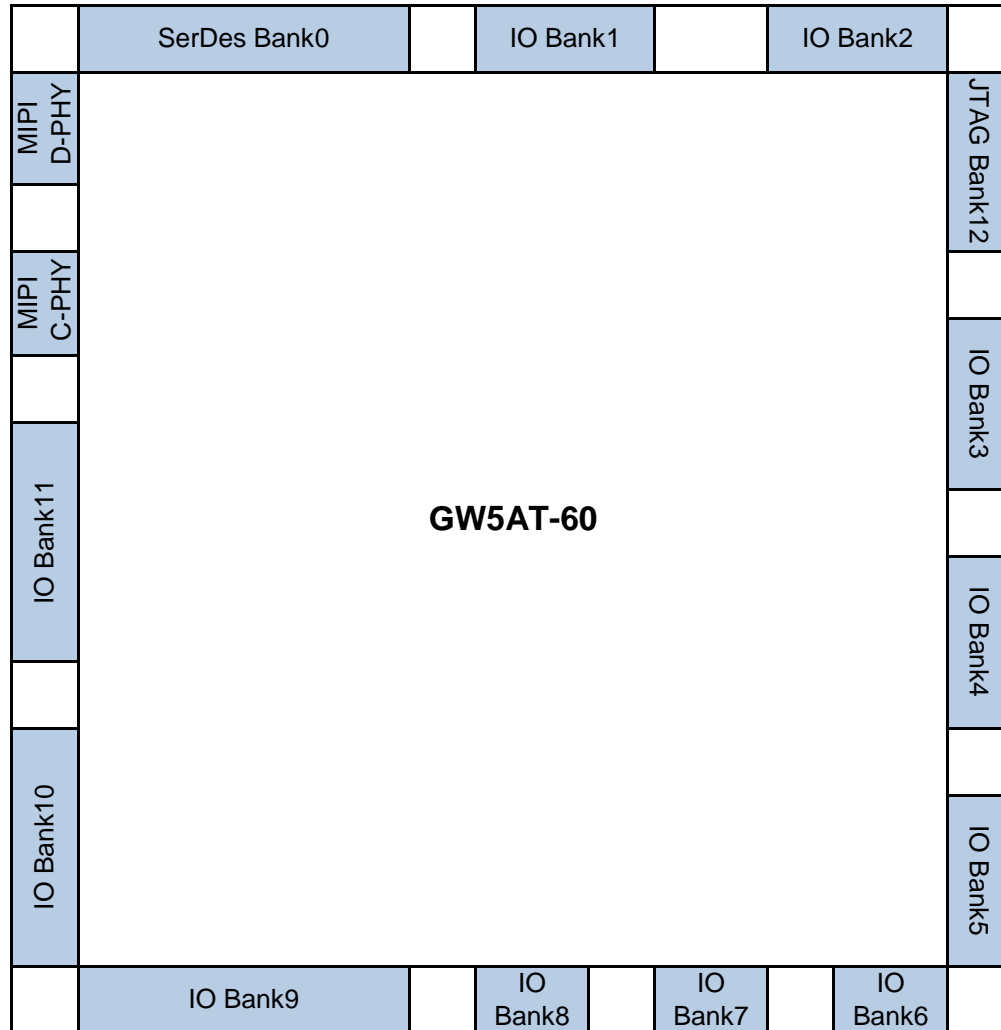
管脚名称	方向	说明
RDWR_B	I, 内部弱下拉	CPU模式: 数据读写控制信号 RDWR为高电平时, FPGA输出数据; 为低电平时, 外部控制器将数据写入FPGA Master CPU模式: 可以接外部控制器RDWR信号, 也可以直接或者串接 $\leq 1k\Omega$ 电阻器连接到GND。 Slave CPU模式: 外部控制器RDWR信号 CPU模式的低8位专用IO在wakeup后会受RDWR状态影响, CPU模式低8位设置复用fuse不受RDWR影响
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚, C(Comp), [x]是时钟序号
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]是时钟序号
DOUT	O	SERIAL模式: 数据输出
DIN	I, 内部弱上拉	SERIAL模式: 数据输入
TMS	I, 内部弱上拉	JTAG模式: 串行模式输入
TCK	I, 内部弱上拉	JTAG模式: 串行时钟输入
TDO	O, 内部弱上拉	JTAG模式: 串行数据输出
TDI	I, 内部弱上拉	JTAG模式: 串行数据输入
RECONFIG_N	I, 内部弱上拉	全局复位GowinCONFIG逻辑信号, 低电平有效
DONE <sup>[1]</sup>	O, 内部弱上拉	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
	I, 内部弱上拉	DONE信号为低电平时, 延迟芯片启动, 直到DONE信号为高电平
READY <sup>[1]</sup>	I/O, 内部弱上拉	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
LPLL_C_FB/RPLL_C_FB	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_FB/RPLL_T_FB	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_IN/RPLL_C_IN	I	左边/右边PLL时钟输入管脚, C(Comp)
LPLL_T_IN/RPLL_T_IN	I	左边/右边PLL时钟输入管脚, T(True)
TPLL_C_FB/BPLL_C_FB	I	上边/下边PLL反馈输入管脚, C(Comp)
TPLL_T_FB/BPLL_T_FB	I	上边/下边PLL反馈输入管脚, T(True)
TPLL_C_IN/BPLL_C_IN	I	上边/下边PLL时钟输入管脚, C(Comp)
TPLL_T_IN/BPLL_T_IN	I	上边/下边PLL时钟输入管脚, T(True)
PCIE_HOST_RSTN	I	PCIE系统复位控制, 低电平有效
SERDES_Q0CLKIN0	I	SERDES参考时钟
SERDES_Q0CLKIN1	I	SERDES参考时钟
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口: 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地

管脚名称	方向	说明
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口：若该管脚标记为“VCCIO”，表示该管脚内接电源；若该管脚标记为“GND”，表示该管脚内部接地
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口：若该管脚标记为“VCCIO”，表示该管脚内接电源；若该管脚标记为“GND”，表示该管脚内部接地
<b>其他管脚</b>		
ADCTN	DIO	SENSOR差分模拟信号输入管脚
ADCTP	DIO	SENSOR差分模拟信号输入管脚
ADCVN	DIO	SENSOR差分模拟信号输入管脚
ADCVP	DIO	SENSOR差分模拟信号输入管脚
Q0_ATEST_O	DIO	SerDes模拟信号测试管脚
M0_CKN	DIO	MIPI_DPHY的时钟通道差分输入管脚
M0_CKP	DIO	MIPI_DPHY的时钟通道差分输入管脚
M0_D0N	DIO	MIPI_DPHY的数据通道0差分输入管脚
M0_D0P	DIO	MIPI_DPHY的数据通道0差分输入管脚
M0_D1N	DIO	MIPI_DPHY的数据通道1差分输入管脚
M0_D1P	DIO	MIPI_DPHY的数据通道1差分输入管脚
M0_D2N	DIO	MIPI_DPHY的数据通道2差分输入管脚
M0_D2P	DIO	MIPI_DPHY的数据通道2差分输入管脚
M0_D3N	DIO	MIPI_DPHY的数据通道3差分输入管脚
M0_D3P	DIO	MIPI_DPHY的数据通道3差分输入管脚
M1_D0A	DIO	MIPI_CPHY的数据通道0输入输出A管脚
M1_D0B	DIO	MIPI_CPHY的数据通道0输入输出B管脚
M1_D0C	DIO	MIPI_CPHY的数据通道0输入输出C管脚
M1_D1A	DIO	MIPI_CPHY的数据通道1输入输出A管脚
M1_D1B	DIO	MIPI_CPHY的数据通道1输入输出B管脚
M1_D1C	DIO	MIPI_CPHY的数据通道1输入输出C管脚
M1_D2A	DIO	MIPI_CPHY的数据通道2输入输出A管脚
M1_D2B	DIO	MIPI_CPHY的数据通道2输入输出B管脚
M1_D2C	DIO	MIPI_CPHY的数据通道2输入输出C管脚
Q0_LN0_RXM_I	DIO	SerDes Q0的数据通道0 RX差分输入管脚
Q0_LN0_RXP_I	DIO	SerDes Q0的数据通道0 RX差分输入管脚
Q0_LN0_TXM_O	DIO	SerDes Q0的数据通道0 TX差分输出管脚

管脚名称	方向	说明
Q0_LN0_TXP_O	DIO	SerDes Q0的数据通道0 TX差分输出管脚
Q0_LN1_RXM_I	DIO	SerDes Q0的数据通道1 RX差分输入管脚
Q0_LN1_RXP_I	DIO	SerDes Q0的数据通道1 RX差分输入管脚
Q0_LN1_TXM_O	DIO	SerDes Q0的数据通道1 TX差分输出管脚
Q0_LN1_TXP_O	DIO	SerDes Q0的数据通道1 TX差分输出管脚
Q0_LN2_RXM_I	DIO	SerDes Q0的数据通道2 RX差分输入管脚
Q0_LN2_RXP_I	DIO	SerDes Q0的数据通道2 RX差分输入管脚
Q0_LN2_TXM_O	DIO	SerDes Q0的数据通道2 TX差分输出管脚
Q0_LN2_TXP_O	DIO	SerDes Q0的数据通道2 TX差分输出管脚
Q0_LN3_RXM_I	DIO	SerDes Q0的数据通道3 RX差分输入管脚
Q0_LN3_RXP_I	DIO	SerDes Q0的数据通道3 RX差分输入管脚
Q0_LN3_TXM_O	DIO	SerDes Q0的数据通道3 TX差分输出管脚
Q0_LN3_TXP_O	DIO	SerDes Q0的数据通道3 TX差分输出管脚
Q0_REFCLKM_0	DIO	SerDes Q0的参考时钟通道0差分输入管脚
Q0_REFCLKP_0	DIO	SerDes Q0的参考时钟通道0差分输入管脚
Q0_REFCLKM_1	DIO	SerDes Q0的参考时钟通道1差分输入管脚
Q0_REFCLKP_1	DIO	SerDes Q0的参考时钟通道1差分输入管脚
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCIO#	NA	I/O BANK#的I/O电压供电管脚
VCCC	NA	Clock tree电压供电管脚
VCCX	NA	辅助电压供电管脚
Q*_VDD*	NA	SerDes电压供电管脚
M*_VDD*	NA	MIPI电压供电管脚
VREF*	NA	参考电压

注!

[1] READY和DONE默认状态为open-drain输出，内部弱上拉。在配置期间，DONE输出0。



**注!**

- [1]每个Bank还提供一个独立的参考电压 (VREF)。
- [2]用户可选择使用IOB内置的VREF源 (0.6V、0.75V、0.9V、1.25V、1.5V, 以及基于VCCIO的比例电压 (36%, 50%, 64%) )。
- [3]用户也可选择外部的VREF输入 (使用Bank中任意一个IO管脚作为外部VREF输入)。

GW5AT-60器件UG225封装电源供电要求			
名称	描述	最小值	最大值
VCCIO5、VCCIO8、VCCIO9	I/O Bank电压	1V	3.465V
VCCIO1/VCCIO2	I/O Bank电压VCCIO1/VCCIO2内部短接在一起	1V	3.465V
VCCIO10/VCCIO11	I/O Bank电压VCCIO10/VCCIO11内部短接在一起	1V	3.465V
VCCIO12/VCCIO3/VCCIO4	I/O Bank电压VCCIO12/VCCIO3/VCCIO4内部短接在一起	1V	3.465V
VCC/VCC	核电压和Clock tree电压内部短接在一起	0.87V	1.03V
MIPI_VDD12	MIPI电压MIPI_VDD12	1.14V	1.32V
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	I/O Bank电压VCCIO6/VCCIO7、辅助电压、MIPI电压M0_VDDX/M1_VDDX内部短接	1.71V	1.89V
M0_VDDA/M1_VDDA_LN0/M1_VDDA_LN1/M1_VDDA_LN2/MIPI_VDDD	MIPI电压M0_VDDA/M1_VDDA_LN0/M1_VDDA_LN1/M1_VDDA_LN2/MIPI_VDDD内部短接在一起	0.87V	1.03V
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1/Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VDDTC_LN2/Q0_VDDTC_LN3	SerDes电压 Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1/Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VDDTC_LN2/Q0_VDDTC_LN3内部短接在一起	0.87V	1.03V
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3	SerDes电压Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3内部短接在一起	0.87V	1.03V
Q0_VDDHA	SerDes电压	1.71V	1.89V
VQPS	eFuse写入所需电压	1.62V	1.98V
VDDH_ADC	ADC电压	1.62V	1.98V



GW5AT-60器件PG484A封装电源供电要求			
名称	描述	最小值	最大值
VCCIO1、VCCIO2、VCCIO4、VCCIO5、 VCCIO6、VCCIO7、VCCIO8、VCCIO9、 VCCIO10、VCCIO11	I/O Bank电压	1V	3.465V
VCCIO12/VCCIO3	I/O Bank电压VCCIO12/VCCIO3内部短接在一起	1V	3.465V
VCC/VCCC	核电压和Clock tree电压内部短接在一起	0.87V	1.03V
VCCX	辅助电压	2.375V	3.465V
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1 /Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q0_VDD TC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VD DTC_LN2/Q0_VDDTC_LN3	SerDes电压 Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1/Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q 0_VDDTC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VDDTC_LN2/Q0_VDDTC_LN3内 部短接在一起	0.87V	1.03V
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN 2/Q0_VDDT_LN3	SerDes电压Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3内部短接 在一起	0.87V	1.03V
Q0_VDDHA	SerDes电压	1.71V	1.89V
VQPS	eFuse写入所需电压	1.62V	1.98V
VDDH_ADC	ADC电压	1.62V	1.98V

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	R3
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	P3
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	N4
IOB14B	I/O	9		DQ12		Comp_of_IOB14A	True	M4
IOB16A	I/O	9	bus4	DQ12		True_of_IOB16B	True	P5
IOB16B	I/O	9	bus4	DQ12		Comp_of_IOB16A	True	N5
IOB18A/GCLKT_12	I/O	9	bus4	DQ11	GCLKT_12	True_of_IOB18B	True	M5
IOB18B/GCLKC_12	I/O	9	bus4	DQ11	GCLKC_12	Comp_of_IOB18A	True	L5
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	L1
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	L2
IOB20A	I/O	9	bus4	DQ11		True_of_IOB20B	True	R4
IOB20B	I/O	9	bus4	DQ11		Comp_of_IOB20A	True	R5
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	R6
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	R7
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	N6
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	M6
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	R8
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	R9
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	P7
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	N7
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	N8
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	M8
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	P9
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	N9
IOB35A	I/O	9	bus4	DQ10		True_of_IOB35B	True	L6
IOB35B	I/O	9	bus4	DQ11		Comp_of_IOB35A	True	L7
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	M9
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	L8
IOB3A/BPLL0_T_IN1/BPLL0_T_FB0	I/O	9	bus4	DQ12	BPLL0_T_IN1/BPLL0_T_FB0	True_of_IOB3B	True	M3
IOB3B/BPLL0_C_IN1/BPLL0_C_FB0	I/O	9	bus4	DQ12	BPLL0_C_IN1/BPLL0_C_FB0	Comp_of_IOB3A	True	L3
IOB5A/BPLL0_T_IN2/BPLL0_T_FB1	I/O	9	bus4	DQ12	BPLL0_T_IN2/BPLL0_T_FB1	True_of_IOB5B	True	M1
IOB5B/BPLL0_C_IN2/BPLL0_C_FB1	I/O	9	bus4	DQ12	BPLL0_C_IN2/BPLL0_C_FB1	Comp_of_IOB5A	True	N2
IOB75A	I/O	8	bus4	DQ8		True_of_IOB75B	True	L9

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
I0B75B	I/O	8	bus4	DQ8		Comp_of_I0B75A	True	K8
I0B77A	I/O	8	bus4	DQ8		True_of_I0B77B	True	R10
I0B77B	I/O	8	bus4	DQ8		Comp_of_I0B77A	True	R11
I0B79A	I/O	8	bus4	DQ8		True_of_I0B79B	True	P11
I0B79B	I/O	8	bus4	DQ8		Comp_of_I0B79A	True	N11
I0B7A	I/O	9	bus4	DQ12		True_of_I0B7B	True	N1
I0B7B	I/O	9	bus4	DQ12		Comp_of_I0B7A	True	P1
I0B81A/GCLKT_11	I/O	8		DQ8	GCLKT_11	True_of_I0B81B	True	N10
I0B81B/GCLKC_11	I/O	8		DQ8	GCLKC_11	Comp_of_I0B81A	True	M10
I0B85A	I/O	8		DQS8		True_of_I0B85B	True	R13
I0B85B	I/O	8		DQS8		Comp_of_I0B85A	True	R12
I0B87A/GCLKT_10	I/O	8	bus4	DQ8	GCLKT_10	True_of_I0B87B	True	N12
I0B87B/GCLKC_10	I/O	8	bus4	DQ8	GCLKC_10	Comp_of_I0B87A	True	M11
I0B89A	I/O	8	bus4	DQ8		True_of_I0B89B	True	L10
I0B89B	I/O	8	bus4	DQ8		Comp_of_I0B89A	True	K10
I0B91A	I/O	8	bus4	DQ8		True_of_I0B91B	True	R14
I0B91B	I/O	8	bus4	DQ8		Comp_of_I0B91A	True	P13
I0B9A	I/O	9	bus4	DQ12		True_of_I0B9B	True	R2
I0B9B	I/O	9	bus4	DQ12		Comp_of_I0B9A	True	P2
I0L41A	I/O	11	bus2	none		True_of_I0L41B	True	F5
I0L41B	I/O	11	bus2	none		Comp_of_I0L41A	True	G5
I0L45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_I0L45B	True	K4
I0L45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_I0L45A	True	K3
I0L48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_I0L48B	True	H5
I0L48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_I0L48A	True	H6
I0L50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_I0L50B	True	K5
I0L50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_I0L50A	True	J5
I0L66A/PUDC_B/LPLL1_T_IN1/LPLL1_T_FB0	I/O	10	bus2	none	PUDC_B/LPLL1_T_IN1/LPLL1_T_FB0	True_of_I0L66B	True	K1
I0R15A/D11	I/O	3	bus3	none	D11	True_of_I0R15B	True	F11
I0R15B/D12	I/O	3	bus3	none	D12	Comp_of_I0R15A	True	G11
I0R17A/MODE1/GCLKT_4	I/O	3	bus3	none	MODE1/GCLKT_4	True_of_I0R17B	True	F15
I0R17B/D10/GCLKC_4	I/O	3	bus3	none	D10/GCLKC_4	Comp_of_I0R17A	True	G15

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
IOR1A/TCK	I/O	12		none	TCK	True_of_IOR1B	none	C15
IOR1B/TDI	I/O	12		none	TDI	Comp_of_IOR1A	none	B15
IOR20A/D01/MI2	I/O	4	bus4	DQ4	D01/MI2	True_of_IOR20B	True	G13
IOR20B/D02/MI3	I/O	4	bus4	DQ4	D02/MI3	Comp_of_IOR20A	True	G14
IOR34A/D13	I/O	4		DQ4	D13	True_of_IOR34B	True	H15
IOR34B/EMCCLK	I/O	4		DQ4	EMCCLK	Comp_of_IOR34A	True	J15
IOR36A/GCLKT_5/RPLL0_T_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	GCLKT_5/RPLL0_T_IN1/RPLL0_C_FB0	True_of_IOR36B	True	G12
IOR36B/GCLKC_5/RPLL0_C_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	GCLKC_5/RPLL0_C_IN1/RPLL0_C_FB0	Comp_of_IOR36A	True	H12
IOR3A/TMS	I/O	12		none	TMS	True_of_IOR3B	none	E15
IOR3B/TDO	I/O	12		none	TDO	Comp_of_IOR3A	none	D15
IOR41A/D14/GCLKT_7	I/O	5	bus4	none	D14/GCLKT_7	True_of_IOR41B	True	H11
IOR41B/D15/GCLKC_7	I/O	5	bus4	none	D15/GCLKC_7	Comp_of_IOR41A	True	H10
IOR47A/DONE	I/O	5	bus4	none	DONE	True_of_IOR47B	none	H13
IOR56A/RECONFIG_N	I/O	5	bus4	none	RECONFIG_N	True_of_IOR56B	none	K15
IOR57A/GCLKT_6	I/O	5	bus4	DQ5	GCLKT_6	True_of_IOR57B	True	J13
IOR57B/GCLKC_6	I/O	5	bus4	DQ5	GCLKC_6	Comp_of_IOR57A	True	J14
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	J11
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	K11
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	E13
IOR5B/MODE0	I/O	3		none	MODE0	Comp_of_IOR5A	True	E14
IOR61A/D07/SDA/RPLL1_T_IN2/RPLL1_T_FB0	I/O	5	bus4	DQ5	D07/SDA/RPLL1_T_IN2/RPLL1_T_FB0	True_of_IOR61B	True	K12
IOR61B/RDWR_B/SCL/RPLL1_C_IN2/RPLL1_C_FB0	I/O	5	bus4	DQ5	RDWR_B/SCL/RPLL1_C_IN2/RPLL1_C_FB0	Comp_of_IOR61A	True	K13
IOR63A/D03/SI/SSIO	I/O	5		DQS5	D03/SI/SSIO	True_of_IOR63B	True	L13
IOR63B/D04/SSPI_CS_N	I/O	5		DQS5	D04/SSPI_CS_N	Comp_of_IOR63A	True	L14
IOR66A/D05/SO/SSI1/RPLL1_T_IN1/RPLL1_T_FB1	I/O	5	bus4	DQ5	D05/SO/SSI1/RPLL1_T_IN1/RPLL1_T_FB1	True_of_IOR66B	True	L15
IOR66B/D06/SSPI_CLK/RPLL1_C_IN1/RPLL1_C_FB1	I/O	5	bus4	DQ5	D06/SSPI_CLK/RPLL1_C_IN1/RPLL1_C_FB1	Comp_of_IOR66A	True	M15
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	L12

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	M13
IOR70A/D08/SSPI_WPN/SSI2	I/O	5		DQ5	D08/SSPI_WPN/SSI2	True_of_IOR70B	True	N14
IOR70B/D09/CLKHOLD_N/SSI3	I/O	5		DQ5	D09/CLKHOLD_N/SSI3	Comp_of_IOR70A	True	N15
IOR72A/READY/RPLL1_T_IN0	I/O	5		DQ5	READY/RPLL1_T_IN0	True_of_IOR72B	True	P14
IOR72B/CSO_B/MCS_N/RPLL1_C_IN0	I/O	5		DQ5	CSO_B/MCS_N/RPLL1_C_IN0	Comp_of_IOR72A	True	P15
IOR9A/D00/DIN/MISO/MI1	I/O	3		none	D00/DIN/MISO/MI1	True_of_IOR9B	True	F12
IOR9B/CSI_B/MOSI/MI0	I/O	3		none	CSI_B/MOSI/MI0	Comp_of_IOR9A	True	F13
IOT142A	I/O	2	bus0	DQ3		True_of_IOT142B	True	B13
IOT142B/DOOUT	I/O	2	bus0	DQ3	DOOUT	Comp_of_IOT142A	True	A13
IOT144A	I/O	2	bus0	DQ3		True_of_IOT144B	True	B14
IOT144B	I/O	2	bus0	DQ3		Comp_of_IOT144A	True	A14
IOT146A/TPLL1_T_IN1/TPLL1_T_FB0	I/O	2	bus0	DQ3	TPLL1_T_IN1/TPLL1_T_FB0	True_of_IOT146B	True	D13
IOT146B/TPLL1_C_IN1/TPLL1_C_FB0	I/O	2	bus0	DQ3	TPLL1_C_IN1/TPLL1_C_FB0	Comp_of_IOT146A	True	C14
IOT74A	I/O	1	bus2	DQ0		True_of_IOT74B	True	E5
IOT74B	I/O	1	bus2	DQ0		Comp_of_IOT74A	True	E6
IOT76A/TPLL0_T_IN0	I/O	1	bus2	DQ0	TPLL0_T_IN0	True_of_IOT76B	True	E7
IOT76B/TPLL0_C_IN0	I/O	1	bus2	DQ0	TPLL0_C_IN0	Comp_of_IOT76A	True	E8
IOT78A	I/O	1	bus2	DQ0		True_of_IOT78B	True	F8
IOT78B	I/O	1	bus2	DQ0		Comp_of_IOT78A	True	E9
IOT89A/GCLKT_1/SERDES_Q0CLKIN0	I/O	1	bus2	DQ0	GCLKT_1/SERDES_Q0CLKIN0	True_of_IOT89B	True	F10
IOT89B/GCLKC_1	I/O	1	bus2	DQ0	GCLKC_1	Comp_of_IOT89A	True	E10
M0_CKN	DIO	MIPI		none			none	F3
M0_CKP	DIO	MIPI		none			none	G3
M0_D0N	DIO	MIPI		none			none	J3
M0_D0P	DIO	MIPI		none			none	J4
M0_D1N	DIO	MIPI		none			none	H3
M0_D1P	DIO	MIPI		none			none	H4
M0_D2N	DIO	MIPI		none			none	E3
M0_D2P	DIO	MIPI		none			none	F4
M0_D3N	DIO	MIPI		none			none	C2
M0_D3P	DIO	MIPI		none			none	C1
M0_VDDA/M1_VDDA_LN0/M1_VDDA_LN1/M1_VDDA_LN2/MIPI_VDDD	Power	N/A						D2

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
M0_VDDA/M1_VDDA_LN0/M1_VDDA_LN1/M1_VDDA_LN2/MIPI_VDDD	Power	N/A						H2
M0_VDDA/M1_VDDA_LN0/M1_VDDA_LN1/M1_VDDA_LN2/MIPI_VDDD	Power	N/A						G4
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	Power	N/A						M12
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	Power	N/A						J6
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	Power	N/A						B1
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	Power	N/A						F7
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	Power	N/A						K9
M0_VDDX/M1_VDDX/VCCIO6/VCCIO7/VCCX	Power	N/A						G10
M1_D0A	DIO	MIPI		none			none	D1
M1_D0B	DIO	MIPI		none			none	E2
M1_D0C	DIO	MIPI		none			none	E1
M1_D1A	DIO	MIPI		none			none	F1
M1_D1B	DIO	MIPI		none			none	G1
M1_D1C	DIO	MIPI		none			none	G2
M1_D2A	DIO	MIPI		none			none	H1
M1_D2B	DIO	MIPI		none			none	J1
M1_D2C	DIO	MIPI		none			none	J2
MIPI_VDD12	Power	N/A						G6
Q0_LN0_RXM_I	DIO	Q0		none			none	A3
Q0_LN0_RXP_I	DIO	Q0		none			none	B3
Q0_LN0_TXM_O	DIO	Q0		none			none	C4
Q0_LN0_TXP_O	DIO	Q0		none			none	D4
Q0_LN1_RXM_I	DIO	Q0		none			none	A7
Q0_LN1_RXP_I	DIO	Q0		none			none	B7
Q0_LN1_TXM_O	DIO	Q0		none			none	C6

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
Q0_LN1_TXP_O	DIO	Q0		none			none	D6
Q0_LN2_RXM_I	DIO	Q0		none			none	A9
Q0_LN2_RXP_I	DIO	Q0		none			none	B9
Q0_LN2_TXM_O	DIO	Q0		none			none	C8
Q0_LN2_TXP_O	DIO	Q0		none			none	D8
Q0_LN3_RXM_I	DIO	Q0		none			none	A11
Q0_LN3_RXP_I	DIO	Q0		none			none	B11
Q0_LN3_TXM_O	DIO	Q0		none			none	C12
Q0_LN3_TXP_O	DIO	Q0		none			none	D12
Q0_REFCLKM_0	DIO	Q0		none			none	A5
Q0_REFCLKM_1	DIO	Q0		none			none	C10
Q0_REFCLKP_0	DIO	Q0		none			none	B5
Q0_REFCLKP_1	DIO	Q0		none			none	D10
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDR C_LN1/Q0_VDDRC_LN2/Q0_VDDRC_ LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_ VDDTC_LN1/Q0_VDDTC_LN2/Q0_VD DTC_LN3	Power	N/A						D5
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDR C_LN1/Q0_VDDRC_LN2/Q0_VDDRC_ LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_ VDDTC_LN1/Q0_VDDTC_LN2/Q0_VD DTC_LN3	Power	N/A						D11
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDR C_LN1/Q0_VDDRC_LN2/Q0_VDDRC_ LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_ VDDTC_LN1/Q0_VDDTC_LN2/Q0_VD DTC_LN3	Power	N/A						B8
Q0_VDDHA	Power	N/A						D7
Q0_VDDHA	Power	N/A						D9
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VD DT_LN2/Q0_VDDT_LN3	Power	N/A						A10

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3	Power	N/A						A6
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3	Power	N/A						B4
VCC/VCCC	Power	N/A						F9
VCC/VCCC	Power	N/A						H9
VCC/VCCC	Power	N/A						G8
VCC/VCCC	Power	N/A						J8
VCC/VCCC	Power	N/A						H7
VCC/VCCC	Power	N/A						K7
VCC/VCCC	Power	N/A						J10
VCCIO1/VCCIO2	Power	N/A						B12
VCCIO10/VCCIO11	Power	N/A						M2
VCCIO10/VCCIO11	Power	N/A						L4
VCCIO12/VCCIO3/VCCIO4	Power	N/A						D14
VCCIO12/VCCIO3/VCCIO4	Power	N/A						H14
VCCIO5	Power	N/A						M14
VCCIO5	Power	N/A						J12
VCCIO8	Power	N/A						P12
VCCIO8	Power	N/A						P8
VCCIO9	Power	N/A						M7
VCCIO9	Power	N/A						P4
VDDH_ADC	Power	N/A						E12
VQPS	Power	N/A						L11
VSS	Ground	N/A						A1
VSS	Ground	N/A						A15
VSS	Ground	N/A						B10
VSS	Ground	N/A						B6
VSS	Ground	N/A						C13
VSS	Ground	N/A						C3
VSS	Ground	N/A						E11
VSS	Ground	N/A						F14
VSS	Ground	N/A						F2



管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
VSS	Ground	N/A						F6
VSS	Ground	N/A						G7
VSS	Ground	N/A						G9
VSS	Ground	N/A						H8
VSS	Ground	N/A						J7
VSS	Ground	N/A						J9
VSS	Ground	N/A						K14
VSS	Ground	N/A						K2
VSS	Ground	N/A						K6
VSS	Ground	N/A						N13
VSS	Ground	N/A						N3
VSS	Ground	N/A						P10
VSS	Ground	N/A						P6
VSS	Ground	N/A						R1
VSS	Ground	N/A						R15
VSS	Ground	N/A						A2
VSS	Ground	N/A						B2
VSS	Ground	N/A						A4
VSS	Ground	N/A						D3
VSS	Ground	N/A						E4
VSS	Ground	N/A						A8
VSS	Ground	N/A						C9
VSS	Ground	N/A						C11
VSS	Ground	N/A						A12
VSS	Ground	N/A						C7
VSS	Ground	N/A						C5

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB102A/D11	I/O	7	bus4	DQ7	D11	True_of_IOB102B	True	AA20
IOB102B/D12	I/O	7	bus4	DQ7	D12	Comp_of_IOB102A	True	AA21
IOB104A/D09	I/O	7	bus4	DQ7	D09	True_of_IOB104B	True	W21
IOB104B/D10	I/O	7	bus4	DQ7	D10	Comp_of_IOB104A	True	W22
IOB106A	I/O	7	bus4	DQ7		True_of_IOB106B	True	AA16
IOB106B	I/O	7	bus4	DQ7		Comp_of_IOB106A	True	AA15
IOB108A	I/O	7	bus4	DQ7		True_of_IOB108B	True	AB17
IOB108B	I/O	7	bus4	DQ7		Comp_of_IOB108A	True	AB16
IOB111A/MCS_N	I/O	7	bus4	DQ6	MCS_N	True_of_IOB111B	True	T19
IOB111B/D08	I/O	7	bus4	DQ6	D08	Comp_of_IOB111A	True	T20
IOB113A/D06	I/O	7	bus4	DQ6	D06	True_of_IOB113B	True	P19
IOB113B/D07	I/O	7	bus4	DQ6	D07	Comp_of_IOB113A	True	R19
IOB115A/D04	I/O	7	bus4	DQ6	D04	True_of_IOB115B	True	T21
IOB115B/D05	I/O	7	bus4	DQ6	D05	Comp_of_IOB115A	True	U21
IOB117A/PUDC_B	I/O	7	bus4	DQS6	PUDC_B	True_of_IOB117B	True	U22
IOB117B/EMCCLK	I/O	7	bus4	DQS6	EMCCLK	Comp_of_IOB117A	True	V22
IOB120A/D02/MI2	I/O	7	bus4	DQ6	D02/MI2	True_of_IOB120B	True	P21
IOB120B/D03/MI3	I/O	7	bus4	DQ6	D03/MI3	Comp_of_IOB120A	True	R21
IOB122A	I/O	7	bus4	DQ6		True_of_IOB122B	True	Y17
IOB122B	I/O	7	bus4	DQ6		Comp_of_IOB122A	True	Y16
IOB124A	I/O	7	bus4	DQ6		True_of_IOB124B	True	P20
IOB124B	I/O	7	bus4	DQ6		Comp_of_IOB124A	True	V13
IOB126A	I/O	7	bus4	DQ6		True_of_IOB126B	True	W16
IOB126B	I/O	7	bus4	DQ6		Comp_of_IOB126A	True	W15
IOB128A/D00/MOSI/MI0	I/O	6	bus4	DQ6	D00/MOSI/MI0	True_of_IOB128B	True	P22
IOB128B/D01/DIN/MISO/MI1	I/O	6	bus4	DQ6	D01/DIN/MISO/MI1	Comp_of_IOB128A	True	R22
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	R3
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	R2
IOB130A	I/O	6	bus4	none		True_of_IOB130B	True	V15
IOB130B	I/O	6	bus4	none		Comp_of_IOB130A	True	U15
IOB132A	I/O	6	bus4	none		True_of_IOB132B	True	T15
IOB132B	I/O	6	bus4	none		Comp_of_IOB132A	True	T14
IOB134A	I/O	6	bus4	none		True_of_IOB134B	True	U16

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB134B	I/O	6	bus4	none		Comp_of_IOB134A	True	N15
IOB136A	I/O	6	bus4	none		True_of_IOB136B	True	P16
IOB136B	I/O	6	bus4	none		Comp_of_IOB136A	True	R17
IOB138A	I/O	6	bus4	none		True_of_IOB138B	True	N13
IOB138B	I/O	6	bus4	none		Comp_of_IOB138A	True	N14
IOB140A	I/O	6	bus4	none		True_of_IOB140B	True	N17
IOB140B	I/O	6	bus4	none		Comp_of_IOB140A	True	P17
IOB142A	I/O	6	bus4	none		True_of_IOB142B	True	P15
IOB142B	I/O	6	bus4	none		Comp_of_IOB142A	True	R16
IOB144A	I/O	6		none		True_of_IOB144B	True	R18
IOB144B	I/O	6		none		Comp_of_IOB144A	True	T18
IOB146A	I/O	6		none		True_of_IOB146B	True	P14
IOB146B	I/O	6		none		Comp_of_IOB146A	True	R14
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	W1
IOB14B	I/O	9		DQ12		Comp_of_IOB14A	True	Y1
IOB16A	I/O	9	bus4	DQ12		True_of_IOB16B	True	U3
IOB16B	I/O	9	bus4	DQ12		Comp_of_IOB16A	True	V3
IOB18A	I/O	9	bus4	DQ11		True_of_IOB18B	True	AB12
IOB18B	I/O	9	bus4	DQ11		Comp_of_IOB18A	True	AB11
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	AA9
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	AA10
IOB20A	I/O	9	bus4	DQ11		True_of_IOB20B	True	AA11
IOB20B	I/O	9	bus4	DQ11		Comp_of_IOB20A	True	Y11
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	AA1
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	AB1
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	AB3
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	AB2
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	Y3
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	AA3
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	AA5
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	AB5
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	Y4
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	AA4

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_I0B33B	True	V4
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_I0B33A	True	W4
IOB35A	I/O	9	bus4	DQ10		True_of_I0B35B	True	W11
IOB35B	I/O	9	bus4	DQ11		Comp_of_I0B35A	True	W10
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_I0B38B	True	R4
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_I0B38A	True	T4
IOB3A/BPLL0_T_IN1/BPLL0_T_FB0	I/O	9	bus4	DQ12	BPLL0_T_IN1/BPLL0_T_FB0	True_of_I0B3B	True	T3
IOB3B/BPLL0_C_IN1/BPLL0_C_FB0	I/O	9	bus4	DQ12	BPLL0_C_IN1/BPLL0_C_FB0	Comp_of_I0B3A	True	AB10
IOB40A/GCLKT_12	I/O	9	bus4	DQ10	GCLKT_12	True_of_I0B40B	True	T5
IOB40B/GCLKC_12	I/O	9	bus4	DQ10	GCLKC_12	Comp_of_I0B40A	True	U5
IOB42A	I/O	9	bus4	DQ10		True_of_I0B42B	True	U6
IOB42B	I/O	9	bus4	DQ10		Comp_of_I0B42A	True	V5
IOB44A	I/O	9	bus4	DQS10		True_of_I0B44B	True	W6
IOB44B	I/O	9	bus4	DQS10		Comp_of_I0B44A	True	W5
IOB48A	I/O	9	bus4	DQ10		True_of_I0B48B	True	R6
IOB48B	I/O	9	bus4	DQ10		Comp_of_I0B48A	True	T6
IOB50A	I/O	9	bus4	DQ10/DQ S_910		True_of_I0B50B	True	Y6
IOB50B	I/O	9	bus4	DQ10/DQ S_910		Comp_of_I0B50A	True	AA6
IOB52A	I/O	9	bus4	DQ10		True_of_I0B52B	True	Y12
IOB52B	I/O	9	bus4	DQ10		Comp_of_I0B52A	True	W12
IOB54A	I/O	9	bus4	DQ10		True_of_I0B54B	True	AB13
IOB54B	I/O	9	bus4	DQ10		Comp_of_I0B54A	True	AA13
IOB56A	I/O	9	bus4	DQ9		True_of_I0B56B	True	Y13
IOB56B	I/O	9	bus4	DQ10		Comp_of_I0B56A	True	Y14
IOB58A	I/O	9	bus4	DQ9		True_of_I0B58B	True	V7
IOB58B	I/O	9	bus4	DQ9		Comp_of_I0B58A	True	W7
IOB5A/BPLL0_T_IN2/BPLL0_T_FB1	I/O	9	bus4	DQ12	BPLL0_T_IN2/BPLL0_T_FB1	True_of_I0B5B	True	T1
IOB5B/BPLL0_C_IN2/BPLL0_C_FB1	I/O	9	bus4	DQ12	BPLL0_C_IN2/BPLL0_C_FB1	Comp_of_I0B5A	True	U1
IOB60A	I/O	9	bus4	DQ9		True_of_I0B60B	True	AB7
IOB60B	I/O	9	bus4	DQ9		Comp_of_I0B60A	True	AB6
IOB62A	I/O	9	bus4	DQS9		True_of_I0B62B	True	V9

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB62B	I/O	9	bus4	DQS9		Comp_of_IOB62A	True	V8
IOB65A	I/O	9	bus4	DQ9		True_of_IOB65B	True	AA8
IOB65B	I/O	9	bus4	DQ9		Comp_of_IOB65A	True	AB8
IOB67A/BPLL1_T_IN0	I/O	9	bus4	DQ9	BPLL1_T_IN0	True_of_IOB67B	True	Y8
IOB67B/BPLL1_C_IN0	I/O	9	bus4	DQ9	BPLL1_C_IN0	Comp_of_IOB67A	True	Y7
IOB69A	I/O	9	bus4	DQ9		True_of_IOB69B	True	W9
IOB69B	I/O	9	bus4	DQ9		Comp_of_IOB69A	True	Y9
IOB71A/BPLL1_T_IN1/BPLL1_C_FB1	I/O	9	bus4	DQ9	BPLL1_T_IN1/BPLL1_C_FB1	True_of_IOB71B	True	U7
IOB71B/BPLL1_C_IN1/BPLL1_C_FB1	I/O	9	bus4	DQ9	BPLL1_C_IN1/BPLL1_C_FB1	Comp_of_IOB71A	True	V10
IOB75A	I/O	8	bus4	DQ8		True_of_IOB75B	True	U17
IOB75B	I/O	8	bus4	DQ8		Comp_of_IOB75A	True	U18
IOB77A/BPLL1_T_IN2/BPLL1_C_FB0	I/O	8	bus4	DQ8	BPLL1_T_IN2/BPLL1_C_FB0	True_of_IOB77B	True	AA18
IOB77B/BPLL1_C_IN2/BPLL1_C_FB0	I/O	8	bus4	DQ8	BPLL1_C_IN2/BPLL1_C_FB0	Comp_of_IOB77A	True	AB18
IOB79A/CSI_B	I/O	8	bus4	DQ8	CSI_B	True_of_IOB79B	True	V17
IOB79B	I/O	8	bus4	DQ8		Comp_of_IOB79A	True	W17
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	U2
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	V2
IOB81A/GCLKT_11	I/O	8		DQ8	GCLKT_11	True_of_IOB81B	True	V18
IOB81B/GCLKC_11	I/O	8		DQ8	GCLKC_11	Comp_of_IOB81A	True	V19
IOB85A/RDWR_B	I/O	8		DQS8	RDWR_B	True_of_IOB85B	True	AA19
IOB85B/CSO_B/DOOUT	I/O	8		DQS8	CSO_B/DOOUT	Comp_of_IOB85A	True	AB20
IOB87A/GCLKT_10	I/O	8	bus4	DQ8	GCLKT_10	True_of_IOB87B	True	Y18
IOB87B/GCLKC_10	I/O	8	bus4	DQ8	GCLKC_10	Comp_of_IOB87A	True	Y19
IOB89A	I/O	8	bus4	DQ8		True_of_IOB89B	True	AB15
IOB89B	I/O	8	bus4	DQ8		Comp_of_IOB89A	True	AA14
IOB91A	I/O	8	bus4	DQ8		True_of_IOB91B	True	W14
IOB91B	I/O	8	bus4	DQ8		Comp_of_IOB91A	True	V14
IOB93A/GCLKT_9	I/O	8	bus4	DQ7	GCLKT_9	True_of_IOB93B	True	W19
IOB93B/GCLKC_9	I/O	8	bus4	DQ7	GCLKC_9	Comp_of_IOB93A	True	W20
IOB95A/GCLKT_8	I/O	8	bus4	DQ7	GCLKT_8	True_of_IOB95B	True	U20
IOB95B/GCLKC_8	I/O	8	bus4	DQ7	GCLKC_8	Comp_of_IOB95A	True	V20
IOB97A/D14	I/O	8	bus4	DQ7	D14	True_of_IOB97B	True	AB21
IOB97B/D15	I/O	8	bus4	DQ7	D15	Comp_of_IOB97A	True	AB22

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB99A	I/O	8	bus4	DQS7		True_of_IQB99B	True	Y21
IQB99B/D13	I/O	8	bus4	DQS7	D13	Comp_of_IQB99A	True	Y22
IQB9A	I/O	9	bus4	DQ12		True_of_IQB9B	True	W2
IQB9B	I/O	9	bus4	DQ12		Comp_of_IQB9A	True	Y2
IOL21B	I/O	11	bus2	none		Comp_of_IOL21A	none	F4
IOL23A	I/O	11		none		True_of_IOL23B	True	B1
IOL23B	I/O	11		none		Comp_of_IOL23A	True	A1
IOL25A	I/O	11		none		True_of_IOL25B	True	C2
IOL25B	I/O	11		none		Comp_of_IOL25A	True	B2
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	E1
IOL27B	I/O	11	bus2	none		Comp_of_IOL27A	True	D1
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	E2
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	D2
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	G1
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	F1
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	F3
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	E3
IOL35A/LPLL0_T_IN0/LPLL0_T_FB0	I/O	11	bus2	none	LPLL0_T_IN0/LPLL0_T_FB0	True_of_IOL35B	True	K1
IOL35B/LPLL0_C_IN0/LPLL0_C_FB0	I/O	11	bus2	none	LPLL0_C_IN0/LPLL0_C_FB0	Comp_of_IOL35A	True	J1
IOL37A	I/O	11		none		True_of_IOL37B	True	H2
IOL37B	I/O	11		none		Comp_of_IOL37A	True	G2
IOL39A	I/O	11	bus2	none		True_of_IOL39B	True	K2
IOL39B	I/O	11	bus2	none		Comp_of_IOL39A	True	J2
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	J5
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	H5
IOL43A/GCLKT_19/LPLL0_T_IN1/LPLL0_T_FB1	I/O	11	bus2	none	GCLKT_19/LPLL0_T_IN1/LPLL0_T_FB1	True_of_IOL43B	True	H3
IOL43B/GCLKC_19/LPLL0_C_IN1/LPLL0_C_FB1	I/O	11	bus2	none	GCLKC_19/LPLL0_C_IN1/LPLL0_C_FB1	Comp_of_IOL43A	True	G3
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	H4
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	G4
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	K4
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	J4

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	L3
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	K3
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	M1
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	L1
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	M3
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	M2
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	K6
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	J6
IOL59A	I/O	10	bus2	none		True_of_IOL59B	True	L5
IOL59B	I/O	10	bus2	none		Comp_of_IOL59A	True	L4
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	N4
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	N3
IOL63A/LPLL1_T_IN0	I/O	10		none	LPLL1_T_IN0	True_of_IOL63B	True	R1
IOL63B/LPLL1_C_IN0	I/O	10		none	LPLL1_C_IN0	Comp_of_IOL63A	True	P1
IOL65A	I/O	10	bus2	none		True_of_IOL65B	none	L6
IOL66A/LPLL1_T_IN1/LPLL1_T_FB0	I/O	10	bus2	none	LPLL1_T_IN1/LPLL1_T_FB0	True_of_IOL66B	True	P5
IOL66B/LPLL1_C_IN1/LPLL1_C_FB0	I/O	10	bus2	none	LPLL1_C_IN1/LPLL1_C_FB0	Comp_of_IOL66A	True	P4
IOL68A/LPLL1_T_IN2/LPLL1_T_FB0	I/O	10	bus2	none	LPLL1_T_IN2/LPLL1_T_FB0	True_of_IOL68B	True	P2
IOL68B/LPLL1_C_IN2/LPLL1_C_FB0	I/O	10	bus2	none	LPLL1_C_IN2/LPLL1_C_FB0	Comp_of_IOL68A	True	N2
IOL70A/BPLL0_T_IN0	I/O	10	bus2	none	BPLL0_T_IN0	True_of_IOL70B	True	M6
IOL70B/BPLL0_C_IN0	I/O	10	bus2	none	BPLL0_C_IN0	Comp_of_IOL70A	True	M5
IOL72A	I/O	10		none		True_of_IOL72B	True	P6
IOL72B	I/O	10		none		Comp_of_IOL72A	True	N5
IOR11A/TPLL1_T_IN0/TPLL1_T_FB1	I/O	3	bus3	none	TPLL1_T_IN0/TPLL1_T_FB1	True_of_IOR11B	True	U8
IOR11B/MODE2/TPLL1_C_IN0/TPLL1_C_FB1	I/O	3	bus3	none	MODE2/TPLL1_C_IN0/TPLL1_C_FB1	Comp_of_IOR11A	True	U9
IOR1A/TCK	I/O	12		none	TCK	True_of_IOR1B	none	V12
IOR1B/TDI	I/O	12		none	TDI	Comp_of_IOR1A	none	R13
IOR20A	I/O	4	bus4	DQ4		True_of_IOR20B	True	H13
IOR20B	I/O	4	bus4	DQ4		Comp_of_IOR20A	True	G13
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	J15
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	H15
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	G15



管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	G16
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	J14
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	H14
IOR30A	I/O	4	bus4	DQ4		True_of_IOR30B	True	G17
IOR30B	I/O	4	bus4	DQ4		Comp_of_IOR30A	True	G18
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	H17
IOR32B	I/O	4		DQ4		Comp_of_IOR32A	True	H18
IOR34A	I/O	4		DQ4		True_of_IOR34B	True	L16
IOR34B	I/O	4		DQ4		Comp_of_IOR34A	True	K16
IOR36A/RPLL0_T_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	RPLL0_T_IN1/RPLL0_C_FB0	True_of_IOR36B	True	K13
IOR36B/RPLL0_C_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	RPLL0_C_IN1/RPLL0_C_FB0	Comp_of_IOR36A	True	K14
IOR39A/RPLL0_T_IN0/RPLL0_T_FB1	I/O	5	bus4	none	RPLL0_T_IN0/RPLL0_T_FB1	True_of_IOR39B	True	K17
IOR39B/RPLL0_C_IN0/RPLL0_C_FB1	I/O	5	bus4	none	RPLL0_C_IN0/RPLL0_C_FB1	Comp_of_IOR39A	True	J17
IOR3A/TMS	I/O	12		none	TMS	True_of_IOR3B	none	T13
IOR3B/TDO	I/O	12		none	TDO	Comp_of_IOR3A	none	U13
IOR41A/GCLKT_7	I/O	5	bus4	none	GCLKT_7	True_of_IOR41B	True	J19
IOR41B/GCLKC_7	I/O	5	bus4	none	GCLKC_7	Comp_of_IOR41A	True	H19
IOR43A	I/O	5		none		True_of_IOR43B	True	H20
IOR43B	I/O	5		none		Comp_of_IOR43A	True	G20
IOR45A	I/O	5	bus4	none		True_of_IOR45B	True	J22
IOR45B	I/O	5	bus4	none		Comp_of_IOR45A	True	H22
IOR47A	I/O	5	bus4	none		True_of_IOR47B	none	J16
IOR48A	I/O	5	bus4	none		True_of_IOR48B	True	L14
IOR48B	I/O	5	bus4	none		Comp_of_IOR48A	True	L15
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	M13
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	L13
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	M15
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	M16
IOR54A/GCLKT_5	I/O	5	bus4	none	GCLKT_5	True_of_IOR54B	True	J20
IOR54B/GCLKC_5	I/O	5	bus4	none	GCLKC_5	Comp_of_IOR54A	True	J21
IOR56A	I/O	5	bus4	none		True_of_IOR56B	none	M17
IOR57A/GCLKT_6	I/O	5	bus4	DQ5	GCLKT_6	True_of_IOR57B	True	K18
IOR57B/GCLKC_6	I/O	5	bus4	DQ5	GCLKC_6	Comp_of_IOR57A	True	K19



管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	K21
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	K22
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	L12
IOR5B/READY	I/O	3		none	READY	Comp_of_IOR5A	True	U12
IOR61A/SDA/GCLKT_4/RPLL1_T_IN2/ RPLL1_T_FB0	I/O	5	bus4	DQ5	SDA/GCLKT_4/RPLL1_T_IN2/ RPLL1_T_FB0	True_of_IOR61B	True	L19
IOR61B/SCL/GCLKC_4/RPLL1_C_IN2/ RPLL1_C_FB0	I/O	5	bus4	DQ5	SCL/GCLKC_4/RPLL1_C_IN2/ RPLL1_C_FB0	Comp_of_IOR61A	True	L20
IOR63A/SI/SSIO	I/O	5		DQS5	SI/SSIO	True_of_IOR63B	True	N22
IOR63B/SSPI_CS_N	I/O	5		DQS5	SSPI_CS_N	Comp_of_IOR63A	True	M22
IOR66A/SO/SSI1/RPLL1_T_IN1/RPLL 1_T_FB1	I/O	5	bus4	DQ5	SO/SSI1/RPLL1_T_IN1/RPLL 1_T_FB1	True_of_IOR66B	True	M18
IOR66B/SSPI_CLK/RPLL1_C_IN1/RP LL1_C_FB1	I/O	5	bus4	DQ5	SSPI_CLK/RPLL1_C_IN1/RPL L1_C_FB1	Comp_of_IOR66A	True	L18
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	M21
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	L21
IOR70A/SSPI_WPN/SSI2	I/O	5		DQ5	SSPI_WPN/SSI2	True_of_IOR70B	True	N20
IOR70B/CLKHOLD_N/SSI3	I/O	5		DQ5	CLKHOLD_N/SSI3	Comp_of_IOR70A	True	M20
IOR72A/RPLL1_T_IN0	I/O	5		DQ5	RPLL1_T_IN0	True_of_IOR72B	True	N18
IOR72B/RPLL1_C_IN0	I/O	5		DQ5	RPLL1_C_IN0	Comp_of_IOR72A	True	N19
IOR7A/MODE1	I/O	3		none	MODE1	True_of_IOR7B	True	U10
IOR7B/MODE0	I/O	3		none	MODE0	Comp_of_IOR7A	True	U11
IOR9A/DONE	I/O	3		none	DONE	True_of_IOR9B	True	G11
IOR9B/RECONFIG_N	I/O	3		none	RECONFIG_N	Comp_of_IOR9A	True	N12
IOT104A/GCLKT_1	I/O	1	bus2	DQ1	GCLKT_1	True_of_IOT104B	True	B17
IOT104B/GCLKC_1	I/O	1	bus2	DQ1	GCLKC_1	Comp_of_IOT104A	True	B18
IOT106A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT106B	True	D17
IOT106B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT106A	True	C17
IOT113A/SERDES_Q0CLKIN1	I/O	2	bus1	DQ2	SERDES_Q0CLKIN1	True_of_IOT113B	True	A18
IOT113B	I/O	2	bus1	DQ2		Comp_of_IOT113A	True	A19
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	C18
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	C19
IOT117A	I/O	2	bus1	DQS2		True_of_IOT117B	True	F18

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOT117B	I/O	2	bus1	DQS2		Comp_of_IOT117A	True	E18
IOT120A/GCLKT_2	I/O	2	bus1	DQ2	GCLKT_2	True_of_IOT120B	True	E19
IOT120B/GCLKC_2	I/O	2	bus1	DQ2	GCLKC_2	Comp_of_IOT120A	True	D19
IOT122A	I/O	2	bus1	DQ2		True_of_IOT122B	True	B20
IOT122B	I/O	2	bus1	DQ2		Comp_of_IOT122A	True	A20
IOT124A	I/O	2	bus1	DQ2		True_of_IOT124B	True	F19
IOT124B	I/O	2	bus1	DQ2		Comp_of_IOT124A	True	F20
IOT131A	I/O	2	bus0	DQ3		True_of_IOT131B	True	D20
IOT131B	I/O	2	bus0	DQ3		Comp_of_IOT131A	True	C20
IOT133A	I/O	2	bus0	DQ3		True_of_IOT133B	True	C22
IOT133B	I/O	2	bus0	DQ3		Comp_of_IOT133A	True	B22
IOT135A	I/O	2	bus0	DQS3		True_of_IOT135B	True	B21
IOT135B	I/O	2	bus0	DQS3		Comp_of_IOT135A	True	A21
IOT138A	I/O	2	bus0	DQ3		True_of_IOT138B	True	E21
IOT138B	I/O	2	bus0	DQ3		Comp_of_IOT138A	True	D21
IOT140A	I/O	2	bus0	DQ3		True_of_IOT140B	True	E22
IOT140B	I/O	2	bus0	DQ3		Comp_of_IOT140A	True	D22
IOT142A	I/O	2	bus0	DQ3		True_of_IOT142B	True	F21
IOT144A	I/O	2	bus0	DQ3		True_of_IOT144B	True	G21
IOT144B	I/O	2	bus0	DQ3		Comp_of_IOT144A	True	G22
IOT146A/TPLL1_T_IN1/TPLL1_T_FB0	I/O	2	bus0	DQ3	TPLL1_T_IN1/TPLL1_T_FB0	True_of_IOT146B	True	T16
IOT78A	I/O	1	bus2	DQ0		True_of_IOT78B	True	E13
IOT78B	I/O	1	bus2	DQ0		Comp_of_IOT78A	True	E14
IOT80A/TPLL0_T_IN1/TPLL0_T_FB1	I/O	1	bus2	DQ0	TPLL0_T_IN1/TPLL0_T_FB1	True_of_IOT80B	True	F13
IOT80B/TPLL0_C_IN1/TPLL0_C_FB1	I/O	1	bus2	DQ0	TPLL0_C_IN1/TPLL0_C_FB1	Comp_of_IOT80A	True	F14
IOT82A/PCIE_HOST_RSTN/TPLL0_T_IN2/TPLL0_T_FB0	I/O	1	bus2	DQ0	PCIE_HOST_RSTN/TPLL0_T_IN2/TPLL0_T_FB0	True_of_IOT82B	True	D14
IOT82B/TPLL0_C_IN2/TPLL0_C_FB0	I/O	1	bus2	DQ0	TPLL0_C_IN2/TPLL0_C_FB0	Comp_of_IOT82A	True	D15
IOT85A	I/O	1		DQS0		True_of_IOT85B	True	C14
IOT85B	I/O	1		DQS0		Comp_of_IOT85A	True	C15
IOT87A	I/O	1	bus2	DQ0		True_of_IOT87B	True	E16
IOT87B	I/O	1	bus2	DQ0		Comp_of_IOT87A	True	D16

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOT89A/SERDES_Q0CLKIN0	I/O	1	bus2	DQ0	SERDES_Q0CLKIN0	True_of_IOT89B	True	F16
IOT89B	I/O	1	bus2	DQ0		Comp_of_IOT89A	True	E17
IOT91A	I/O	1	bus2	DQ1		True_of_IOT91B	True	F15
IOT93A	I/O	1	bus2	DQ1		True_of_IOT93B	True	C13
IOT93B	I/O	1	bus2	DQ1		Comp_of_IOT93A	True	B13
IOT95A	I/O	1	bus2	DQ1		True_of_IOT95B	True	A13
IOT95B	I/O	1	bus2	DQ1		Comp_of_IOT95A	True	A14
IOT97A	I/O	1	bus2	DQ1		True_of_IOT97B	True	B15
IOT97B	I/O	1	bus2	DQ1		Comp_of_IOT97A	True	B16
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	A15
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	A16
ADCTN	DIO	ADC		none			none	N9
ADCTP	DIO	ADC		none			none	N10
ADCVN	DIO	ADC		none			none	M9
ADCVP	DIO	ADC		none			none	L10
NC	N/A	N/A						AA17
NC	N/A	N/A						AB14
NC	N/A	N/A						V16
NC	N/A	N/A						W13
NC	N/A	N/A						Y10
NC	N/A	N/A						E12
NC	N/A	N/A						J11
NC	N/A	N/A						L11
NC	N/A	N/A						N11
NC	N/A	N/A						B5
NC	N/A	N/A						B7
NC	N/A	N/A						B9
NC	N/A	N/A						B11
NC	N/A	N/A						C4
NC	N/A	N/A						C8
Q0_ATEST_O	DIO	Q0		none			none	F8
Q0_LN0_RXM_I	DIO	Q0		none			none	A8
Q0_LN0_RXP_I	DIO	Q0		none			none	B8

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
Q0_LN0_TXM_O	DIO	Q0		none			none	A4
Q0_LN0_TXP_O	DIO	Q0		none			none	B4
Q0_LN1_RXM_I	DIO	Q0		none			none	C11
Q0_LN1_RXP_I	DIO	Q0		none			none	D11
Q0_LN1_TXM_O	DIO	Q0		none			none	C5
Q0_LN1_TXP_O	DIO	Q0		none			none	D5
Q0_LN2_RXM_I	DIO	Q0		none			none	A10
Q0_LN2_RXP_I	DIO	Q0		none			none	B10
Q0_LN2_TXM_O	DIO	Q0		none			none	A6
Q0_LN2_TXP_O	DIO	Q0		none			none	B6
Q0_LN3_RXM_I	DIO	Q0		none			none	C9
Q0_LN3_RXP_I	DIO	Q0		none			none	D9
Q0_LN3_TXM_O	DIO	Q0		none			none	C7
Q0_LN3_TXP_O	DIO	Q0		none			none	D7
Q0_REFCLKM_0	DIO	Q0		none			none	E6
Q0_REFCLKM_1	DIO	Q0		none			none	E10
Q0_REFCLKP_0	DIO	Q0		none			none	F6
Q0_REFCLKP_1	DIO	Q0		none			none	F10
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1/Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VDDTC_LN2/Q0_VDDTC_LN3	Power	N/A						F9
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1/Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VDDTC_LN2/Q0_VDDTC_LN3	Power	N/A						E8

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
Q0_VDDA/Q0_VDDRC_LN0/Q0_VDDRC_LN1/Q0_VDDRC_LN2/Q0_VDDRC_LN3/Q0_VDDTC/Q0_VDDTC_LN0/Q0_VDDTC_LN1/Q0_VDDTC_LN2/Q0_VDDTC_LN3	Power	N/A						F7
Q0_VDDHA	Power	N/A						K12
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3	Power	N/A						D10
Q0_VDDT_LN0/Q0_VDDT_LN1/Q0_VDDT_LN2/Q0_VDDT_LN3	Power	N/A						D6
VCC/VCCC	Power	N/A						J9
VCC/VCCC	Power	N/A						P10
VCC/VCCC	Power	N/A						P8
VCC/VCCC	Power	N/A						N7
VCC/VCCC	Power	N/A						H10
VCC/VCCC	Power	N/A						M8
VCC/VCCC	Power	N/A						R9
VCC/VCCC	Power	N/A						T8
VCC/VCCC	Power	N/A						R7
VCC/VCCC	Power	N/A						T10
VCC/VCCC	Power	N/A						K8
VCC/VCCC	Power	N/A						H8
VCC/VCCC	Power	N/A						J7
VCC/VCCC	Power	N/A						L7
VCCIO1	Power	N/A						B14
VCCIO1	Power	N/A						A17
VCCIO1	Power	N/A						C21
VCCIO10	Power	N/A						C1
VCCIO10	Power	N/A						H6
VCCIO10	Power	N/A						F2
VCCIO11	Power	N/A						M4
VCCIO11	Power	N/A						J3

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
VCCIO11	Power	N/A						N1
VCCIO12/VCCIO3	Power	N/A						F12
VCCIO12/VCCIO3	Power	N/A						T12
VCCIO2	Power	N/A						D18
VCCIO2	Power	N/A						E15
VCCIO2	Power	N/A						F22
VCCIO4	Power	N/A						H16
VCCIO4	Power	N/A						J13
VCCIO4	Power	N/A						G19
VCCIO5	Power	N/A						L17
VCCIO5	Power	N/A						N21
VCCIO5	Power	N/A						K20
VCCIO6	Power	N/A						M14
VCCIO6	Power	N/A						P18
VCCIO7	Power	N/A						T22
VCCIO7	Power	N/A						R15
VCCIO8	Power	N/A						Y20
VCCIO8	Power	N/A						U19
VCCIO9	Power	N/A						V6
VCCIO9	Power	N/A						AB4
VCCIO9	Power	N/A						T2
VCCIO9	Power	N/A						AA7
VCCIO9	Power	N/A						W3
VCCIO9	Power	N/A						R5
VCCX	Power	N/A						P12
VCCX	Power	N/A						R11
VCCX	Power	N/A						H12
VCCX	Power	N/A						M12
VDDH_ADC	Power	N/A						K10
VQPS	Power	N/A						T17
VREFN	Power	N/A						L9
VREFP	Power	N/A						M10
VSS	Ground	N/A						D8

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
VSS	Ground	N/A						A2
VSS	Ground	N/A						A3
VSS	Ground	N/A						A5
VSS	Ground	N/A						A7
VSS	Ground	N/A						A9
VSS	Ground	N/A						A11
VSS	Ground	N/A						A12
VSS	Ground	N/A						A22
VSS	Ground	N/A						AA2
VSS	Ground	N/A						AA12
VSS	Ground	N/A						AA22
VSS	Ground	N/A						AB9
VSS	Ground	N/A						AB19
VSS	Ground	N/A						B3
VSS	Ground	N/A						B12
VSS	Ground	N/A						B19
VSS	Ground	N/A						C3
VSS	Ground	N/A						C6
VSS	Ground	N/A						C10
VSS	Ground	N/A						C12
VSS	Ground	N/A						C16
VSS	Ground	N/A						D3
VSS	Ground	N/A						D4
VSS	Ground	N/A						D12
VSS	Ground	N/A						D13
VSS	Ground	N/A						E4
VSS	Ground	N/A						E5
VSS	Ground	N/A						E7
VSS	Ground	N/A						E9
VSS	Ground	N/A						E11
VSS	Ground	N/A						E20
VSS	Ground	N/A						F5
VSS	Ground	N/A						F11

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
VSS	Ground	N/A						F17
VSS	Ground	N/A						G5
VSS	Ground	N/A						G6
VSS	Ground	N/A						G7
VSS	Ground	N/A						G8
VSS	Ground	N/A						G9
VSS	Ground	N/A						G10
VSS	Ground	N/A						G12
VSS	Ground	N/A						G14
VSS	Ground	N/A						H1
VSS	Ground	N/A						H7
VSS	Ground	N/A						H9
VSS	Ground	N/A						H11
VSS	Ground	N/A						H21
VSS	Ground	N/A						J8
VSS	Ground	N/A						J10
VSS	Ground	N/A						J12
VSS	Ground	N/A						J18
VSS	Ground	N/A						K5
VSS	Ground	N/A						K7
VSS	Ground	N/A						K11
VSS	Ground	N/A						K15
VSS	Ground	N/A						L2
VSS	Ground	N/A						L8
VSS	Ground	N/A						L22
VSS	Ground	N/A						M7
VSS	Ground	N/A						M11
VSS	Ground	N/A						M19
VSS	Ground	N/A						N6
VSS	Ground	N/A						N8
VSS	Ground	N/A						N16
VSS	Ground	N/A						P3
VSS	Ground	N/A						P7



管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
VSS	Ground	N/A						P9
VSS	Ground	N/A						P11
VSS	Ground	N/A						P13
VSS	Ground	N/A						R8
VSS	Ground	N/A						R10
VSS	Ground	N/A						R12
VSS	Ground	N/A						R20
VSS	Ground	N/A						T7
VSS	Ground	N/A						T9
VSS	Ground	N/A						T11
VSS	Ground	N/A						U4
VSS	Ground	N/A						U14
VSS	Ground	N/A						V1
VSS	Ground	N/A						V11
VSS	Ground	N/A						V21
VSS	Ground	N/A						W8
VSS	Ground	N/A						W18
VSS	Ground	N/A						Y5
VSS	Ground	N/A						Y15
VSS	Ground	N/A						K9

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
<b>BANK11 True LVDS Pair</b>								
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	F5
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	G5
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	K4
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	K3
<b>BANK10 True LVDS Pair</b>								
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	H5
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	H6
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	K5
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	J5
IOL66A/PUDC_B/LPLL1_T_IN1/LPLL1_T_FB0	I/O	10	bus2	none	PUDC_B/LPLL1_T_IN1/LPLL1_T_FB0	True_of_IOL66B	True	K1
<b>BANK9 True LVDS Pair</b>								
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	R3
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	P3
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	N4
IOB14B	I/O	9		DQ12		Comp_of_IOB14A	True	M4
IOB16A	I/O	9	bus4	DQ12		True_of_IOB16B	True	P5
IOB16B	I/O	9	bus4	DQ12		Comp_of_IOB16A	True	N5
IOB18A/GCLKT_12	I/O	9	bus4	DQ11	GCLKT_12	True_of_IOB18B	True	M5
IOB18B/GCLKC_12	I/O	9	bus4	DQ11	GCLKC_12	Comp_of_IOB18A	True	L5
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	L1
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	L2
IOB20A	I/O	9	bus4	DQ11		True_of_IOB20B	True	R4
IOB20B	I/O	9	bus4	DQ11		Comp_of_IOB20A	True	R5
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	R6
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	R7
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	N6
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	M6
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	R8
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	R9
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	P7
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	N7

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	N8
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	M8
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	P9
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	N9
IOB35A	I/O	9	bus4	DQ10		True_of_IOB35B	True	L6
IOB35B	I/O	9	bus4	DQ11		Comp_of_IOB35A	True	L7
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	M9
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	L8
IOB3A/BPLL0_T_IN1/BPLL0_T_FB0	I/O	9	bus4	DQ12	BPLL0_T_IN1/BPLL0_T_FB0	True_of_IOB3B	True	M3
IOB3B/BPLL0_C_IN1/BPLL0_C_FB0	I/O	9	bus4	DQ12	BPLL0_C_IN1/BPLL0_C_FB0	Comp_of_IOB3A	True	L3
IOB5A/BPLL0_T_IN2/BPLL0_T_FB1	I/O	9	bus4	DQ12	BPLL0_T_IN2/BPLL0_T_FB1	True_of_IOB5B	True	M1
IOB5B/BPLL0_C_IN2/BPLL0_C_FB1	I/O	9	bus4	DQ12	BPLL0_C_IN2/BPLL0_C_FB1	Comp_of_IOB5A	True	N2
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	N1
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	P1
IOB9A	I/O	9	bus4	DQ12		True_of_IOB9B	True	R2
IOB9B	I/O	9	bus4	DQ12		Comp_of_IOB9A	True	P2
<b>BANK8 True LVDS Pair</b>								
IOB75A	I/O	8	bus4	DQ8		True_of_IOB75B	True	L9
IOB75B	I/O	8	bus4	DQ8		Comp_of_IOB75A	True	K8
IOB77A	I/O	8	bus4	DQ8		True_of_IOB77B	True	R10
IOB77B	I/O	8	bus4	DQ8		Comp_of_IOB77A	True	R11
IOB79A	I/O	8	bus4	DQ8		True_of_IOB79B	True	P11
IOB79B	I/O	8	bus4	DQ8		Comp_of_IOB79A	True	N11
IOB81A/GCLKT_11	I/O	8		DQ8	GCLKT_11	True_of_IOB81B	True	N10
IOB81B/GCLKC_11	I/O	8		DQ8	GCLKC_11	Comp_of_IOB81A	True	M10
IOB85A	I/O	8		DQS8		True_of_IOB85B	True	R13
IOB85B	I/O	8		DQS8		Comp_of_IOB85A	True	R12
IOB87A/GCLKT_10	I/O	8	bus4	DQ8	GCLKT_10	True_of_IOB87B	True	N12
IOB87B/GCLKC_10	I/O	8	bus4	DQ8	GCLKC_10	Comp_of_IOB87A	True	M11
IOB89A	I/O	8	bus4	DQ8		True_of_IOB89B	True	L10
IOB89B	I/O	8	bus4	DQ8		Comp_of_IOB89A	True	K10
IOB91A	I/O	8	bus4	DQ8		True_of_IOB91B	True	R14
IOB91B	I/O	8	bus4	DQ8		Comp_of_IOB91A	True	P13

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
<b>BANK5 True LVDS Pair</b>								
IOR41A/D14/GCLKT_7	I/O	5	bus4	none	D14/GCLKT_7	True_of_IOR41B	True	H11
IOR41B/D15/GCLKC_7	I/O	5	bus4	none	D15/GCLKC_7	Comp_of_IOR41A	True	H10
IOR57A/GCLKT_6	I/O	5	bus4	DQ5	GCLKT_6	True_of_IOR57B	True	J13
IOR57B/GCLKC_6	I/O	5	bus4	DQ5	GCLKC_6	Comp_of_IOR57A	True	J14
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	J11
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	K11
IOR61A/D07/SDA/RPLL1_T_IN2/RPLL1_T_FB0	I/O	5	bus4	DQ5	D07/SDA/RPLL1_T_IN2/RPLL1_T_FB0	True_of_IOR61B	True	K12
IOR61B/RDWR_B/SCL/RPLL1_C_IN2/RPLL1_C_FB0	I/O	5	bus4	DQ5	RDWR_B/SCL/RPLL1_C_IN2/RPLL1_C_FB0	Comp_of_IOR61A	True	K13
IOR63A/D03/SI/SSI0	I/O	5		DQS5	D03/SI/SSI0	True_of_IOR63B	True	L13
IOR63B/D04/SSPI_CS_N	I/O	5		DQS5	D04/SSPI_CS_N	Comp_of_IOR63A	True	L14
IOR66A/D05/SO/SSI1/RPLL1_T_IN1/RPLL1_T_FB1	I/O	5	bus4	DQ5	D05/SO/SSI1/RPLL1_T_IN1/RPLL1_T_FB1	True_of_IOR66B	True	L15
IOR66B/D06/SSPI_CLK/RPLL1_C_IN1/RPLL1_C_FB1	I/O	5	bus4	DQ5	D06/SSPI_CLK/RPLL1_C_IN1/RPLL1_C_FB1	Comp_of_IOR66A	True	M15
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	L12
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	M13
IOR70A/D08/SSPI_WPN/SSI2	I/O	5		DQ5	D08/SSPI_WPN/SSI2	True_of_IOR70B	True	N14
IOR70B/D09/CLKHOLD_N/SSI3	I/O	5		DQ5	D09/CLKHOLD_N/SSI3	Comp_of_IOR70A	True	N15
IOR72A/READY/RPLL1_T_IN0	I/O	5		DQ5	READY/RPLL1_T_IN0	True_of_IOR72B	True	P14
IOR72B/CSO_B/MCS_N/RPLL1_C_IN0	I/O	5		DQ5	CSO_B/MCS_N/RPLL1_C_IN0	Comp_of_IOR72A	True	P15
<b>BANK4 True LVDS Pair</b>								
IOR20A/D01/MI2	I/O	4	bus4	DQ4	D01/MI2	True_of_IOR20B	True	G13
IOR20B/D02/MI3	I/O	4	bus4	DQ4	D02/MI3	Comp_of_IOR20A	True	G14
IOR34A/D13	I/O	4		DQ4	D13	True_of_IOR34B	True	H15
IOR34B/EMCCLK	I/O	4		DQ4	EMCCLK	Comp_of_IOR34A	True	J15
IOR36A/GCLKT_5/RPLL0_T_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	GCLKT_5/RPLL0_T_IN1/RPLL0_C_FB0	True_of_IOR36B	True	G12
IOR36B/GCLKC_5/RPLL0_C_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	GCLKC_5/RPLL0_C_IN1/RPLL0_C_FB0	Comp_of_IOR36A	True	H12

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG225
<b>BANK3 True LVDS Pair</b>								
IOR15A/D11	I/O	3	bus3	none	D11	True_of_IOR15B	True	F11
IOR15B/D12	I/O	3	bus3	none	D12	Comp_of_IOR15A	True	G11
IOR17A/MODE1/GCLKT_4	I/O	3	bus3	none	MODE1/GCLKT_4	True_of_IOR17B	True	F15
IOR17B/D10/GCLKC_4	I/O	3	bus3	none	D10/GCLKC_4	Comp_of_IOR17A	True	G15
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	E13
IOR5B/MODE0	I/O	3		none	MODE0	Comp_of_IOR5A	True	E14
IOR9A/D00/DIN/MISO/MI1	I/O	3		none	D00/DIN/MISO/MI1	True_of_IOR9B	True	F12
IOR9B/CSI_B/MOSI/MI0	I/O	3		none	CSI_B/MOSI/MI0	Comp_of_IOR9A	True	F13
<b>BANK2 True LVDS Pair</b>								
IOT142A	I/O	2	bus0	DQ3		True_of_IOT142B	True	B13
IOT142B/DOUT	I/O	2	bus0	DQ3	DOUT	Comp_of_IOT142A	True	A13
IOT144A	I/O	2	bus0	DQ3		True_of_IOT144B	True	B14
IOT144B	I/O	2	bus0	DQ3		Comp_of_IOT144A	True	A14
IOT146A/TPLL1_T_IN1/TPLL1_T_FB0	I/O	2	bus0	DQ3	TPLL1_T_IN1/TPLL1_T_FB0	True_of_IOT146B	True	D13
IOT146B/TPLL1_C_IN1/TPLL1_C_FB0	I/O	2	bus0	DQ3	TPLL1_C_IN1/TPLL1_C_FB0	Comp_of_IOT146A	True	C14
<b>BANK1 True LVDS Pair</b>								
IOT74A	I/O	1	bus2	DQ0		True_of_IOT74B	True	E5
IOT74B	I/O	1	bus2	DQ0		Comp_of_IOT74A	True	E6
IOT76A/TPLL0_T_IN0	I/O	1	bus2	DQ0	TPLL0_T_IN0	True_of_IOT76B	True	E7
IOT76B/TPLL0_C_IN0	I/O	1	bus2	DQ0	TPLL0_C_IN0	Comp_of_IOT76A	True	E8
IOT78A	I/O	1	bus2	DQ0		True_of_IOT78B	True	F8
IOT78B	I/O	1	bus2	DQ0		Comp_of_IOT78A	True	E9
IOT89A/GCLKT_1/SERDES_Q0CLKIN0	I/O	1	bus2	DQ0	GCLKT_1/SERDES_Q0CLKIN0	True_of_IOT89B	True	F10
IOT89B/GCLKC_1	I/O	1	bus2	DQ0	GCLKC_1	Comp_of_IOT89A	True	E10

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
<b>BANK11 True LVDS Pair</b>								
IOL23A	I/O	11		none		True_of_IOL23B	True	B1
IOL23B	I/O	11		none		Comp_of_IOL23A	True	A1
IOL25A	I/O	11		none		True_of_IOL25B	True	C2
IOL25B	I/O	11		none		Comp_of_IOL25A	True	B2
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	E1
IOL27B	I/O	11	bus2	none		Comp_of_IOL27A	True	D1
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	E2
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	D2
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	G1
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	F1
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	F3
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	E3
IOL35A/LPLL0_T_IN0/LPLL0_T_FB0	I/O	11	bus2	none	LPLL0_T_IN0/LPLL0_T_FB0	True_of_IOL35B	True	K1
IOL35B/LPLL0_C_IN0/LPLL0_C_FB0	I/O	11	bus2	none	LPLL0_C_IN0/LPLL0_C_FB0	Comp_of_IOL35A	True	J1
IOL37A	I/O	11		none		True_of_IOL37B	True	H2
IOL37B	I/O	11		none		Comp_of_IOL37A	True	G2
IOL39A	I/O	11	bus2	none		True_of_IOL39B	True	K2
IOL39B	I/O	11	bus2	none		Comp_of_IOL39A	True	J2
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	J5
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	H5
IOL43A/GCLKT_19/LPLL0_T_IN1/LPLL0_T_FB1	I/O	11	bus2	none	GCLKT_19/LPLL0_T_IN1/LPLL0_T_FB1	True_of_IOL43B	True	H3
IOL43B/GCLKC_19/LPLL0_C_IN1/LPLL0_C_FB1	I/O	11	bus2	none	GCLKC_19/LPLL0_C_IN1/LPLL0_C_FB1	Comp_of_IOL43A	True	G3
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	H4
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	G4
<b>BANK10 True LVDS Pair</b>								
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	K4
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	J4
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	L3
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	K3
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	M1

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	L1
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	M3
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	M2
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	K6
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	J6
IOL59A	I/O	10	bus2	none		True_of_IOL59B	True	L5
IOL59B	I/O	10	bus2	none		Comp_of_IOL59A	True	L4
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	N4
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	N3
IOL63A/LPLL1_T_IN0	I/O	10		none	LPLL1_T_IN0	True_of_IOL63B	True	R1
IOL63B/LPLL1_C_IN0	I/O	10		none	LPLL1_C_IN0	Comp_of_IOL63A	True	P1
IOL66A/LPLL1_T_IN1/LPLL1_T_FB0	I/O	10	bus2	none	LPLL1_T_IN1/LPLL1_T_FB0	True_of_IOL66B	True	P5
IOL66B/LPLL1_C_IN1/LPLL1_C_FB0	I/O	10	bus2	none	LPLL1_C_IN1/LPLL1_C_FB0	Comp_of_IOL66A	True	P4
IOL68A/LPLL1_T_IN2/LPLL1_T_FB0	I/O	10	bus2	none	LPLL1_T_IN2/LPLL1_T_FB0	True_of_IOL68B	True	P2
IOL68B/LPLL1_C_IN2/LPLL1_C_FB0	I/O	10	bus2	none	LPLL1_C_IN2/LPLL1_C_FB0	Comp_of_IOL68A	True	N2
IOL70A/BPLL0_T_IN0	I/O	10	bus2	none	BPLL0_T_IN0	True_of_IOL70B	True	M6
IOL70B/BPLL0_C_IN0	I/O	10	bus2	none	BPLL0_C_IN0	Comp_of_IOL70A	True	M5
IOL72A	I/O	10		none		True_of_IOL72B	True	P6
IOL72B	I/O	10		none		Comp_of_IOL72A	True	N5
<b>BANK9 True LVDS Pair</b>								
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	R3
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	R2
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	W1
IOB14B	I/O	9		DQ12		Comp_of_IOB14A	True	Y1
IOB16A	I/O	9	bus4	DQ12		True_of_IOB16B	True	U3
IOB16B	I/O	9	bus4	DQ12		Comp_of_IOB16A	True	V3
IOB18A	I/O	9	bus4	DQ11		True_of_IOB18B	True	AB12
IOB18B	I/O	9	bus4	DQ11		Comp_of_IOB18A	True	AB11
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	AA9
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	AA10
IOB20A	I/O	9	bus4	DQ11		True_of_IOB20B	True	AA11
IOB20B	I/O	9	bus4	DQ11		Comp_of_IOB20A	True	Y11
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	AA1

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	AB1
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	AB3
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	AB2
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	Y3
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	AA3
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	AA5
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	AB5
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	Y4
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	AA4
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	V4
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	W4
IOB35A	I/O	9	bus4	DQ10		True_of_IOB35B	True	W11
IOB35B	I/O	9	bus4	DQ11		Comp_of_IOB35A	True	W10
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	R4
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	T4
IOB3A/BPLL0_T_IN1/BPLL0_T_FB0	I/O	9	bus4	DQ12	BPLL0_T_IN1/BPLL0_T_FB0	True_of_IOB3B	True	T3
IOB3B/BPLL0_C_IN1/BPLL0_C_FB0	I/O	9	bus4	DQ12	BPLL0_C_IN1/BPLL0_C_FB0	Comp_of_IOB3A	True	AB10
IOB40A/GCLKT_12	I/O	9	bus4	DQ10	GCLKT_12	True_of_IOB40B	True	T5
IOB40B/GCLKC_12	I/O	9	bus4	DQ10	GCLKC_12	Comp_of_IOB40A	True	U5
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	U6
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	V5
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	W6
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	W5
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	R6
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	T6
IOB50A	I/O	9	bus4	DQ10/DQ S_910		True_of_IOB50B	True	Y6
IOB50B	I/O	9	bus4	DQ10/DQ S_910		Comp_of_IOB50A	True	AA6
IOB52A	I/O	9	bus4	DQ10		True_of_IOB52B	True	Y12
IOB52B	I/O	9	bus4	DQ10		Comp_of_IOB52A	True	W12
IOB54A	I/O	9	bus4	DQ10		True_of_IOB54B	True	AB13
IOB54B	I/O	9	bus4	DQ10		Comp_of_IOB54A	True	AA13



管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB56A	I/O	9	bus4	DQ9		True_of_IOB56B	True	Y13
IOB56B	I/O	9	bus4	DQ10		Comp_of_IOB56A	True	Y14
IOB58A	I/O	9	bus4	DQ9		True_of_IOB58B	True	V7
IOB58B	I/O	9	bus4	DQ9		Comp_of_IOB58A	True	W7
IOB5A/BPLL0_T_IN2/BPLL0_T_FB1	I/O	9	bus4	DQ12	BPLL0_T_IN2/BPLL0_T_FB1	True_of_IOB5B	True	T1
IOB5B/BPLL0_C_IN2/BPLL0_C_FB1	I/O	9	bus4	DQ12	BPLL0_C_IN2/BPLL0_C_FB1	Comp_of_IOB5A	True	U1
IOB60A	I/O	9	bus4	DQ9		True_of_IOB60B	True	AB7
IOB60B	I/O	9	bus4	DQ9		Comp_of_IOB60A	True	AB6
IOB62A	I/O	9	bus4	DQS9		True_of_IOB62B	True	V9
IOB62B	I/O	9	bus4	DQS9		Comp_of_IOB62A	True	V8
IOB65A	I/O	9	bus4	DQ9		True_of_IOB65B	True	AA8
IOB65B	I/O	9	bus4	DQ9		Comp_of_IOB65A	True	AB8
IOB67A/BPLL1_T_IN0	I/O	9	bus4	DQ9	BPLL1_T_IN0	True_of_IOB67B	True	Y8
IOB67B/BPLL1_C_IN0	I/O	9	bus4	DQ9	BPLL1_C_IN0	Comp_of_IOB67A	True	Y7
IOB69A	I/O	9	bus4	DQ9		True_of_IOB69B	True	W9
IOB69B	I/O	9	bus4	DQ9		Comp_of_IOB69A	True	Y9
IOB71A/BPLL1_T_IN1/BPLL1_C_FB1	I/O	9	bus4	DQ9	BPLL1_T_IN1/BPLL1_C_FB1	True_of_IOB71B	True	U7
IOB71B/BPLL1_C_IN1/BPLL1_C_FB1	I/O	9	bus4	DQ9	BPLL1_C_IN1/BPLL1_C_FB1	Comp_of_IOB71A	True	V10
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	U2
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	V2
IOB9A	I/O	9	bus4	DQ12		True_of_IOB9B	True	W2
IOB9B	I/O	9	bus4	DQ12		Comp_of_IOB9A	True	Y2
<b>BANK8 True LVDS Pair</b>								
IOB75A	I/O	8	bus4	DQ8		True_of_IOB75B	True	U17
IOB75B	I/O	8	bus4	DQ8		Comp_of_IOB75A	True	U18
IOB77A/BPLL1_T_IN2/BPLL1_C_FB0	I/O	8	bus4	DQ8	BPLL1_T_IN2/BPLL1_C_FB0	True_of_IOB77B	True	AA18
IOB77B/BPLL1_C_IN2/BPLL1_C_FB0	I/O	8	bus4	DQ8	BPLL1_C_IN2/BPLL1_C_FB0	Comp_of_IOB77A	True	AB18
IOB79A/CSI_B	I/O	8	bus4	DQ8	CSI_B	True_of_IOB79B	True	V17
IOB79B	I/O	8	bus4	DQ8		Comp_of_IOB79A	True	W17
IOB81A/GCLKT_11	I/O	8		DQ8	GCLKT_11	True_of_IOB81B	True	V18
IOB81B/GCLKC_11	I/O	8		DQ8	GCLKC_11	Comp_of_IOB81A	True	V19
IOB85A/RDWR_B	I/O	8		DQS8	RDWR_B	True_of_IOB85B	True	AA19
IOB85B/CSO_B/DOUT	I/O	8		DQS8	CSO_B/DOUT	Comp_of_IOB85A	True	AB20

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB87A/GCLKT_10	I/O	8	bus4	DQ8	GCLKT_10	True_of_IOB87B	True	Y18
IOB87B/GCLKC_10	I/O	8	bus4	DQ8	GCLKC_10	Comp_of_IOB87A	True	Y19
IOB89A	I/O	8	bus4	DQ8		True_of_IOB89B	True	AB15
IOB89B	I/O	8	bus4	DQ8		Comp_of_IOB89A	True	AA14
IOB91A	I/O	8	bus4	DQ8		True_of_IOB91B	True	W14
IOB91B	I/O	8	bus4	DQ8		Comp_of_IOB91A	True	V14
IOB93A/GCLKT_9	I/O	8	bus4	DQ7	GCLKT_9	True_of_IOB93B	True	W19
IOB93B/GCLKC_9	I/O	8	bus4	DQ7	GCLKC_9	Comp_of_IOB93A	True	W20
IOB95A/GCLKT_8	I/O	8	bus4	DQ7	GCLKT_8	True_of_IOB95B	True	U20
IOB95B/GCLKC_8	I/O	8	bus4	DQ7	GCLKC_8	Comp_of_IOB95A	True	V20
IOB97A/D14	I/O	8	bus4	DQ7	D14	True_of_IOB97B	True	AB21
IOB97B/D15	I/O	8	bus4	DQ7	D15	Comp_of_IOB97A	True	AB22
IOB99A	I/O	8	bus4	DQS7		True_of_IOB99B	True	Y21
IOB99B/D13	I/O	8	bus4	DQS7	D13	Comp_of_IOB99A	True	Y22
<b>BANK7 True LVDS Pair</b>								
IOB102A/D11	I/O	7	bus4	DQ7	D11	True_of_IOB102B	True	AA20
IOB102B/D12	I/O	7	bus4	DQ7	D12	Comp_of_IOB102A	True	AA21
IOB104A/D09	I/O	7	bus4	DQ7	D09	True_of_IOB104B	True	W21
IOB104B/D10	I/O	7	bus4	DQ7	D10	Comp_of_IOB104A	True	W22
IOB106A	I/O	7	bus4	DQ7		True_of_IOB106B	True	AA16
IOB106B	I/O	7	bus4	DQ7		Comp_of_IOB106A	True	AA15
IOB108A	I/O	7	bus4	DQ7		True_of_IOB108B	True	AB17
IOB108B	I/O	7	bus4	DQ7		Comp_of_IOB108A	True	AB16
IOB111A/MCS_N	I/O	7	bus4	DQ6	MCS_N	True_of_IOB111B	True	T19
IOB111B/D08	I/O	7	bus4	DQ6	D08	Comp_of_IOB111A	True	T20
IOB113A/D06	I/O	7	bus4	DQ6	D06	True_of_IOB113B	True	P19
IOB113B/D07	I/O	7	bus4	DQ6	D07	Comp_of_IOB113A	True	R19
IOB115A/D04	I/O	7	bus4	DQ6	D04	True_of_IOB115B	True	T21
IOB115B/D05	I/O	7	bus4	DQ6	D05	Comp_of_IOB115A	True	U21
IOB117A/PUDC_B	I/O	7	bus4	DQS6	PUDC_B	True_of_IOB117B	True	U22
IOB117B/EMCCLK	I/O	7	bus4	DQS6	EMCCLK	Comp_of_IOB117A	True	V22
IOB120A/D02/MI2	I/O	7	bus4	DQ6	D02/MI2	True_of_IOB120B	True	P21
IOB120B/D03/MI3	I/O	7	bus4	DQ6	D03/MI3	Comp_of_IOB120A	True	R21

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOB122A	I/O	7	bus4	DQ6		True_of_IOB122B	True	Y17
IOB122B	I/O	7	bus4	DQ6		Comp_of_IOB122A	True	Y16
IOB124A	I/O	7	bus4	DQ6		True_of_IOB124B	True	P20
IOB124B	I/O	7	bus4	DQ6		Comp_of_IOB124A	True	V13
IOB126A	I/O	7	bus4	DQ6		True_of_IOB126B	True	W16
IOB126B	I/O	7	bus4	DQ6		Comp_of_IOB126A	True	W15
<b>BANK6 True LVDS Pair</b>								
IOB128A/D00/MOSI/MI0	I/O	6	bus4	DQ6	D00/MOSI/MI0	True_of_IOB128B	True	P22
IOB128B/D01/DIN/MISO/MI1	I/O	6	bus4	DQ6	D01/DIN/MISO/MI1	Comp_of_IOB128A	True	R22
IOB130A	I/O	6	bus4	none		True_of_IOB130B	True	V15
IOB130B	I/O	6	bus4	none		Comp_of_IOB130A	True	U15
IOB132A	I/O	6	bus4	none		True_of_IOB132B	True	T15
IOB132B	I/O	6	bus4	none		Comp_of_IOB132A	True	T14
IOB134A	I/O	6	bus4	none		True_of_IOB134B	True	U16
IOB134B	I/O	6	bus4	none		Comp_of_IOB134A	True	N15
IOB136A	I/O	6	bus4	none		True_of_IOB136B	True	P16
IOB136B	I/O	6	bus4	none		Comp_of_IOB136A	True	R17
IOB138A	I/O	6	bus4	none		True_of_IOB138B	True	N13
IOB138B	I/O	6	bus4	none		Comp_of_IOB138A	True	N14
IOB140A	I/O	6	bus4	none		True_of_IOB140B	True	N17
IOB140B	I/O	6	bus4	none		Comp_of_IOB140A	True	P17
IOB142A	I/O	6	bus4	none		True_of_IOB142B	True	P15
IOB142B	I/O	6	bus4	none		Comp_of_IOB142A	True	R16
IOB144A	I/O	6		none		True_of_IOB144B	True	R18
IOB144B	I/O	6		none		Comp_of_IOB144A	True	T18
IOB146A	I/O	6		none		True_of_IOB146B	True	P14
IOB146B	I/O	6		none		Comp_of_IOB146A	True	R14
<b>BANK5 True LVDS Pair</b>								
IOR39A/RPLL0_T_IN0/RPLL0_T_FB1	I/O	5	bus4	none	RPLL0_T_IN0/RPLL0_T_FB1	True_of_IOR39B	True	K17
IOR39B/RPLL0_C_IN0/RPLL0_C_FB1	I/O	5	bus4	none	RPLL0_C_IN0/RPLL0_C_FB1	Comp_of_IOR39A	True	J17
IOR41A/GCLKT_7	I/O	5	bus4	none	GCLKT_7	True_of_IOR41B	True	J19
IOR41B/GCLKC_7	I/O	5	bus4	none	GCLKC_7	Comp_of_IOR41A	True	H19
IOR43A	I/O	5		none		True_of_IOR43B	True	H20

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOR43B	I/O	5		none		Comp_of_IOR43A	True	G20
IOR45A	I/O	5	bus4	none		True_of_IOR45B	True	J22
IOR45B	I/O	5	bus4	none		Comp_of_IOR45A	True	H22
IOR48A	I/O	5	bus4	none		True_of_IOR48B	True	L14
IOR48B	I/O	5	bus4	none		Comp_of_IOR48A	True	L15
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	M13
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	L13
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	M15
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	M16
IOR54A/GCLKT_5	I/O	5	bus4	none	GCLKT_5	True_of_IOR54B	True	J20
IOR54B/GCLKC_5	I/O	5	bus4	none	GCLKC_5	Comp_of_IOR54A	True	J21
IOR57A/GCLKT_6	I/O	5	bus4	DQ5	GCLKT_6	True_of_IOR57B	True	K18
IOR57B/GCLKC_6	I/O	5	bus4	DQ5	GCLKC_6	Comp_of_IOR57A	True	K19
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	K21
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	K22
IOR61A/SDA/GCLKT_4/RPLL1_T_IN2/RPLL1_T_FB0	I/O	5	bus4	DQ5	SDA/GCLKT_4/RPLL1_T_IN2/RPLL1_T_FB0	True_of_IOR61B	True	L19
IOR61B/SCL/GCLKC_4/RPLL1_C_IN2/RPLL1_C_FB0	I/O	5	bus4	DQ5	SCL/GCLKC_4/RPLL1_C_IN2/RPLL1_C_FB0	Comp_of_IOR61A	True	L20
IOR63A/SI/SSI0	I/O	5		DQS5	SI/SSI0	True_of_IOR63B	True	N22
IOR63B/SSPI_CS_N	I/O	5		DQS5	SSPI_CS_N	Comp_of_IOR63A	True	M22
IOR66A/SO/SSI1/RPLL1_T_IN1/RPLL1_T_FB1	I/O	5	bus4	DQ5	SO/SSI1/RPLL1_T_IN1/RPLL1_T_FB1	True_of_IOR66B	True	M18
IOR66B/SSPI_CLK/RPLL1_C_IN1/RPLL1_C_FB1	I/O	5	bus4	DQ5	SSPI_CLK/RPLL1_C_IN1/RPLL1_C_FB1	Comp_of_IOR66A	True	L18
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	M21
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	L21
IOR70A/SSPI_WPN/SSI2	I/O	5		DQ5	SSPI_WPN/SSI2	True_of_IOR70B	True	N20
IOR70B/CLKHOLD_N/SSI3	I/O	5		DQ5	CLKHOLD_N/SSI3	Comp_of_IOR70A	True	M20
IOR72A/RPLL1_T_IN0	I/O	5		DQ5	RPLL1_T_IN0	True_of_IOR72B	True	N18
IOR72B/RPLL1_C_IN0	I/O	5		DQ5	RPLL1_C_IN0	Comp_of_IOR72A	True	N19

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
<b>BANK4 True LVDS Pair</b>								
IOR20A	I/O	4	bus4	DQ4		True_of_IOR20B	True	H13
IOR20B	I/O	4	bus4	DQ4		Comp_of_IOR20A	True	G13
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	J15
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	H15
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	G15
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	G16
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	J14
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	H14
IOR30A	I/O	4	bus4	DQ4		True_of_IOR30B	True	G17
IOR30B	I/O	4	bus4	DQ4		Comp_of_IOR30A	True	G18
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	H17
IOR32B	I/O	4		DQ4		Comp_of_IOR32A	True	H18
IOR34A	I/O	4		DQ4		True_of_IOR34B	True	L16
IOR34B	I/O	4		DQ4		Comp_of_IOR34A	True	K16
IOR36A/RPLL0_T_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	RPLL0_T_IN1/RPLL0_C_FB0	True_of_IOR36B	True	K13
IOR36B/RPLL0_C_IN1/RPLL0_C_FB0	I/O	4	bus4	DQ4	RPLL0_C_IN1/RPLL0_C_FB0	Comp_of_IOR36A	True	K14
<b>BANK3 True LVDS Pair</b>								
IOR11A/TPLL1_T_IN0/TPLL1_T_FB1	I/O	3	bus3	none	TPLL1_T_IN0/TPLL1_T_FB1	True_of_IOR11B	True	U8
IOR11B/MODE2/TPLL1_C_IN0/TPLL1_C_FB1	I/O	3	bus3	none	MODE2/TPLL1_C_IN0/TPLL1_C_FB1	Comp_of_IOR11A	True	U9
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	L12
IOR5B/READY	I/O	3		none	READY	Comp_of_IOR5A	True	U12
IOR7A/MODE1	I/O	3		none	MODE1	True_of_IOR7B	True	U10
IOR7B/MODE0	I/O	3		none	MODE0	Comp_of_IOR7A	True	U11
IOR9A/DONE	I/O	3		none	DONE	True_of_IOR9B	True	G11
IOR9B/RECONFIG_N	I/O	3		none	RECONFIG_N	Comp_of_IOR9A	True	N12
<b>BANK2 True LVDS Pair</b>								
IOT113A/SERDES_Q0CLKIN1	I/O	2	bus1	DQ2	SERDES_Q0CLKIN1	True_of_IOT113B	True	A18
IOT113B	I/O	2	bus1	DQ2		Comp_of_IOT113A	True	A19
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	C18
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	C19
IOT117A	I/O	2	bus1	DQS2		True_of_IOT117B	True	F18

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOT117B	I/O	2	bus1	DQS2		Comp_of_IOT117A	True	E18
IOT120A/GCLKT_2	I/O	2	bus1	DQ2	GCLKT_2	True_of_IOT120B	True	E19
IOT120B/GCLKC_2	I/O	2	bus1	DQ2	GCLKC_2	Comp_of_IOT120A	True	D19
IOT122A	I/O	2	bus1	DQ2		True_of_IOT122B	True	B20
IOT122B	I/O	2	bus1	DQ2		Comp_of_IOT122A	True	A20
IOT124A	I/O	2	bus1	DQ2		True_of_IOT124B	True	F19
IOT124B	I/O	2	bus1	DQ2		Comp_of_IOT124A	True	F20
IOT131A	I/O	2	bus0	DQ3		True_of_IOT131B	True	D20
IOT131B	I/O	2	bus0	DQ3		Comp_of_IOT131A	True	C20
IOT133A	I/O	2	bus0	DQ3		True_of_IOT133B	True	C22
IOT133B	I/O	2	bus0	DQ3		Comp_of_IOT133A	True	B22
IOT135A	I/O	2	bus0	DQS3		True_of_IOT135B	True	B21
IOT135B	I/O	2	bus0	DQS3		Comp_of_IOT135A	True	A21
IOT138A	I/O	2	bus0	DQ3		True_of_IOT138B	True	E21
IOT138B	I/O	2	bus0	DQ3		Comp_of_IOT138A	True	D21
IOT140A	I/O	2	bus0	DQ3		True_of_IOT140B	True	E22
IOT140B	I/O	2	bus0	DQ3		Comp_of_IOT140A	True	D22
IOT142A	I/O	2	bus0	DQ3		True_of_IOT142B	True	F21
IOT144A	I/O	2	bus0	DQ3		True_of_IOT144B	True	G21
IOT144B	I/O	2	bus0	DQ3		Comp_of_IOT144A	True	G22
IOT146A/TPLL1_T_IN1/TPLL1_T_FB0	I/O	2	bus0	DQ3	TPLL1_T_IN1/TPLL1_T_FB0	True_of_IOT146B	True	T16
<b>BANK1 True LVDS Pair</b>								
IOT104A/GCLKT_1	I/O	1	bus2	DQ1	GCLKT_1	True_of_IOT104B	True	B17
IOT104B/GCLKC_1	I/O	1	bus2	DQ1	GCLKC_1	Comp_of_IOT104A	True	B18
IOT106A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT106B	True	D17
IOT106B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT106A	True	C17
IOT78A	I/O	1	bus2	DQ0		True_of_IOT78B	True	E13
IOT78B	I/O	1	bus2	DQ0		Comp_of_IOT78A	True	E14
IOT80A/TPLL0_T_IN1/TPLL0_T_FB1	I/O	1	bus2	DQ0	TPLL0_T_IN1/TPLL0_T_FB1	True_of_IOT80B	True	F13
IOT80B/TPLL0_C_IN1/TPLL0_C_FB1	I/O	1	bus2	DQ0	TPLL0_C_IN1/TPLL0_C_FB1	Comp_of_IOT80A	True	F14
IOT82A/PCIE_HOST_RSTN/TPLL0_T_IN2/TPLL0_T_FB0	I/O	1	bus2	DQ0	PCIE_HOST_RSTN/TPLL0_T_IN2/TPLL0_T_FB0	True_of_IOT82B	True	D14
IOT82B/TPLL0_C_IN2/TPLL0_C_FB0	I/O	1	bus2	DQ0	TPLL0_C_IN2/TPLL0_C_FB0	Comp_of_IOT82A	True	D15

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG484A
IOT85A	I/O	1		DQS0		True_of_IOT85B	True	C14
IOT85B	I/O	1		DQS0		Comp_of_IOT85A	True	C15
IOT87A	I/O	1	bus2	DQ0		True_of_IOT87B	True	E16
IOT87B	I/O	1	bus2	DQ0		Comp_of_IOT87A	True	D16
IOT89A/SERDES_Q0CLKIN0	I/O	1	bus2	DQ0	SERDES_Q0CLKIN0	True_of_IOT89B	True	F16
IOT89B	I/O	1	bus2	DQ0		Comp_of_IOT89A	True	E17
IOT91A	I/O	1	bus2	DQ1		True_of_IOT91B	True	F15
IOT93A	I/O	1	bus2	DQ1		True_of_IOT93B	True	C13
IOT93B	I/O	1	bus2	DQ1		Comp_of_IOT93A	True	B13
IOT95A	I/O	1	bus2	DQ1		True_of_IOT95B	True	A13
IOT95B	I/O	1	bus2	DQ1		Comp_of_IOT95A	True	A14
IOT97A	I/O	1	bus2	DQ1		True_of_IOT97B	True	B15
IOT97B	I/O	1	bus2	DQ1		Comp_of_IOT97A	True	B16
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	A15
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	A16