

日期	版本	说明
2024/7/5	1.0	初始版本，支持UG324A和UG324S封装。
2024/8/9	1.1	新增EV版本的PG324C和LV版本的UG324S封装。
2024/9/6	1.1.1	更新Power页中VREFN和VREFP电压值。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O/LVDS	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
		方向为LVDS时表示该管脚只支持真LVDS输出
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外一种或多种功能。当这些功能不使用的時候，这些管脚可以用作用户I/O
D00~D07	I/O	CPU模式：数据输入输出端口D00~D07
D08~D15	I	CPU模式：数据输入端口D08~D15
MI0	I/O	MSPI模式：串行指令和地址输出，以及X2, X4模式下的并行数据bit0的输入管脚，连接外部Flash器件的DQ0/D/SI/IO0管脚
MI1	I/O	MSPI模式：X1模式下串行数据输入，X2, X4模式下并行数据bit1的输入管脚，连接外部Flash器件的DQ1/Q/SO/IO1管脚
MI2	I/O	MSPI模式：X4模式下并行数据bit2的输入管脚，分别连接外部Flash器件的DQ2/W#/WP#/IO2管脚
MI3	I/O	MSPI模式：X4模式下并行数据bit3的输入管脚，分别连接外部Flash器件的DQ3/HOLD#/IO3管脚
MOSI	I/O	MSPI模式：串行指令和地址输出，以及X2, X4模式下的并行数据bit0的输入管脚，连接外部Flash器件的DQ0/D/SI/IO0管脚
MISO	I/O	MSPI模式：X1模式下串行数据输入，X2, X4模式下并行数据bit1的输入管脚，连接外部Flash器件的DQ1/Q/SO/IO1管脚
MCS_N	O	MSPI模式：使能信号MCS_N，低电平有效
CCLK	I/O	配置时钟 Slave模式：CCLK为输入，需要连接外部时钟源 Master模式：CCLK为输出
EMCCLK	I	外部输入时钟信号 Master模式：EMCCLK用作FPGA配置逻辑，以及输出CCLK的时钟源 Slave模式：EMCCLK对slave模式没有关联
SDA	I/O	I2C串行数据线；当GowinCONFIG配置模式支持I2C时，需要外上拉
SCL	I	I2C串行时钟线；当GowinCONFIG配置模式支持I2C时，需要外上拉
SO	O	SSPI模式下SO

管脚名称	方向	说明
SI	I	SSPI模式下SI
SSI0	I	QSSPI配置模式：数据输入管脚
SSI1	I	QSSPI配置模式：数据输入管脚
SSI2	I	QSSPI配置模式：数据输入管脚
SSI3	I	QSSPI配置模式：数据输入管脚
CLKHOLD_N	I	在SSPI模式下，低电平有效
SSPI_CLK	I	SSPI/QSSPI配置模式：时钟输入管脚
SSPI_WPN	I	QSSPI配置模式：数据输入管脚
SSPI_CS_N	I	SSPI模式：使能信号SSPI_CS_N，低电平有效，内部弱上拉
CSI_B	I	CPU模式：片选信号低有效 Master CPU模式：连接外部配置controller的片选信号，也可以直接接地或者串接1KΩ电阻接地 Slave CPU模式：外部配置controller可以通过控制CSI_B信号选择FPGA Master和Slave模式都是由外部controller发出，其他模式CSI_B信号没有关联
CSO_B	O	在FPGA级联配置模式(Daisy Chain)用于连接下一级器件 SERIAL模式：输出下一级器件的配置数据 Master SPI模式：输出下一级器件的配置数据 CPU模式：输出下一级器件的片选信号
PUDC_B	I	配置过程中的弱上拉选择信号管脚： FPGA上电后在配置过程中低电平有效使能内部弱上拉电阻 PUDC_B低电平：除PUDC_B外所有的GPIO弱上拉 PUDC_B高电平：所有GPIO高阻 PUDC_B不允许在配置过程中悬空
RDWR_B	I	CPU模式：数据读写控制信号 RDWR为高电平时，FPGA输出数据；为低电平时，外部控制器将数据写入FPGA Master CPU模式：可以接外部控制器RDWR信号，也可以直接或者串接≤1kΩ电阻器连接到GND。 Slave CPU模式：外部控制器RDWR信号 CPU模式的低8位专用IO在wakeup后会受RDWR状态影响，CPU模式低8位设置复用fuse不受RDWR影响
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚，C(Comp)，[x]是时钟序号
GCLKT_[x]	I	全局时钟输入管脚，T(True)，[x]是时钟序号
DOUT	O	SERIAL模式：数据输出
DIN	I	SERIAL模式：数据输入
TMS	I	JTAG模式：串行模式输入
TCK	I	JTAG模式：串行时钟输入

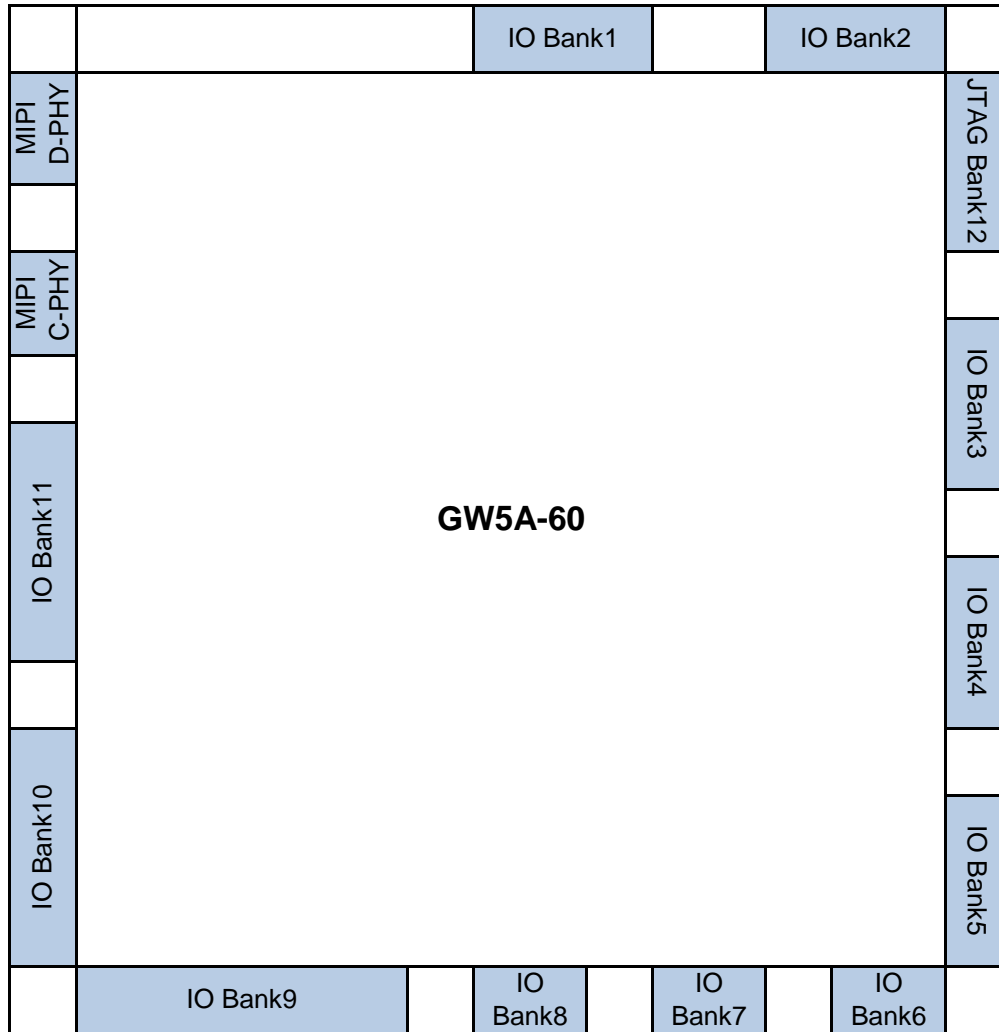
管脚名称	方向	说明
TDO	O	JTAG模式: 串行数据输出
TDI	I	JTAG模式: 串行数据输入
RECONFIG_N	I	全局复位GowinCONFIG逻辑信号, 低电平有效
DONE ^[1]	O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
	I	DONE信号为低电平时, 延迟芯片启动, 直到DONE信号为高电平
READY ^[1]	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
LPLL_C_FB/RPLL_C_FB	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_FB/RPLL_T_FB	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_IN/RPLL_C_IN	I	左边/右边PLL时钟输入管脚, C(Comp)
LPLL_T_IN/RPLL_T_IN	I	左边/右边PLL时钟输入管脚, T(True)
TPLL_C_FB/BPLL_C_FB	I	上边/下边PLL反馈输入管脚, C(Comp)
TPLL_T_FB/BPLL_T_FB	I	上边/下边PLL反馈输入管脚, T(True)
TPLL_C_IN/BPLL_C_IN	I	上边/下边PLL时钟输入管脚, C(Comp)
TPLL_T_IN/BPLL_T_IN	I	上边/下边PLL时钟输入管脚, T(True)
PCIE_HOST_RSTN	I	PCIE系统复位控制, 低电平有效
SERDES_Q0CLKIN0	I	SERDES参考时钟
SERDES_Q0CLKIN1	I	SERDES参考时钟
MODE3	I	GowinCONFIG配置模式选择信号端口: 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE2	I	GowinCONFIG配置模式选择信号端口: 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE1	I	GowinCONFIG配置模式选择信号端口: 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE0	I	GowinCONFIG配置模式选择信号端口: 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
其他管脚		
ADCTN	DIO	SENSOR差分模拟信号输入管脚
ADCTP	DIO	SENSOR差分模拟信号输入管脚
ADCVN	DIO	SENSOR差分模拟信号输入管脚
ADCVP	DIO	SENSOR差分模拟信号输入管脚
Q0_ATEST_O	DIO	SerDes模拟信号测试管脚

管脚名称	方向	说明
M0_CKN	DIO	MIPI_DPHY的时钟通道差分输入输出管脚
M0_CKP	DIO	MIPI_DPHY的时钟通道差分输入输出管脚
M0_D0N	DIO	MIPI_DPHY的数据通道0差分输入输出管脚
M0_D0P	DIO	MIPI_DPHY的数据通道0差分输入输出管脚
M0_D1N	DIO	MIPI_DPHY的数据通道1差分输入输出管脚
M0_D1P	DIO	MIPI_DPHY的数据通道1差分输入输出管脚
M0_D2N	DIO	MIPI_DPHY的数据通道2差分输入输出管脚
M0_D2P	DIO	MIPI_DPHY的数据通道2差分输入输出管脚
M0_D3N	DIO	MIPI_DPHY的数据通道3差分输入输出管脚
M0_D3P	DIO	MIPI_DPHY的数据通道3差分输入输出管脚
M1_D0A	DIO	MIPI_CPHY的数据通道0输入输出A管脚
M1_D0B	DIO	MIPI_CPHY的数据通道0输入输出B管脚
M1_D0C	DIO	MIPI_CPHY的数据通道0输入输出C管脚
M1_D1A	DIO	MIPI_CPHY的数据通道1输入输出A管脚
M1_D1B	DIO	MIPI_CPHY的数据通道1输入输出B管脚
M1_D1C	DIO	MIPI_CPHY的数据通道1输入输出C管脚
M1_D2A	DIO	MIPI_CPHY的数据通道2输入输出A管脚
M1_D2B	DIO	MIPI_CPHY的数据通道2输入输出B管脚
M1_D2C	DIO	MIPI_CPHY的数据通道2输入输出C管脚
Q0_LN0_RXM_I	DIO	SerDes Q0的数据通道0 RX差分输入管脚
Q0_LN0_RXP_I	DIO	SerDes Q0的数据通道0 RX差分输入管脚
Q0_LN0_TXM_O	DIO	SerDes Q0的数据通道0 TX差分输出管脚
Q0_LN0_TXP_O	DIO	SerDes Q0的数据通道0 TX差分输出管脚
Q0_LN1_RXM_I	DIO	SerDes Q0的数据通道1 RX差分输入管脚
Q0_LN1_RXP_I	DIO	SerDes Q0的数据通道1 RX差分输入管脚
Q0_LN1_TXM_O	DIO	SerDes Q0的数据通道1 TX差分输出管脚
Q0_LN1_TXP_O	DIO	SerDes Q0的数据通道1 TX差分输出管脚
Q0_LN2_RXM_I	DIO	SerDes Q0的数据通道2 RX差分输入管脚
Q0_LN2_RXP_I	DIO	SerDes Q0的数据通道2 RX差分输入管脚
Q0_LN2_TXM_O	DIO	SerDes Q0的数据通道2 TX差分输出管脚
Q0_LN2_TXP_O	DIO	SerDes Q0的数据通道2 TX差分输出管脚
Q0_LN3_RXM_I	DIO	SerDes Q0的数据通道3 RX差分输入管脚

管脚名称	方向	说明
Q0_LN3_RXP_I	DIO	SerDes Q0的数据通道3 RX差分输入管脚
Q0_LN3_TXM_O	DIO	SerDes Q0的数据通道3 TX差分输出管脚
Q0_LN3_TXP_O	DIO	SerDes Q0的数据通道3 TX差分输出管脚
Q0_REFCLKM_0	DIO	SerDes Q0的参考时钟通道0差分输入管脚
Q0_REFCLKP_0	DIO	SerDes Q0的参考时钟通道0差分输入管脚
Q0_REFCLKM_1	DIO	SerDes Q0的参考时钟通道1差分输入管脚
Q0_REFCLKP_1	DIO	SerDes Q0的参考时钟通道1差分输入管脚
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCIO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚
VCC_LDO	NA	为PLL, SRAM提供电压的内部LDO模块的电源电压管脚
VCC_ADC	NA	ADC模块供电电压管脚
V_EFUSE	NA	eFuse写操作供电电压管脚
VDDA_Q*	NA	SerDes模块QUAD*内部模拟电路供电电压管脚
VDDD_Q*	NA	SerDes模块QUAD*内部数字电路供电电压管脚
VDDT_Q*	NA	SerDes模块QUAD* TX 发送端供电电压管脚
VDDHA_Q*	NA	SerDes模块QUAD*内部高压供电电压管脚
VDD12_MIPI	NA	MIPI模块LP模式供电电压管脚
VDDA_MIPI	NA	MIPI模块内部模拟电路供电电压管脚
VDDD_MIPI	NA	MIPI模块内部数字电路供电电压管脚
VDDX_MIPI	NA	MIPI模块辅助供电电压管脚
VREF*	NA	参考电压管脚

注!

^[1] READY和DONE默认状态为open-drain输出, 内部弱上拉。在配置期间, DONE输出0。



注!

- [1]每个Bank还提供一个独立的参考电压 (VREF)。
- [2]用户可选择使用IOB内置的VREF源 (0.6V、0.75V、0.9V、1.25V、1.5V, 以及基于VCCIO的比例电压 (36%, 50%, 64%))。
- [3]用户也可选择外部的VREF输入 (使用Bank中任意一个IO管脚作为外部VREF输入)。

名称	描述	最小值	最大值
FPGA Logic			
V _{CC}	核电压, LV	0.87V	1.03V
	核电压, EV	1.14V	1.8V
V _{CCIO}	I/O Bank电压	1V	3.465V
V _{CCX} ^[1]	辅助电压	1.71V	3.465V
V _{EFUSE} ^[2]	eFuse写入所需电压	1.62V	1.98V
Gigabit Transceiver			
V _{DDHA_Q*}	QUAD*内部高压供电电压	1.71V	1.89V
V _{DDA_Q*}	QUAD*内部模拟电路供电电压	0.87V	1.03V
V _{DDT_Q*}	QUAD* TX发送端供电电压	0.87V	1.03V
V _{DDD_Q*}	QUAD*内部数字电路供电电压	0.87V	1.03V
MIPI			
V _{DDA_MIPI}	MIPI模块模拟电路供电电压	0.87V	1.03V
V _{DDX_MIPI}	MIPI模块模拟辅助供电电压	1.71V	3.465V
V _{DDD_MIPI}	MIPI模块数字电路供电电压	0.87V	1.03V
V _{DD12_MIPI}	MIPI模块LP模式供电电压	1.14V	1.32V
ADC			
V _{CC_ADC}	ADC模块供电电压	1.62V	1.98V
VREFN	ADC模块供电电压	0V	0V
VREFP	ADC模块供电电压	0V	1.25V
<p>注! ^[1] 当需要使用内部差分端接电阻时, V_{ccx}必须大于等于3V; V_{ccx}=1.8V时, IO输入输出的F_{max}会受到限制, 对于F_{max}>600Mbps的输入输出应用, V_{ccx}需要大于等于2.5V。 ^[2] 当不需要写eFuse的时候, 这个电源可以接GND或floating。 若某些封装或者PCB上多个电源短接, 需要取所有短接电源范围的交集, 同时满足多个电源的需求。</p>			

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOB102A	I/O	7	bus4	DQ7		True_of_IOB102B	True	P12	
IOB102B	I/O	7	bus4	DQ7		Comp_of_IOB102A	True	R13	
IOB104A	I/O	7	bus4	DQ7		True_of_IOB104B	True	U14	
IOB104B	I/O	7	bus4	DQ7		Comp_of_IOB104A	True	V14	
IOB106A	I/O	7	bus4	DQ7		True_of_IOB106B	True	U15	
IOB106B	I/O	7	bus4	DQ7		Comp_of_IOB106A	True	V15	
IOB108A	I/O	7	bus4	DQ7		True_of_IOB108B	True	V16	
IOB108B	I/O	7	bus4	DQ7		Comp_of_IOB108A	True	U16	
IOB128A	I/O	6	bus4	DQ6		True_of_IOB128B	True	T13	
IOB128B	I/O	6	bus4	DQ6		Comp_of_IOB128A	True	T14	
IOB130A	I/O	6	bus4	none		True_of_IOB130B	True	P13	
IOB132A	I/O	6	bus4	none		True_of_IOB132B	True	U18	
IOB132B	I/O	6	bus4	none		Comp_of_IOB132A	True	V18	
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	U1	
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	V1	
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	U2	
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	V2	
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	P6	
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	P7	
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	T6	
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	T4	
IOB38A	I/O	9	bus4	DQ10		True_of_IOB38B	True	U4	
IOB38B	I/O	9	bus4	DQ10		Comp_of_IOB38A	True	V4	
IOB40A/GCLKT_12	I/O	9	bus4	DQ10	GCLKT_12	True_of_IOB40B	True	U5	
IOB40B/GCLKC_12	I/O	9	bus4	DQ10	GCLKC_12	Comp_of_IOB40A	True	V5	
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	U6	
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	V6	
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	U3	
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	V3	
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	U7	
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	V7	

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
IOB50A	I/O	9	bus4	DQ10/D QS_910		True_of_IOB50B	True	P8
IOB50B	I/O	9	bus4	DQ10/D QS_910		Comp_of_IOB50A	True	P9
IOB52A	I/O	9	bus4	DQ10		True_of_IOB52B	True	R8
IOB52B	I/O	9	bus4	DQ10		Comp_of_IOB52A	True	T8
IOB54A	I/O	9	bus4	DQ10		True_of_IOB54B	True	U8
IOB54B	I/O	9	bus4	DQ10		Comp_of_IOB54A	True	V8
IOB56A/GCLKT_13	I/O	9	bus4	DQ9	GCLKT_13	True_of_IOB56B	True	U9
IOB56B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB56A	True	V9
IOB77A/GCLKT_11/BPLL1_T_IN4/BPLL1_T_FB3	I/O	8	bus4	DQ8	GCLKT_11/BPLL1_T_IN4/BPLL1_T_FB3	True_of_IOB77B	True	U10
IOB77B/GCLKC_11/BPLL1_C_IN4/BPLL1_C_FB3	I/O	8	bus4	DQ8	GCLKC_11/BPLL1_C_IN4/BPLL1_C_FB3	Comp_of_IOB77A	True	V10
IOB89A	I/O	8	bus4	DQ8		True_of_IOB89B	True	T11
IOB89B	I/O	8	bus4	DQ8		Comp_of_IOB89A	True	V12
IOB93A/GCLKT_9	I/O	8	bus4	DQ7	GCLKT_9	True_of_IOB93B	True	U11
IOB93B/GCLKC_9	I/O	8	bus4	DQ7	GCLKC_9	Comp_of_IOB93A	True	V11
IOB95A/GCLKT_8	I/O	8	bus4	DQ7	GCLKT_8	True_of_IOB95B	True	P10
IOB95B/GCLKC_8	I/O	8	bus4	DQ7	GCLKC_8	Comp_of_IOB95A	True	P11
IOB97A	I/O	8	bus4	DQ7		True_of_IOB97B	True	U12
IOB97B	I/O	8	bus4	DQ7		Comp_of_IOB97A	True	R11
IOB99A	I/O	8	bus4	DQS7		True_of_IOB99B	True	U13
IOB99B	I/O	8	bus4	DQS7		Comp_of_IOB99A	True	V13
IOL21B	I/O	11	bus2	none			none	C3
IOL23A	I/O	11		none		True_of_IOL23B	True	B2
IOL23B	I/O	11		none		Comp_of_IOL23A	True	B1
IOL25A/MCS_N	I/O	11		none	MCS_N	True_of_IOL25B	True	E2
IOL25B/DOUT	I/O	11		none	DOUT	Comp_of_IOL25A	True	E1
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	D2
IOL27B/D01/MOSI/MIO	I/O	11	bus2	none	D01/MOSI/MIO	Comp_of_IOL27A	True	D1

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	D3	
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	F3	
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	C2	
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	C1	
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	G2	
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	G1	
IOL35A/MI2/GCLKT_19/LPLL0_T_IN4/LPLL0_T_FB3	I/O	11	bus2	none	MI2/GCLKT_19/LPLL0_T_IN4/LPLL0_T_FB3	True_of_IOL35B	True	F1	
IOL35B/READY/GCLKC_19/LPLL0_C_IN4/LPLL0_C_FB3	I/O	11	bus2	none	READY/GCLKC_19/LPLL0_C_IN4/LPLL0_C_FB3	Comp_of_IOL35A	True	G5	
IOL37A/CCLK	I/O	11		none	CCLK	True_of_IOL37B	True	H4	
IOL37B/RECONFIG_N	I/O	11		none	RECONFIG_N	Comp_of_IOL37A	True	H5	
IOL39A/MI3	I/O	11	bus2	none	MI3	True_of_IOL39B	True	H6	
IOL39B/D00/DIN/MISO/MI1	I/O	11	bus2	none	D00/DIN/MISO/MI1	Comp_of_IOL39A	True	H3	
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	H2	
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	H1	
IOL45A/CSI_B/GCLKT_18	I/O	11	bus2	none	CSI_B/GCLKT_18	True_of_IOL45B	True	K6	
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	K2	
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	K1	
IOL50A	I/O	10	bus2	none		True_of_IOL50B	True	L2	
IOL50B	I/O	10	bus2	none		Comp_of_IOL50A	True	L1	
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	L4	
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	L3	
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	K5	
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	L5	
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	M2	
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	M1	
IOL59A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL59B	True	N2	
IOL59B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL59A	True	N1	
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	M5	
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	M3	

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOL63A/LPLL1_T_IN2	I/O	10		none	LPLL1_T_IN2	True_of_IOL63B	True	P2	
IOL63B/LPLL1_C_IN2	I/O	10		none	LPLL1_C_IN2	Comp_of_IOL63A	True	P1	
IOL65A	I/O	10	bus2	none			none	R5	
IOL66A/LPLL1_T_IN3/LPLL1_T_FB4	I/O	10	bus2	none	LPLL1_T_IN3/LPLL1_T_FB4	True_of_IOL66B	True	R2	
IOL66B/LPLL1_C_IN3/LPLL1_C_FB4	I/O	10	bus2	none	LPLL1_C_IN3/LPLL1_C_FB4	Comp_of_IOL66A	True	R1	
IOL68A/LPLL1_T_IN4/LPLL1_T_FB3	I/O	10	bus2	none	LPLL1_T_IN4/LPLL1_T_FB3	True_of_IOL68B	True	T2	
IOL68B/LPLL1_C_IN4/LPLL1_C_FB3	I/O	10	bus2	none	LPLL1_C_IN4/LPLL1_C_FB3	Comp_of_IOL68A	True	T1	
IOL70A/BPLL0_T_IN2	I/O	10	bus2	none	BPLL0_T_IN2	True_of_IOL70B	True	T3	
IOL70B/BPLL0_C_IN2	I/O	10	bus2	none	BPLL0_C_IN2	Comp_of_IOL70A	True	R3	
IOL72A	I/O	10		none		True_of_IOL72B	True	L6	
IOL72B	I/O	10		none		Comp_of_IOL72A	True	R4	
IOR11A/TPLL1_T_IN3/TPLL1_T_FB4	I/O	3	bus3	none	TPLL1_T_IN3/TPLL1_T_FB4	True_of_IOR11B	True	C17	
IOR11B/D12/SCL/TPLL1_C_IN3/TPLL1_C_FB4	I/O	3	bus3	none	D12/SCL/TPLL1_C_IN3/TPLL1_C_FB4	Comp_of_IOR11A	True	C18	
IOR13A	I/O	3	bus3	none		True_of_IOR13B	True	D17	
IOR13B	I/O	3	bus3	none		Comp_of_IOR13A	True	D18	
IOR15A/EMCCLK/SSPI_CLK	I/O	3	bus3	none	EMCCLK/SSPI_CLK	True_of_IOR15B	True	E17	
IOR15B/CSO_B/SSPI_CS_N	I/O	3	bus3	none	CSO_B/SSPI_CS_N	Comp_of_IOR15A	True	E18	
IOR17A/D11/CLKHOLD_N/SSI3/GCLKT_4	I/O	3	bus3	none	D11/CLKHOLD_N/SSI3/GCLKT_4	True_of_IOR17B	True	F17	
IOR17B/D10/SSPI_WPN/SSI2/GCLKC_4	I/O	3	bus3	none	D10/SSPI_WPN/SSI2/GCLKC_4	Comp_of_IOR17A	True	F18	
IOR1A/TCK	I/O	12		none	TCK		none	J1	
IOR1B/TDI	I/O	12		none	TDI		none	J6	
IOR20A/D09/SI/SSI0	I/O	4	bus4	DQ4	D09/SI/SSI0	True_of_IOR20B	True	G17	
IOR20B/D08	I/O	4	bus4	DQ4	D08	Comp_of_IOR20A	True	G18	
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	H13	
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	H14	
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	H15	
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	G14	
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	H18	

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	H16
IOR30A/MODE2	I/O	4	bus4	DQ4	MODE2	True_of_IOR30B	True	J17
IOR30B/MODE1	I/O	4	bus4	DQ4	MODE1	Comp_of_IOR30A	True	J18
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	H17
IOR32B/DONE	I/O	4		DQ4	DONE	Comp_of_IOR32A	True	K14
IOR34A/MODE3	I/O	4		DQ4	MODE3	True_of_IOR34B	True	J14
IOR34B/MODE0	I/O	4		DQ4	MODE0	Comp_of_IOR34A	True	K13
IOR3A/TMS	I/O	12		none	TMS		none	J2
IOR3B/TDO	I/O	12		none	TDO		none	J5
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	L17
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	M18
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	L18
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	N16
IOR54A/GCLKT_5	I/O	5	bus4	none	GCLKT_5	True_of_IOR54B	True	N17
IOR54B/GCLKC_5	I/O	5	bus4	none	GCLKC_5	Comp_of_IOR54A	True	N18
IOR56A	I/O	5	bus4	none			none	R18
IOR57A	I/O	5	bus4	DQ5		True_of_IOR57B	True	K17
IOR57B	I/O	5	bus4	DQ5		Comp_of_IOR57A	True	K18
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	L16
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	M17
IOR61A/RPLL1_T_IN4/RPLL1_T_FB3	I/O	5	bus4	DQ5	RPLL1_T_IN4/RPLL1_T_FB3	True_of_IOR61B	True	L14
IOR61B/RPLL1_C_IN4/RPLL1_C_FB3	I/O	5	bus4	DQ5	RPLL1_C_IN4/RPLL1_C_FB3	Comp_of_IOR61A	True	L15
IOR63A	I/O	5		DQS5		True_of_IOR63B	True	T18
IOR63B	I/O	5		DQS5		Comp_of_IOR63A	True	R17
IOR66A/GCLKT_6/RPLL1_T_FB4	I/O	5	bus4	DQ5	GCLKT_6/RPLL1_T_FB4	True_of_IOR66B	True	L13
IOR66B/GCLKC_6/RPLL1_C_FB4	I/O	5	bus4	DQ5	GCLKC_6/RPLL1_C_FB4	Comp_of_IOR66A	True	M14
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	P17
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	P18
IOR70A	I/O	5		DQ5		True_of_IOR70B	True	N15
IOR70B	I/O	5		DQ5		Comp_of_IOR70A	True	T17
IOR72A/GCLKT_7/RPLL1_T_IN2	I/O	5		DQ5	GCLKT_7/RPLL1_T_IN2	True_of_IOR72B	True	T16

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
IOR72B/GCLKC_7/RPLL1_C_IN2	I/O	5		DQ5	GCLKC_7/RPLL1_C_IN2	Comp_of_IOR72A	True	R16
IOR7B/D15	I/O	3		none	D15	Comp_of_IOR7A	True	J13
IOR9A/D14/SO/SSI1	I/O	3		none	D14/SO/SSI1	True_of_IOR9B	True	B17
IOR9B/D13/SDA	I/O	3		none	D13/SDA	Comp_of_IOR9A	True	B18
IOT102A/D04	I/O	1	bus2	DQ1	D04	True_of_IOT102B	True	B7
IOT102B	I/O	1	bus2	DQ1		Comp_of_IOT102A	True	A7
IOT104A/D03	I/O	1	bus2	DQ1	D03	True_of_IOT104B	True	B8
IOT104B/D02	I/O	1	bus2	DQ1	D02	Comp_of_IOT104A	True	A8
IOT106A/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	True_of_IOT106B	True	B6
IOT106B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT106A	True	A6
IOT108A	I/O	1	bus2	DQ2		True_of_IOT108B	True	D9
IOT108B	I/O	1	bus2	DQ1		Comp_of_IOT108A	True	C9
IOT111A	I/O	2	bus1	DQ2		True_of_IOT111B	True	D10
IOT111B	I/O	2	bus1	DQ2		Comp_of_IOT111A	True	C10
IOT113A/GCLKC_2/Q0REF_T_IN1	I/O	2	bus1	DQ2	GCLKC_2/Q0REF_T_IN1	True_of_IOT113B	True	B10
IOT113B/GCLKC_2/Q0REF_C_IN1	I/O	2	bus1	DQ2	GCLKC_2/Q0REF_C_IN1	Comp_of_IOT113A	True	A10
IOT115A/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	True_of_IOT115B	True	B11
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	A11
IOT117A	I/O	2	bus1	DQS2		True_of_IOT117B	True	B12
IOT117B	I/O	2	bus1	DQS2		Comp_of_IOT117A	True	A12
IOT120A	I/O	2	bus1	DQ2		True_of_IOT120B	True	B13
IOT120B	I/O	2	bus1	DQ2		Comp_of_IOT120A	True	A13
IOT122A	I/O	2	bus1	DQ2		True_of_IOT122B	True	B14
IOT122B	I/O	2	bus1	DQ2		Comp_of_IOT122A	True	A14
IOT124A	I/O	2	bus1	DQ2		True_of_IOT124B	True	B16
IOT124B	I/O	2	bus1	DQ2		Comp_of_IOT124A	True	A16
IOT126A	I/O	2	bus1	DQ2		True_of_IOT126B	True	A18
IOT126B	I/O	2	bus1	DQ2		Comp_of_IOT126A	True	A15
IOT129A	I/O	2	bus0	DQ3		True_of_IOT129B	True	E11
IOT129B	I/O	2	bus0	DQ2		Comp_of_IOT129A	True	E12
IOT131A	I/O	2	bus0	DQ3		True_of_IOT131B	True	D12

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOT131B	I/O	2	bus0	DQ3		Comp_of_IOT131A	True	C12	
IOT133A	I/O	2	bus0	DQ3		True_of_IOT133B	True	E14	
IOT133B	I/O	2	bus0	DQ3		Comp_of_IOT133A	True	E13	
IOT135A	I/O	2	bus0	DQS3		True_of_IOT135B	True	B15	
IOT135B	I/O	2	bus0	DQS3		Comp_of_IOT135A	True	A17	
IOT140A	I/O	2	bus0	DQ3		True_of_IOT140B	True	D14	
IOT140B	I/O	2	bus0	DQ3		Comp_of_IOT140A	True	C14	
IOT146A/TPLL1_T_IN4/TPLL1_T_FB3	I/O	2	bus0	DQ3	TPLL1_T_IN4/TPLL1_T_FB3	True_of_IOT146B	True	D16	
IOT146B/TPLL1_C_IN4/TPLL1_C_FB3	I/O	2	bus0	DQ3	TPLL1_C_IN4/TPLL1_C_FB3	Comp_of_IOT146A	True	C16	
IOT76A/TPLL0_T_IN2	I/O	1	bus2	DQ0	TPLL0_T_IN2	True_of_IOT76B	True	D5	
IOT76B/TPLL0_C_IN2	I/O	1	bus2	DQ0	TPLL0_C_IN2	Comp_of_IOT76A	True	E6	
IOT80A/TPLL0_T_IN3/TPLL0_T_FB4	I/O	1	bus2	DQ0	TPLL0_T_IN3/TPLL0_T_FB4	True_of_IOT80B	True	A2	
IOT80B/TPLL0_C_IN3/TPLL0_C_FB4	I/O	1	bus2	DQ0	TPLL0_C_IN3/TPLL0_C_FB4	Comp_of_IOT80A	True	A1	
IOT82A/TPLL0_T_IN4/TPLL0_T_FB3/P CIE_HOST_RSTN	I/O	1	bus2	DQ0	TPLL0_T_IN4/TPLL0_T_FB3/P CIE_HOST_RSTN	True_of_IOT82B	True	B4	
IOT85A	I/O	1		DQS0		True_of_IOT85B	True	C7	
IOT85B	I/O	1		DQS0		Comp_of_IOT85A	True	D7	
IOT89A/GCLKT_1/Q0REF_T_IN0	I/O	1	bus2	DQ0	GCLKT_1/Q0REF_T_IN0	True_of_IOT89B	True	B9	
IOT89B/GCLKC_1/Q0REF_C_IN0	I/O	1	bus2	DQ0	GCLKC_1/Q0REF_C_IN0	Comp_of_IOT89A	True	A9	
IOT91A/D05	I/O	1	bus2	DQ1	D05	True_of_IOT91B	True	C5	
IOT91B	I/O	1	bus2	DQ1		Comp_of_IOT91A	True	E7	
IOT93A	I/O	1	bus2	DQ1		True_of_IOT93B	True	B3	
IOT93B	I/O	1	bus2	DQ1		Comp_of_IOT93A	True	A3	
IOT95A/D06	I/O	1	bus2	DQ1	D06	True_of_IOT95B	True	E8	
IOT95B/D07	I/O	1	bus2	DQ1	D07	Comp_of_IOT95A	True	A4	
IOT97A	I/O	1	bus2	DQ1		True_of_IOT97B	True	E10	
IOT97B	I/O	1	bus2	DQ1		Comp_of_IOT97A	True	E9	
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	B5	
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	A5	
V_EFUSE	Power	N/A						M13	
VCC	Power	N/A						M6	

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
VCC	Power	N/A						M8
VCC	Power	N/A						N13
VCC	Power	N/A						N9
VCC	Power	N/A						M7
VCC	Power	N/A						F12
VCC	Power	N/A						H7
VCC	Power	N/A						F8
VCC	Power	N/A						M11
VCC	Power	N/A						N7
VCC	Power	N/A						K7
VCC	Power	N/A						J7
VCC	Power	N/A						J12
VCC	Power	N/A						G7
VCC	Power	N/A						M12
VCC	Power	N/A						M9
VCC	Power	N/A						G11
VCC	Power	N/A						F6
VCC	Power	N/A						L7
VCC	Power	N/A						G13
VCC	Power	N/A						N11
VCC	Power	N/A						G8
VCC	Power	N/A						H12
VCC	Power	N/A						K12
VCC	Power	N/A						P15
VCC	Power	N/A						G10
VCC	Power	N/A						G12
VCC	Power	N/A						L12
VCC	Power	N/A						F5
VCC	Power	N/A						E15
VCC	Power	N/A						P4
VCC	Power	N/A						F10

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
VCCIO1	Power	N/A						D6
VCCIO1	Power	N/A						D4
VCCIO1	Power	N/A						D8
VCCIO10	Power	N/A						M4
VCCIO10	Power	N/A						N4
VCCIO10	Power	N/A						K4
VCCIO11/VCCIO12	Power	N/A						J4
VCCIO11/VCCIO12	Power	N/A						G4
VCCIO11/VCCIO12	Power	N/A						F4
VCCIO2	Power	N/A						D15
VCCIO2	Power	N/A						D13
VCCIO2	Power	N/A						D11
VCCIO3	Power	N/A						F16
VCCIO3	Power	N/A						G15
VCCIO4	Power	N/A						J15
VCCIO5	Power	N/A						R15
VCCIO5	Power	N/A						K15
VCCIO5	Power	N/A						M15
VCCIO6	Power	N/A						R10
VCCIO7	Power	N/A						R12
VCCIO8	Power	N/A						R14
VCCIO9	Power	N/A						R9
VCCIO9	Power	N/A						R7
VCCIO9	Power	N/A						R6
VCCX/VDDHA_Q0	Power	N/A						F14
VCCX/VDDHA_Q0	Power	N/A						E4
VCCX/VDDHA_Q0	Power	N/A						N5
VCCX/VDDHA_Q0	Power	N/A						N14
VSS	Ground	N/A						G9
VSS	Ground	N/A						H9
VSS	Ground	N/A						H8

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
VSS	Ground	N/A						J8
VSS	Ground	N/A						J9
VSS	Ground	N/A						J10
VSS	Ground	N/A						H10
VSS	Ground	N/A						H11
VSS	Ground	N/A						J11
VSS	Ground	N/A						K11
VSS	Ground	N/A						K10
VSS	Ground	N/A						K9
VSS	Ground	N/A						K8
VSS	Ground	N/A						L8
VSS	Ground	N/A						L9
VSS	Ground	N/A						L10
VSS	Ground	N/A						M10
VSS	Ground	N/A						L11
VSS	Ground	N/A						F11
VSS	Ground	N/A						F13
VSS	Ground	N/A						F7
VSS	Ground	N/A						F9
VSS	Ground	N/A						G6
VSS	Ground	N/A						N10
VSS	Ground	N/A						N12
VSS	Ground	N/A						N6
VSS	Ground	N/A						N8
VSS	Ground	N/A						C15
VSS	Ground	N/A						C13
VSS	Ground	N/A						C11
VSS	Ground	N/A						C8
VSS	Ground	N/A						C6
VSS	Ground	N/A						C4
VSS	Ground	N/A						E3

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
VSS	Ground	N/A						G3
VSS	Ground	N/A						J3
VSS	Ground	N/A						K3
VSS	Ground	N/A						N3
VSS	Ground	N/A						P3
VSS	Ground	N/A						T5
VSS	Ground	N/A						T7
VSS	Ground	N/A						T9
VSS	Ground	N/A						T10
VSS	Ground	N/A						T12
VSS	Ground	N/A						T15
VSS	Ground	N/A						P16
VSS	Ground	N/A						M16
VSS	Ground	N/A						J16
VSS	Ground	N/A						K16
VSS	Ground	N/A						G16
VSS	Ground	N/A						E16
VSS	Ground	N/A						U17
VSS	Ground	N/A						V17
VSS	Ground	N/A						F2
VSS	Ground	N/A						P5
VSS	Ground	N/A						F15
VSS	Ground	N/A						E5
VSS	Ground	N/A						P14

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	E3	E3
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	E1	E1
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	F2	F2
IOB14B	I/O	9		DQ12		Comp_of_IOB14A	True	F1	F1
IOB16A	I/O	9	bus4	DQ12		True_of_IOB16B	True	G3	G3
IOB16B	I/O	9	bus4	DQ12		Comp_of_IOB16A	True	G1	G1
IOB18A/GCLKT_12	I/O	9	bus4	DQ11	GCLKT_12	True_of_IOB18B	True	H2	H2
IOB18B/GCLKC_12	I/O	9	bus4	DQ11	GCLKC_12	Comp_of_IOB18A	True	H1	H1
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	C2	C2
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	C1	C1
IOB20A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB20B	True	H4	H4
IOB20B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB20A	True	H3	H3
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	H7	H7
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	G6	G6
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	H6	H6
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	H5	H5
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	L4	L4
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	L3	L3
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	J3	J3
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	J1	J1
IOB31A	I/O	9	bus4	DQ11		True_of_IOB31B	True	K2	K2
IOB31B	I/O	9	bus4	DQ11		Comp_of_IOB31A	True	K1	K1
IOB33A	I/O	9	bus4	DQ11		True_of_IOB33B	True	L2	L2
IOB33B	I/O	9	bus4	DQ11		Comp_of_IOB33A	True	L1	L1
IOB35A/GCLKT_14	I/O	9	bus4	DQ10	GCLKT_14	True_of_IOB35B	True	K4	K4
IOB35B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB35A	True	K3	K3
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	L5	L5
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	K5	K5
IOB3A/BPLL0_T_IN3/BPLL0_T_FB4	I/O	9	bus4	DQ12	BPLL0_T_IN3/BPLL0_T_FB4	True_of_IOB3B	True	F6	F6
IOB3B/BPLL0_C_IN3/BPLL0_C_FB4	I/O	9	bus4	DQ12	BPLL0_C_IN3/BPLL0_C_FB4	Comp_of_IOB3A	True	F5	F5
IOB40A	I/O	9	bus4	DQ10		True_of_IOB40B	True	M3	M3
IOB40B	I/O	9	bus4	DQ10		Comp_of_IOB40A	True	M1	M1

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	N2	N2
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	N1	N1
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	P2	P2
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	P1	P1
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	T2	T2
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	T1	T1
IOB50A	I/O	9	bus4	DQ10/D QS_910		True_of_IOB50B	True	U2	U2
IOB50B	I/O	9	bus4	DQ10/D QS_910		Comp_of_IOB50A	True	U1	U1
IOB5A/BPLL0_T_IN4/BPLL0_T_FB3	I/O	9	bus4	DQ12	BPLL0_T_IN4/BPLL0_T_FB3	True_of_IOB5B	True	E4	E4
IOB5B/BPLL0_C_IN4/BPLL0_C_FB3	I/O	9	bus4	DQ12	BPLL0_C_IN4/BPLL0_C_FB3	Comp_of_IOB5A	True	D3	D3
IOB62A	I/O	9	bus4	DQS9		True_of_IOB62B	True	J7	J7
IOB62B	I/O	9	bus4	DQS9		Comp_of_IOB62A	True	J6	J6
IOB65A	I/O	9	bus4	DQ9		True_of_IOB65B	True	N4	N4
IOB65B	I/O	9	bus4	DQ9		Comp_of_IOB65A	True	N3	N3
IOB67A/BPLL1_T_IN2	I/O	9	bus4	DQ9	BPLL1_T_IN2	True_of_IOB67B	True	P4	P4
IOB67B/BPLL1_C_IN2	I/O	9	bus4	DQ9	BPLL1_C_IN2	Comp_of_IOB67A	True	P3	P3
IOB69A	I/O	9	bus4	DQ9		True_of_IOB69B	True	L6	L6
IOB69B	I/O	9	bus4	DQ9		Comp_of_IOB69A	True	M5	M5
IOB71A/BPLL1_T_IN3/BPLL1_T_FB4	I/O	9	bus4	DQ9	BPLL1_T_IN3/BPLL1_T_FB4	True_of_IOB71B	True	L7	L7
IOB71B/BPLL1_C_IN3/BPLL1_C_FB4	I/O	9	bus4	DQ9	BPLL1_C_IN3/BPLL1_C_FB4	Comp_of_IOB71A	True	K6	K6
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	D2	D2
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	D1	D1
IOB9A	I/O	9	bus4	DQ12		True_of_IOB9B	True	F4	F4
IOB9B	I/O	9	bus4	DQ12		Comp_of_IOB9A	True	F3	F3
IOL23A	I/O	11		none		True_of_IOL23B	True	B16	B16
IOL23B	I/O	11		none		Comp_of_IOL23A	True	A16	A16
IOL25A	I/O	11		none		True_of_IOL25B	True	D14	D14
IOL25B	I/O	11		none		Comp_of_IOL25A	True	C14	C14
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	C15	C15
IOL27B	I/O	11	bus2	none		Comp_of_IOL27A	True	A15	A15

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	F13	F13
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	E13	E13
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	B14	B14
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	A14	A14
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	C13	C13
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	A13	A13
IOL35A/LPLL0_T_IN4/LPLL0_T_FB3	I/O	11	bus2	none	LPLL0_T_IN4/LPLL0_T_FB3	True_of_IOL35B	True	B12	B12
IOL35B/LPLL0_C_IN4/LPLL0_C_FB3	I/O	11	bus2	none	LPLL0_C_IN4/LPLL0_C_FB3	Comp_of_IOL35A	True	A12	A12
IOL37A	I/O	11		none		True_of_IOL37B	True	B11	B11
IOL37B	I/O	11		none		Comp_of_IOL37A	True	A11	A11
IOL39A	I/O	11	bus2	none		True_of_IOL39B	True	G9	G9
IOL39B	I/O	11	bus2	none		Comp_of_IOL39A	True	F9	F9
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	B8	B8
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	A8	A8
IOL43A/GCLKT_19/LPLL0_T_IN3/LPLL0_T_FB4	I/O	11	bus2	none	GCLKT_19/LPLL0_T_IN3/LPLL0_T_FB4	True_of_IOL43B	True	C10	C10
IOL43B/GCLKC_19/LPLL0_C_IN3/LPLL0_C_FB4	I/O	11	bus2	none	GCLKC_19/LPLL0_C_IN3/LPLL0_C_FB4	Comp_of_IOL43A	True	A10	A10
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	D11	D11
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	C11	C11
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	B9	B9
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	A9	A9
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	D9	D9
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	C9	C9
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	D8	D8
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	C8	C8
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	C7	C7
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	A7	A7
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	B6	B6
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	A6	A6
IOL59A	I/O	10	bus2	none		True_of_IOL59B	True	C5	C5
IOL59B	I/O	10	bus2	none		Comp_of_IOL59A	True	A5	A5

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	B4	B4
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	A4	A4
IOL63A/LPLL1_T_IN2	I/O	10		none	LPLL1_T_IN2	True_of_IOL63B	True	B3	B3
IOL63B/LPLL1_C_IN2	I/O	10		none	LPLL1_C_IN2	Comp_of_IOL63A	True	A3	A3
IOL66A/LPLL1_T_IN3/LPLL1_T_FB4/PUDC_B	I/O	10	bus2	none	LPLL1_T_IN3/LPLL1_T_FB4/PUDC_B	True_of_IOL66B	True	D4	D4
IOL66B/LPLL1_C_IN3/LPLL1_C_FB4	I/O	10	bus2	none	LPLL1_C_IN3/LPLL1_C_FB4	Comp_of_IOL66A	True	C4	C4
IOL68A/LPLL1_T_IN4/LPLL1_T_FB3	I/O	10	bus2	none	LPLL1_T_IN4/LPLL1_T_FB3	True_of_IOL68B	True	D6	D6
IOL68B/LPLL1_C_IN4/LPLL1_C_FB3	I/O	10	bus2	none	LPLL1_C_IN4/LPLL1_C_FB3	Comp_of_IOL68A	True	C6	C6
IOL70A/BPLL0_T_IN2	I/O	10	bus2	none	BPLL0_T_IN2	True_of_IOL70B	True	B2	B2
IOL70B/BPLL0_C_IN2	I/O	10	bus2	none	BPLL0_C_IN2	Comp_of_IOL70A	True	A2	A2
IOR11A/TPLL1_T_IN3/TPLL1_T_FB4	I/O	3	bus3	none	TPLL1_T_IN3/TPLL1_T_FB4	True_of_IOR11B	True	U16	U16
IOR11B/TPLL1_C_IN3/TPLL1_C_FB4	I/O	3	bus3	none	TPLL1_C_IN3/TPLL1_C_FB4	Comp_of_IOR11A	True	V16	V16
IOR13A	I/O	3	bus3	none		True_of_IOR13B	True	U15	U15
IOR13B	I/O	3	bus3	none		Comp_of_IOR13A	True	V15	V15
IOR15A/D11	I/O	3	bus3	none	D11	True_of_IOR15B	True	U13	U13
IOR15B/D12	I/O	3	bus3	none	D12	Comp_of_IOR15A	True	V13	V13
IOR17A/MODE1	I/O	3	bus3	none	MODE1	True_of_IOR17B	True	N12	N12
IOR17B/D10	I/O	3	bus3	none	D10	Comp_of_IOR17A	True	P12	P12
IOR1A/TCK	I/O	12		none	TCK	True_of_IOR1B	none	A17	A17
IOR1B/TDI	I/O	12		none	TDI	Comp_of_IOR1A	none	D15	D15
IOR20A/D01/MI2	I/O	4	bus4	DQ4	D01/MI2	True_of_IOR20B	True	T14	T14
IOR20B/D02/MI3	I/O	4	bus4	DQ4	D02/MI3	Comp_of_IOR20A	True	V14	V14
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	T12	T12
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	V12	V12
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	M11	M11
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	N11	N11
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	N10	N10
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	P11	P11
IOR30A	I/O	4	bus4	DQ4		True_of_IOR30B	True	R11	R11
IOR30B	I/O	4	bus4	DQ4		Comp_of_IOR30A	True	T11	T11
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	U11	U11

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOR32B	I/O	4		DQ4		Comp_of_IOR32A	True	V11	V11
IOR34A/GCLKT_4/D13	I/O	4		DQ4	GCLKT_4/D13	True_of_IOR34B	True	U10	U10
IOR34B/GCLKC_4/EMCCLK	I/O	4		DQ4	GCLKC_4/EMCCLK	Comp_of_IOR34A	True	V10	V10
IOR36A/GCLKT_5/RPLL0_T_IN4/RPLL0_T_FB3	I/O	4	bus4	DQ4	GCLKT_5/RPLL0_T_IN4/RPLL0_T_FB3	True_of_IOR36B	True	R10	R10
IOR36B/GCLKC_5/RPLL0_C_IN4/RPLL0_C_FB3	I/O	4	bus4	DQ4	GCLKC_5/RPLL0_C_IN4/RPLL0_C_FB3	Comp_of_IOR36A	True	T10	T10
IOR39A/GCLKT_6/RPLL0_T_IN3/RPLL0_T_FB4	I/O	5	bus4	none	GCLKT_6/RPLL0_T_IN3/RPLL0_T_FB4	True_of_IOR39B	True	T9	T9
IOR39B/GCLKC_6/RPLL0_C_IN3/RPLL0_C_FB4	I/O	5	bus4	none	GCLKC_6/RPLL0_C_IN3/RPLL0_C_FB4	Comp_of_IOR39A	True	V9	V9
IOR3A/TMS	I/O	12		none	TMS	True_of_IOR3B	none	B18	B18
IOR3B/TDO	I/O	12		none	TDO	Comp_of_IOR3A	none	D16	D16
IOR41A/GCLKT_7/D14	I/O	5	bus4	none	GCLKT_7/D14	True_of_IOR41B	True	R8	R8
IOR41B/GCLKC_7/D15	I/O	5	bus4	none	GCLKC_7/D15	Comp_of_IOR41A	True	T8	T8
IOR43A	I/O	5		none		True_of_IOR43B	True	M10	M10
IOR43B	I/O	5		none		Comp_of_IOR43A	True	N9	N9
IOR45A	I/O	5	bus4	none		True_of_IOR45B	True	M8	M8
IOR45B	I/O	5	bus4	none		Comp_of_IOR45A	True	N8	N8
IOR47A/DONE	I/O	5	bus4	none	DONE		none	V17	V17
IOR48A	I/O	5	bus4	none		True_of_IOR48B	True	U8	U8
IOR48B	I/O	5	bus4	none		Comp_of_IOR48A	True	V8	V8
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	U7	U7
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	V7	V7
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	N7	N7
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	P8	P8
IOR54A	I/O	5	bus4	none		True_of_IOR54B	True	T6	T6
IOR54B	I/O	5	bus4	none		Comp_of_IOR54A	True	V6	V6
IOR56A/RECONFIG_N	I/O	5	bus4	none	RECONFIG_N		none	V2	V2
IOR57A	I/O	5	bus4	DQ5		True_of_IOR57B	True	R7	R7
IOR57B	I/O	5	bus4	DQ5		Comp_of_IOR57A	True	T7	T7
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	N6	N6

注！
^[1] EV版本
^[2] LV版本

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	P7	P7
IOR5A/CCCLK	I/O	3		none	CCLK	True_of_IOR5B	True	R15	R15
IOR5B/MODE0	I/O	3		none	MODE0	Comp_of_IOR5A	True	T15	T15
IOR61A/RPLL1_T_IN4/RPLL1_T_FB3/D07/SDA	I/O	5	bus4	DQ5	RPLL1_T_IN4/RPLL1_T_FB3/D07/SDA	True_of_IOR61B	True	R5	R5
IOR61B/RPLL1_C_IN4/RPLL1_C_FB3/RDWR_B/SCL	I/O	5	bus4	DQ5	RPLL1_C_IN4/RPLL1_C_FB3/RDWR_B/SCL	Comp_of_IOR61A	True	T5	T5
IOR63A/D03/SI/SSI0	I/O	5		DQS5	D03/SI/SSI0	True_of_IOR63B	True	U5	U5
IOR63B/D04/SSPI_CS_N	I/O	5		DQS5	D04/SSPI_CS_N	Comp_of_IOR63A	True	V5	V5
IOR66A/RPLL1_T_FB4/D05/SO/SSI1	I/O	5	bus4	DQ5	RPLL1_T_FB4/D05/SO/SSI1	True_of_IOR66B	True	R3	R3
IOR66B/RPLL1_C_FB4/D06/SSPI_CLK	I/O	5	bus4	DQ5	RPLL1_C_FB4/D06/SSPI_CLK	Comp_of_IOR66A	True	T3	T3
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	T4	T4
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	V4	V4
IOR70A/D08/SSPI_WPN/SSI2	I/O	5		DQ5	D08/SSPI_WPN/SSI2	True_of_IOR70B	True	N5	N5
IOR70B/D09/CLKHOLD_N/SSI3	I/O	5		DQ5	D09/CLKHOLD_N/SSI3	Comp_of_IOR70A	True	P6	P6
IOR72A/RPLL1_T_IN2/READY	I/O	5		DQ5	RPLL1_T_IN2/READY	True_of_IOR72B	True	U3	U3
IOR72B/RPLL1_C_IN2/CSO_B/MCS_N	I/O	5		DQ5	RPLL1_C_IN2/CSO_B/MCS_N	Comp_of_IOR72A	True	V3	V3
IOR7A	I/O	3		none		True_of_IOR7B	True	P13	P13
IOR7B	I/O	3		none		Comp_of_IOR7A	True	R16	R16
IOR9A/D00/DIN/MISO/MI1	I/O	3		none	D00/DIN/MISO/MI1	True_of_IOR9B	True	R13	R13
IOR9B/CSI_B/MOSI/MI0	I/O	3		none	CSI_B/MOSI/MI0	Comp_of_IOR9A	True	T13	T13
IOT102A	I/O	1	bus2	DQ1		True_of_IOT102B	True	J16	J16
IOT102B	I/O	1	bus2	DQ1		Comp_of_IOT102A	True	J18	J18
IOT104A	I/O	1	bus2	DQ1		True_of_IOT104B	True	L17	L17
IOT104B	I/O	1	bus2	DQ1		Comp_of_IOT104A	True	L18	L18
IOT106A	I/O	1	bus2	DQ1		True_of_IOT106B	True	M16	M16
IOT106B	I/O	1	bus2	DQ1		Comp_of_IOT106A	True	M18	M18
IOT108A/GCLKT_1	I/O	1	bus2	DQ2	GCLKT_1	True_of_IOT108B	True	L15	L15
IOT108B/GCLKC_1	I/O	1	bus2	DQ1	GCLKC_1	Comp_of_IOT108A	True	L16	L16
IOT111A	I/O	2	bus1	DQ2		True_of_IOT111B	True	J13	J13
IOT111B	I/O	2	bus1	DQ2		Comp_of_IOT111A	True	K14	K14
IOT113A/GCLKT_2/Q0REF_T_IN1	I/O	2	bus1	DQ2	GCLKT_2/Q0REF_T_IN1	True_of_IOT113B	True	K15	K15

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOT113B/GCLKC_2/Q0REF_C_IN1	I/O	2	bus1	DQ2	GCLKC_2/Q0REF_C_IN1	Comp_of_IOT113A	True	K16	K16
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	L12	L12
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	L13	L13
IOT117A	I/O	2	bus1	DQS2		True_of_IOT117B	True	N15	N15
IOT117B	I/O	2	bus1	DQS2		Comp_of_IOT117A	True	N16	N16
IOT120A	I/O	2	bus1	DQ2		True_of_IOT120B	True	N17	N17
IOT120B	I/O	2	bus1	DQ2		Comp_of_IOT120A	True	N18	N18
IOT122A	I/O	2	bus1	DQ2		True_of_IOT122B	True	P17	P17
IOT122B	I/O	2	bus1	DQ2		Comp_of_IOT122A	True	P18	P18
IOT124A	I/O	2	bus1	DQ2		True_of_IOT124B	True	T17	T17
IOT124B	I/O	2	bus1	DQ2		Comp_of_IOT124A	True	T18	T18
IOT126A	I/O	2	bus1	DQ2		True_of_IOT126B	True	U17	U17
IOT126B	I/O	2	bus1	DQ2		Comp_of_IOT126A	True	U18	U18
IOT129A	I/O	2	bus0	DQ3		True_of_IOT129B	True	L14	L14
IOT129B	I/O	2	bus0	DQ2		Comp_of_IOT129A	True	M13	M13
IOT131A	I/O	2	bus0	DQ3		True_of_IOT131B	True	M14	M14
IOT131B	I/O	2	bus0	DQ3		Comp_of_IOT131A	True	N14	N14
IOT142A	I/O	2	bus0	DQ3		True_of_IOT142B	True	P15	P15
IOT142B/DOUT	I/O	2	bus0	DQ3	DOUT	Comp_of_IOT142A	True	P16	P16
IOT74A	I/O	1	bus2	DQ0		True_of_IOT74B	True	H12	H12
IOT74B	I/O	1	bus2	DQ0		Comp_of_IOT74A	True	G13	G13
IOT76A/TPLL0_T_IN2	I/O	1	bus2	DQ0	TPLL0_T_IN2	True_of_IOT76B	True	F14	F14
IOT76B/TPLL0_C_IN2	I/O	1	bus2	DQ0	TPLL0_C_IN2	Comp_of_IOT76A	True	G14	G14
IOT78A	I/O	1	bus2	DQ0		True_of_IOT78B	True	C17	C17
IOT78B	I/O	1	bus2	DQ0		Comp_of_IOT78A	True	C18	C18
IOT80A/TPLL0_T_IN3/TPLL0_T_FB4	I/O	1	bus2	DQ0	TPLL0_T_IN3/TPLL0_T_FB4	True_of_IOT80B	True	F15	F15
IOT80B/TPLL0_C_IN3/TPLL0_C_FB4	I/O	1	bus2	DQ0	TPLL0_C_IN3/TPLL0_C_FB4	Comp_of_IOT80A	True	F16	F16
IOT82A/TPLL0_T_IN4/TPLL0_T_FB3/PCIE_HOST_RSTN	I/O	1	bus2	DQ0	TPLL0_T_IN4/TPLL0_T_FB3/PCIE_HOST_RSTN	True_of_IOT82B	True	H13	H13
IOT82B/TPLL0_C_IN4/TPLL0_C_FB3/PCIE_HOST_RSTN	I/O	1	bus2	DQ0	TPLL0_C_IN4/TPLL0_C_FB3/PCIE_HOST_RSTN	Comp_of_IOT82A	True	H14	H14
IOT85A	I/O	1		DQS0		True_of_IOT85B	True	D17	D17

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOT85B	I/O	1		DQS0		Comp_of_IOT85A	True	D18	D18
IOT87A	I/O	1	bus2	DQ0		True_of_IOT87B	True	E16	E16
IOT87B	I/O	1	bus2	DQ0		Comp_of_IOT87A	True	E18	E18
IOT89A/Q0REF_T_IN0	I/O	1	bus2	DQ0	Q0REF_T_IN0	True_of_IOT89B	True	F17	F17
IOT89B/Q0REF_C_IN0	I/O	1	bus2	DQ0	Q0REF_C_IN0	Comp_of_IOT89A	True	F18	F18
IOT91A	I/O	1	bus2	DQ1		True_of_IOT91B	True	K12	K12
IOT91B	I/O	1	bus2	DQ1		Comp_of_IOT91A	True	K13	K13
IOT93A	I/O	1	bus2	DQ1		True_of_IOT93B	True	H15	H15
IOT93B	I/O	1	bus2	DQ1		Comp_of_IOT93A	True	H16	H16
IOT95A	I/O	1	bus2	DQ1		True_of_IOT95B	True	G16	G16
IOT95B	I/O	1	bus2	DQ1		Comp_of_IOT95A	True	G18	G18
IOT97A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT97B	True	H17	H17
IOT97B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT97A	True	H18	H18
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	K17	K17
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	K18	K18
VCC	Power	N/A						G7	G7
VCC	Power	N/A						M7	M7
VCC	Power	N/A						H9	H9
VCC	Power	N/A						M12	M12
VCC	Power	N/A						K11	K11
VCC	Power	N/A						L10	L10
VCC	Power	N/A						H11	H11
VCC	Power	N/A						J8	J8
VCC	Power	N/A						K9	K9
VCC	Power	N/A						J10	J10
VCC	Power	N/A						L8	L8
VCCIO1	Power	N/A						G15	G15
VCCIO1	Power	N/A						E17	E17
VCCIO1	Power	N/A						J14	J14
VCCIO10	Power	N/A						E10	E10
VCCIO10	Power	N/A						D7	D7
VCCIO10	Power	N/A						B5	B5

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
VCCIO11	Power	N/A						B10	B10
VCCIO11	Power	N/A						D13	D13
VCCIO11	Power	N/A						B15	B15
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						P5	P5
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						K7	K7
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						G10	G10
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						P14	P14
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						E14	E14
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						B1	B1
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						E5	E5
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						B17	B17
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						E9	E9
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						J12	J12
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						P10	P10
VCCIO12/VCCX/Q0_VDDHA	Power	N/A						M9	M9
VCCIO2	Power	N/A						J17	J17
VCCIO2	Power	N/A						R17	R17
VCCIO2	Power	N/A						M15	M15
VCCIO3	Power	N/A						U14	U14
VCCIO3	Power	N/A						R12	R12
VCCIO4	Power	N/A						U9	U9
VCCIO4	Power	N/A						P9	P9
VCCIO5	Power	N/A						U4	U4
VCCIO5	Power	N/A						R6	R6
VCCIO9	Power	N/A						E2	E2
VCCIO9	Power	N/A						R2	R2
VCCIO9	Power	N/A						M4	M4
VCCIO9	Power	N/A						G4	G4
VCCIO9	Power	N/A						J2	J2
VCCIO9	Power	N/A						J5	J5
V_EFUSE	Power	N/A						R4	R4
VSS	Ground	N/A						A1	A1

注！
^[1] EV版本
^[2] LV版本

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
VSS	Ground	N/A						A18	A18
VSS	Ground	N/A						B13	B13
VSS	Ground	N/A						B7	B7
VSS	Ground	N/A						C16	C16
VSS	Ground	N/A						C3	C3
VSS	Ground	N/A						D10	D10
VSS	Ground	N/A						D5	D5
VSS	Ground	N/A						E15	E15
VSS	Ground	N/A						G12	G12
VSS	Ground	N/A						G17	G17
VSS	Ground	N/A						G2	G2
VSS	Ground	N/A						G5	G5
VSS	Ground	N/A						H10	H10
VSS	Ground	N/A						H8	H8
VSS	Ground	N/A						J11	J11
VSS	Ground	N/A						J15	J15
VSS	Ground	N/A						J4	J4
VSS	Ground	N/A						J9	J9
VSS	Ground	N/A						K10	K10
VSS	Ground	N/A						K8	K8
VSS	Ground	N/A						L11	L11
VSS	Ground	N/A						L9	L9
VSS	Ground	N/A						M17	M17
VSS	Ground	N/A						M2	M2
VSS	Ground	N/A						M6	M6
VSS	Ground	N/A						N13	N13
VSS	Ground	N/A						R1	R1
VSS	Ground	N/A						R14	R14
VSS	Ground	N/A						R18	R18
VSS	Ground	N/A						R9	R9
VSS	Ground	N/A						T16	T16
VSS	Ground	N/A						U12	U12

注!
 [1] EV版本
 [2] LV版本

管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
VSS	Ground	N/A						U6	U6
VSS	Ground	N/A						V1	V1
VSS	Ground	N/A						V18	V18
NC	N/A	N/A						F7	F7
NC	N/A	N/A						E6	E6
NC	N/A	N/A						E7	E7
NC	N/A	N/A						E8	E8
NC	N/A	N/A						G8	G8
NC	N/A	N/A						F8	F8
NC	N/A	N/A						G11	G11
NC	N/A	N/A						F10	F10
NC	N/A	N/A						F11	F11
NC	N/A	N/A						E11	E11
NC	N/A	N/A						D12	D12
NC	N/A	N/A						C12	C12
NC	N/A	N/A						F12	F12
NC	N/A	N/A						E12	E12

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOB102A/D11	I/O	7	bus4	DQ7	D11	True_of_IOB102B	True	N14
IOB102B/D12	I/O	7	bus4	DQ7	D12	Comp_of_IOB102A	True	P14
IOB104A/D09	I/O	7	bus4	DQ7	D09	True_of_IOB104B	True	R18
IOB104B/D10	I/O	7	bus4	DQ7	D10	Comp_of_IOB104A	True	T18
IOB111A/MCS_N	I/O	7	bus4	DQ6	MCS_N	True_of_IOB111B	True	L13
IOB111B/D08	I/O	7	bus4	DQ6	D08	Comp_of_IOB111A	True	M13
IOB113A/D06	I/O	7	bus4	DQ6	D06	True_of_IOB113B	True	R12
IOB113B/D07	I/O	7	bus4	DQ6	D07	Comp_of_IOB113A	True	R13
IOB115A/D04	I/O	7	bus4	DQ6	D04	True_of_IOB115B	True	L18
IOB115B/D05	I/O	7	bus4	DQ6	D05	Comp_of_IOB115A	True	M18
IOB117A/PUDC_B	I/O	7	bus4	DQS6	PUDC_B	True_of_IOB117B	True	L15
IOB117B/EMCCLK	I/O	7	bus4	DQS6	EMCCLK	Comp_of_IOB117A	True	L16
IOB120A/D02/MI2	I/O	7	bus4	DQ6	D02/MI2	True_of_IOB120B	True	L14
IOB120B/D03/MI3	I/O	7	bus4	DQ6	D03/MI3	Comp_of_IOB120A	True	M14
IOB128A/D00/MOSI/MI0	I/O	6	bus4	DQ6	D00/MOSI/MI0	True_of_IOB128B	True	K17
IOB128B/D01/DIN/MISO/MI1	I/O	6	bus4	DQ6	D01/DIN/MISO/MI1	Comp_of_IOB128A	True	K18
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	N2
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	N1
IOB130A	I/O	6	bus4	none		True_of_IOB130B	True	R10
IOB130B	I/O	6	bus4	none		Comp_of_IOB130A	True	R11
IOB132A	I/O	6	bus4	none		True_of_IOB132B	True	T9
IOB132B	I/O	6	bus4	none		Comp_of_IOB132A	True	T10
IOB134A	I/O	6	bus4	none		True_of_IOB134B	True	T11
IOB134B	I/O	6	bus4	none		Comp_of_IOB134A	True	U11
IOB136A	I/O	6	bus4	none		True_of_IOB136B	True	V10
IOB136B	I/O	6	bus4	none		Comp_of_IOB136A	True	V11
IOB138A	I/O	6	bus4	none		True_of_IOB138B	True	U12
IOB138B	I/O	6	bus4	none		Comp_of_IOB138A	True	V12
IOB140A	I/O	6	bus4	none		True_of_IOB140B	True	T13
IOB140B	I/O	6	bus4	none		Comp_of_IOB140A	True	U13
IOB142A	I/O	6	bus4	none		True_of_IOB142B	True	U14

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOB142B	I/O	6	bus4	none		Comp_of_IOB142A	True	V14
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	K6
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	L1
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	M1
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	R1
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	T1
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	M4
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	N4
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	P2
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	R2
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	M6
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	N6
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	P4
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	P3
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	N5
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	P5
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	R3
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	T3
IOB3A/BPLL0_T_IN3/BPLL0_T_FB4	I/O	9	bus4	DQ12	BPLL0_T_IN3/BPLL0_T_FB4	True_of_IOB3B	True	M3
IOB3B/BPLL0_C_IN3/BPLL0_C_FB4	I/O	9	bus4	DQ12	BPLL0_C_IN3/BPLL0_C_FB4	Comp_of_IOB3A	True	M2
IOB40A/GCLKT_12	I/O	9	bus4	DQ10	GCLKT_12	True_of_IOB40B	True	T5
IOB40B/GCLKC_12	I/O	9	bus4	DQ10	GCLKC_12	Comp_of_IOB40A	True	T4
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	U1
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	V1
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	U2
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	V2
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	U4
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	U3
IOB50A	I/O	9	bus4	DQ10/D QS_910		True_of_IOB50B	True	V5

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOB50B	I/O	9	bus4	DQ10/D QS_910		Comp_of_IOB50A	True	V4
IOB58A	I/O	9	bus4	DQ9		True_of_IOB58B	True	R6
IOB58B	I/O	9	bus4	DQ9		Comp_of_IOB58A	True	R5
IOB5A/BPLL0_T_IN4/BPLL0_T_FB3	I/O	9	bus4	DQ12	BPLL0_T_IN4/BPLL0_T_FB3	True_of_IOB5B	True	K3
IOB5B/BPLL0_C_IN4/BPLL0_C_FB3	I/O	9	bus4	DQ12	BPLL0_C_IN4/BPLL0_C_FB3	Comp_of_IOB5A	True	L3
IOB60A	I/O	9	bus4	DQ9		True_of_IOB60B	True	R7
IOB60B	I/O	9	bus4	DQ9		Comp_of_IOB60A	True	T6
IOB62A	I/O	9	bus4	DQS9		True_of_IOB62B	True	U9
IOB62B	I/O	9	bus4	DQS9		Comp_of_IOB62A	True	V9
IOB65A	I/O	9	bus4	DQ9		True_of_IOB65B	True	U7
IOB65B	I/O	9	bus4	DQ9		Comp_of_IOB65A	True	U6
IOB67A/BPLL1_T_IN2	I/O	9	bus4	DQ9	BPLL1_T_IN2	True_of_IOB67B	True	V7
IOB67B/BPLL1_C_IN2	I/O	9	bus4	DQ9	BPLL1_C_IN2	Comp_of_IOB67A	True	V6
IOB69A	I/O	9	bus4	DQ9		True_of_IOB69B	True	U8
IOB71A/BPLL1_T_IN3/BPLL1_T_FB4	I/O	9	bus4	DQ9	BPLL1_T_IN3/BPLL1_T_FB4	True_of_IOB71B	True	R8
IOB71B/BPLL1_C_IN3/BPLL1_C_FB4	I/O	9	bus4	DQ9	BPLL1_C_IN3/BPLL1_C_FB4	Comp_of_IOB71A	True	T8
IOB75A	I/O	8	bus4	DQ8		True_of_IOB75B	True	U16
IOB75B	I/O	8	bus4	DQ8		Comp_of_IOB75A	True	V17
IOB77A/BPLL1_T_IN4/BPLL1_T_FB3	I/O	8	bus4	DQ8	BPLL1_T_IN4/BPLL1_T_FB3	True_of_IOB77B	True	U17
IOB77B/BPLL1_C_IN4/BPLL1_C_FB3	I/O	8	bus4	DQ8	BPLL1_C_IN4/BPLL1_C_FB3	Comp_of_IOB77A	True	U18
IOB79A/CSI_B	I/O	8	bus4	DQ8	CSI_B	True_of_IOB79B	True	V15
IOB79B	I/O	8	bus4	DQ8		Comp_of_IOB79A	True	V16
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	K5
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	L4
IOB81A/GCLKT_11	I/O	8		DQ8	GCLKT_11	True_of_IOB81B	True	T14
IOB81B/GCLKC_11	I/O	8		DQ8	GCLKC_11	Comp_of_IOB81A	True	T15
IOB85A/RDWR_B	I/O	8		DQS8	RDWR_B	True_of_IOB85B	True	R16
IOB85B/CSO_B/DOOUT	I/O	8		DQS8	CSO_B/DOOUT	Comp_of_IOB85A	True	T16
IOB87A/GCLKT_10	I/O	8	bus4	DQ8	GCLKT_10	True_of_IOB87B	True	P15
IOB87B/GCLKC_10	I/O	8	bus4	DQ8	GCLKC_10	Comp_of_IOB87A	True	R15

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOB93A/GCLKT_9	I/O	8	bus4	DQ7	GCLKT_9	True_of_IOB93B	True	P17
IOB93B/GCLKC_9	I/O	8	bus4	DQ7	GCLKC_9	Comp_of_IOB93A	True	R17
IOB95A/GCLKT_8	I/O	8	bus4	DQ7	GCLKT_8	True_of_IOB95B	True	N15
IOB95B/GCLKC_8	I/O	8	bus4	DQ7	GCLKC_8	Comp_of_IOB95A	True	N16
IOB97A/D14	I/O	8	bus4	DQ7	D14	True_of_IOB97B	True	M16
IOB97B/D15	I/O	8	bus4	DQ7	D15	Comp_of_IOB97A	True	M17
IOB99A	I/O	8	bus4	DQS7		True_of_IOB99B	True	N17
IOB99B/D13	I/O	8	bus4	DQS7	D13	Comp_of_IOB99A	True	P18
IOB9A	I/O	9	bus4	DQ12		True_of_IOB9B	True	L6
IOB9B	I/O	9	bus4	DQ12		Comp_of_IOB9A	True	L5
IOL21B	I/O	11	bus2	none			none	F5
IOL23A	I/O	11		none		True_of_IOL23B	True	A6
IOL23B	I/O	11		none		Comp_of_IOL23A	True	A5
IOL25A	I/O	11		none		True_of_IOL25B	True	B7
IOL25B	I/O	11		none		Comp_of_IOL25A	True	B6
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	C6
IOL27B	I/O	11	bus2	none		Comp_of_IOL27A	True	C5
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	D8
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	C7
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	E7
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	D7
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	E6
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	E5
IOL35A/LPLL0_T_IN4/LPLL0_T_FB3	I/O	11	bus2	none	LPLL0_T_IN4/LPLL0_T_FB3	True_of_IOL35B	True	A4
IOL35B/LPLL0_C_IN4/LPLL0_C_FB3	I/O	11	bus2	none	LPLL0_C_IN4/LPLL0_C_FB3	Comp_of_IOL35A	True	A3
IOL37A	I/O	11		none		True_of_IOL37B	True	C4
IOL37B	I/O	11		none		Comp_of_IOL37A	True	B4
IOL39A	I/O	11	bus2	none		True_of_IOL39B	True	B3
IOL39B	I/O	11	bus2	none		Comp_of_IOL39A	True	B2
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	B1
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	A1

注!									
[1] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]	
IOL43A/GCLKT_19/LPLL0_T_IN3/LPL L0_T_FB4	I/O	11	bus2	none	GCLKT_19/LPLL0_T_IN3/LPLL 0_T_FB4	True_of_IOL43B	True	D5	
IOL43B/GCLKC_19/LPLL0_C_IN3/LPL L0_C_FB4	I/O	11	bus2	none	GCLKC_19/LPLL0_C_IN3/LPLL 0_C_FB4	Comp_of_IOL43A	True	D4	
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	E3	
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	D3	
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	F4	
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	F3	
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	E2	
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	D2	
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	C2	
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	C1	
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	F1	
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	E1	
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	H2	
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	G2	
IOL59A	I/O	10	bus2	none		True_of_IOL59B	True	H1	
IOL59B	I/O	10	bus2	none		Comp_of_IOL59A	True	G1	
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	G6	
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	F6	
IOL63A/LPLL1_T_IN2	I/O	10		none	LPLL1_T_IN2	True_of_IOL63B	True	G4	
IOL63B/LPLL1_C_IN2	I/O	10		none	LPLL1_C_IN2	Comp_of_IOL63A	True	G3	
IOL65A	I/O	10	bus2	none			none	J5	
IOL66A/LPLL1_T_IN3/LPLL1_T_FB4	I/O	10	bus2	none	LPLL1_T_IN3/LPLL1_T_FB4	True_of_IOL66B	True	H6	
IOL66B/LPLL1_C_IN3/LPLL1_C_FB4	I/O	10	bus2	none	LPLL1_C_IN3/LPLL1_C_FB4	Comp_of_IOL66A	True	H5	
IOL68A/LPLL1_T_IN4/LPLL1_T_FB3	I/O	10	bus2	none	LPLL1_T_IN4/LPLL1_T_FB3	True_of_IOL68B	True	J4	
IOL68B/LPLL1_C_IN4/LPLL1_C_FB3	I/O	10	bus2	none	LPLL1_C_IN4/LPLL1_C_FB3	Comp_of_IOL68A	True	H4	
IOL70A/BPLL0_T_IN2	I/O	10	bus2	none	BPLL0_T_IN2	True_of_IOL70B	True	J3	
IOL70B/BPLL0_C_IN2	I/O	10	bus2	none	BPLL0_C_IN2	Comp_of_IOL70A	True	J2	
IOL72A	I/O	10		none		True_of_IOL72B	True	K2	
IOL72B	I/O	10		none		Comp_of_IOL72A	True	K1	

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOR11A/TPLL1_T_IN3/TPLL1_T_FB4	I/O	3	bus3	none	TPLL1_T_IN3/TPLL1_T_FB4	True_of_IOR11B	True	P8
IOR11B/TPLL1_C_IN3/TPLL1_C_FB4	I/O	3	bus3	none	TPLL1_C_IN3/TPLL1_C_FB4	Comp_of_IOR11A	True	P11
IOR1A/TCK	I/O	12		none	TCK	True_of_IOR1B	none	E10
IOR1B/TDI	I/O	12		none	TDI	Comp_of_IOR1A	none	E11
IOR20A	I/O	4	bus4	DQ4		True_of_IOR20B	True	B11
IOR20B	I/O	4	bus4	DQ4		Comp_of_IOR20A	True	A11
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	D12
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	D13
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	B13
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	B14
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	C12
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	B12
IOR30A	I/O	4	bus4	DQ4		True_of_IOR30B	True	D14
IOR30B	I/O	4	bus4	DQ4		Comp_of_IOR30A	True	C14
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	F13
IOR32B	I/O	4		DQ4		Comp_of_IOR32A	True	F14
IOR34A	I/O	4		DQ4		True_of_IOR34B	True	A13
IOR34B	I/O	4		DQ4		Comp_of_IOR34A	True	A14
IOR36A/RPLL0_T_IN4/RPLL0_T_FB3	I/O	4	bus4	DQ4	RPLL0_T_IN4/RPLL0_T_FB3	True_of_IOR36B	True	A15
IOR36B/RPLL0_C_IN4/RPLL0_C_FB3	I/O	4	bus4	DQ4	RPLL0_C_IN4/RPLL0_C_FB3	Comp_of_IOR36A	True	A16
IOR39A/RPLL0_T_IN3/RPLL0_T_FB4	I/O	5	bus4	none	RPLL0_T_IN3/RPLL0_T_FB4	True_of_IOR39B	True	B16
IOR39B/RPLL0_C_IN3/RPLL0_C_FB4	I/O	5	bus4	none	RPLL0_C_IN3/RPLL0_C_FB4	Comp_of_IOR39A	True	B17
IOR3A/TMS	I/O	12		none	TMS	True_of_IOR3B	none	E12
IOR3B/TDO	I/O	12		none	TDO	Comp_of_IOR3A	none	E13
IOR41A/GCLKT_7	I/O	5	bus4	none	GCLKT_7	True_of_IOR41B	True	D15
IOR41B/GCLKC_7	I/O	5	bus4	none	GCLKC_7	Comp_of_IOR41A	True	C15
IOR43A	I/O	5		none		True_of_IOR43B	True	B18
IOR43B	I/O	5		none		Comp_of_IOR43A	True	A18
IOR45A	I/O	5	bus4	none		True_of_IOR45B	True	H14
IOR45B	I/O	5	bus4	none		Comp_of_IOR45A	True	G14
IOR47A	I/O	5	bus4	none			none	G13

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOR48A	I/O	5	bus4	none		True_of_IOR48B	True	E17
IOR48B	I/O	5	bus4	none		Comp_of_IOR48A	True	D17
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	H17
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	G17
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	K13
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	J13
IOR54A/GCLKT_5	I/O	5	bus4	none	GCLKT_5	True_of_IOR54B	True	E15
IOR54B/GCLKC_5	I/O	5	bus4	none	GCLKC_5	Comp_of_IOR54A	True	E16
IOR56A	I/O	5	bus4	none			none	K16
IOR57A/GCLKT_6	I/O	5	bus4	DQ5	GCLKT_6	True_of_IOR57B	True	F15
IOR57B/GCLKC_6	I/O	5	bus4	DQ5	GCLKC_6	Comp_of_IOR57A	True	F16
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	J14
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	H15
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	E9
IOR5B/READY	I/O	3		none	READY	Comp_of_IOR5A	True	P7
IOR61A/GCLKT_4/RPLL1_T_IN4/RPLL1_T_FB3/SDA	I/O	5	bus4	DQ5	GCLKT_4/RPLL1_T_IN4/RPLL1_T_FB3/SDA	True_of_IOR61B	True	H16
IOR61B/GCLKC_4/RPLL1_C_IN4/RPLL1_C_FB3/SCL	I/O	5	bus4	DQ5	GCLKC_4/RPLL1_C_IN4/RPLL1_C_FB3/SCL	Comp_of_IOR61A	True	G16
IOR63A/SI/SSI0	I/O	5		DQS5	SI/SSI0	True_of_IOR63B	True	E18
IOR63B/SSPI_CS_N	I/O	5		DQS5	SSPI_CS_N	Comp_of_IOR63A	True	D18
IOR66A/RPLL1_T_FB4/SO/SSI1	I/O	5	bus4	DQ5	RPLL1_T_FB4/SO/SSI1	True_of_IOR66B	True	C16
IOR66B/RPLL1_C_FB4/SSPI_CLK	I/O	5	bus4	DQ5	RPLL1_C_FB4/SSPI_CLK	Comp_of_IOR66A	True	C17
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	K15
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	J15
IOR70A/SSPI_WPN/SSI2	I/O	5		DQ5	SSPI_WPN/SSI2	True_of_IOR70B	True	G18
IOR70B/CLKHOLD_N/SSI3	I/O	5		DQ5	CLKHOLD_N/SSI3	Comp_of_IOR70A	True	F18
IOR72A/RPLL1_T_IN2	I/O	5		DQ5	RPLL1_T_IN2	True_of_IOR72B	True	J17
IOR72B/RPLL1_C_IN2	I/O	5		DQ5	RPLL1_C_IN2	Comp_of_IOR72A	True	J18
IOR7A/MODE1	I/O	3		none	MODE1	True_of_IOR7B	True	P13
IOR7B/MODE0	I/O	3		none	MODE0	Comp_of_IOR7A	True	P12

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOR9A/DONE	I/O	3		none	DONE	True_of_IOR9B	True	P10
IOR9B/RECONFIG_N	I/O	3		none	RECONFIG_N	Comp_of_IOR9A	True	P9
IOT104A/GCLKT_1	I/O	1	bus2	DQ1	GCLKT_1	True_of_IOT104B	True	B8
IOT104B/GCLKC_1	I/O	1	bus2	DQ1	GCLKC_1	Comp_of_IOT104A	True	A8
IOT106A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT106B	True	C9
IOT106B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT106A	True	B9
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	A10
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	A9
IOT120A/GCLKT_2	I/O	2	bus1	DQ2	GCLKT_2	True_of_IOT120B	True	C11
IOT120B/GCLKC_2	I/O	2	bus1	DQ2	GCLKC_2	Comp_of_IOT120A	True	C10
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	D10
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	D9
ADC_TN	DIO	ADC		none			none	L9
ADC_TP	DIO	ADC		none			none	L10
ADC_VN	DIO	ADC		none			none	K9
ADC_VP	DIO	ADC		none			none	J10
VCC	Power	N/A						K8
VCC	Power	N/A						N7
VCC	Power	N/A						H8
VCC	Power	N/A						M8
VCC	Power	N/A						N11
VCC	Power	N/A						L7
VCC	Power	N/A						G9
VCC	Power	N/A						N9
VCC	Power	N/A						L11
VCC	Power	N/A						J7
VCC	Power	N/A						M10
VCC	Power	N/A						J11
VCC	Power	N/A						F8
VCC	Power	N/A						G7
VCCIO1/VCCIO2	Power	N/A						B10

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
VCCIO10	Power	N/A						F2
VCCIO10	Power	N/A						J1
VCCIO10	Power	N/A						G5
VCCIO11	Power	N/A						C3
VCCIO11	Power	N/A						D6
VCCIO11	Power	N/A						A7
VCCIO12/VCCIO3	Power	N/A						R9
VCCIO4	Power	N/A						A17
VCCIO4	Power	N/A						D16
VCCIO4	Power	N/A						C13
VCCIO5	Power	N/A						K14
VCCIO5	Power	N/A						H18
VCCIO5	Power	N/A						G15
VCCIO6	Power	N/A						T12
VCCIO6	Power	N/A						L17
VCCIO7	Power	N/A						N13
VCCIO7	Power	N/A						P16
VCCIO8	Power	N/A						V18
VCCIO8	Power	N/A						U15
VCCIO9	Power	N/A						N3
VCCIO9	Power	N/A						T2
VCCIO9	Power	N/A						U5
VCCIO9	Power	N/A						K4
VCCIO9	Power	N/A						V8
VCCIO9	Power	N/A						P6
VCCX	Power	N/A						M12
VCCX	Power	N/A						H12
VCCX	Power	N/A						K12
VCCX	Power	N/A						F12
VCC_ADC/V_EFUSE	Power	N/A						H10
VREFN	Power	N/A						J9

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
VREFP	Power	N/A						K10
VSS	Ground	N/A						T17
VSS	Ground	N/A						A12
VSS	Ground	N/A						A2
VSS	Ground	N/A						B15
VSS	Ground	N/A						B5
VSS	Ground	N/A						C18
VSS	Ground	N/A						C8
VSS	Ground	N/A						D11
VSS	Ground	N/A						D1
VSS	Ground	N/A						E14
VSS	Ground	N/A						E4
VSS	Ground	N/A						F17
VSS	Ground	N/A						F11
VSS	Ground	N/A						F9
VSS	Ground	N/A						F7
VSS	Ground	N/A						G12
VSS	Ground	N/A						G10
VSS	Ground	N/A						G8
VSS	Ground	N/A						H13
VSS	Ground	N/A						H11
VSS	Ground	N/A						H7
VSS	Ground	N/A						H3
VSS	Ground	N/A						J16
VSS	Ground	N/A						J12
VSS	Ground	N/A						J8
VSS	Ground	N/A						J6
VSS	Ground	N/A						K11
VSS	Ground	N/A						K7
VSS	Ground	N/A						L12
VSS	Ground	N/A						L8

注!								
[1] LV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
VSS	Ground	N/A						L2
VSS	Ground	N/A						M11
VSS	Ground	N/A						M9
VSS	Ground	N/A						M7
VSS	Ground	N/A						M5
VSS	Ground	N/A						N18
VSS	Ground	N/A						N12
VSS	Ground	N/A						N10
VSS	Ground	N/A						N8
VSS	Ground	N/A						P1
VSS	Ground	N/A						R14
VSS	Ground	N/A						R4
VSS	Ground	N/A						M15
VSS	Ground	N/A						T7
VSS	Ground	N/A						U10
VSS	Ground	N/A						V13
VSS	Ground	N/A						V3
VSS	Ground	N/A						H9
NC	N/A	N/A						F10
NC	N/A	N/A						G11
NC	N/A	N/A						E8

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
BANK11 True LVDS Pair								
IOL23A	I/O	11		none		True_of_IOL23B	True	B2
IOL23B	I/O	11		none		Comp_of_IOL23A	True	B1
IOL25A/MCS_N	I/O	11		none	MCS_N	True_of_IOL25B	True	E2
IOL25B/DOUT	I/O	11		none	DOUT	Comp_of_IOL25A	True	E1
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	D2
IOL27B/D01/MOSI/MI0	I/O	11	bus2	none	D01/MOSI/MI0	Comp_of_IOL27A	True	D1
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	D3
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	F3
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	C2
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	C1
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	G2
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	G1
IOL35A/MI2/GCLKT_19/LPLL0_T_IN4/ LPLL0_T_FB3	I/O	11	bus2	none	MI2/GCLKT_19/LPLL0_T_IN4/ LPLL0_T_FB3	True_of_IOL35B	True	F1
IOL35B/READY/GCLKC_19/LPLL0_C_I N4/LPLL0_C_FB3	I/O	11	bus2	none	READY/GCLKC_19/LPLL0_C_I N4/LPLL0_C_FB3	Comp_of_IOL35A	True	G5
IOL37A/CCLK	I/O	11		none	CCLK	True_of_IOL37B	True	H4
IOL37B/RECONFIG_N	I/O	11		none	RECONFIG_N	Comp_of_IOL37A	True	H5
IOL39A/MI3	I/O	11	bus2	none	MI3	True_of_IOL39B	True	H6
IOL39B/D00/DIN/MISO/MI1	I/O	11	bus2	none	D00/DIN/MISO/MI1	Comp_of_IOL39A	True	H3
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	H2
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	H1
IOL45A/CSI_B/GCLKT_18	I/O	11	bus2	none	CSI_B/GCLKT_18	True_of_IOL45B	True	K6
BANK10 True LVDS Pair								
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	K2
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	K1
IOL50A	I/O	10	bus2	none		True_of_IOL50B	True	L2
IOL50B	I/O	10	bus2	none		Comp_of_IOL50A	True	L1
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	L4
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	L3

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	K5	
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	L5	
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	M2	
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	M1	
IOL59A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL59B	True	N2	
IOL59B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL59A	True	N1	
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	M5	
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	M3	
IOL63A/LPLL1_T_IN2	I/O	10		none	LPLL1_T_IN2	True_of_IOL63B	True	P2	
IOL63B/LPLL1_C_IN2	I/O	10		none	LPLL1_C_IN2	Comp_of_IOL63A	True	P1	
IOL66A/LPLL1_T_IN3/LPLL1_T_FB4	I/O	10	bus2	none	LPLL1_T_IN3/LPLL1_T_FB4	True_of_IOL66B	True	R2	
IOL66B/LPLL1_C_IN3/LPLL1_C_FB4	I/O	10	bus2	none	LPLL1_C_IN3/LPLL1_C_FB4	Comp_of_IOL66A	True	R1	
IOL68A/LPLL1_T_IN4/LPLL1_T_FB3	I/O	10	bus2	none	LPLL1_T_IN4/LPLL1_T_FB3	True_of_IOL68B	True	T2	
IOL68B/LPLL1_C_IN4/LPLL1_C_FB3	I/O	10	bus2	none	LPLL1_C_IN4/LPLL1_C_FB3	Comp_of_IOL68A	True	T1	
IOL70A/BPLL0_T_IN2	I/O	10	bus2	none	BPLL0_T_IN2	True_of_IOL70B	True	T3	
IOL70B/BPLL0_C_IN2	I/O	10	bus2	none	BPLL0_C_IN2	Comp_of_IOL70A	True	R3	
IOL72A	I/O	10		none		True_of_IOL72B	True	L6	
IOL72B	I/O	10		none		Comp_of_IOL72A	True	R4	
BANK9 True LVDS Pair									
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	U1	
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	V1	
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	U2	
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	V2	
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	P6	
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	P7	
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	T6	
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	T4	
IOB38A	I/O	9	bus4	DQ10		True_of_IOB38B	True	U4	
IOB38B	I/O	9	bus4	DQ10		Comp_of_IOB38A	True	V4	
IOB40A/GCLKT_12	I/O	9	bus4	DQ10	GCLKT_12	True_of_IOB40B	True	U5	
IOB40B/GCLKC_12	I/O	9	bus4	DQ10	GCLKC_12	Comp_of_IOB40A	True	V5	

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	U6	
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	V6	
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	U3	
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	V3	
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	U7	
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	V7	
IOB50A	I/O	9	bus4	DQ10/D QS_910		True_of_IOB50B	True	P8	
IOB50B	I/O	9	bus4	DQ10/D QS_910		Comp_of_IOB50A	True	P9	
IOB52A	I/O	9	bus4	DQ10		True_of_IOB52B	True	R8	
IOB52B	I/O	9	bus4	DQ10		Comp_of_IOB52A	True	T8	
IOB54A	I/O	9	bus4	DQ10		True_of_IOB54B	True	U8	
IOB54B	I/O	9	bus4	DQ10		Comp_of_IOB54A	True	V8	
IOB56A/GCLKT_13	I/O	9	bus4	DQ9	GCLKT_13	True_of_IOB56B	True	U9	
IOB56B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB56A	True	V9	
BANK8 True LVDS Pair									
IOB77A/GCLKT_11/BPLL1_T_IN4/BPL L1_T_FB3	I/O	8	bus4	DQ8	GCLKT_11/BPLL1_T_IN4/BPL L1_T_FB3	True_of_IOB77B	True	U10	
IOB77B/GCLKC_11/BPLL1_C_IN4/BPL L1_C_FB3	I/O	8	bus4	DQ8	GCLKC_11/BPLL1_C_IN4/BPL L1_C_FB3	Comp_of_IOB77A	True	V10	
IOB89A	I/O	8	bus4	DQ8		True_of_IOB89B	True	T11	
IOB89B	I/O	8	bus4	DQ8		Comp_of_IOB89A	True	V12	
IOB93A/GCLKT_9	I/O	8	bus4	DQ7	GCLKT_9	True_of_IOB93B	True	U11	
IOB93B/GCLKC_9	I/O	8	bus4	DQ7	GCLKC_9	Comp_of_IOB93A	True	V11	
IOB95A/GCLKT_8	I/O	8	bus4	DQ7	GCLKT_8	True_of_IOB95B	True	P10	
IOB95B/GCLKC_8	I/O	8	bus4	DQ7	GCLKC_8	Comp_of_IOB95A	True	P11	
IOB97A	I/O	8	bus4	DQ7		True_of_IOB97B	True	U12	
IOB97B	I/O	8	bus4	DQ7		Comp_of_IOB97A	True	R11	
IOB99A	I/O	8	bus4	DQS7		True_of_IOB99B	True	U13	
IOB99B	I/O	8	bus4	DQS7		Comp_of_IOB99A	True	V13	

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
BANK7 True LVDS Pair									
IOB102A	I/O	7	bus4	DQ7		True_of_IOB102B	True	P12	
IOB102B	I/O	7	bus4	DQ7		Comp_of_IOB102A	True	R13	
IOB104A	I/O	7	bus4	DQ7		True_of_IOB104B	True	U14	
IOB104B	I/O	7	bus4	DQ7		Comp_of_IOB104A	True	V14	
IOB106A	I/O	7	bus4	DQ7		True_of_IOB106B	True	U15	
IOB106B	I/O	7	bus4	DQ7		Comp_of_IOB106A	True	V15	
IOB108A	I/O	7	bus4	DQ7		True_of_IOB108B	True	V16	
IOB108B	I/O	7	bus4	DQ7		Comp_of_IOB108A	True	U16	
BANK6 True LVDS Pair									
IOB128A	I/O	6	bus4	DQ6		True_of_IOB128B	True	T13	
IOB128B	I/O	6	bus4	DQ6		Comp_of_IOB128A	True	T14	
IOB130A	I/O	6	bus4	none		True_of_IOB130B	True	P13	
IOB132A	I/O	6	bus4	none		True_of_IOB132B	True	U18	
IOB132B	I/O	6	bus4	none		Comp_of_IOB132A	True	V18	
BANK5 True LVDS Pair									
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	L17	
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	M18	
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	L18	
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	N16	
IOR54A/GCLKT_5	I/O	5	bus4	none	GCLKT_5	True_of_IOR54B	True	N17	
IOR54B/GCLKC_5	I/O	5	bus4	none	GCLKC_5	Comp_of_IOR54A	True	N18	
IOR57A	I/O	5	bus4	DQ5		True_of_IOR57B	True	K17	
IOR57B	I/O	5	bus4	DQ5		Comp_of_IOR57A	True	K18	
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	L16	
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	M17	
IOR61A/RPLL1_T_IN4/RPLL1_T_FB3	I/O	5	bus4	DQ5	RPLL1_T_IN4/RPLL1_T_FB3	True_of_IOR61B	True	L14	
IOR61B/RPLL1_C_IN4/RPLL1_C_FB3	I/O	5	bus4	DQ5	RPLL1_C_IN4/RPLL1_C_FB3	Comp_of_IOR61A	True	L15	
IOR63A	I/O	5		DQS5		True_of_IOR63B	True	T18	
IOR63B	I/O	5		DQS5		Comp_of_IOR63A	True	R17	
IOR66A/GCLKT_6/RPLL1_T_FB4	I/O	5	bus4	DQ5	GCLKT_6/RPLL1_T_FB4	True_of_IOR66B	True	L13	

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOR66B/GCLKC_6/RPLL1_C_FB4	I/O	5	bus4	DQ5	GCLKC_6/RPLL1_C_FB4	Comp_of_IOR66A	True	M14	
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	P17	
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	P18	
IOR70A	I/O	5		DQ5		True_of_IOR70B	True	N15	
IOR70B	I/O	5		DQ5		Comp_of_IOR70A	True	T17	
IOR72A/GCLKT_7/RPLL1_T_IN2	I/O	5		DQ5	GCLKT_7/RPLL1_T_IN2	True_of_IOR72B	True	T16	
IOR72B/GCLKC_7/RPLL1_C_IN2	I/O	5		DQ5	GCLKC_7/RPLL1_C_IN2	Comp_of_IOR72A	True	R16	
BANK4 True LVDS Pair									
IOR20A/D09/SI/SSI0	I/O	4	bus4	DQ4	D09/SI/SSI0	True_of_IOR20B	True	G17	
IOR20B/D08	I/O	4	bus4	DQ4	D08	Comp_of_IOR20A	True	G18	
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	H13	
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	H14	
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	H15	
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	G14	
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	H18	
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	H16	
IOR30A/MODE2	I/O	4	bus4	DQ4	MODE2	True_of_IOR30B	True	J17	
IOR30B/MODE1	I/O	4	bus4	DQ4	MODE1	Comp_of_IOR30A	True	J18	
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	H17	
IOR32B/DONE	I/O	4		DQ4	DONE	Comp_of_IOR32A	True	K14	
IOR34A/MODE3	I/O	4		DQ4	MODE3	True_of_IOR34B	True	J14	
IOR34B/MODE0	I/O	4		DQ4	MODE0	Comp_of_IOR34A	True	K13	
BANK3 True LVDS Pair									
IOR11A/TPLL1_T_IN3/TPLL1_T_FB4	I/O	3	bus3	none	TPLL1_T_IN3/TPLL1_T_FB4	True_of_IOR11B	True	C17	
IOR11B/D12/SCL/TPLL1_C_IN3/TPLL1_C_FB4	I/O	3	bus3	none	D12/SCL/TPLL1_C_IN3/TPLL1_C_FB4	Comp_of_IOR11A	True	C18	
IOR13A	I/O	3	bus3	none		True_of_IOR13B	True	D17	
IOR13B	I/O	3	bus3	none		Comp_of_IOR13A	True	D18	
IOR15A/EMCCLK/SSPI_CLK	I/O	3	bus3	none	EMCCLK/SSPI_CLK	True_of_IOR15B	True	E17	
IOR15B/CSO_B/SSPI_CS_N	I/O	3	bus3	none	CSO_B/SSPI_CS_N	Comp_of_IOR15A	True	E18	

注!								
[1] EV版本								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]
IOR17A/D11/CLKHOLD_N/SSI3/GCLKT_4	I/O	3	bus3	none	D11/CLKHOLD_N/SSI3/GCLKT_4	True_of_IOR17B	True	F17
IOR17B/D10/SSPI_WPN/SSI2/GCLKC_4	I/O	3	bus3	none	D10/SSPI_WPN/SSI2/GCLKC_4	Comp_of_IOR17A	True	F18
IOR7B/D15	I/O	3		none	D15	Comp_of_IOR7A	True	J13
IOR9A/D14/SO/SSI1	I/O	3		none	D14/SO/SSI1	True_of_IOR9B	True	B17
IOR9B/D13/SDA	I/O	3		none	D13/SDA	Comp_of_IOR9A	True	B18
BANK2 True LVDS Pair								
IOT111A	I/O	2	bus1	DQ2		True_of_IOT111B	True	D10
IOT111B	I/O	2	bus1	DQ2		Comp_of_IOT111A	True	C10
IOT113A/GCLKT_2/Q0REF_T_IN1	I/O	2	bus1	DQ2	GCLKT_2/Q0REF_T_IN1	True_of_IOT113B	True	B10
IOT113B/GCLKC_2/Q0REF_C_IN1	I/O	2	bus1	DQ2	GCLKC_2/Q0REF_C_IN1	Comp_of_IOT113A	True	A10
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	B11
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	A11
IOT117A	I/O	2	bus1	DQS2		True_of_IOT117B	True	B12
IOT117B	I/O	2	bus1	DQS2		Comp_of_IOT117A	True	A12
IOT120A	I/O	2	bus1	DQ2		True_of_IOT120B	True	B13
IOT120B	I/O	2	bus1	DQ2		Comp_of_IOT120A	True	A13
IOT122A	I/O	2	bus1	DQ2		True_of_IOT122B	True	B14
IOT122B	I/O	2	bus1	DQ2		Comp_of_IOT122A	True	A14
IOT124A	I/O	2	bus1	DQ2		True_of_IOT124B	True	B16
IOT124B	I/O	2	bus1	DQ2		Comp_of_IOT124A	True	A16
IOT126A	I/O	2	bus1	DQ2		True_of_IOT126B	True	A18
IOT126B	I/O	2	bus1	DQ2		Comp_of_IOT126A	True	A15
IOT129A	I/O	2	bus0	DQ3		True_of_IOT129B	True	E11
IOT129B	I/O	2	bus0	DQ2		Comp_of_IOT129A	True	E12
IOT131A	I/O	2	bus0	DQ3		True_of_IOT131B	True	D12
IOT131B	I/O	2	bus0	DQ3		Comp_of_IOT131A	True	C12
IOT133A	I/O	2	bus0	DQ3		True_of_IOT133B	True	E14
IOT133B	I/O	2	bus0	DQ3		Comp_of_IOT133A	True	E13

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOT135A	I/O	2	bus0	DQS3		True_of_IOT135B	True	B15	
IOT135B	I/O	2	bus0	DQS3		Comp_of_IOT135A	True	A17	
IOT140A	I/O	2	bus0	DQ3		True_of_IOT140B	True	D14	
IOT140B	I/O	2	bus0	DQ3		Comp_of_IOT140A	True	C14	
IOT146A/TPLL1_T_IN4/TPLL1_T_FB3	I/O	2	bus0	DQ3	TPLL1_T_IN4/TPLL1_T_FB3	True_of_IOT146B	True	D16	
IOT146B/TPLL1_C_IN4/TPLL1_C_FB3	I/O	2	bus0	DQ3	TPLL1_C_IN4/TPLL1_C_FB3	Comp_of_IOT146A	True	C16	
BANK1 True LVDS Pair									
IOT102A/D04	I/O	1	bus2	DQ1	D04	True_of_IOT102B	True	B7	
IOT102B	I/O	1	bus2	DQ1		Comp_of_IOT102A	True	A7	
IOT104A/D03	I/O	1	bus2	DQ1	D03	True_of_IOT104B	True	B8	
IOT104B/D02	I/O	1	bus2	DQ1	D02	Comp_of_IOT104A	True	A8	
IOT106A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT106B	True	B6	
IOT106B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT106A	True	A6	
IOT108A	I/O	1	bus2	DQ2		True_of_IOT108B	True	D9	
IOT108B	I/O	1	bus2	DQ1		Comp_of_IOT108A	True	C9	
IOT76A/TPLL0_T_IN2	I/O	1	bus2	DQ0	TPLL0_T_IN2	True_of_IOT76B	True	D5	
IOT76B/TPLL0_C_IN2	I/O	1	bus2	DQ0	TPLL0_C_IN2	Comp_of_IOT76A	True	E6	
IOT80A/TPLL0_T_IN3/TPLL0_T_FB4	I/O	1	bus2	DQ0	TPLL0_T_IN3/TPLL0_T_FB4	True_of_IOT80B	True	A2	
IOT80B/TPLL0_C_IN3/TPLL0_C_FB4	I/O	1	bus2	DQ0	TPLL0_C_IN3/TPLL0_C_FB4	Comp_of_IOT80A	True	A1	
IOT82A/TPLL0_T_IN4/TPLL0_T_FB3/P CIE_HOST_RSTN	I/O	1	bus2	DQ0	TPLL0_T_IN4/TPLL0_T_FB3/P CIE_HOST_RSTN	True_of_IOT82B	True	B4	
IOT85A	I/O	1		DQS0		True_of_IOT85B	True	C7	
IOT85B	I/O	1		DQS0		Comp_of_IOT85A	True	D7	
IOT89A/GCLKT_1/Q0REF_T_IN0	I/O	1	bus2	DQ0	GCLKT_1/Q0REF_T_IN0	True_of_IOT89B	True	B9	
IOT89B/GCLKC_1/Q0REF_C_IN0	I/O	1	bus2	DQ0	GCLKC_1/Q0REF_C_IN0	Comp_of_IOT89A	True	A9	
IOT91A/D05	I/O	1	bus2	DQ1	D05	True_of_IOT91B	True	C5	
IOT91B	I/O	1	bus2	DQ1		Comp_of_IOT91A	True	E7	
IOT93A	I/O	1	bus2	DQ1		True_of_IOT93B	True	B3	
IOT93B	I/O	1	bus2	DQ1		Comp_of_IOT93A	True	A3	
IOT95A/D06	I/O	1	bus2	DQ1	D06	True_of_IOT95B	True	E8	
IOT95B/D07	I/O	1	bus2	DQ1	D07	Comp_of_IOT95A	True	A4	

注!									
[1] EV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	PG324C ^[1]	
IOT97A	I/O	1	bus2	DQ1		True_of_IOT97B	True	E10	
IOT97B	I/O	1	bus2	DQ1		Comp_of_IOT97A	True	E9	
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	B5	
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	A5	

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
BANK11 True LVDS Pair									
IOL23A	I/O	11		none		True_of_IOL23B	True	B16	B16
IOL23B	I/O	11		none		Comp_of_IOL23A	True	A16	A16
IOL25A	I/O	11		none		True_of_IOL25B	True	D14	D14
IOL25B	I/O	11		none		Comp_of_IOL25A	True	C14	C14
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	C15	C15
IOL27B	I/O	11	bus2	none		Comp_of_IOL27A	True	A15	A15
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	F13	F13
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	E13	E13
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	B14	B14
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	A14	A14
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	C13	C13
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	A13	A13
IOL35A/LPLL0_T_IN4/LPLL0_T_FB3	I/O	11	bus2	none	LPLL0_T_IN4/LPLL0_T_FB3	True_of_IOL35B	True	B12	B12
IOL35B/LPLL0_C_IN4/LPLL0_C_FB3	I/O	11	bus2	none	LPLL0_C_IN4/LPLL0_C_FB3	Comp_of_IOL35A	True	A12	A12
IOL37A	I/O	11		none		True_of_IOL37B	True	B11	B11
IOL37B	I/O	11		none		Comp_of_IOL37A	True	A11	A11
IOL39A	I/O	11	bus2	none		True_of_IOL39B	True	G9	G9
IOL39B	I/O	11	bus2	none		Comp_of_IOL39A	True	F9	F9
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	B8	B8
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	A8	A8
IOL43A/GCLKT_19/LPLL0_T_IN3/LPLL0_T_FB4	I/O	11	bus2	none	GCLKT_19/LPLL0_T_IN3/LPLL0_T_FB4	True_of_IOL43B	True	C10	C10
IOL43B/GCLKC_19/LPLL0_C_IN3/LPLL0_C_FB4	I/O	11	bus2	none	GCLKC_19/LPLL0_C_IN3/LPLL0_C_FB4	Comp_of_IOL43A	True	A10	A10
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	D11	D11
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	C11	C11

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
BANK10 True LVDS Pair									
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	B9	B9
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	A9	A9
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	D9	D9
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	C9	C9
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	D8	D8
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	C8	C8
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	C7	C7
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	A7	A7
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	B6	B6
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	A6	A6
IOL59A	I/O	10	bus2	none		True_of_IOL59B	True	C5	C5
IOL59B	I/O	10	bus2	none		Comp_of_IOL59A	True	A5	A5
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	B4	B4
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	A4	A4
IOL63A/LPLL1_T_IN2	I/O	10		none	LPLL1_T_IN2	True_of_IOL63B	True	B3	B3
IOL63B/LPLL1_C_IN2	I/O	10		none	LPLL1_C_IN2	Comp_of_IOL63A	True	A3	A3
IOL66A/LPLL1_T_IN3/LPLL1_T_FB4/P UDC_B	I/O	10	bus2	none	LPLL1_T_IN3/LPLL1_T_FB4/P UDC_B	True_of_IOL66B	True	D4	D4
IOL66B/LPLL1_C_IN3/LPLL1_C_FB4	I/O	10	bus2	none	LPLL1_C_IN3/LPLL1_C_FB4	Comp_of_IOL66A	True	C4	C4
IOL68A/LPLL1_T_IN4/LPLL1_T_FB3	I/O	10	bus2	none	LPLL1_T_IN4/LPLL1_T_FB3	True_of_IOL68B	True	D6	D6
IOL68B/LPLL1_C_IN4/LPLL1_C_FB3	I/O	10	bus2	none	LPLL1_C_IN4/LPLL1_C_FB3	Comp_of_IOL68A	True	C6	C6
IOL70A/BPLL0_T_IN2	I/O	10	bus2	none	BPLL0_T_IN2	True_of_IOL70B	True	B2	B2
IOL70B/BPLL0_C_IN2	I/O	10	bus2	none	BPLL0_C_IN2	Comp_of_IOL70A	True	A2	A2
BANK9 True LVDS Pair									
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	E3	E3
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	E1	E1
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	F2	F2
IOB14B	I/O	9		DQ12		Comp_of_IOB14A	True	F1	F1
IOB16A	I/O	9	bus4	DQ12		True_of_IOB16B	True	G3	G3
IOB16B	I/O	9	bus4	DQ12		Comp_of_IOB16A	True	G1	G1
IOB18A/GCLKT_12	I/O	9	bus4	DQ11	GCLKT_12	True_of_IOB18B	True	H2	H2

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOB18B/GCLKC_12	I/O	9	bus4	DQ11	GCLKC_12	Comp_of_IOB18A	True	H1	H1
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	C2	C2
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	C1	C1
IOB20A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB20B	True	H4	H4
IOB20B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB20A	True	H3	H3
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	H7	H7
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	G6	G6
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	H6	H6
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	H5	H5
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	L4	L4
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	L3	L3
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	J3	J3
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	J1	J1
IOB31A	I/O	9	bus4	DQ11		True_of_IOB31B	True	K2	K2
IOB31B	I/O	9	bus4	DQ11		Comp_of_IOB31A	True	K1	K1
IOB33A	I/O	9	bus4	DQ11		True_of_IOB33B	True	L2	L2
IOB33B	I/O	9	bus4	DQ11		Comp_of_IOB33A	True	L1	L1
IOB35A/GCLKT_14	I/O	9	bus4	DQ10	GCLKT_14	True_of_IOB35B	True	K4	K4
IOB35B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB35A	True	K3	K3
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	L5	L5
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	K5	K5
IOB3A/BPLL0_T_IN3/BPLL0_T_FB4	I/O	9	bus4	DQ12	BPLL0_T_IN3/BPLL0_T_FB4	True_of_IOB3B	True	F6	F6
IOB3B/BPLL0_C_IN3/BPLL0_C_FB4	I/O	9	bus4	DQ12	BPLL0_C_IN3/BPLL0_C_FB4	Comp_of_IOB3A	True	F5	F5
IOB40A	I/O	9	bus4	DQ10		True_of_IOB40B	True	M3	M3
IOB40B	I/O	9	bus4	DQ10		Comp_of_IOB40A	True	M1	M1
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	N2	N2
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	N1	N1
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	P2	P2
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	P1	P1
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	T2	T2
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	T1	T1

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOB50A	I/O	9	bus4	DQ10/D QS_910		True_of_IOB50B	True	U2	U2
IOB50B	I/O	9	bus4	DQ10/D QS_910		Comp_of_IOB50A	True	U1	U1
IOB5A/BPLL0_T_IN4/BPLL0_T_FB3	I/O	9	bus4	DQ12	BPLL0_T_IN4/BPLL0_T_FB3	True_of_IOB5B	True	E4	E4
IOB5B/BPLL0_C_IN4/BPLL0_C_FB3	I/O	9	bus4	DQ12	BPLL0_C_IN4/BPLL0_C_FB3	Comp_of_IOB5A	True	D3	D3
IOB62A	I/O	9	bus4	DQS9		True_of_IOB62B	True	J7	J7
IOB62B	I/O	9	bus4	DQS9		Comp_of_IOB62A	True	J6	J6
IOB65A	I/O	9	bus4	DQ9		True_of_IOB65B	True	N4	N4
IOB65B	I/O	9	bus4	DQ9		Comp_of_IOB65A	True	N3	N3
IOB67A/BPLL1_T_IN2	I/O	9	bus4	DQ9	BPLL1_T_IN2	True_of_IOB67B	True	P4	P4
IOB67B/BPLL1_C_IN2	I/O	9	bus4	DQ9	BPLL1_C_IN2	Comp_of_IOB67A	True	P3	P3
IOB69A	I/O	9	bus4	DQ9		True_of_IOB69B	True	L6	L6
IOB69B	I/O	9	bus4	DQ9		Comp_of_IOB69A	True	M5	M5
IOB71A/BPLL1_T_IN3/BPLL1_T_FB4	I/O	9	bus4	DQ9	BPLL1_T_IN3/BPLL1_T_FB4	True_of_IOB71B	True	L7	L7
IOB71B/BPLL1_C_IN3/BPLL1_C_FB4	I/O	9	bus4	DQ9	BPLL1_C_IN3/BPLL1_C_FB4	Comp_of_IOB71A	True	K6	K6
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	D2	D2
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	D1	D1
IOB9A	I/O	9	bus4	DQ12		True_of_IOB9B	True	F4	F4
IOB9B	I/O	9	bus4	DQ12		Comp_of_IOB9A	True	F3	F3
BANK5 True LVDS Pair									
IOR39A/GCLKT_6/RPLL0_T_IN3/RPLL0_T_FB4	I/O	5	bus4	none	GCLKT_6/RPLL0_T_IN3/RPLL0_T_FB4	True_of_IOR39B	True	T9	T9
IOR39B/GCLKC_6/RPLL0_C_IN3/RPLL0_C_FB4	I/O	5	bus4	none	GCLKC_6/RPLL0_C_IN3/RPLL0_C_FB4	Comp_of_IOR39A	True	V9	V9
IOR41A/GCLKT_7/D14	I/O	5	bus4	none	GCLKT_7/D14	True_of_IOR41B	True	R8	R8
IOR41B/GCLKC_7/D15	I/O	5	bus4	none	GCLKC_7/D15	Comp_of_IOR41A	True	T8	T8
IOR43A	I/O	5		none		True_of_IOR43B	True	M10	M10
IOR43B	I/O	5		none		Comp_of_IOR43A	True	N9	N9
IOR45A	I/O	5	bus4	none		True_of_IOR45B	True	M8	M8
IOR45B	I/O	5	bus4	none		Comp_of_IOR45A	True	N8	N8
IOR48A	I/O	5	bus4	none		True_of_IOR48B	True	U8	U8

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOR48B	I/O	5	bus4	none		Comp_of_IOR48A	True	V8	V8
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	U7	U7
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	V7	V7
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	N7	N7
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	P8	P8
IOR54A	I/O	5	bus4	none		True_of_IOR54B	True	T6	T6
IOR54B	I/O	5	bus4	none		Comp_of_IOR54A	True	V6	V6
IOR57A	I/O	5	bus4	DQ5		True_of_IOR57B	True	R7	R7
IOR57B	I/O	5	bus4	DQ5		Comp_of_IOR57A	True	T7	T7
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	N6	N6
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	P7	P7
IOR61A/RPLL1_T_IN4/RPLL1_T_FB3/D07/SDA	I/O	5	bus4	DQ5	RPLL1_T_IN4/RPLL1_T_FB3/D07/SDA	True_of_IOR61B	True	R5	R5
IOR61B/RPLL1_C_IN4/RPLL1_C_FB3/RDWR_B/SCL	I/O	5	bus4	DQ5	RPLL1_C_IN4/RPLL1_C_FB3/RDWR_B/SCL	Comp_of_IOR61A	True	T5	T5
IOR63A/D03/SI/SSI0	I/O	5		DQS5	D03/SI/SSI0	True_of_IOR63B	True	U5	U5
IOR63B/D04/SSPI_CS_N	I/O	5		DQS5	D04/SSPI_CS_N	Comp_of_IOR63A	True	V5	V5
IOR66A/RPLL1_T_FB4/D05/SO/SSI1	I/O	5	bus4	DQ5	RPLL1_T_FB4/D05/SO/SSI1	True_of_IOR66B	True	R3	R3
IOR66B/RPLL1_C_FB4/D06/SSPI_CLK	I/O	5	bus4	DQ5	RPLL1_C_FB4/D06/SSPI_CLK	Comp_of_IOR66A	True	T3	T3
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	T4	T4
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	V4	V4
IOR70A/D08/SSPI_WPN/SSI2	I/O	5		DQ5	D08/SSPI_WPN/SSI2	True_of_IOR70B	True	N5	N5
IOR70B/D09/CLKHOLD_N/SSI3	I/O	5		DQ5	D09/CLKHOLD_N/SSI3	Comp_of_IOR70A	True	P6	P6
IOR72A/RPLL1_T_IN2/READY	I/O	5		DQ5	RPLL1_T_IN2/READY	True_of_IOR72B	True	U3	U3
IOR72B/RPLL1_C_IN2/CSO_B/MCS_N	I/O	5		DQ5	RPLL1_C_IN2/CSO_B/MCS_N	Comp_of_IOR72A	True	V3	V3
BANK4 True LVDS Pair									
IOR20A/D01/MI2	I/O	4	bus4	DQ4	D01/MI2	True_of_IOR20B	True	T14	T14
IOR20B/D02/MI3	I/O	4	bus4	DQ4	D02/MI3	Comp_of_IOR20A	True	V14	V14
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	T12	T12
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	V12	V12
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	M11	M11
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	N11	N11

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	N10	N10
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	P11	P11
IOR30A	I/O	4	bus4	DQ4		True_of_IOR30B	True	R11	R11
IOR30B	I/O	4	bus4	DQ4		Comp_of_IOR30A	True	T11	T11
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	U11	U11
IOR32B	I/O	4		DQ4		Comp_of_IOR32A	True	V11	V11
IOR34A/GCLKT_4/D13	I/O	4		DQ4	GCLKT_4/D13	True_of_IOR34B	True	U10	U10
IOR34B/GCLKC_4/EMCCLK									
IOR36A/GCLKT_5/RPLL0_T_IN4/RPLL0_T_FB3	I/O	4	bus4	DQ4	GCLKT_5/RPLL0_T_IN4/RPLL0_T_FB3	True_of_IOR36B	True	R10	R10
IOR36B/GCLKC_5/RPLL0_C_IN4/RPLL0_C_FB3	I/O	4	bus4	DQ4	GCLKC_5/RPLL0_C_IN4/RPLL0_C_FB3	Comp_of_IOR36A	True	T10	T10
BANK3 True LVDS Pair									
IOR11A/TPLL1_T_IN3/TPLL1_T_FB4	I/O	3	bus3	none	TPLL1_T_IN3/TPLL1_T_FB4	True_of_IOR11B	True	U16	U16
IOR11B/TPLL1_C_IN3/TPLL1_C_FB4	I/O	3	bus3	none	TPLL1_C_IN3/TPLL1_C_FB4	Comp_of_IOR11A	True	V16	V16
IOR13A	I/O	3	bus3	none		True_of_IOR13B	True	U15	U15
IOR13B	I/O	3	bus3	none		Comp_of_IOR13A	True	V15	V15
IOR15A/D11	I/O	3	bus3	none	D11	True_of_IOR15B	True	U13	U13
IOR15B/D12	I/O	3	bus3	none	D12	Comp_of_IOR15A	True	V13	V13
IOR17A/MODE1	I/O	3	bus3	none	MODE1	True_of_IOR17B	True	N12	N12
IOR17B/D10	I/O	3	bus3	none	D10	Comp_of_IOR17A	True	P12	P12
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	R15	R15
IOR5B/MODE0	I/O	3		none	MODE0	Comp_of_IOR5A	True	T15	T15
IOR7A	I/O	3		none		True_of_IOR7B	True	P13	P13
IOR7B	I/O	3		none		Comp_of_IOR7A	True	R16	R16
IOR9A/D00/DIN/MISO/MI1	I/O	3		none	D00/DIN/MISO/MI1	True_of_IOR9B	True	R13	R13
IOR9B/CSI_B/MOSI/MI0	I/O	3		none	CSI_B/MOSI/MI0	Comp_of_IOR9A	True	T13	T13
BANK2 True LVDS Pair									
IOT111A	I/O	2	bus1	DQ2		True_of_IOT111B	True	J13	J13
IOT111B	I/O	2	bus1	DQ2		Comp_of_IOT111A	True	K14	K14
IOT113A/GCLKT_2/Q0REF_T_IN1	I/O	2	bus1	DQ2	GCLKT_2/Q0REF_T_IN1	True_of_IOT113B	True	K15	K15
IOT113B/GCLKC_2/Q0REF_C_IN1	I/O	2	bus1	DQ2	GCLKC_2/Q0REF_C_IN1	Comp_of_IOT113A	True	K16	K16

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	L12	L12
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	L13	L13
IOT117A	I/O	2	bus1	DQS2		True_of_IOT117B	True	N15	N15
IOT117B	I/O	2	bus1	DQS2		Comp_of_IOT117A	True	N16	N16
IOT120A	I/O	2	bus1	DQ2		True_of_IOT120B	True	N17	N17
IOT120B	I/O	2	bus1	DQ2		Comp_of_IOT120A	True	N18	N18
IOT122A	I/O	2	bus1	DQ2		True_of_IOT122B	True	P17	P17
IOT122B	I/O	2	bus1	DQ2		Comp_of_IOT122A	True	P18	P18
IOT124A	I/O	2	bus1	DQ2		True_of_IOT124B	True	T17	T17
IOT124B	I/O	2	bus1	DQ2		Comp_of_IOT124A	True	T18	T18
IOT126A	I/O	2	bus1	DQ2		True_of_IOT126B	True	U17	U17
IOT126B	I/O	2	bus1	DQ2		Comp_of_IOT126A	True	U18	U18
IOT129A	I/O	2	bus0	DQ3		True_of_IOT129B	True	L14	L14
IOT129B	I/O	2	bus0	DQ2		Comp_of_IOT129A	True	M13	M13
IOT131A	I/O	2	bus0	DQ3		True_of_IOT131B	True	M14	M14
IOT131B	I/O	2	bus0	DQ3		Comp_of_IOT131A	True	N14	N14
IOT142A	I/O	2	bus0	DQ3		True_of_IOT142B	True	P15	P15
IOT142B/DOUT	I/O	2	bus0	DQ3	DOUT	Comp_of_IOT142A	True	P16	P16
BANK1 True LVDS Pair									
IOT102A	I/O	1	bus2	DQ1		True_of_IOT102B	True	J16	J16
IOT102B	I/O	1	bus2	DQ1		Comp_of_IOT102A	True	J18	J18
IOT104A	I/O	1	bus2	DQ1		True_of_IOT104B	True	L17	L17
IOT104B	I/O	1	bus2	DQ1		Comp_of_IOT104A	True	L18	L18
IOT106A	I/O	1	bus2	DQ1		True_of_IOT106B	True	M16	M16
IOT106B	I/O	1	bus2	DQ1		Comp_of_IOT106A	True	M18	M18
IOT108A/GCLKT_1	I/O	1	bus2	DQ2	GCLKT_1	True_of_IOT108B	True	L15	L15
IOT108B/GCLKC_1	I/O	1	bus2	DQ1	GCLKC_1	Comp_of_IOT108A	True	L16	L16
IOT74A	I/O	1	bus2	DQ0		True_of_IOT74B	True	H12	H12
IOT74B	I/O	1	bus2	DQ0		Comp_of_IOT74A	True	G13	G13
IOT76A/TPLL0_T_IN2	I/O	1	bus2	DQ0	TPLL0_T_IN2	True_of_IOT76B	True	F14	F14
IOT76B/TPLL0_C_IN2	I/O	1	bus2	DQ0	TPLL0_C_IN2	Comp_of_IOT76A	True	G14	G14
IOT78A	I/O	1	bus2	DQ0		True_of_IOT78B	True	C17	C17

注!									
[1] EV版本									
[2] LV版本									
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324S ^[1]	UG324S ^[2]
IOT78B	I/O	1	bus2	DQ0		Comp_of_IOT78A	True	C18	C18
IOT80A/TPLL0_T_IN3/TPLL0_T_FB4	I/O	1	bus2	DQ0	TPLL0_T_IN3/TPLL0_T_FB4	True_of_IOT80B	True	F15	F15
IOT80B/TPLL0_C_IN3/TPLL0_C_FB4	I/O	1	bus2	DQ0	TPLL0_C_IN3/TPLL0_C_FB4	Comp_of_IOT80A	True	F16	F16
IOT82A/TPLL0_T_IN4/TPLL0_T_FB3/PCIE_HOST_RSTN	I/O	1	bus2	DQ0	TPLL0_T_IN4/TPLL0_T_FB3/PCIE_HOST_RSTN	True_of_IOT82B	True	H13	H13
IOT82B/TPLL0_C_IN4/TPLL0_C_FB3/PCIE_HOST_RSTN	I/O	1	bus2	DQ0	TPLL0_C_IN4/TPLL0_C_FB3/PCIE_HOST_RSTN	Comp_of_IOT82A	True	H14	H14
IOT85A	I/O	1		DQS0		True_of_IOT85B	True	D17	D17
IOT85B	I/O	1		DQS0		Comp_of_IOT85A	True	D18	D18
IOT87A	I/O	1	bus2	DQ0		True_of_IOT87B	True	E16	E16
IOT87B	I/O	1	bus2	DQ0		Comp_of_IOT87A	True	E18	E18
IOT89A/Q0REF_T_IN0	I/O	1	bus2	DQ0	Q0REF_T_IN0	True_of_IOT89B	True	F17	F17
IOT89B/Q0REF_C_IN0	I/O	1	bus2	DQ0	Q0REF_C_IN0	Comp_of_IOT89A	True	F18	F18
IOT91A	I/O	1	bus2	DQ1		True_of_IOT91B	True	K12	K12
IOT91B	I/O	1	bus2	DQ1		Comp_of_IOT91A	True	K13	K13
IOT93A	I/O	1	bus2	DQ1		True_of_IOT93B	True	H15	H15
IOT93B	I/O	1	bus2	DQ1		Comp_of_IOT93A	True	H16	H16
IOT95A	I/O	1	bus2	DQ1		True_of_IOT95B	True	G16	G16
IOT95B	I/O	1	bus2	DQ1		Comp_of_IOT95A	True	G18	G18
IOT97A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT97B	True	H17	H17
IOT97B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT97A	True	H18	H18
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	K17	K17
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	K18	K18

注! [1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
BANK11 True LVDS Pair								
IOL23A	I/O	11		none		True_of_IOL23B	True	A6
IOL23B	I/O	11		none		Comp_of_IOL23A	True	A5
IOL25A	I/O	11		none		True_of_IOL25B	True	B7
IOL25B	I/O	11		none		Comp_of_IOL25A	True	B6
IOL27A	I/O	11	bus2	none		True_of_IOL27B	True	C6
IOL27B	I/O	11	bus2	none		Comp_of_IOL27A	True	C5
IOL29A	I/O	11	bus2	none		True_of_IOL29B	True	D8
IOL29B	I/O	11	bus2	none		Comp_of_IOL29A	True	C7
IOL31A	I/O	11	bus2	none		True_of_IOL31B	True	E7
IOL31B	I/O	11	bus2	none		Comp_of_IOL31A	True	D7
IOL33A	I/O	11	bus2	none		True_of_IOL33B	True	E6
IOL33B	I/O	11	bus2	none		Comp_of_IOL33A	True	E5
IOL35A/LPLL0_T_IN4/LPLL0_T_FB3	I/O	11	bus2	none	LPLL0_T_IN4/LPLL0_T_FB3	True_of_IOL35B	True	A4
IOL35B/LPLL0_C_IN4/LPLL0_C_FB3	I/O	11	bus2	none	LPLL0_C_IN4/LPLL0_C_FB3	Comp_of_IOL35A	True	A3
IOL37A	I/O	11		none		True_of_IOL37B	True	C4
IOL37B	I/O	11		none		Comp_of_IOL37A	True	B4
IOL39A	I/O	11	bus2	none		True_of_IOL39B	True	B3
IOL39B	I/O	11	bus2	none		Comp_of_IOL39A	True	B2
IOL41A	I/O	11	bus2	none		True_of_IOL41B	True	B1
IOL41B	I/O	11	bus2	none		Comp_of_IOL41A	True	A1
IOL43A/GCLKT_19/LPLL0_T_IN3/LPLL0_T_FB4	I/O	11	bus2	none	GCLKT_19/LPLL0_T_IN3/LPLL0_T_FB4	True_of_IOL43B	True	D5
IOL43B/GCLKC_19/LPLL0_C_IN3/LPLL0_C_FB4	I/O	11	bus2	none	GCLKC_19/LPLL0_C_IN3/LPLL0_C_FB4	Comp_of_IOL43A	True	D4
IOL45A/GCLKT_18	I/O	11	bus2	none	GCLKT_18	True_of_IOL45B	True	E3
IOL45B/GCLKC_18	I/O	11	bus2	none	GCLKC_18	Comp_of_IOL45A	True	D3

注! [1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
BANK10 True LVDS Pair								
IOL48A/GCLKT_17	I/O	10	bus2	none	GCLKT_17	True_of_IOL48B	True	F4
IOL48B/GCLKC_17	I/O	10	bus2	none	GCLKC_17	Comp_of_IOL48A	True	F3
IOL50A/GCLKT_16	I/O	10	bus2	none	GCLKT_16	True_of_IOL50B	True	E2
IOL50B/GCLKC_16	I/O	10	bus2	none	GCLKC_16	Comp_of_IOL50A	True	D2
IOL52A	I/O	10	bus2	none		True_of_IOL52B	True	C2
IOL52B	I/O	10	bus2	none		Comp_of_IOL52A	True	C1
IOL54A	I/O	10	bus2	none		True_of_IOL54B	True	F1
IOL54B	I/O	10	bus2	none		Comp_of_IOL54A	True	E1
IOL57A	I/O	10	bus2	none		True_of_IOL57B	True	H2
IOL57B	I/O	10	bus2	none		Comp_of_IOL57A	True	G2
IOL59A	I/O	10	bus2	none		True_of_IOL59B	True	H1
IOL59B	I/O	10	bus2	none		Comp_of_IOL59A	True	G1
IOL61A	I/O	10	bus2	none		True_of_IOL61B	True	G6
IOL61B	I/O	10	bus2	none		Comp_of_IOL61A	True	F6
IOL63A/LPLL1_T_IN2	I/O	10		none	LPLL1_T_IN2	True_of_IOL63B	True	G4
IOL63B/LPLL1_C_IN2	I/O	10		none	LPLL1_C_IN2	Comp_of_IOL63A	True	G3
IOL66A/LPLL1_T_IN3/LPLL1_T_FB4	I/O	10	bus2	none	LPLL1_T_IN3/LPLL1_T_FB4	True_of_IOL66B	True	H6
IOL66B/LPLL1_C_IN3/LPLL1_C_FB4	I/O	10	bus2	none	LPLL1_C_IN3/LPLL1_C_FB4	Comp_of_IOL66A	True	H5
IOL68A/LPLL1_T_IN4/LPLL1_T_FB3	I/O	10	bus2	none	LPLL1_T_IN4/LPLL1_T_FB3	True_of_IOL68B	True	J4
IOL68B/LPLL1_C_IN4/LPLL1_C_FB3	I/O	10	bus2	none	LPLL1_C_IN4/LPLL1_C_FB3	Comp_of_IOL68A	True	H4
IOL70A/BPLL0_T_IN2	I/O	10	bus2	none	BPLL0_T_IN2	True_of_IOL70B	True	J3
IOL70B/BPLL0_C_IN2	I/O	10	bus2	none	BPLL0_C_IN2	Comp_of_IOL70A	True	J2
IOL72A	I/O	10		none		True_of_IOL72B	True	K2
IOL72B	I/O	10		none		Comp_of_IOL72A	True	K1

注! [1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
BANK9 True LVDS Pair								
IOB12A	I/O	9		DQS12		True_of_IOB12B	True	N2
IOB12B	I/O	9		DQS12		Comp_of_IOB12A	True	N1
IOB14A	I/O	9		DQ12		True_of_IOB14B	True	K6
IOB1A	I/O	9	bus4	DQ12		True_of_IOB1B	True	L1
IOB1B	I/O	9	bus4	DQ12		Comp_of_IOB1A	True	M1
IOB22A	I/O	9	bus4	DQ11		True_of_IOB22B	True	R1
IOB22B	I/O	9	bus4	DQ11		Comp_of_IOB22A	True	T1
IOB24A	I/O	9	bus4	DQ11		True_of_IOB24B	True	M4
IOB24B	I/O	9	bus4	DQ11		Comp_of_IOB24A	True	N4
IOB26A	I/O	9	bus4	DQS11		True_of_IOB26B	True	P2
IOB26B	I/O	9	bus4	DQS11		Comp_of_IOB26A	True	R2
IOB29A	I/O	9	bus4	DQ11		True_of_IOB29B	True	M6
IOB29B	I/O	9	bus4	DQ11		Comp_of_IOB29A	True	N6
IOB31A/GCLKT_14	I/O	9	bus4	DQ11	GCLKT_14	True_of_IOB31B	True	P4
IOB31B/GCLKC_14	I/O	9	bus4	DQ11	GCLKC_14	Comp_of_IOB31A	True	P3
IOB33A/GCLKT_15	I/O	9	bus4	DQ11	GCLKT_15	True_of_IOB33B	True	N5
IOB33B/GCLKC_15	I/O	9	bus4	DQ11	GCLKC_15	Comp_of_IOB33A	True	P5
IOB38A/GCLKT_13	I/O	9	bus4	DQ10	GCLKT_13	True_of_IOB38B	True	R3
IOB38B/GCLKC_13	I/O	9	bus4	DQ10	GCLKC_13	Comp_of_IOB38A	True	T3
IOB3A/BPLL0_T_IN3/BPLL0_T_FB4	I/O	9	bus4	DQ12	BPLL0_T_IN3/BPLL0_T_FB4	True_of_IOB3B	True	M3
IOB3B/BPLL0_C_IN3/BPLL0_C_FB4	I/O	9	bus4	DQ12	BPLL0_C_IN3/BPLL0_C_FB4	Comp_of_IOB3A	True	M2
IOB40A/GCLKT_12	I/O	9	bus4	DQ10	GCLKT_12	True_of_IOB40B	True	T5
IOB40B/GCLKC_12	I/O	9	bus4	DQ10	GCLKC_12	Comp_of_IOB40A	True	T4
IOB42A	I/O	9	bus4	DQ10		True_of_IOB42B	True	U1
IOB42B	I/O	9	bus4	DQ10		Comp_of_IOB42A	True	V1
IOB44A	I/O	9	bus4	DQS10		True_of_IOB44B	True	U2
IOB44B	I/O	9	bus4	DQS10		Comp_of_IOB44A	True	V2
IOB48A	I/O	9	bus4	DQ10		True_of_IOB48B	True	U4
IOB48B	I/O	9	bus4	DQ10		Comp_of_IOB48A	True	U3

注! [1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOB50A	I/O	9	bus4	DQ10/D QS_910		True_of_IOB50B	True	V5
IOB50B	I/O	9	bus4	DQ10/D QS_910		Comp_of_IOB50A	True	V4
IOB58A	I/O	9	bus4	DQ9		True_of_IOB58B	True	R6
IOB58B	I/O	9	bus4	DQ9		Comp_of_IOB58A	True	R5
IOB5A/BPLL0_T_IN4/BPLL0_T_FB3	I/O	9	bus4	DQ12	BPLL0_T_IN4/BPLL0_T_FB3	True_of_IOB5B	True	K3
IOB5B/BPLL0_C_IN4/BPLL0_C_FB3	I/O	9	bus4	DQ12	BPLL0_C_IN4/BPLL0_C_FB3	Comp_of_IOB5A	True	L3
IOB60A	I/O	9	bus4	DQ9		True_of_IOB60B	True	R7
IOB60B	I/O	9	bus4	DQ9		Comp_of_IOB60A	True	T6
IOB62A	I/O	9	bus4	DQS9		True_of_IOB62B	True	U9
IOB62B	I/O	9	bus4	DQS9		Comp_of_IOB62A	True	V9
IOB65A	I/O	9	bus4	DQ9		True_of_IOB65B	True	U7
IOB65B	I/O	9	bus4	DQ9		Comp_of_IOB65A	True	U6
IOB67A/BPLL1_T_IN2	I/O	9	bus4	DQ9	BPLL1_T_IN2	True_of_IOB67B	True	V7
IOB67B/BPLL1_C_IN2	I/O	9	bus4	DQ9	BPLL1_C_IN2	Comp_of_IOB67A	True	V6
IOB69A	I/O	9	bus4	DQ9		True_of_IOB69B	True	U8
IOB71A/BPLL1_T_IN3/BPLL1_T_FB4	I/O	9	bus4	DQ9	BPLL1_T_IN3/BPLL1_T_FB4	True_of_IOB71B	True	R8
IOB71B/BPLL1_C_IN3/BPLL1_C_FB4	I/O	9	bus4	DQ9	BPLL1_C_IN3/BPLL1_C_FB4	Comp_of_IOB71A	True	T8
IOB7A	I/O	9	bus4	DQ12		True_of_IOB7B	True	K5
IOB7B	I/O	9	bus4	DQ12		Comp_of_IOB7A	True	L4
IOB9A	I/O	9	bus4	DQ12		True_of_IOB9B	True	L6
IOB9B	I/O	9	bus4	DQ12		Comp_of_IOB9A	True	L5
BANK8 True LVDS Pair								
IOB75A	I/O	8	bus4	DQ8		True_of_IOB75B	True	U16
IOB75B	I/O	8	bus4	DQ8		Comp_of_IOB75A	True	V17
IOB77A/BPLL1_T_IN4/BPLL1_T_FB3	I/O	8	bus4	DQ8	BPLL1_T_IN4/BPLL1_T_FB3	True_of_IOB77B	True	U17
IOB77B/BPLL1_C_IN4/BPLL1_C_FB3	I/O	8	bus4	DQ8	BPLL1_C_IN4/BPLL1_C_FB3	Comp_of_IOB77A	True	U18
IOB79A/CSI_B	I/O	8	bus4	DQ8	CSI_B	True_of_IOB79B	True	V15
IOB79B	I/O	8	bus4	DQ8		Comp_of_IOB79A	True	V16
IOB81A/GCLKT_11	I/O	8		DQ8	GCLKT_11	True_of_IOB81B	True	T14

注!								
[1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOB81B/GCLKC_11	I/O	8		DQ8	GCLKC_11	Comp_of_IOB81A	True	T15
IOB85A/RDWR_B	I/O	8		DQS8	RDWR_B	True_of_IOB85B	True	R16
IOB85B/CSO_B/DOOUT	I/O	8		DQS8	CSO_B/DOOUT	Comp_of_IOB85A	True	T16
IOB87A/GCLKT_10	I/O	8	bus4	DQ8	GCLKT_10	True_of_IOB87B	True	P15
IOB87B/GCLKC_10	I/O	8	bus4	DQ8	GCLKC_10	Comp_of_IOB87A	True	R15
IOB93A/GCLKT_9	I/O	8	bus4	DQ7	GCLKT_9	True_of_IOB93B	True	P17
IOB93B/GCLKC_9	I/O	8	bus4	DQ7	GCLKC_9	Comp_of_IOB93A	True	R17
IOB95A/GCLKT_8	I/O	8	bus4	DQ7	GCLKT_8	True_of_IOB95B	True	N15
IOB95B/GCLKC_8	I/O	8	bus4	DQ7	GCLKC_8	Comp_of_IOB95A	True	N16
IOB97A/D14	I/O	8	bus4	DQ7	D14	True_of_IOB97B	True	M16
IOB97B/D15	I/O	8	bus4	DQ7	D15	Comp_of_IOB97A	True	M17
IOB99A	I/O	8	bus4	DQS7		True_of_IOB99B	True	N17
IOB99B/D13	I/O	8	bus4	DQS7	D13	Comp_of_IOB99A	True	P18
BANK7 True LVDS Pair								
IOB102A/D11	I/O	7	bus4	DQ7	D11	True_of_IOB102B	True	N14
IOB102B/D12	I/O	7	bus4	DQ7	D12	Comp_of_IOB102A	True	P14
IOB104A/D09	I/O	7	bus4	DQ7	D09	True_of_IOB104B	True	R18
IOB104B/D10	I/O	7	bus4	DQ7	D10	Comp_of_IOB104A	True	T18
IOB111A/MCS_N	I/O	7	bus4	DQ6	MCS_N	True_of_IOB111B	True	L13
IOB111B/D08	I/O	7	bus4	DQ6	D08	Comp_of_IOB111A	True	M13
IOB113A/D06	I/O	7	bus4	DQ6	D06	True_of_IOB113B	True	R12
IOB113B/D07	I/O	7	bus4	DQ6	D07	Comp_of_IOB113A	True	R13
IOB115A/D04	I/O	7	bus4	DQ6	D04	True_of_IOB115B	True	L18
IOB115B/D05	I/O	7	bus4	DQ6	D05	Comp_of_IOB115A	True	M18
IOB117A/PUDC_B	I/O	7	bus4	DQS6	PUDC_B	True_of_IOB117B	True	L15
IOB117B/EMCCLK	I/O	7	bus4	DQS6	EMCCLK	Comp_of_IOB117A	True	L16
IOB120A/D02/MI2	I/O	7	bus4	DQ6	D02/MI2	True_of_IOB120B	True	L14
IOB120B/D03/MI3	I/O	7	bus4	DQ6	D03/MI3	Comp_of_IOB120A	True	M14

注!								
[1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
BANK6 True LVDS Pair								
IOB128A/D00/MOSI/MI0	I/O	6	bus4	DQ6	D00/MOSI/MI0	True_of_IOB128B	True	K17
IOB128B/D01/DIN/MISO/MI1	I/O	6	bus4	DQ6	D01/DIN/MISO/MI1	Comp_of_IOB128A	True	K18
IOB130A	I/O	6	bus4	none		True_of_IOB130B	True	R10
IOB130B	I/O	6	bus4	none		Comp_of_IOB130A	True	R11
IOB132A	I/O	6	bus4	none		True_of_IOB132B	True	T9
IOB132B	I/O	6	bus4	none		Comp_of_IOB132A	True	T10
IOB134A	I/O	6	bus4	none		True_of_IOB134B	True	T11
IOB134B	I/O	6	bus4	none		Comp_of_IOB134A	True	U11
IOB136A	I/O	6	bus4	none		True_of_IOB136B	True	V10
IOB136B	I/O	6	bus4	none		Comp_of_IOB136A	True	V11
IOB138A	I/O	6	bus4	none		True_of_IOB138B	True	U12
IOB138B	I/O	6	bus4	none		Comp_of_IOB138A	True	V12
IOB140A	I/O	6	bus4	none		True_of_IOB140B	True	T13
IOB140B	I/O	6	bus4	none		Comp_of_IOB140A	True	U13
IOB142A	I/O	6	bus4	none		True_of_IOB142B	True	U14
IOB142B	I/O	6	bus4	none		Comp_of_IOB142A	True	V14
BANK5 True LVDS Pair								
IOR39A/RPLL0_T_IN3/RPLL0_T_FB4	I/O	5	bus4	none	RPLL0_T_IN3/RPLL0_T_FB4	True_of_IOR39B	True	B16
IOR39B/RPLL0_C_IN3/RPLL0_C_FB4	I/O	5	bus4	none	RPLL0_C_IN3/RPLL0_C_FB4	Comp_of_IOR39A	True	B17
IOR41A/GCLKT_7	I/O	5	bus4	none	GCLKT_7	True_of_IOR41B	True	D15
IOR41B/GCLKC_7	I/O	5	bus4	none	GCLKC_7	Comp_of_IOR41A	True	C15
IOR43A	I/O	5		none		True_of_IOR43B	True	B18
IOR43B	I/O	5		none		Comp_of_IOR43A	True	A18
IOR45A	I/O	5	bus4	none		True_of_IOR45B	True	H14
IOR45B	I/O	5	bus4	none		Comp_of_IOR45A	True	G14
IOR48A	I/O	5	bus4	none		True_of_IOR48B	True	E17
IOR48B	I/O	5	bus4	none		Comp_of_IOR48A	True	D17
IOR50A	I/O	5	bus4	none		True_of_IOR50B	True	H17
IOR50B	I/O	5	bus4	none		Comp_of_IOR50A	True	G17
IOR52A	I/O	5	bus4	none		True_of_IOR52B	True	K13

注!								
[1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOR52B	I/O	5	bus4	none		Comp_of_IOR52A	True	J13
IOR54A/GCLKT_5	I/O	5	bus4	none	GCLKT_5	True_of_IOR54B	True	E15
IOR54B/GCLKC_5	I/O	5	bus4	none	GCLKC_5	Comp_of_IOR54A	True	E16
IOR57A/GCLKT_6	I/O	5	bus4	DQ5	GCLKT_6	True_of_IOR57B	True	F15
IOR57B/GCLKC_6	I/O	5	bus4	DQ5	GCLKC_6	Comp_of_IOR57A	True	F16
IOR59A	I/O	5	bus4	DQ5		True_of_IOR59B	True	J14
IOR59B	I/O	5	bus4	DQ5		Comp_of_IOR59A	True	H15
IOR61A/GCLKT_4/RPLL1_T_IN4/RPL L1_T_FB3/SDA	I/O	5	bus4	DQ5	GCLKT_4/RPLL1_T_IN4/RPL L1_T_FB3/SDA	True_of_IOR61B	True	H16
IOR61B/GCLKC_4/RPLL1_C_IN4/RPL L1_C_FB3/SCL	I/O	5	bus4	DQ5	GCLKC_4/RPLL1_C_IN4/RPL L1_C_FB3/SCL	Comp_of_IOR61A	True	G16
IOR63A/SI/SSIO	I/O	5		DQS5	SI/SSIO	True_of_IOR63B	True	E18
IOR63B/SSPI_CS_N	I/O	5		DQS5	SSPI_CS_N	Comp_of_IOR63A	True	D18
IOR66A/RPLL1_T_FB4/SO/SSI1	I/O	5	bus4	DQ5	RPLL1_T_FB4/SO/SSI1	True_of_IOR66B	True	C16
IOR66B/RPLL1_C_FB4/SSPI_CLK	I/O	5	bus4	DQ5	RPLL1_C_FB4/SSPI_CLK	Comp_of_IOR66A	True	C17
IOR68A	I/O	5	bus4	DQ5		True_of_IOR68B	True	K15
IOR68B	I/O	5	bus4	DQ5		Comp_of_IOR68A	True	J15
IOR70A/SSPI_WPN/SSI2	I/O	5		DQ5	SSPI_WPN/SSI2	True_of_IOR70B	True	G18
IOR70B/CLKHOLD_N/SSI3	I/O	5		DQ5	CLKHOLD_N/SSI3	Comp_of_IOR70A	True	F18
IOR72A/RPLL1_T_IN2	I/O	5		DQ5	RPLL1_T_IN2	True_of_IOR72B	True	J17
IOR72B/RPLL1_C_IN2	I/O	5		DQ5	RPLL1_C_IN2	Comp_of_IOR72A	True	J18
BANK4 True LVDS Pair								
IOR20A	I/O	4	bus4	DQ4		True_of_IOR20B	True	B11
IOR20B	I/O	4	bus4	DQ4		Comp_of_IOR20A	True	A11
IOR22A	I/O	4	bus4	DQ4		True_of_IOR22B	True	D12
IOR22B	I/O	4	bus4	DQ4		Comp_of_IOR22A	True	D13
IOR24A	I/O	4	bus4	DQ4		True_of_IOR24B	True	B13
IOR24B	I/O	4	bus4	DQ4		Comp_of_IOR24A	True	B14
IOR26A	I/O	4	bus4	DQS4		True_of_IOR26B	True	C12
IOR26B	I/O	4	bus4	DQS4		Comp_of_IOR26A	True	B12
IOR30A	I/O	4	bus4	DQ4		True_of_IOR30B	True	D14

注! [1] LV版本。								
管脚名称	功能	BANK	ADC_INPUT	DQS	配置功能	差分Pair	LVDS	UG324A ^[1]
IOR30B	I/O	4	bus4	DQ4		Comp_of_IOR30A	True	C14
IOR32A	I/O	4		DQ4		True_of_IOR32B	True	F13
IOR32B	I/O	4		DQ4		Comp_of_IOR32A	True	F14
IOR34A	I/O	4		DQ4		True_of_IOR34B	True	A13
IOR34B	I/O	4		DQ4		Comp_of_IOR34A	True	A14
IOR36A/RPLL0_T_IN4/RPLL0_T_FB3	I/O	4	bus4	DQ4	RPLL0_T_IN4/RPLL0_T_FB3	True_of_IOR36B	True	A15
IOR36B/RPLL0_C_IN4/RPLL0_C_FB3	I/O	4	bus4	DQ4	RPLL0_C_IN4/RPLL0_C_FB3	Comp_of_IOR36A	True	A16
BANK3 True LVDS Pair								
IOR11A/TPLL1_T_IN3/TPLL1_T_FB4	I/O	3	bus3	none	TPLL1_T_IN3/TPLL1_T_FB4	True_of_IOR11B	True	P8
IOR11B/TPLL1_C_IN3/TPLL1_C_FB4	I/O	3	bus3	none	TPLL1_C_IN3/TPLL1_C_FB4	Comp_of_IOR11A	True	P11
IOR5A/CCLK	I/O	3		none	CCLK	True_of_IOR5B	True	E9
IOR5B/READY	I/O	3		none	READY	Comp_of_IOR5A	True	P7
IOR7A/MODE1	I/O	3		none	MODE1	True_of_IOR7B	True	P13
IOR7B/MODE0	I/O	3		none	MODE0	Comp_of_IOR7A	True	P12
IOR9A/DONE	I/O	3		none	DONE	True_of_IOR9B	True	P10
IOR9B/RECONFIG_N	I/O	3		none	RECONFIG_N	Comp_of_IOR9A	True	P9
BANK2 True LVDS Pair								
IOT115A/GCLKT_3	I/O	2	bus1	DQ2	GCLKT_3	True_of_IOT115B	True	A10
IOT115B/GCLKC_3	I/O	2	bus1	DQ2	GCLKC_3	Comp_of_IOT115A	True	A9
IOT120A/GCLKT_2	I/O	2	bus1	DQ2	GCLKT_2	True_of_IOT120B	True	C11
IOT120B/GCLKC_2	I/O	2	bus1	DQ2	GCLKC_2	Comp_of_IOT120A	True	C10
BANK1 True LVDS Pair								
IOT104A/GCLKT_1	I/O	1	bus2	DQ1	GCLKT_1	True_of_IOT104B	True	B8
IOT104B/GCLKC_1	I/O	1	bus2	DQ1	GCLKC_1	Comp_of_IOT104A	True	A8
IOT106A/GCLKT_0	I/O	1	bus2	DQ1	GCLKT_0	True_of_IOT106B	True	C9
IOT106B/GCLKC_0	I/O	1	bus2	DQ1	GCLKC_0	Comp_of_IOT106A	True	B9
IOT99A	I/O	1	bus2	DQS1		True_of_IOT99B	True	D10
IOT99B	I/O	1	bus2	DQS1		Comp_of_IOT99A	True	D9