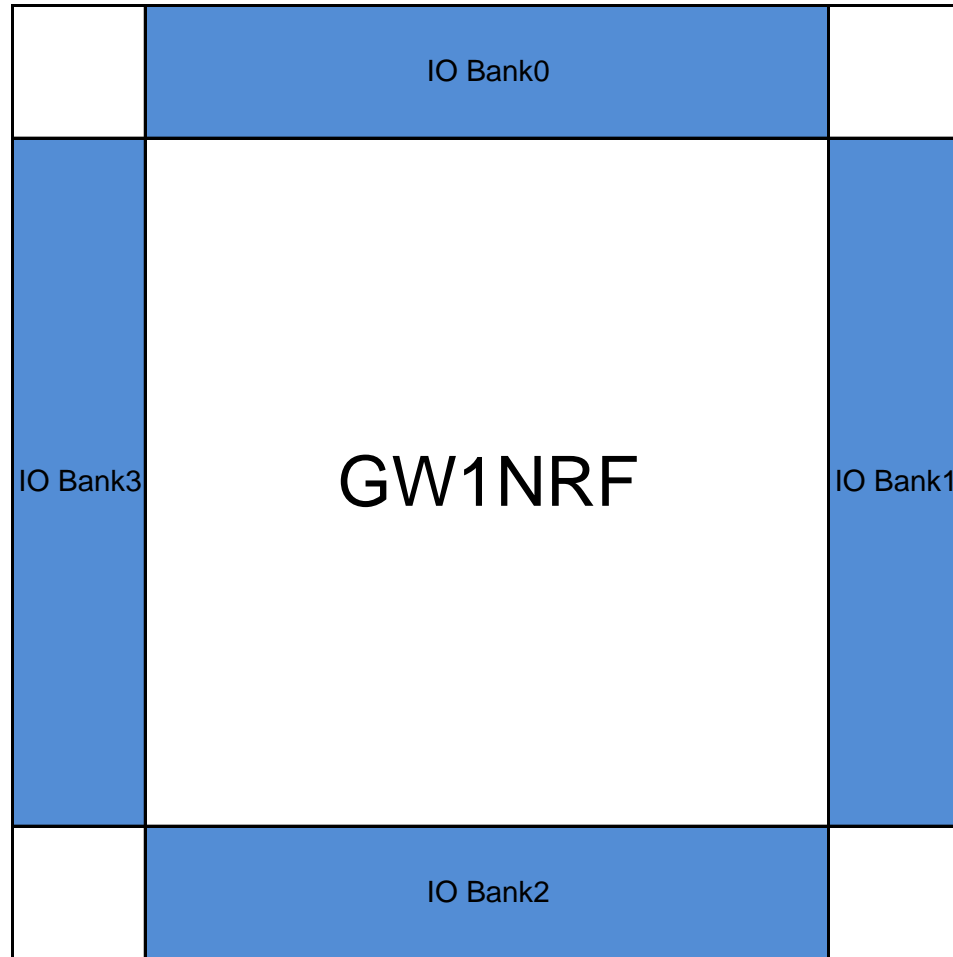


日期	版本	说明
2019/10/24	1.0	初始版本，支持QN48封装和QN48E封装。
2019/12/5	1.1	完善管脚信息。
2020/9/11	1.2	添加BLE管脚说明，去掉PinList中的p管脚。
2021/12/14	1.3	更新Pin Definitions。 完善JTAG配置管脚备注信息。
2022/10/20	1.3.1	更新Power中的注释。 更新Pin Definitions中的注释。
2023/5/4	1.3.2	更新Power页中QN48/QN48E的epad注释。 更新Pin Definition页中CLKHOLD_N的管脚说明。
2023/6/30	1.3.3	优化MODE0、MODE1、MODE2的管脚信息及其管脚定义的描述。

管脚名称	方向	说明
用户I/O管脚		
IO [End][Row/Column Number][A/B]	I/O	[End]提供管脚在器件中的位置信息，包括L(left) R(right) B(bottom) T(top)
		[Row/Column Number]提供管脚在器件中的具体行列位置信息，若[End]为T(top)或B(bottom)，则提供列信息，即管脚对应的CFU列数。若[End]为L(left)或R(right)，则提供行信息，即管脚对应的CFU行数
		[A/B]提供差分信号对信息
多功能管脚		
IO [End][Row/Column Number][A/B]/MMM		多功能管脚定义，/MMM表示在用户I/O功能的基础上有另外的一种或多种功能。当这些功能不使用的时 候，这些管脚可以用作用户I/O
D0	I/O	CPU模式下的数据端口D0
D1	I/O	CPU模式下的数据端口D1
D2	I/O	CPU模式下的数据端口D2
D3	I/O	CPU模式下的数据端口D3
D4	I/O	CPU模式下的数据端口D4
D5	I/O	CPU模式下的数据端口D5
D6	I/O	CPU模式下的数据端口D6
D7	I/O	CPU模式下的数据端口D7
WE_N	I	CPU模式下选择D[7: 0]的数据输入输出方向，"0"选择写入，"1"选择读出
DOUT	O	SERIAL模式下的数据输出
DIN	I, 内部弱上拉	SERIAL模式下的数据输入
TMS	I, 内部弱上拉	JTAG模式串行模式输入
TCK	I	JTAG模式串行时钟输入
TDO	O	JTAG模式串行数据输出
TDI	I, 内部弱上拉	JTAG模式串行数据输入
JTAGSEL_N	I, 内部弱上拉	恢复JTAG下载功能信号
RECONFIG_N	I, 内部弱上拉	全局复位GowinCONFIG逻辑信号，低电平有效
FASTRD_N	I	访问SPI FLASH方式选择信号，低电平表示Fast Read模式；高电平表示Read模式
DONE <sup>[1]</sup>	O	高电平表示成功完成编程配置 低电平表示未完成编程配置或编程配置失败
	I	DONE信号为低电平时，延迟芯片启动，直到DONE信号为高电平
READY <sup>[1]</sup>	I/O	高电平表示当前可以对器件进行编程配置 低电平表示无法对器件进行编程配置
MI	I	MSPI模式下MI

管脚名称	方向	说明
MO	O	MSPI模式下MO
MCS_N	O	MSPI模式下的使能信号MCS_N, 低电平有效
MCLK	O	MSPI模式下时钟输出MCLK, 默认频率为 2.5Mhz
SCLK	I	SSPI, SERIAL, CPU模式下的时钟输入
SO	O	SSPI模式下SO
SI	I/O	SSPI模式下SI
SSPI_CS_N	I/O	SSPI模式下的使能信号SSPI_CS_N, 低电平有效, 内部弱上拉
CLKHOLD_N	I, 内部弱上拉	在SSPI模式下, 高电平有效 在CPU模式下, 低电平有效
GCLKC_[x]	I	GCLKT_[x]的差分对比输入管脚, C(Comp), [x]是全局时钟序号 <sup>[2]</sup>
GCLKT_[x]	I	全局时钟输入管脚, T(True), [x]: 全局时钟序号
LPLL_C_fb/RPLL_C_fb	I	左边/右边PLL反馈输入管脚, C(Comp)
LPLL_T_fb/RPLL_T_fb	I	左边/右边PLL反馈输入管脚, T(True)
LPLL_C_in/RPLL_C_in	I	左边/右边PLL时钟输入管脚, C(Comp)
LPLL_T_in/RPLL_T_in	I	左边/右边PLL时钟输入管脚, T(True)
MODE2	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE1	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
MODE0	I, 内部弱上拉	GowinCONFIG配置模式选择信号端口; 若该管脚标记为“VCCIO”, 表示该管脚内接电源; 若该管脚标记为“GND”, 表示该管脚内部接地
<b>BLE管脚</b>		
GPIO [Number]	I/O	BLE逻辑输入或输出管脚
ANT	I/O	射频单端天线
ENABLE	I	芯片使能, 使能管脚低电平时, 芯片不工作
LF_XIN	I	32.768kHz XTAL
LF_XOUT	O	32.768kHz XTAL
XIN	I	48MHz XTAL
XOUT	O	48MHz XTAL
VCCGPIO	Power	内部MCU的GPIO电压电平
MCUVCC	Power	MCUVCC, 由DCDC开关、外接电感和外接电容产生
SW_DCDC	Power	电源开关管脚, 将此引脚连接到电感器的开关节点, 外加4.7uH电感, 2.2uF/4.7uF电容
VBAT1	Power	DCDC电源电压

管脚名称	方向	说明
VBAT2	Power	电源电压
其他管脚		
NC	NA	预留未使用
VSS	NA	Ground管脚
VCC	NA	核电压供电管脚
VCCIO#	NA	I/O BANK#的I/O电压供电管脚
VCCX	NA	辅助电压供电管脚
注!		
[1] READY和DONE默认状态为open-drain输出, 内部弱上拉。在配置期间, DONE输出0。		
[2]当输入是单端时,GCLKC_[x]所在管脚不是全局时钟管脚。		



注!

- [1]每个Bank还提供一个独立的参考电压 (VREF)。
- [2]用户可以选择使用IOB内置的VREF源 (等于 $0.5 \cdot V_{CCIO}$ )。
- [3]用户也可选择外部的VREF输入 (使用Bank中任意一个IO管脚作为外部VREF输入)。

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOB10A	I/O	2		True_of_IOB10B	NONE		
IOB10B	I/O	2		Comp_of_IOB10A	NONE		
IOB11A	I/O	2		True_of_IOB11B	NONE		
IOB11B	I/O	2		Comp_of_IOB11A	NONE		
IOB12A	I/O	2		True_of_IOB12B	TRUE		
IOB12B	I/O	2		Comp_of_IOB12A	TRUE		
IOB13A	I/O	2		True_of_IOB13B	NONE		
IOB13B	I/O	2		Comp_of_IOB13A	NONE		
IOB14A	I/O	2		True_of_IOB14B	TRUE		
IOB14B	I/O	2		Comp_of_IOB14A	TRUE		
IOB15A	I/O	2		True_of_IOB15B	NONE		
IOB15B	I/O	2		Comp_of_IOB15A	NONE		
IOB16A	I/O	2		True_of_IOB16B	TRUE		
IOB16B	I/O	2		Comp_of_IOB16A	TRUE		
IOB17A	I/O	2		True_of_IOB17B	NONE		
IOB17B	I/O	2		Comp_of_IOB17A	NONE		
IOB18A	I/O	2		True_of_IOB18B	TRUE		
IOB18B	I/O	2		Comp_of_IOB18A	TRUE		
IOB19A/GCLKT_5	I/O	2	GCLKT_5	True_of_IOB19B	NONE	17	17
IOB19B/GCLKC_5	I/O	2	GCLKC_5	Comp_of_IOB19A	NONE	18	18
IOB20A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB20B	TRUE	19	19
IOB20B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB20A	TRUE	20	20
IOB21A	I/O	2		True_of_IOB21B	NONE		
IOB21B	I/O	2		Comp_of_IOB21A	NONE		
IOB22A	I/O	2		True_of_IOB22B	TRUE		
IOB22B	I/O	2		Comp_of_IOB22A	TRUE		
IOB23A	I/O	2		True_of_IOB23B	NONE		
IOB23B	I/O	2		Comp_of_IOB23A	NONE		
IOB24A	I/O	2		True_of_IOB24B	TRUE		
IOB24B	I/O	2		Comp_of_IOB24A	TRUE		

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
I0B25A	I/O	2		True_of_I0B25B	NONE		
I0B25B	I/O	2		Comp_of_I0B25A	NONE		
I0B26A	I/O	2		True_of_I0B26B	TRUE	21	21
I0B26B	I/O	2		Comp_of_I0B26A	TRUE	22	22
I0B27A	I/O	2		True_of_I0B27B	NONE		
I0B27B	I/O	2		Comp_of_I0B27A	NONE		
I0B28A	I/O	2		True_of_I0B28B	NONE		
I0B28B	I/O	2		Comp_of_I0B28A	NONE		
I0B29A	I/O	2		True_of_I0B29B	NONE		
I0B29B	I/O	2		Comp_of_I0B29A	NONE		
I0B2A	I/O	2		True_of_I0B2B	TRUE		
I0B2B	I/O	2		Comp_of_I0B2A	TRUE		
I0B30A	I/O	2		True_of_I0B30B	TRUE		
I0B30B	I/O	2		Comp_of_I0B30A	TRUE		
I0B31A	I/O	2		True_of_I0B31B	NONE		
I0B31B	I/O	2		Comp_of_I0B31A	NONE		
I0B32A	I/O	2		True_of_I0B32B	TRUE	23	23
I0B32B	I/O	2		Comp_of_I0B32A	TRUE	24	24
I0B33A	I/O	2		True_of_I0B33B	NONE		
I0B33B	I/O	2		Comp_of_I0B33A	NONE		
I0B34A	I/O	2		True_of_I0B34B	TRUE		
I0B34B	I/O	2		Comp_of_I0B34A	TRUE		
I0B35A	I/O	2		True_of_I0B35B	NONE		
I0B35B	I/O	2		Comp_of_I0B35A	NONE		
I0B36A	I/O	2		True_of_I0B36B	TRUE		
I0B36B	I/O	2		Comp_of_I0B36A	TRUE		
I0B37A	I/O	2		True_of_I0B37B	NONE		
I0B37B	I/O	2		Comp_of_I0B37A	NONE		
I0B3A	I/O	2		True_of_I0B3B	NONE		

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOB3B	I/O	2		Comp_of_IOB3A	NONE		
IOB4A	I/O	2		True_of_IOB4B	TRUE		
IOB4B	I/O	2		Comp_of_IOB4A	TRUE		
IOB5A	I/O	2		True_of_IOB5B	NONE		
IOB5B	I/O	2		Comp_of_IOB5A	NONE		
IOB6A	I/O	2		True_of_IOB6B	TRUE		
IOB6B	I/O	2		Comp_of_IOB6A	TRUE		
IOB7A	I/O	2		True_of_IOB7B	NONE		
IOB7B	I/O	2		Comp_of_IOB7A	NONE		
IOB8A	I/O	2		True_of_IOB8B	TRUE		
IOB8B	I/O	2		Comp_of_IOB8A	TRUE		
IOB9A	I/O	2		True_of_IOB9B	NONE		
IOB9B	I/O	2		Comp_of_IOB9A	NONE		
IOL10A/TMS <sup>[1]</sup>	I/O	3	TMS	True_of_IOL10B	NONE	7	7
IOL10B/TCK <sup>[2]</sup>	I/O	3	TCK	Comp_of_IOL10A	NONE	5	5
IOL10C/SCLK	I/O	3	SCLK	True_of_IOL10D	NONE		
IOL10D/TDI	I/O	3	TDI	Comp_of_IOL10C	NONE	6	6
IOL10E/TDO <sup>[3]</sup>	I/O	3	TDO	True_of_IOL10F	NONE		8
IOL10F/RECONFIG_N	I/O	3	RECONFIG_N	Comp_of_IOL10E	NONE		
IOL10G/DONE	I/O	3	DONE	True_of_IOL10H	NONE		
IOL10H/READY	I/O	3	READY	Comp_of_IOL10G	NONE		
IOL10I	I/O	3		True_of_IOL10J	NONE		
IOL10J	I/O	3		Comp_of_IOL10I	NONE		
IOL11A/GCLKT_6	I/O	3	GCLKT_6	True_of_IOL11B	TRUE	8	
IOL11B/GCLKC_6	I/O	3	GCLKC_6	Comp_of_IOL11A	TRUE		
IOL12A	I/O	3		True_of_IOL12B	NONE		
IOL12B	I/O	3		Comp_of_IOL12A	NONE		
IOL13A	I/O	3		True_of_IOL13B	TRUE		



## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOL13B	I/O	3		Comp_of_IOL13A	TRUE		
IOL14A	I/O	3		True_of_IOL14B	NONE		
IOL14B	I/O	3		Comp_of_IOL14A	NONE		
IOL15A	I/O	3		True_of_IOL15B	TRUE		
IOL15B	I/O	3		Comp_of_IOL15A	TRUE		
IOL16A	I/O	3		True_of_IOL16B	NONE		
IOL16B	I/O	3		Comp_of_IOL16A	NONE		
IOL17A	I/O	3		True_of_IOL17B	TRUE		
IOL17B	I/O	3		Comp_of_IOL17A	TRUE		
IOL18A	I/O	3		True_of_IOL18B	NONE		
IOL18B	I/O	3		Comp_of_IOL18A	NONE		
IOL2A	I/O	3		True_of_IOL2B	TRUE		
IOL2B	I/O	3		Comp_of_IOL2A	TRUE		
IOL3A/JTAGSEL_N/LPLL_T_in	I/O	3	JTAGSEL_N/LPLL_T_in	True_of_IOL3B	NONE	3	3
IOL3B/LPLL_C_in	I/O	3	LPLL_C_in	Comp_of_IOL3A	NONE		
IOL4A/LPLL_T_fb	I/O	3	LPLL_T_fb	True_of_IOL4B	TRUE		
IOL4B/LPLL_C_fb	I/O	3	LPLL_C_fb	Comp_of_IOL4A	TRUE		
IOL5A	I/O	3		True_of_IOL5B	NONE		
IOL5B	I/O	3		Comp_of_IOL5A	NONE		
IOL6A	I/O	3		True_of_IOL6B	TRUE		
IOL6B	I/O	3		Comp_of_IOL6A	TRUE		
IOL7A	I/O	3		True_of_IOL7B	NONE		
IOL7B	I/O	3		Comp_of_IOL7A	NONE		
IOL8A	I/O	3		True_of_IOL8B	TRUE		
IOL8B	I/O	3		Comp_of_IOL8A	TRUE		
IOL9A/GCLKT_7	I/O	3	GCLKT_7	True_of_IOL9B	NONE		
IOL9B/GCLKC_7	I/O	3	GCLKC_7	Comp_of_IOL9A	NONE		
IOR10A/MI/D7	I/O	1	MI/D7	True_of_IOR10B	NONE		
IOR10B/MO/D6	I/O	1	MO/D6	Comp_of_IOR10A	NONE		

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOR10C/MCS_N/D5	I/O	1	MCS_N/D5	True_of_IOR10D	NONE		
IOR10D/MCLK/D4	I/O	1	MCLK/D4	Comp_of_IOR10C	NONE		
IOR10E/FASTRD_N/D3	I/O	1	FASTRD_N/D3	True_of_IOR10F	NONE		
IOR10F/SI/D2	I/O	1	SI/D2	Comp_of_IOR10E	NONE		
IOR10G/SO/D1	I/O	1	SO/D1	True_of_IOR10H	NONE		
IOR10H/SSPI_CS_N/D0	I/O	1	SSPI_CS_N/D0	Comp_of_IOR10G	NONE		
IOR10I/DIN/CLKHOLD_N	I/O	1	DIN/CLKHOLD_N	True_of_IOR10J	NONE		
IOR10J/DOUT/WE_N	I/O	1	DOUT/WE_N	Comp_of_IOR10I	NONE		
IOR11A/GCLKT_3	I/O	1	GCLKT_3	True_of_IOR11B	TRUE	32	32
IOR11B/GCLKC_3	I/O	1	GCLKC_3	Comp_of_IOR11A	TRUE	31	31
IOR12A	I/O	1		True_of_IOR12B	NONE		
IOR12B	I/O	1		Comp_of_IOR12A	NONE		
IOR13A	I/O	1		True_of_IOR13B	TRUE		
IOR13B	I/O	1		Comp_of_IOR13A	TRUE		
IOR14A	I/O	1		True_of_IOR14B	NONE		
IOR14B	I/O	1		Comp_of_IOR14A	NONE		
IOR15A	I/O	1		True_of_IOR15B	TRUE		
IOR15B	I/O	1		Comp_of_IOR15A	TRUE		
IOR16A	I/O	1		True_of_IOR16B	NONE		
IOR16B	I/O	1		Comp_of_IOR16A	NONE		
IOR17A	I/O	1		True_of_IOR17B	TRUE		
IOR17B	I/O	1		Comp_of_IOR17A	TRUE		
IOR18A	I/O	1		True_of_IOR18B	NONE		
IOR18B	I/O	1		Comp_of_IOR18A	NONE		
IOR2A	I/O	1		True_of_IOR2B	TRUE		
IOR2B	I/O	1		Comp_of_IOR2A	TRUE		
IOR3A/RPLL_T_in	I/O	1	RPLL_T_in	True_of_IOR3B	NONE	35	35
IOR3B/RPLL_C_in	I/O	1	RPLL_C_in	Comp_of_IOR3A	NONE		
IOR4A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR4B	TRUE		

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOR4B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR4A	TRUE		
IOR5A	I/O	1		True_of_IOR5B	NONE		
IOR5B	I/O	1		Comp_of_IOR5A	NONE		
IOR6A	I/O	1		True_of_IOR6B	TRUE		
IOR6B	I/O	1		Comp_of_IOR6A	TRUE		
IOR7A	I/O	1		True_of_IOR7B	NONE		
IOR7B	I/O	1		Comp_of_IOR7A	NONE		
IOR8A	I/O	1		True_of_IOR8B	TRUE		
IOR8B	I/O	1		Comp_of_IOR8A	TRUE		
IOR9A/GCLKT_2	I/O	1	GCLKT_2	True_of_IOR9B	NONE	33	33
IOR9B/GCLKC_2	I/O	1	GCLKC_2	Comp_of_IOR9A	NONE		
IOT12A	I/O	0		True_of_IOT12B	NONE		
IOT12B	I/O	0		Comp_of_IOT12A	NONE		
IOT13A	I/O	0		True_of_IOT13B	NONE		
IOT13B	I/O	0		Comp_of_IOT13A	NONE		
IOT14A	I/O	0		True_of_IOT14B	NONE		
IOT14B	I/O	0		Comp_of_IOT14A	NONE		
IOT15A	I/O	0		True_of_IOT15B	NONE		
IOT15B	I/O	0		Comp_of_IOT15A	NONE		
IOT16A	I/O	0		True_of_IOT16B	NONE	45	45
IOT16B	I/O	0		Comp_of_IOT16A	NONE	44	44
IOT17A	I/O	0		True_of_IOT17B	NONE		
IOT17B	I/O	0		Comp_of_IOT17A	NONE		
IOT18A	I/O	0		True_of_IOT18B	NONE		
IOT18B	I/O	0		Comp_of_IOT18A	NONE		
IOT20A	I/O	0		True_of_IOT20B	NONE		
IOT20B	I/O	0		Comp_of_IOT20A	NONE		
IOT21A	I/O	0		True_of_IOT21B	NONE		
IOT21B	I/O	0		Comp_of_IOT21A	NONE		

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOT22A	I/O	0		True_of_IOT22B	NONE		
IOT22B	I/O	0		Comp_of_IOT22A	NONE		
IOT23A	I/O	0		True_of_IOT23B	NONE		
IOT23B	I/O	0		Comp_of_IOT23A	NONE		
IOT24A	I/O	0		True_of_IOT24B	NONE	43	43
IOT24B	I/O	0		Comp_of_IOT24A	NONE	42	42
IOT25A	I/O	0		True_of_IOT25B	NONE		
IOT25B	I/O	0		Comp_of_IOT25A	NONE		
IOT26A	I/O	0		True_of_IOT26B	NONE		
IOT26B	I/O	0		Comp_of_IOT26A	NONE		
IOT27A	I/O	0		True_of_IOT27B	NONE		
IOT27B	I/O	0		Comp_of_IOT27A	NONE		
IOT2A	I/O	0		True_of_IOT2B	NONE		
IOT2B/MODE0	I/O	0	MODE0	Comp_of_IOT2A	NONE	GND <sup>[5]</sup>	GND <sup>[5]</sup>
IOT30A	I/O	0		True_of_IOT30B	NONE	41	41
IOT30B	I/O	0		Comp_of_IOT30A	NONE	40	40
IOT31A	I/O	0		True_of_IOT31B	NONE		
IOT31B	I/O	0		Comp_of_IOT31A	NONE		
IOT32A	I/O	0		True_of_IOT32B	NONE		
IOT32B	I/O	0		Comp_of_IOT32A	NONE		
IOT33A	I/O	0		True_of_IOT33B	NONE		
IOT33B	I/O	0		Comp_of_IOT33A	NONE		
IOT34A	I/O	0		True_of_IOT34B	NONE	39	39
IOT34B	I/O	0		Comp_of_IOT34A	NONE		
IOT35A	I/O	0		True_of_IOT35B	NONE		
IOT35B	I/O	0		Comp_of_IOT35A	NONE		
IOT36A	I/O	0		True_of_IOT36B	NONE		
IOT36B	I/O	0		Comp_of_IOT36A	NONE		

## 注!

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOT37A	I/O	0		True_of_IOT37B	NONE		
IOT37B	I/O	0		Comp_of_IOT37A	NONE		
IOT3A/MODE2	I/O	0	MODE2	True_of_IOT3B	NONE	GND <sup>[5]</sup>	GND <sup>[5]</sup>
IOT3B/MODE1	I/O	0	MODE1	Comp_of_IOT3A	NONE	GND <sup>[5]</sup>	GND <sup>[5]</sup>
IOT4A	I/O	0		True_of_IOT4B	NONE		
IOT4B	I/O	0		Comp_of_IOT4A	NONE		
IOT5A	I/O	0		True_of_IOT5B	NONE		
IOT5B	I/O	0		Comp_of_IOT5A	NONE		
IOT6A	I/O	0		True_of_IOT6B	NONE		
IOT6B	I/O	0		Comp_of_IOT6A	NONE		
IOT7A	I/O	0		True_of_IOT7B	NONE		
IOT7B	I/O	0		Comp_of_IOT7A	NONE		
IOT8A	I/O	0		True_of_IOT8B	NONE		
IOT8B	I/O	0		Comp_of_IOT8A	NONE		
IOT9A	I/O	0		True_of_IOT9B	NONE	47	47
IOT9B	I/O	0		Comp_of_IOT9A	NONE	46	46
VCC	Power	N/A				11	11
VCC	Power	N/A				37	37
VCCIO0/VCCIO3	Power	N/A				1	1
VCCIO1/VCCIO2	Power	N/A				25	25
VCCX	Power	N/A				36	36
VSS	Ground	N/A				2	
VSS	Ground	N/A				26	26
GPIO10/TDI <sup>[4]</sup>			BLE/TDI				2
GPIO9/TDO			BLE/TDO			4	4
GPIO8/TCK			BLE/TCK			5	5
GPIO11/TMS			BLE/TMS			7	7
XOUT			BLE			9	9

## 注！

[1][2] QN48封装和QN48E封装中，IOL10B/TCK和GPIO8/TCK共用5管脚，IOL10A/TMS和GPIO11/TMS共用7管脚。

[3][4] GW1NRF-4B的配置管脚TDO连接到BLE的配置管脚TDI，形成JTAG菊花链。

[5]该管脚内部接地。

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
XIN			BLE			10	10
ANT			BLE			12	12
VBAT2			BLE			13	13
ENABLE			BLE			14	14
LF_XIN			BLE			15	15
LF_XOUT			BLE			16	16
MCUVCC			BLE			27	27
VCCGPIO			BLE			28	28
VBAT1			BLE			29	29
SW_DCDC			BLE			30	30
GPIO5			BLE			34	34
GPIO6			BLE			38	38
GPIO7			BLE			48	48

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
<b>BANK3 True LVDS Pair</b>							
IOL11A/GCLKT_6	I/O	3	GCLKT_6	True_of_IOL11B	TRUE	8	
IOL11B/GCLKC_6	I/O	3	GCLKC_6	Comp_of_IOL11A	TRUE		
IOL13A	I/O	3		True_of_IOL13B	TRUE		
IOL13B	I/O	3		Comp_of_IOL13A	TRUE		
IOL15A	I/O	3		True_of_IOL15B	TRUE		
IOL15B	I/O	3		Comp_of_IOL15A	TRUE		
IOL17A	I/O	3		True_of_IOL17B	TRUE		
IOL17B	I/O	3		Comp_of_IOL17A	TRUE		
IOL2A	I/O	3		True_of_IOL2B	TRUE		
IOL2B	I/O	3		Comp_of_IOL2A	TRUE		
IOL4A/LPLL_T_fb	I/O	3	LPLL_T_fb	True_of_IOL4B	TRUE		
IOL4B/LPLL_C_fb	I/O	3	LPLL_C_fb	Comp_of_IOL4A	TRUE		
IOL6A	I/O	3		True_of_IOL6B	TRUE		
IOL6B	I/O	3		Comp_of_IOL6A	TRUE		
IOL8A	I/O	3		True_of_IOL8B	TRUE		
IOL8B	I/O	3		Comp_of_IOL8A	TRUE		
<b>BANK2 True LVDS Pair</b>							
IOB12A	I/O	2		True_of_IOB12B	TRUE		
IOB12B	I/O	2		Comp_of_IOB12A	TRUE		
IOB14A	I/O	2		True_of_IOB14B	TRUE		
IOB14B	I/O	2		Comp_of_IOB14A	TRUE		
IOB16A	I/O	2		True_of_IOB16B	TRUE		
IOB16B	I/O	2		Comp_of_IOB16A	TRUE		
IOB18A	I/O	2		True_of_IOB18B	TRUE		
IOB18B	I/O	2		Comp_of_IOB18A	TRUE		
IOB20A/GCLKT_4	I/O	2	GCLKT_4	True_of_IOB20B	TRUE	19	19
IOB20B/GCLKC_4	I/O	2	GCLKC_4	Comp_of_IOB20A	TRUE	20	20
IOB22A	I/O	2		True_of_IOB22B	TRUE		
IOB22B	I/O	2		Comp_of_IOB22A	TRUE		
IOB24A	I/O	2		True_of_IOB24B	TRUE		
IOB24B	I/O	2		Comp_of_IOB24A	TRUE		

管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOB26A	I/O	2		True_of_IOB26B	TRUE	21	21
IOB26B	I/O	2		Comp_of_IOB26A	TRUE	22	22
IOB2A	I/O	2		True_of_IOB2B	TRUE		
IOB2B	I/O	2		Comp_of_IOB2A	TRUE		
IOB30A	I/O	2		True_of_IOB30B	TRUE		
IOB30B	I/O	2		Comp_of_IOB30A	TRUE		
IOB32A	I/O	2		True_of_IOB32B	TRUE	23	23
IOB32B	I/O	2		Comp_of_IOB32A	TRUE	24	24
IOB34A	I/O	2		True_of_IOB34B	TRUE		
IOB34B	I/O	2		Comp_of_IOB34A	TRUE		
IOB36A	I/O	2		True_of_IOB36B	TRUE		
IOB36B	I/O	2		Comp_of_IOB36A	TRUE		
IOB4A	I/O	2		True_of_IOB4B	TRUE		
IOB4B	I/O	2		Comp_of_IOB4A	TRUE		
IOB6A	I/O	2		True_of_IOB6B	TRUE		
IOB6B	I/O	2		Comp_of_IOB6A	TRUE		
IOB8A	I/O	2		True_of_IOB8B	TRUE		
IOB8B	I/O	2		Comp_of_IOB8A	TRUE		
<b>BANK1 True LVDS Pair</b>							
IOR11A/GCLKT_3	I/O	1	GCLKT_3	True_of_IOR11B	TRUE	32	32
IOR11B/GCLKC_3	I/O	1	GCLKC_3	Comp_of_IOR11A	TRUE	31	31
IOR13A	I/O	1		True_of_IOR13B	TRUE		
IOR13B	I/O	1		Comp_of_IOR13A	TRUE		
IOR15A	I/O	1		True_of_IOR15B	TRUE		
IOR15B	I/O	1		Comp_of_IOR15A	TRUE		
IOR17A	I/O	1		True_of_IOR17B	TRUE		
IOR17B	I/O	1		Comp_of_IOR17A	TRUE		
IOR2A	I/O	1		True_of_IOR2B	TRUE		
IOR2B	I/O	1		Comp_of_IOR2A	TRUE		
IOR4A/RPLL_T_fb	I/O	1	RPLL_T_fb	True_of_IOR4B	TRUE		
IOR4B/RPLL_C_fb	I/O	1	RPLL_C_fb	Comp_of_IOR4A	TRUE		
IOR6A	I/O	1		True_of_IOR6B	TRUE		



管脚名	功能	BANK	配置功能	差分Pair	LVDS	QN48	QN48E
IOR6B	I/O	1		Comp_of_IOR6A	TRUE		
IOR8A	I/O	1		True_of_IOR8B	TRUE		
IOR8B	I/O	1		Comp_of_IOR8A	TRUE		

注！ VCCX不能小于最大的VCCIO。				
<b>GW1NRF-4B QN48封装电源供电要求</b>				
名称	描述	最小值	最大值	
VCC	核电压	LV版本核电压	1.14V	1.26V
		UV版本核电压	1.71V	3.6V
VCCIO0/VCCIO3	I/O Bank电源电压，VCCIO0和VCCIO3内部连接在一起	1.14V	3.6V	
VCCIO1/VCCIO2	I/O Bank电源电压，VCCIO1和VCCIO2内部连接在一起	1.14V	3.6V	
VCCX	辅助电压	2.375V	3.6V	
注！ epad强烈推荐接地，但epad非必须接地。				
<b>GW1NRF-4B QN48E封装电源供电要求</b>				
名称	描述	最小值	最大值	
VCC	核电压	1.14V	1.26V	
VCCIO0/VCCIO3	I/O Bank电源电压，VCCIO0和VCCIO3内部连接在一起	1.14V	3.6V	
VCCIO1/VCCIO2	I/O Bank电源电压，VCCIO1和VCCIO2内部连接在一起	1.14V	3.6V	
VCCX	辅助电压	2.375V	3.6V	
注！ epad强烈推荐接地，但epad非必须接地。				