



# GW5AT 系列 FPGA 产品 封装与管脚手册

UG983-1.1.7, 2024-07-19

版权所有 © 2024 广东高云半导体科技股份有限公司

**GOWIN**高云、Gowin、晨熙、高云均为广东高云半导体科技股份有限公司注册商标，本手册中提到的其他任何商标，其所有权利属其拥有者所有。未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

### **免责声明**

本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止反言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对文档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改文档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些文档进行适时的更新。

## 版本信息

日期	版本	说明
2023/04/20	1.0	初始版本。
2023/05/25	1.1	新增 PG484 封装。
2023/07/06	1.1.1	新增 PG676A 封装。
2023/08/21	1.1.2	新增 UG324 封装。
2023/11/30	1.1.3	<ul style="list-style-type: none"><li>● 新增 UG324A 封装信息。</li><li>● 优化“2 概述”中“表 2-1 封装和最大用户 I/O 信息、LVDS 对数”。</li></ul>
2024/02/02	1.1.4	<ul style="list-style-type: none"><li>● 新增 GW5AT-75 器件 UG484 封装信息。</li><li>● 更新所有封装的 IO 信息。</li></ul>
2024/03/29	1.1.5	新增 GW5AT-60 器件 PG484A 和 UG225 封装信息。
2024/06/28	1.1.6	<ul style="list-style-type: none"><li>● 更新电源管脚名称。</li><li>● 删除 GW5AT-138 器件 UG324 封装信息。</li><li>● 新增 GW5AT-60 器件 UG324S 封装信息。</li></ul>
2024/07/19	1.1.7	更新“图 4-9 封装尺寸 PG676A”的 ddd 值。

# 目录

目录 .....	i
图目录 .....	iii
表目录 .....	iv
<b>1 关于本手册 .....</b>	<b>1</b>
1.1 手册内容 .....	1
1.2 相关文档 .....	1
1.3 术语、缩略语 .....	1
1.4 技术支持与反馈 .....	2
<b>2 概述 .....</b>	<b>3</b>
2.1 无铅封装 .....	3
2.2 封装和最大用户 I/O 信息 .....	3
2.3 电源管脚 .....	4
2.4 管脚数目 .....	4
2.4.1 GW5AT-138 器件管脚数目 .....	4
2.4.2 GW5AT-75 器件管脚数目 .....	5
2.4.3 GW5AT-60 器件管脚数目 .....	7
2.5 I/O BANK 说明 .....	8
<b>3 管脚分布示意图 .....</b>	<b>10</b>
3.1 GW5AT-138 器件管脚分布示意图 .....	10
3.1.1 FPG676A (Flip Chip) 管脚分布示意图 .....	10
3.1.2 PG484A 管脚分布示意图 .....	12
3.1.3 PG484 管脚分布示意图 .....	13
3.1.4 PG676A 管脚分布示意图 .....	14
3.1.5 UG324A 管脚分布示意图 .....	16
3.2 GW5AT-75 器件管脚分布示意图 .....	17
3.2.1 UG484 管脚分布示意图 .....	17
3.3 GW5AT-60 器件管脚分布示意图 .....	18
3.3.1 PG484A 管脚分布示意图 .....	18

---

3.3.2 UG225 管脚分布示意图 .....	20
3.3.3 UG324S 管脚分布示意图 .....	21
<b>4 封装尺寸 .....</b>	<b>22</b>
4.1 封装尺寸 FPG676A (Flip Chip) (27mm x 27mm, GW5AT-138 ) .....	22
4.2 封装尺寸 PG484A (23mm x 23mm, GW5AT-138) .....	24
4.3 封装尺寸 PG484A (23mm x 23mm, GW5AT-60) .....	26
4.4 封装尺寸 PG484 (23mm x 23mm, GW5AT-138) .....	28
4.5 封装尺寸 PG676A (27mm x 27mm, GW5AT-138) .....	30
4.6 封装尺寸 UG324A (15mm x 15mm, GW5AT-138) .....	32
4.7 封装尺寸 UG484 (19mm x 19mm, GW5AT-75) .....	34
4.8 封装尺寸 UG225 (13mm x 13mm, GW5AT-60) .....	36
4.9 封装尺寸 UG324S (15mm x 15mm, GW5AT-60) .....	38

# 图目录

图 3-1 GW5AT-138 器件 FPG676A (Flip Chip) 封装管脚分布示意图 (顶视图) .....	10
图 3-2 GW5AT-138 器件 PG484A 封装管脚分布示意图 (顶视图) .....	12
图 3-3 GW5AT-138 器件 PG484 封装管脚分布示意图 (顶视图) .....	13
图 3-4 GW5AT-138 器件 PG676A 封装管脚分布示意图 (顶视图) .....	14
图 3-6 GW5AT-138 器件 UG324A 封装管脚分布示意图 (顶视图) .....	16
图 3-7 GW5AT-75 器件 UG484 封装管脚分布示意图 (顶视图) .....	17
图 3-8 GW5AT-60 器件 PG484A 封装管脚分布示意图 (顶视图) .....	18
图 3-9 GW5AT-60 器件 UG225 封装管脚分布示意图 (顶视图) .....	20
图 3-9 GW5AT-60 器件 UG324S 封装管脚分布示意图 (顶视图) .....	21
图 4-1 封装尺寸 FPG676A (Flip Chip).....	22
图 4-2 推荐 PCB Layout FPG676A (Flip Chip).....	23
图 4-3 封装尺寸 PG484A (GW5AT-138).....	24
图 4-4 推荐 PCB Layout PG484A (GW5AT-138).....	25
图 4-5 封装尺寸 PG484A (GW5AT-60).....	26
图 4-6 推荐 PCB Layout PG484A (GW5AT-60).....	27
图 4-7 封装尺寸 PG484 .....	28
图 4-8 推荐 PCB Layout PG484 .....	29
图 4-9 封装尺寸 PG676A.....	30
图 4-10 推荐 PCB Layout PG676A .....	31
图 4-13 封装尺寸 UG324A .....	32
图 4-14 推荐 PCB Layout UG324A .....	33
图 4-15 封装尺寸 UG484.....	34
图 4-16 推荐 PCB Layout UG484.....	35
图 4-17 封装尺寸 UG225.....	36
图 4-18 推荐 PCB Layout UG225.....	37
图 4-17 封装尺寸 UG324S .....	38
图 4-18 推荐 PCB Layout UG324S .....	39

# 表目录

表 1-1 术语、缩略语 .....	1
表 2-1 封装和最大用户 I/O 信息、LVDS 对数 .....	3
表 2-2 电源管脚 .....	4
表 2-3 GW5AT-138 器件管脚数目列表 .....	4
表 2-4 GW5AT-75 器件管脚数目列表 .....	5
表 2-5 GW5AT-60 器件管脚数目列表 .....	7
表 3-1 GW5AT-138 器件 FPG676A (Flip Chip) 其他管脚 .....	11
表 3-2 GW5AT-138 器件 PG484A 其他管脚 .....	12
表 3-3 GW5AT-138 器件 PG484 其他管脚 .....	13
表 3-4 GW5AT-138 器件 PG676A 其他管脚 .....	15
表 3-6 GW5AT-138 器件 UG324A 其他管脚 .....	16
表 3-7 GW5AT-75 器件 UG484 其他管脚 .....	17
表 3-8 GW5AT-60 器件 PG484A 其他管脚 .....	19
表 3-9 GW5AT-60 器件 UG225 其他管脚 .....	20
表 3-9 GW5AT-60 器件 UG324S 其他管脚 .....	21

# 1 关于本手册

## 1.1 手册内容

GW5AT 系列 FPGA 产品封装与管脚手册主要包括高云半导体 GW5AT 系列 FPGA 产品的封装介绍、管脚定义说明、管脚数目列表、管脚分布示意图以及封装尺寸图。

## 1.2 相关文档

通过登录高云半导体网站 [www.gowinsemi.com](http://www.gowinsemi.com) 可以下载、查看以下相关文档：

- [DS1225, Arora V 60K FPGA 产品数据手册](#)
- [DS981, Arora V 138K & 75K FPGA 产品数据手册](#)
- [UG982, GW5AT-138 器件 Pinout 手册](#)
- [UG1221, GW5AT-75 器件 Pinout 手册](#)
- [UG1222, GW5AT-60 器件 Pinout 手册](#)

## 1.3 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
FPG	FCPBGA	FCPBGA 封装
FPGA	Field Programmable Gate Array	现场可编程门阵列
GPIO	Gowin Programmable IO	高云可编程通用管脚
PG	PBGA	PBGA 封装
UG	UBGA	UBGA 封装



## 1.4 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：[www.gowinsemi.com](http://www.gowinsemi.com)

E-mail：[support@gowinsemi.com](mailto:support@gowinsemi.com)

Tel: +86 755 8262 0391

# 2 概述

高云半导体 GW5AT 系列 FPGA 产品是高云半导体晨熙®家族第五代产品，内部资源丰富，具有全新构架且支持 AI 运算的高性能 DSP，高速 LVDS 接口以及丰富的 BSRAM 存储器资源，同时集成自主研发的 DDR3、支持多种协议的 12.5Gbps SerDes，提供多种管脚封装形式，适用于低功耗、高性能及兼容性设计等应用场合。

高云半导体同时提供面向市场自主研发的新一代 FPGA 硬件开发环境，支持 GW5AT 系列 FPGA 产品，能够完成 FPGA 综合、布局、布线、产生数据流文件及下载等一站式工作。

## 2.1 无铅封装

GW5AT 系列 FPGA 产品采用无铅工艺封装，绿色环保，符合欧盟的 RoHS 指令。GW5AT 系列 FPGA 产品物质成分信息符合 IPC-1752 标准文件。

## 2.2 封装和最大用户 I/O 信息

表 2-1 封装和最大用户 I/O 信息、LVDS 对数

封装			间距 (mm)	尺寸 (mm)	E-pad 尺寸 (mm)	GW5AT-60	GW5AT-75	GW5AT-138
名称	类型	描述						
FPG676A	FPG676A	Flip Chip	1.0	27x27	-	-	-	311 (150)
PG484	PBGA	Wire Bond	1.0	23x23	-	-	-	271 (133)
PG484A	PBGA	Wire Bond	1.0	23x23	-	297(143)	-	291 (143)
PG676A	PBGA	Wire Bond	1.0	27x27	-	-	-	311 (150)
UG225	UBGA	Wire Bond	0.8	13x13	-	113(53)	-	-
UG324A	UBGA	Wire Bond	0.8	15x15	-	-	-	141 (68)
UG324S	UBGA	Wire Bond	0.8	15x15	-	198(98)	-	-
UG484	UBGA	Wire Bond	0.8	19x19	-	-	311 (150)	-

## 2.3 电源管脚

表 2-2 电源管脚

VDD12_MIPI	VDDA_MIPI	VDDD_MIPI	VDDX_MIPI
VDDA_Q0	VDDA_Q1	VDDHA_Q0	VDDHA_Q1
VDDT_Q0	VDDT_Q1	VDDT_Q1	VCCIO2
VCCIO3	VCCIO4	VCCIO5	VCCIO6
VCCIO7	VCCIO8	VCCIO9	VCCIO10
VCCIO11	VCCIO12	VCC	VCCX
VREFP	VREFN	V_EFUSE	VCC_ADC
VCC_LDO			

## 2.4 管脚数目

### 2.4.1 GW5AT-138 器件管脚数目

表 2-3 GW5AT-138 器件管脚数目列表

管脚类型		GW5AT-138				
		FPG676A (Flip Chip)	PG484A	PG484	PG676A	UG324A
I/O 单端/差分对/LVDS <sup>[1]</sup>	BANK0	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0
	BANK1	0/0/0	0/0/0	0/0/0	0/0/0	0/0/0
	BANK2	50/24/24	50/24/24	50/24/24	50/24/24	25/12/12
	BANK3	50/24/24	50/24/24	50/24/24	50/24/24	25/12/12
	BANK4	50/24/24	50/24/24	50/24/24	50/24/24	50/24/24
	BANK5	50/24/24	35/17/17	35/17/17	50/24/24	13/6/6
	BANK6	50/24/24	50/24/24	50/24/24	50/24/24	13/6/6
	BANK7	50/24/24	50/24/24	30/14/14	50/24/24	4/2/2
	BANK10	12/6/6	12/6/6	12/6/6	12/6/6	12/6/6
最大用户 I/O 总数 <sup>[2]</sup>		311	296	276	311	141
差分对		150	143	133	150	68
True LVDS 输出		150	143	133	150	68
VCCIO0		0	0	0	0	0
VCCIO1		0	0	0	0	0
VCCIO2		6	6	6	6	4
VCCIO3		6	6	6	6	3
VCCIO4		6	6	6	6	7
VCCIO5		6	5	5	6	2
VCCIO6		6	6	6	6	2
VCCIO7		6	6	6	6	2
VCCIO10		2	2	2	2	2
VCCX		3	3	3	3	3

管脚类型	GW5AT-138				
	FPG676A (Flip Chip)	PG484A	PG484	PG676A	UG324A
VCC	13	14	14	13	18
VCC_LDO	6	6	6	6	1
VDDHA_Q1	1	1	0	0	0
VDDHA_Q0	1	1	2	0	1
VDDHA_Q0/VDDHA_Q1	0	0	0	2	0
VDDA_Q1/VDDD_Q1	3	0	0	0	0
VDDA_Q0/VDDD_Q0	3	0	0	0	0
VDDA_Q0	0	3	3	3	2
VDDA_Q1	0	0	0	3	0
VDDT_Q1	2	0	0	2	0
VDDT_Q0	2	2	2	2	2
VDDA_MIPI	0	0	0	2	0
VDDD_MIPI	0	0	0	2	0
VDDX_MIPI	1	0	1	1	1
VDDA_MIPI/VDDD_MIPI	4	0	2	0	3
VSS	120	88	88	120	76
MODE0	1	1	1	1	1
MODE1	1	1	1	1	1
MODE2	1	1	1	1	1
NC	102	8	5	103	9

注!

- <sup>[1]</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- <sup>[2]</sup> RECONFIG\_N 不能复用为 I/O。

## 2.4.2 GW5AT-75 器件管脚数目

表 2-4 GW5AT-75 器件管脚数目列表

管脚类型	GW5AT-75	
	UBGA484	
I/O 单端/差分对/LVDS <sup>[1]</sup>	BANK0	0/0/0
	BANK1	0/0/0
	BANK2	50/19/19
	BANK3	50/19/19
	BANK4	50/0/0
	BANK5	50/20/20
	BANK6	50/19/19
	BANK7	50/18/18
	BANK10	11/0/0

管脚类型	GW5AT-75
	UBGA484
最大用户 I/O 总数 <sup>[2]</sup>	311
差分对	150
True LVDS 输出	150
VCCIO2	3
VCCIO3	4
VCCIO4	4
VCCIO5	5
VCCIO6	3
VCCIO7	3
VCCIO10	2
VCCIO11/VCCX/VDDX_MIPi	2
VCC	12
VCC_LDO	3
VDDA_MIPi/VDDD_MIPi	2
VDDA_Q0	2
VDDHA_Q0/VDDHA_Q1	2
VDDT_Q0	3
VDDA_Q1	2
VDDT_Q1	3
VSS	52
MODE0	1
MODE1	1
MODE2	1
NC	1

注!

- <sup>[1]</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。
- <sup>[2]</sup> RECONFIG\_N 不能复用为 I/O。

## 2.4.3 GW5AT-60 器件管脚数目

表 2-5 GW5AT-60 器件管脚数目列表

管脚类型		GW5AT-60		
		PBGA484A	UBGA324S	UBGA225
I/O 单端/差分对/LVDS [1]	BANK0	0/0/0	0/0/0	0/0/0
	BANK1	25/12/12	34/17/17	8/4/4
	BANK2	26/12/12	22/11/11	6/3/3
	BANK3	8/4/4	14/7/7	8/4/4
	BANK4	16/8/8	16/8/8	6/3/3
	BANK5	34/16/16	34/16/16	20/9/9
	BANK6	20/10/10	0/0/0	0/0/0
	BANK7	24/12/12	0/0/0	0/0/0
	BANK8	24/12/12	0/0/0	16/8/8
	BANK9	66/33/33	56/28/28	36/18/18
	BANK10	25/12/12	8/4/4	5/2/2
	BANK11	25/12/12	10/5/5	4/2/2
BANK12	4/2/0	4/2/0	4/2/0	
最大用户 I/O 总数		297	198	113
差分对		145	98	55
True LVDS 输出		143	96	53
VCCIO1		3	3	0
VCCIO2		3	3	0
VCCIO2		0	2	0
VCCIO4		3	2	0
VCCIO5		3	2	2
VCCIO6		2	0	0
VCCIO7		2	0	0
VCCIO8		2	0	2
VCCIO9		6	6	2
VCCIO10		3	2	0
VCCIO11		3	2	0
VCCIO1/VCCIO2		0	0	1
VCCIO10/VCCIO11		0	0	2
VCCIO12/VCCIO3/VCCIO4		0	0	2
VCCIO12/VCCIO3		2	0	0
VCCIO12/VCCIO6/VCCIO7/VCCIO8/ VCCX/VDDHA_Q0		0	11	0
VCC		14	11	7
VCCX		4	0	0

管脚类型	GW5AT-60		
	PBGA484A	UBGA324S	UBGA225
VDD12_MIP1	0	4	1
VDDA_MIP1/VDDD_MIP1	0	0	3
VDDX_MIP1/VCCIO6/VCCIO7/VCCX	0	0	6
VDDA_Q0	3	0	3
VDDHA_Q0	1	0	2
VDDT_Q0	2	0	3
VCC_ADC	1	0	1
V_EFUSE	1	1	1
VREFN	1	0	0
VREFP	1	0	0
VSS	87	45	35
MODE0	1	1	1
MODE1	1	1	1
MODE2	1	0	0
NC	15	7	0

注!

<sup>[1]</sup>单端/差分 I/O 的数目包含 CLK 管脚、下载管脚。

## 2.5 I/O BANK 说明





GW5AT-138 的 I/O 包括 6 个 GPIO Bank (Bank2~7), 2 个 SerDes Bank 以及 1 个配置用 Bank (Bank 10), Bank 10 也可以复用为 I/O Bank。

详细的 Bank 分布示意图请参考 [DS1225, Arora V 60K FPGA 产品数据手册](#), [DS981, Arora V 138K & 75K FPGA 产品数据手册>2.3 输入输出模块](#)。

本手册列举了 GW5AT 系列 FPGA 产品每种封装的管脚分布示意图, 详细信息请参考第 3 章管脚分布示意图。GW5AT 系列 FPGA 产品的不同 BANK 用不同颜色区分。

用户 I/O、电源、地使用不同的符号和颜色来区分。GW5AT 系列 FPGA 产品管脚示意图中管脚定义如下所示:

- “” 表示 BANK2 中的 I/O。
- “” 表示 BANK3 中的 I/O。
- “” 表示 BANK4 中的 I/O。
- “” 表示 BANK5 中的 I/O。
- “” 表示 BANK6 中的 I/O。
- “” 表示 BANK7 中的 I/O。
- “” 表示 BANK10 中的 I/O。

- “” 表示 SerDes Bank Q0、SerDes Bank Q1、MIPI、ADC 中的 DIO。
- “” 表示 VCC、VCCX、VCCIO，填充颜色不变。
- “” 表示 VSS，填充颜色不变。
- “” 表示 NC。



# 3 管脚分布示意图

## 3.1 GW5AT-138 器件管脚分布示意图

### 3.1.1 FPG676A (Flip Chip) 管脚分布示意图

图 3-1 GW5AT-138 器件 FPG676A (Flip Chip) 封装管脚分布示意图 (顶视图)

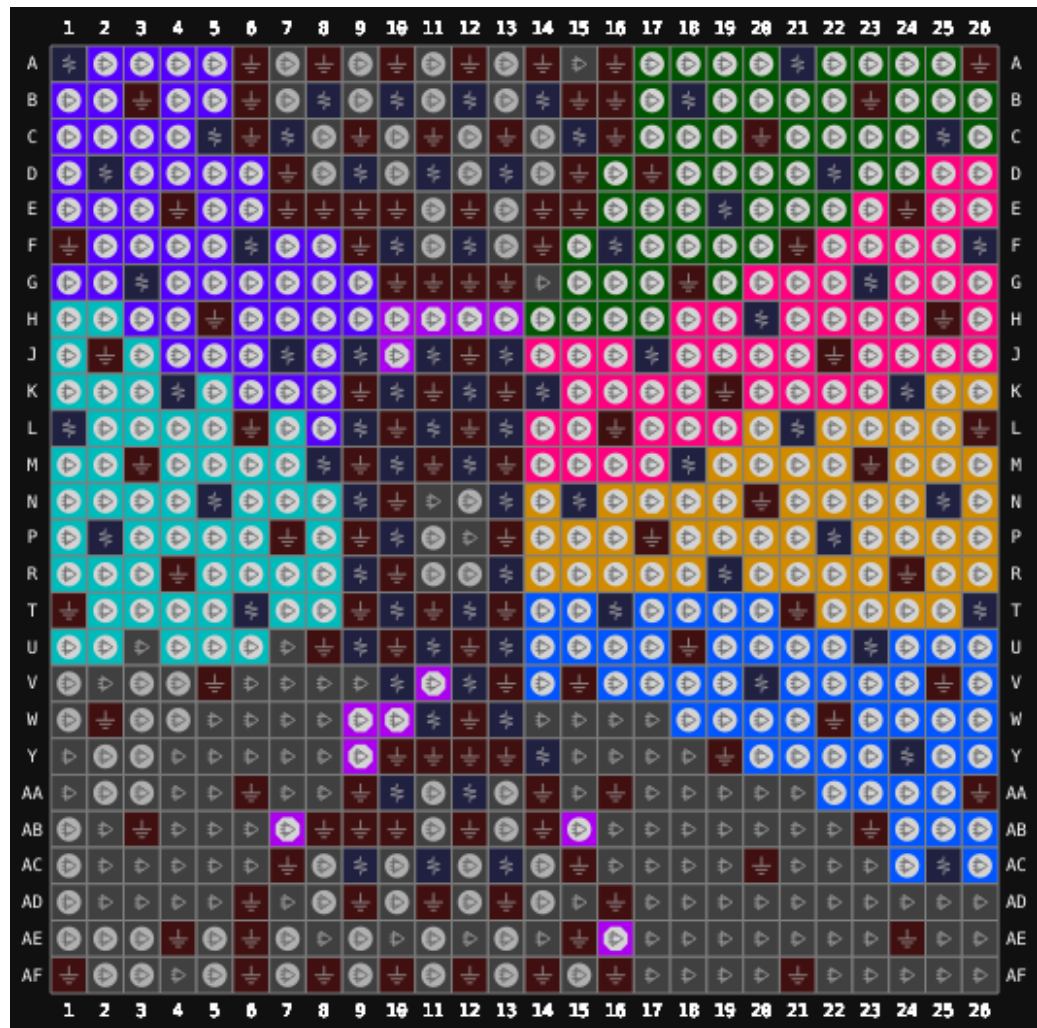


表 3-1 GW5AT-138 器件 FPG676A (Flip Chip)其他管脚

VCCIO2	V20,U23,T26,Y24,AC25,T16
VCCIO3	R19,K24,N25,N15,P22,L21
VCCIO4	F26,M18,J17,H20,G23,K14
VCCIO5	C25,D22,F16,A21,B18,E19
VCCIO6	J7,D2,F6,C5,A1,G3
VCCIO7	M8,K4,P2,T6,L1,N5
VCCIO10	W11,Y14
VCCX	N9,L9,J9
VCC	L11,V10,P10,L13,K12,V12,K10,T12,M10,T10,J11,J13,U11
VCC_LDO	C15,B8,B14,C7,B12,B10
VDDHA_Q1	R9
VDDHA_Q0	U9
VDDA_Q1/VDDD_Q1	AC9,AC13,AC11
VDDA_Q0/VDDD_Q0	D11,D9,D13
VDDT_Q1	AA12,AA10
VDDT_Q0	F10,F12
VDDX_MIPI	M12
VDDA_MIPI/VDDD_MIPI	N13,R13,U13,W13
VSS	M11,AE15,B15,A10,A12,A14,A16,A26,A6,A8,AA14,A16,AA26,AA6,AB10,AB12,AB14,AB23,AB3,AA9,AB8,AC15,AC20,AC7,AD11,AD13,AD6,AD9,AD16,AE24,AE4,AE6,AF1,AF10,AF12,AF14,AF16,AF21,AF6,AF8,B16,B23,B3,B6,C11,C13,C16,C20,C6,C9,D15,D17,D7,E10,E12,E14,E24,E4,E7,E8,E9,F1,F14,F21,F9,G10,G11,AB9,G13,Y12,G18,G12,H25,H5,J12,J2,J22,K11,K13,K19,K9,L10,L12,L16,L26,L6,M13,M23,M3,M9,N10,N20,P13,P17,P7,P9,R10,R24,R4,T1,T11,T13,T21,T9,U10,U12,U18,U8,V15,V25,V5,E15,W12,W2,W22,Y11,Y10,Y13,Y19,V13

### 3.1.2 PG484A 管脚分布示意图

图 3-2 GW5AT-138 器件 PG484A 封装管脚分布示意图（顶视图）

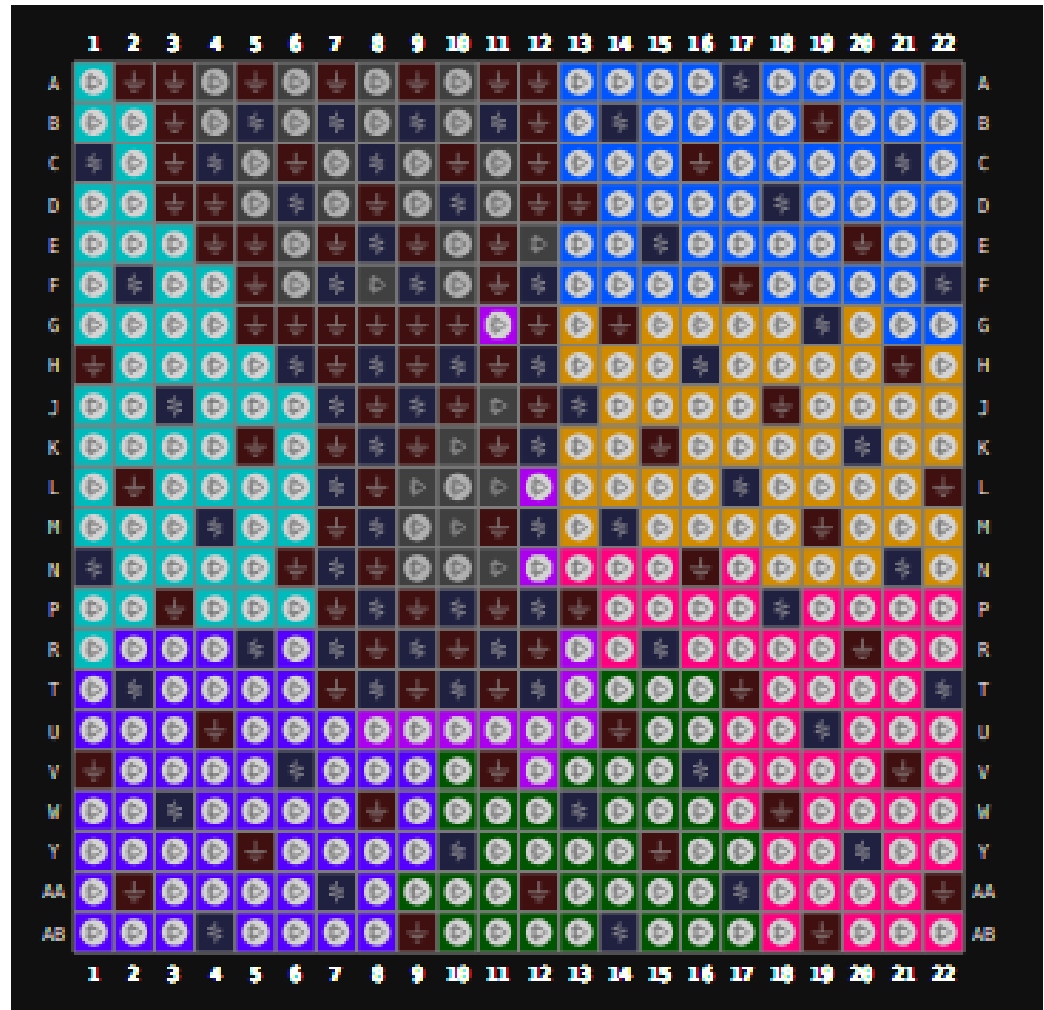


表 3-2 GW5AT-138 器件 PG484A 其他管脚

VCCIO2	B14,D18,E15,F22,A17,C21
VCCIO3	L17,J13,H16,G19,K20,N21
VCCIO4	U19,Y20,T22,M14,P18,R15
VCCIO5	W13,V16,AA17,AB14,Y10
VCCIO6	AA7,V6,W3,T2,R5,AB4
VCCIO7	C1,J3,N1,M4,H6,F2
VCCIO10	F12,T12
VCCX	P12,M12,R11
VCC	H8,T8,R9,H10,P8,N7,J7,R7,K8,L7,P10,T10,J9,M8
VCC_LDO	B7,B9,B5,B11,C4,C8
VDDHA_Q1	K12
VDDHA_Q0	H12
VDDA_Q0/VDDD_Q0	F7,D10,D6
VDDT_Q0	E8,F9

VSS	K9,D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,A B9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12, D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G 9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5, K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7, P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,T17,U4,U14,V 1,V11,V21,W8,W18,Y5,Y15
-----	---

### 3.1.3 PG484 管脚分布示意图

图 3-3 GW5AT-138 器件 PG484 封装管脚分布示意图（顶视图）

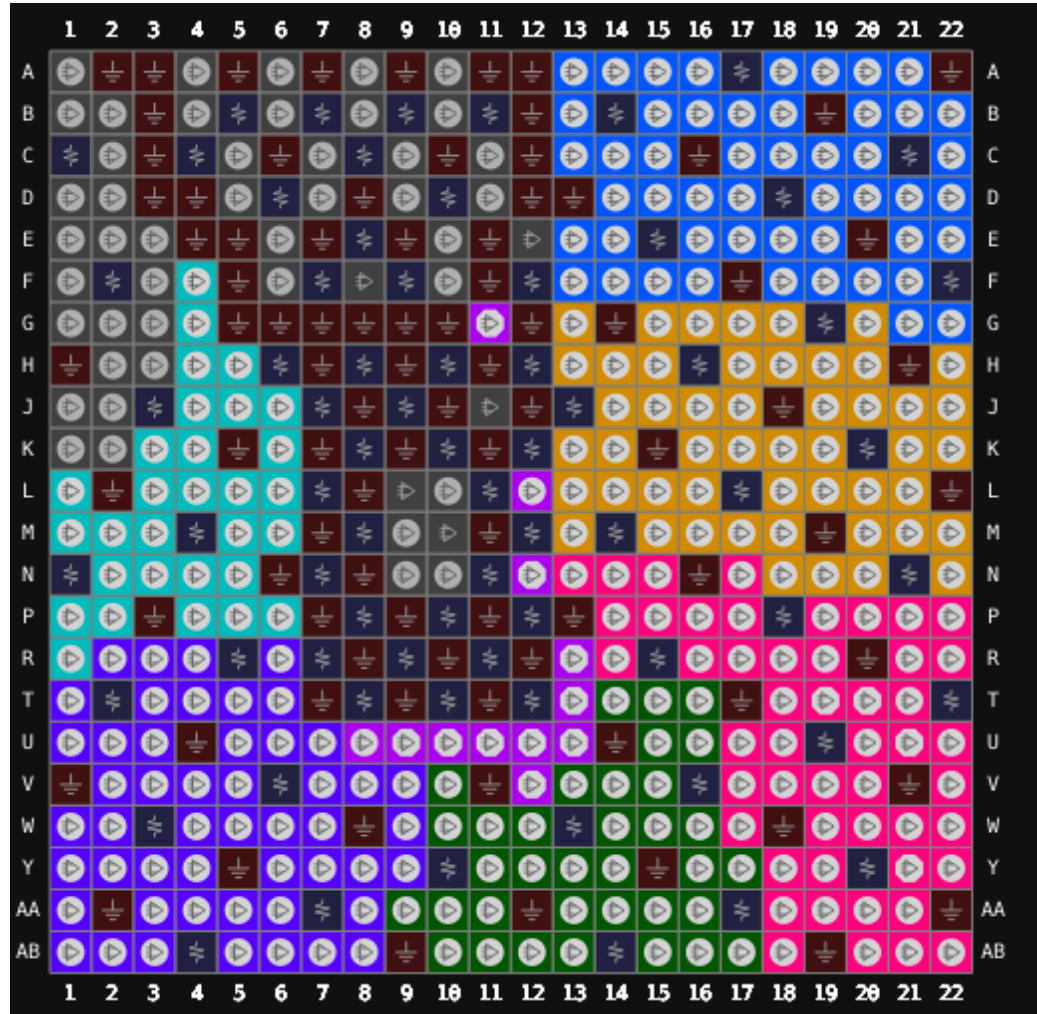


表 3-3 GW5AT-138 器件 PG484 其他管脚

VCCIO2	B14,D18,E15,F22,A17,C21
VCCIO3	L17,J13,H16,G19,K20,N21
VCCIO4	U19,Y20,T22,M14,P18,R15
VCCIO5	W13,V16,AA17,AB14,Y10
VCCIO6	AA7,V6,W3,T2,R5,AB4
VCCIO7	C1,J3,N1,M4,H6,F2
VCCIO10	F12,T12
VCCX	P12,M12,R11
VCC	H8,T8,R9,H10,P8,N7,J7,R7,K8,L7,P10,T10,J9,M8

VCC_LDO	B7,B9,B5,B11,C4,C8
VDDX_MIPI	K10
VDDA_MIPI/VDDD_MIPI	L11,N11
VDDHA_Q0	H12, K12
VDDA_Q0/VDDD_Q0	F7,D10,D6
VDDT_Q0	E8,F9
VSS	K9,D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,AB9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12,D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5,K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7,P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,T17,U4,U14,V1,V11,V21,W8,W18,Y5,Y15

### 3.1.4 PG676A 管脚分布示意图

图 3-4 GW5AT-138 器件 PG676A 封装管脚分布示意图（顶视图）

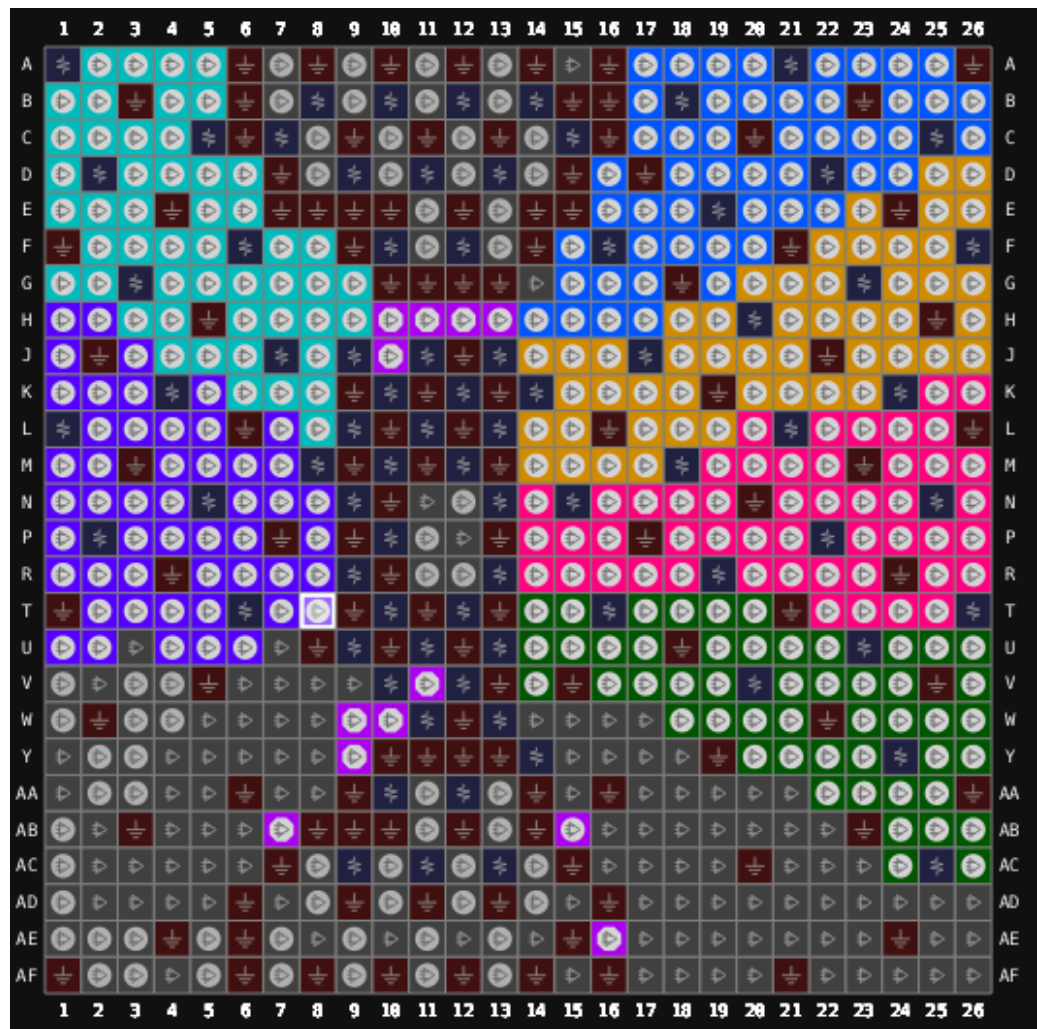


表 3-4 GW5AT-138 器件 PG676A 其他管脚

VCCIO2	E19,C25,A21,D22,F16,B18
VCCIO3	G23,K14,M18,H20,F26,J17
VCCIO4	L21,P22,N15,K24,N25,R19
VCCIO5	Y24,T16,U23,V20,AC25,T26
VCCIO6	L1,P2,N5,T6,K4,M8
VCCIO7	J7,D2,A1,G3,C5,F6
VCCIO10	Y14,W11
VCCX	N9,L9,J9
VCC	V12,V10,T12,L13,T10,L11,K12,M10,U11,K10,J11,P10,J13
VCC_LDO	B12,B10,C7,C15,B14,B8
VDDX_MIPI	M12
VDDA_MIPI	N13,R13
VDDD_MIPI	U13,W13
VDDHA_Q0/VDDHA_Q1	U9,R9
VDDA_Q0	AA12,AC11,AA10
VDDT_Q0	AC13,AC9
VDDA_Q1	F12,D9,F10
VDDT_Q1	D13,D11
VSS	M11,AE15,B15,A10,A12,A14,A16,A26,A6,A8,AA14,AA16,AA26,AA6,AB10,AB12,AB14,AB23,AB3,AA9,AB8,AC15,AC20,AC7,AD11,AD13,AD6,AD9,AD16,AE24,AE4,AE6,AF1,AF10,AF12,AF14,AF16,AF21,AF6,AF8,B16,B23,B3,B6,C11,C13,C16,C20,C6,C9,D15,D17,D7,E10,E12,E14,E24,E4,E7,E8,E9,F1,F14,F21,F9,G10,G11,AB9,G13,Y12,G18,G12,H25,H5,J12,J2,J22,K11,K13,K19,K9,L10,L12,L16,L26,L6,M13,M23,M3,M9,N10,N20,P13,P17,P7,P9,R10,R24,R4,T1,T11,T13,T21,T9,U10,U12,U18,U8,V15,V25,V5,E15,W12,W2,W22,Y11,Y10,Y13,Y19,V13

### 3.1.5 UG324A 管脚分布示意图

图 3-5 GW5AT-138 器件 UG324A 封装管脚分布示意图（顶视图）

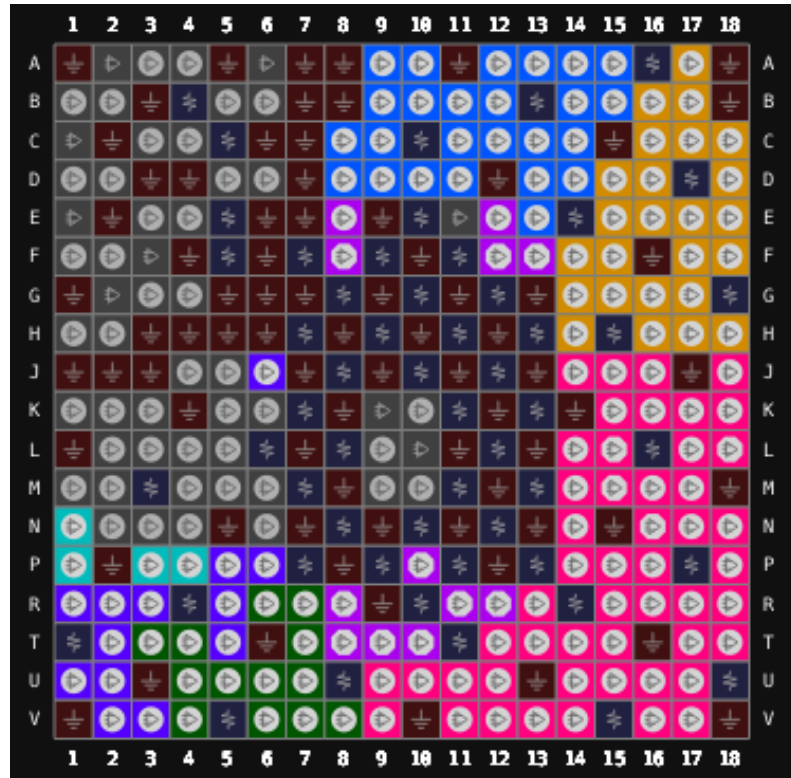


表 3-5 GW5AT-138 器件 UG324A 其他管脚

VCCIO2	A16,C10,D17,B13
VCCIO3	H15,G18,E14
VCCIO4	T11,P17,V15,R14,L16,U8,U18
VCCIO5	T1,V5
VCCIO6	P7,R4
VCCIO7	L6,M3
VCCIO10	E10,R10
VCCX	K13,M13,P13
VCC	P9,K7,L12,N8,N10,F9,G8,H7,P11,F7,L8,K11,M7,J8, H9,M11,J12,N12
VCC_LDO	H13
VDDX_MIPI	J10
VDDA_MIPI/VDDD_MIPI	F11,H11,G10
VDDHA_Q0	G12
VDDA_Q0	E5,F5
VDDT_Q0	B4,C5
VSS	A1,A5,A7,A8,A11,A18,B3,B7,B8,B18,C2,C6,C7,C15, D3,D4,D7,D12,E2,E6,E7,E9,F4,F6,F10,F16,G1,G5,G 6,G7,G9,G11,G13,H3,H4,H5,H6,H8,H10,H12,J1,J2,J 3,J7,J11,J13,J17,K4,K8,K12,K14,L1,L7,L11,L13,M8, M12,M18,N5,N7,N9,N11,N13,N15,P2,P8,P12,R9,T6, T16,U3,U13,V1,V10,V18,J9



### 3.2 GW5AT-75 器件管脚分布示意图

#### 3.2.1 UG484 管脚分布示意图

图 3-6 GW5AT-75 器件 UG484 封装管脚分布示意图（顶视图）

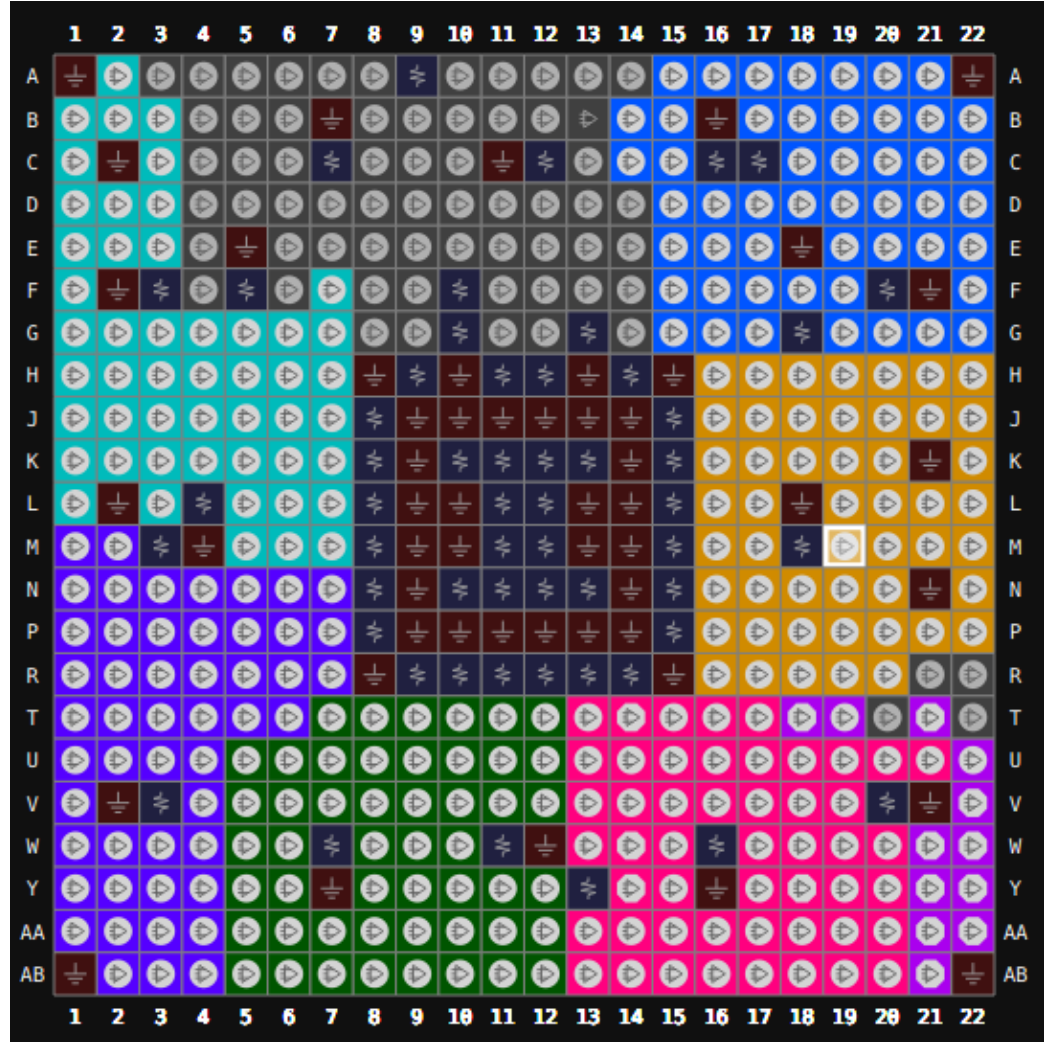


表 3-6 GW5AT-75 器件 UG484 其他管脚

VCCIO2	G18,F20,L15
VCCIO3	P15,N15,M15,M18
VCCIO4	R13,R12,R14,Y13
VCCIO5	R11,R9,R10,W11,W7
VCCIO6	P8,N8,V3
VCCIO7	L8,M3,M8
VCCIO10	V20,W16
VCCIO11/VCCX/VDDX_MIPI	L4,F3
VCC_LDO	K8,J8,F5
VCC	L11,M12,N12,M11,K10,K12,N11,N10,K13,N13,L12,K11
VDDT_Q1	C12,H14,H12



VDDA_Q1	C16,G13
VDDT_Q0	F10,C17,H11
VDDHA_Q0/VDDHA_Q1	K15,J15
VDDA_Q0	C7,G10
VDDA_MIPI/VDDD_MIPI	H9,A9
VSS	A22,AB22,F21,K21,N21,V21,E18,L18,B16,Y16,H15,R15,J14,K14,L14,M14,N14,P14,H13,J13,L13,M13,P13,J12,P12,W12,C11,J11,P11,H10,J10,L10,M10,P10,J9,K9,L9,M9,N9,P9,H8,R8,B7,Y7,E5,M4,C2,F2,L2,V2,A1,AB1

### 3.3 GW5AT-60 器件管脚分布示意图

#### 3.3.1 PG484A 管脚分布示意图

图 3-7 GW5AT-60 器件 PG484A 封装管脚分布示意图（顶视图）

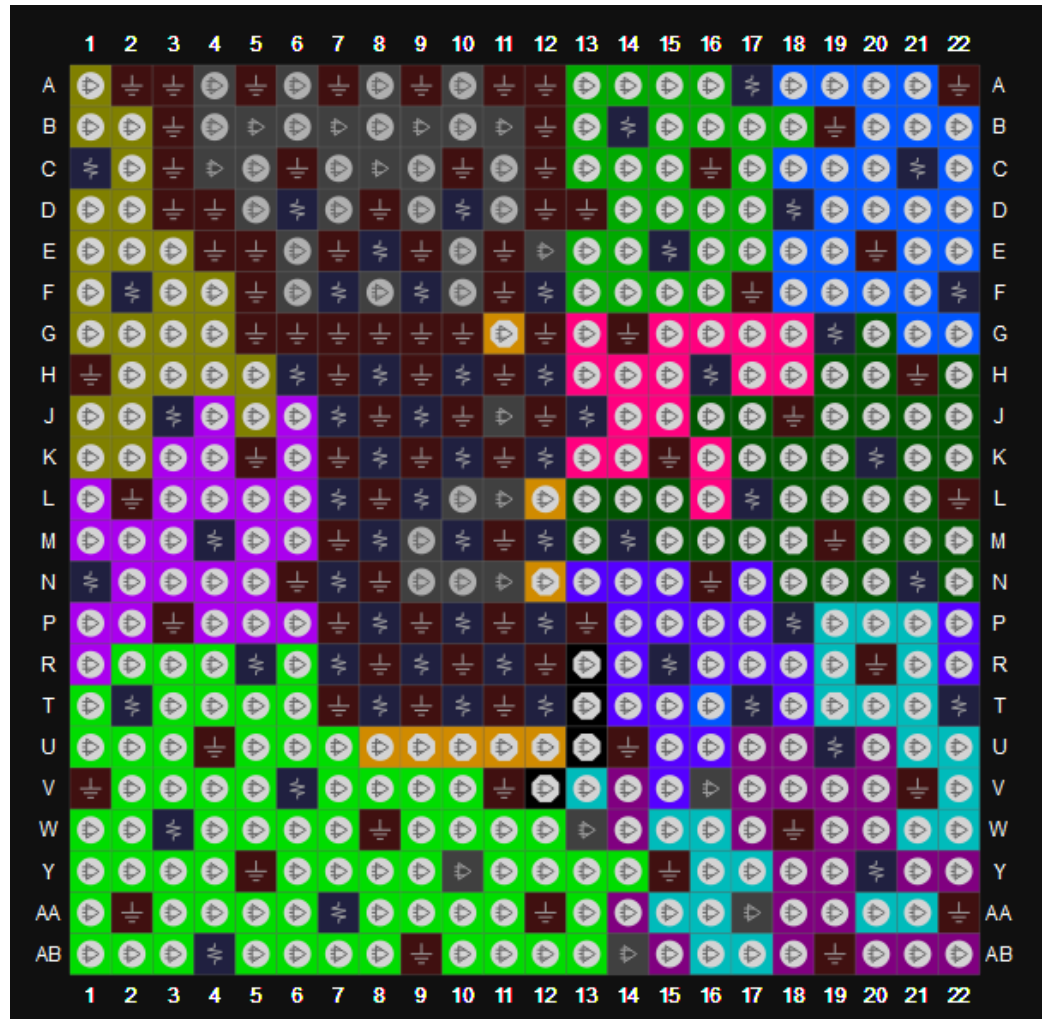


表 3-7 GW5AT-60 器件 PG484A 其他管脚

VCCIO1	B14,A17,C21
VCCIO2	D18,E15,F22
VCCIO4	H16,J13,G19
VCCIO5	L17,N21,K20
VCCIO6	M14,P18
VCCIO7	T22,R15
VCCIO8	Y20,U19
VCCIO9	V6,AB4,T2,AA7,W3,R5
VCCIO10	C1,H6,F2
VCCIO11	M4,J3,N1
VCCIO12/VCCIO3	F12,T12
VCC	J9,P10,P8,N7,H10,M8,R9,T8,R7,T10,K8,H8,J7,L7
VCCX	P12,R11,H12,M12
VCC_ADC	K10
V_EFUSE	T17
VREFN	L9
VREFP	M10
VDDA_Q0	F9,E8,F7
VDDHA_Q0	K12
VDDT_Q0	D10,D6
VSS	D8,A2,A3,A5,A7,A9,A11,A12,A22,AA2,AA12,AA22,AB9,AB19,B3,B12,B19,C3,C6,C10,C12,C16,D3,D4,D12,D13,E4,E5,E7,E9,E11,E20,F5,F11,F17,G5,G6,G7,G8,G9,G10,G12,G14,H1,H7,H9,H11,H21,J8,J10,J12,J18,K5,K7,K11,K15,L2,L8,L22,M7,M11,M19,N6,N8,N16,P3,P7,P9,P11,P13,R8,R10,R12,R20,T7,T9,T11,U4,U14,V1,V11,V21,W8,W18,Y5,Y15,K9

### 3.3.2 UG225 管脚分布示意图

图 3-8 GW5AT-60 器件 UG225 封装管脚分布示意图（顶视图）



表 3-8 GW5AT-60 器件 UG225 其他管脚

VCCIO5	M14,J12
VCCIO8	P12,P8
VCCIO9	M7,P4
VCCIO1/VCCIO2	B12
VCCIO10/VCCIO11	M2,L4
VCCIO12/VCCIO3/VCCIO4	D14,H14
VCC	F9,H9,G8,J8,H7,K7,J10
VCC_ADC	E12
V_EFUSE	L11
VDDA_MIPI/VDDD_MIPI	D2,H2,G4
VDDX_MIPI/VCCIO6/VCCIO7/ VCCX	M12,J6,B1,F7,K9,G10
VDD12_MIPI	G6
VDDA_Q0	D5,D11,B8
VDDHA_Q0	D7,D9
VDDT_Q0	A10,A6,B4
VSS	A1,A15,B10,B6,C13,C3,E11,F14,F2,F6,G7,G9,H 8,J7,J9,K14,K2,K6,N13,N3,P10,P6,R1,R15,A2,B 2,A4,D3,E4,A8,C9,C11,A12,C7,C5

### 3.3.3 UG324S 管脚分布示意图

图 3-9 GW5AT-60 器件 UG324S 封装管脚分布示意图（顶视图）



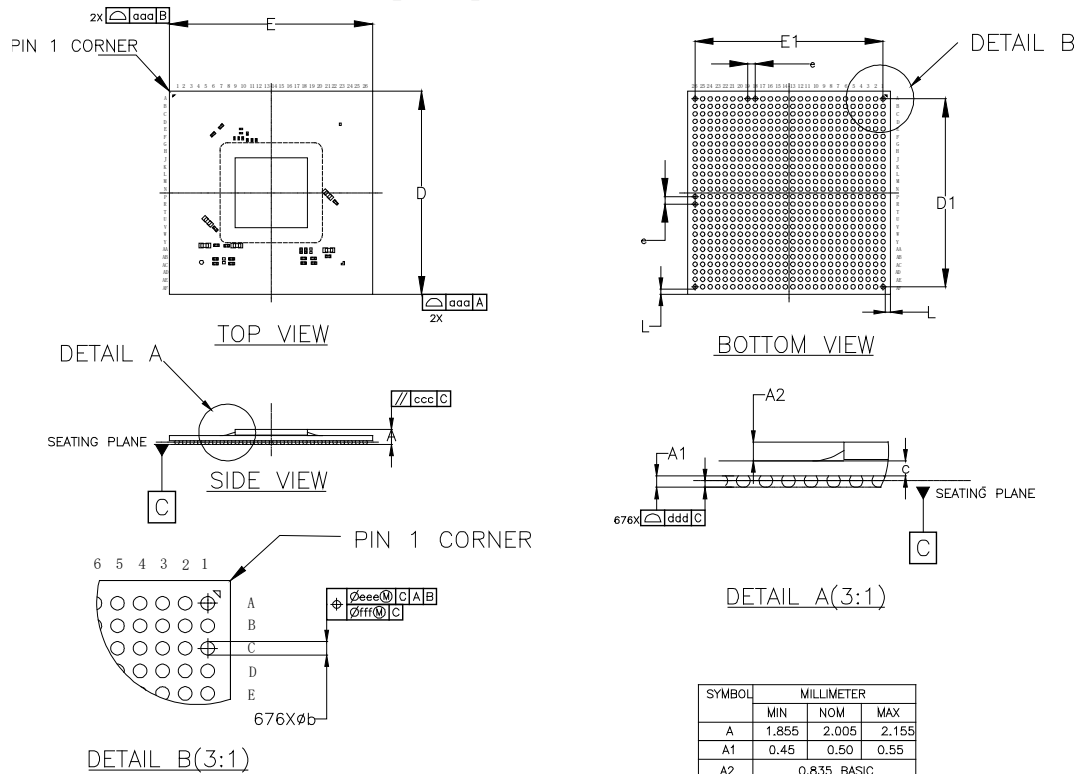
表 3-9 GW5AT-60 器件 UG324S 其他管脚

VCCIO1	E17,G15,J14
VCCIO2	J17,M15,R17
VCCIO3	R12,U14
VCCIO4	P9,U9
VCCIO5	R6,U4
VCCIO9	R2,G4,E2,M4,J2,J5
VCCIO10	F8,C3
VCCIO11	B15,G12
VCCIO12/VCCIO6/VCCIO7/ VCCIO8/VCCX/VDDHA_Q0	P10,M9,D14,B1,P14,G10,J12,D4,K7,B17,P5
V_EFUSE	R4
VDD12_MIPi	H9,J10,K9,J8,M12,G7,K11,L8,M7,L10,H11
VDDA_Q0	E11,B7,B11,D10
VSS	A1,A11,A18,A7,A9,B13,B5,B9,C10,C12,C14,C16, C4,C6,D8,E13,E15,F11,F9,G17,G2,G5,H10,H8,J1 1,J15,J4,J9,K10,K8,L11,L9,M17,M2,M6,N13,R1,R 14,R18,R9,T16,U12,U6,V1,V18

# 4 封装尺寸

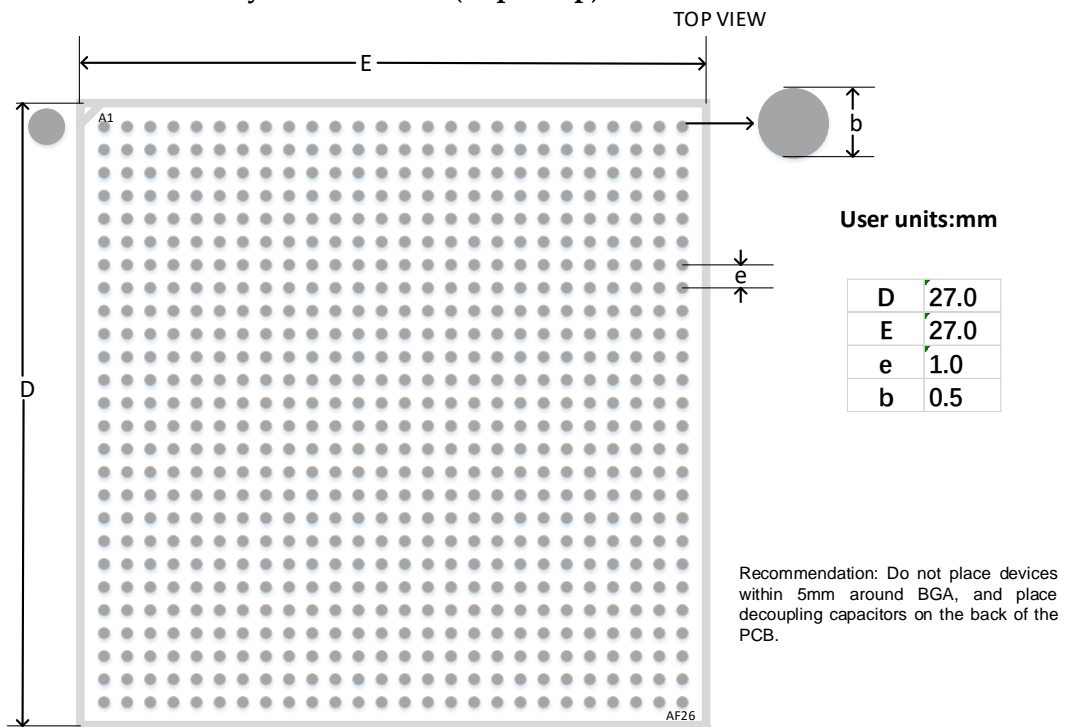
## 4.1 封装尺寸 FPG676A (Flip Chip) (27mm x 27mm, GW5AT-138 )

图 4-1 封装尺寸 FPG676A (Flip Chip)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.855	2.005	2.155
A1	0.45	0.50	0.55
A2	0.835 BASIC		
c	0.60	0.67	0.74
D	26.90	27.00	27.10
D1	25.00 BASIC		
E	26.90	27.00	27.10
E1	25.00 BASIC		
L	0.70 REF		
e	1.00 BASIC		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.25		
ddd	0.20		
eee	0.25		
fff	0.10		

图 4-2 推荐 PCB Layout FPG676A (Flip Chip)



# 4.2 封装尺寸 PG484A (23mm x 23mm, GW5AT-138)

图 4-3 封装尺寸 PG484A (GW5AT-138)

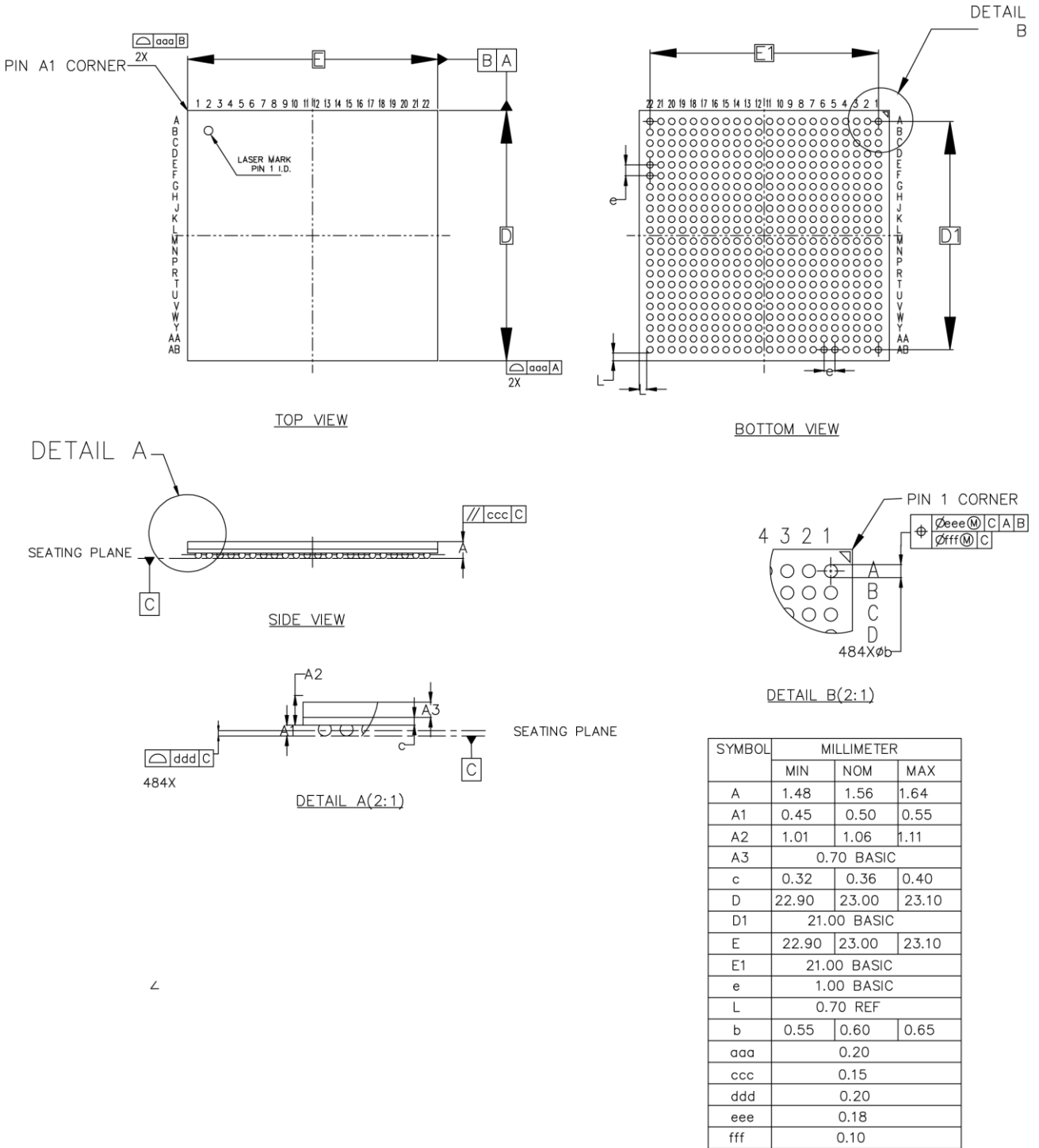
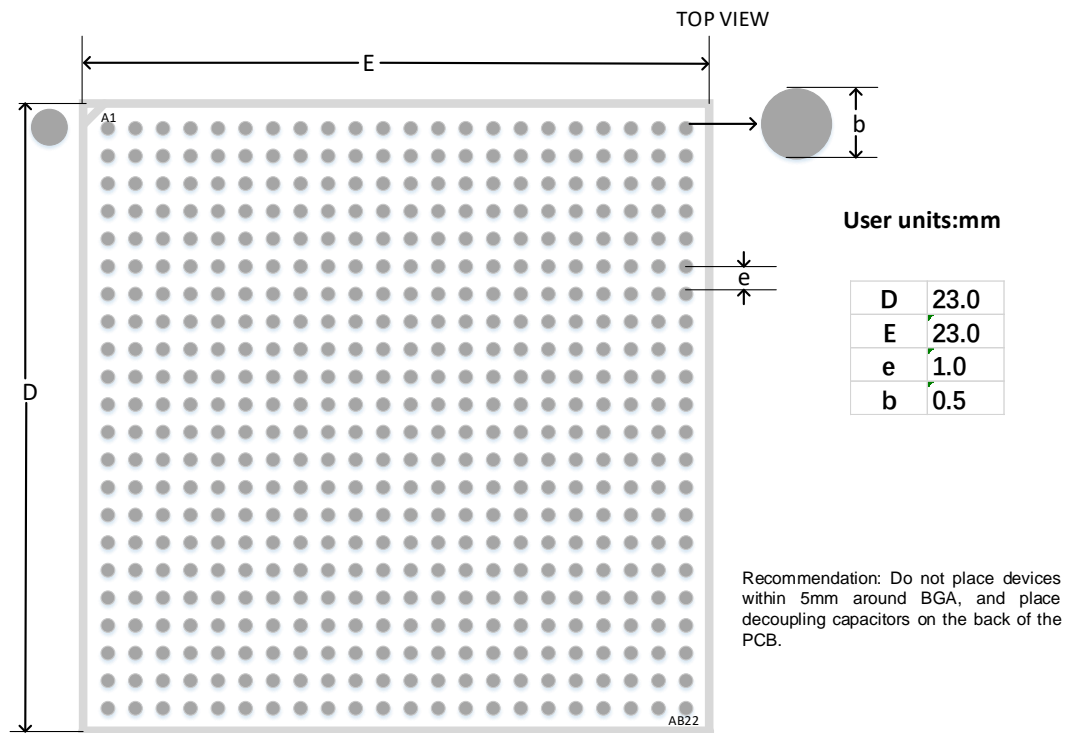


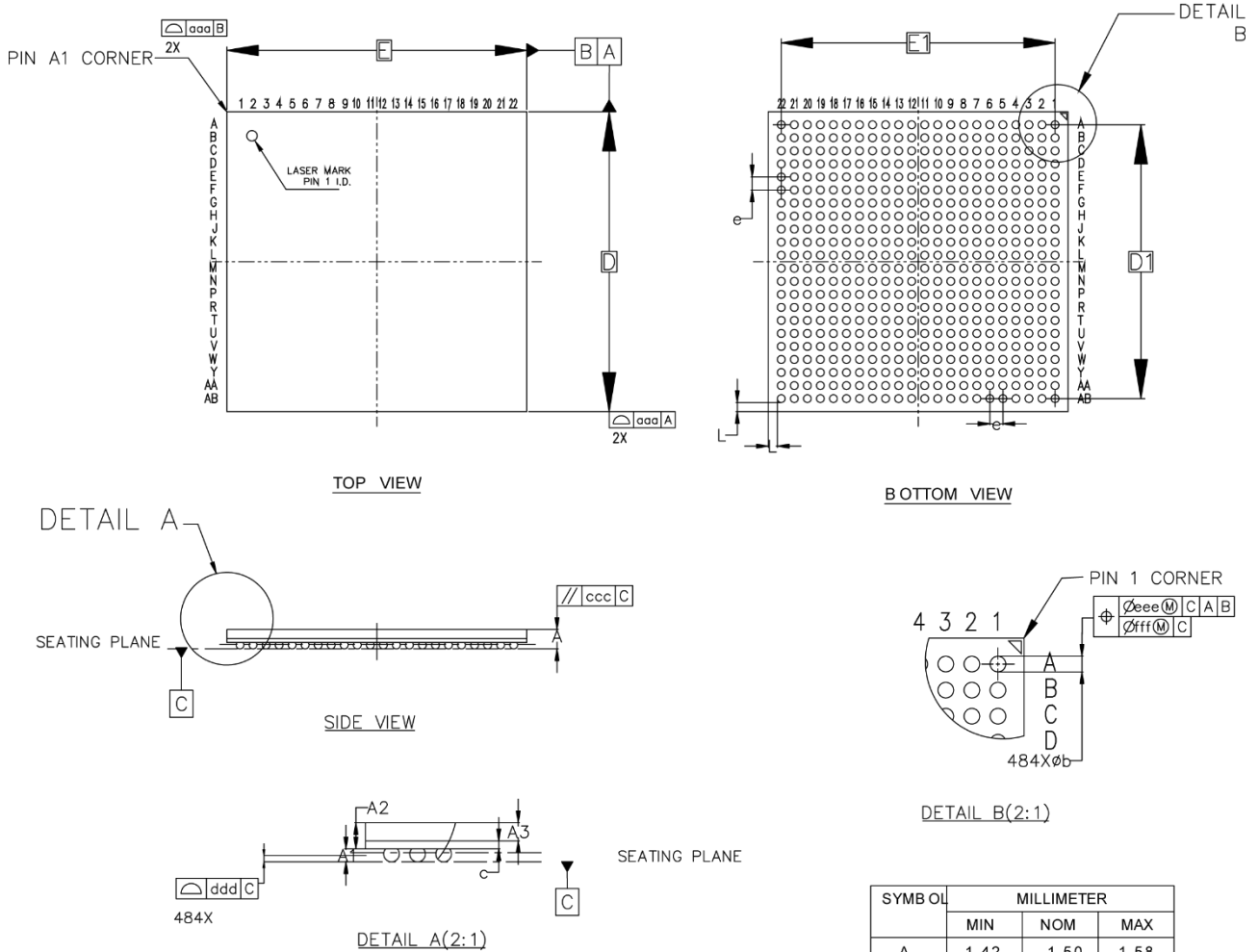
图 4-4 推荐 PCB Layout PG484A (GW5AT-138)





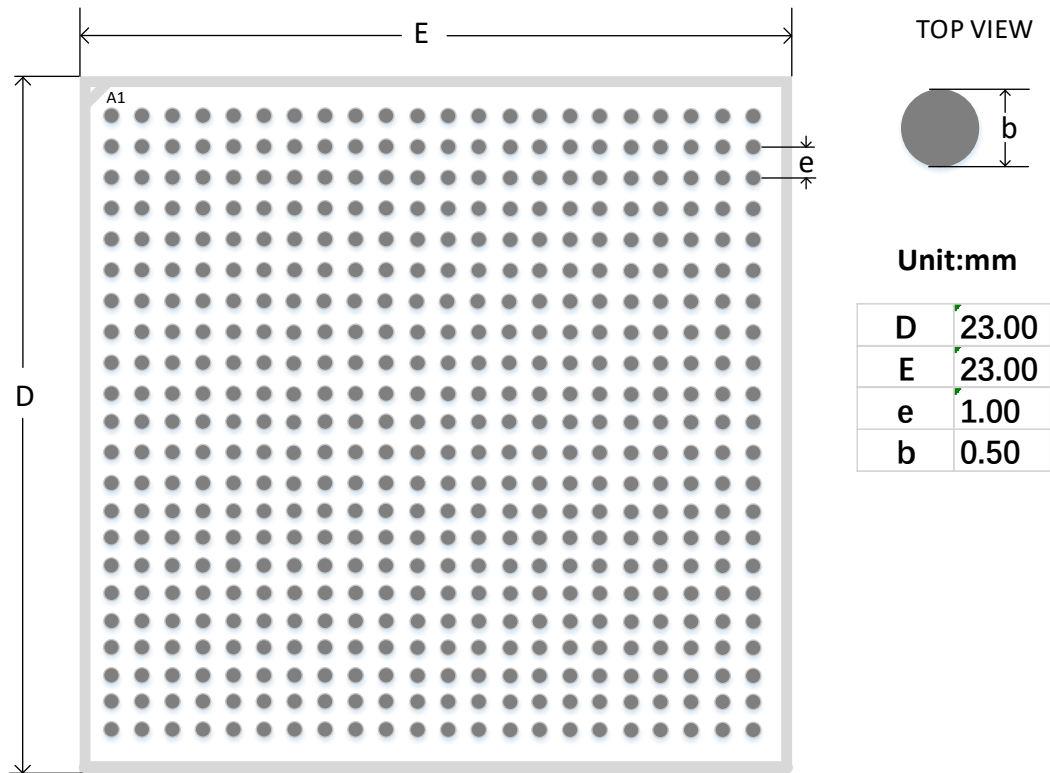
# 4.3 封装尺寸 PG484A (23mm x 23mm, GW5AT-60)

图 4-5 封装尺寸 PG484A (GW5AT-60)



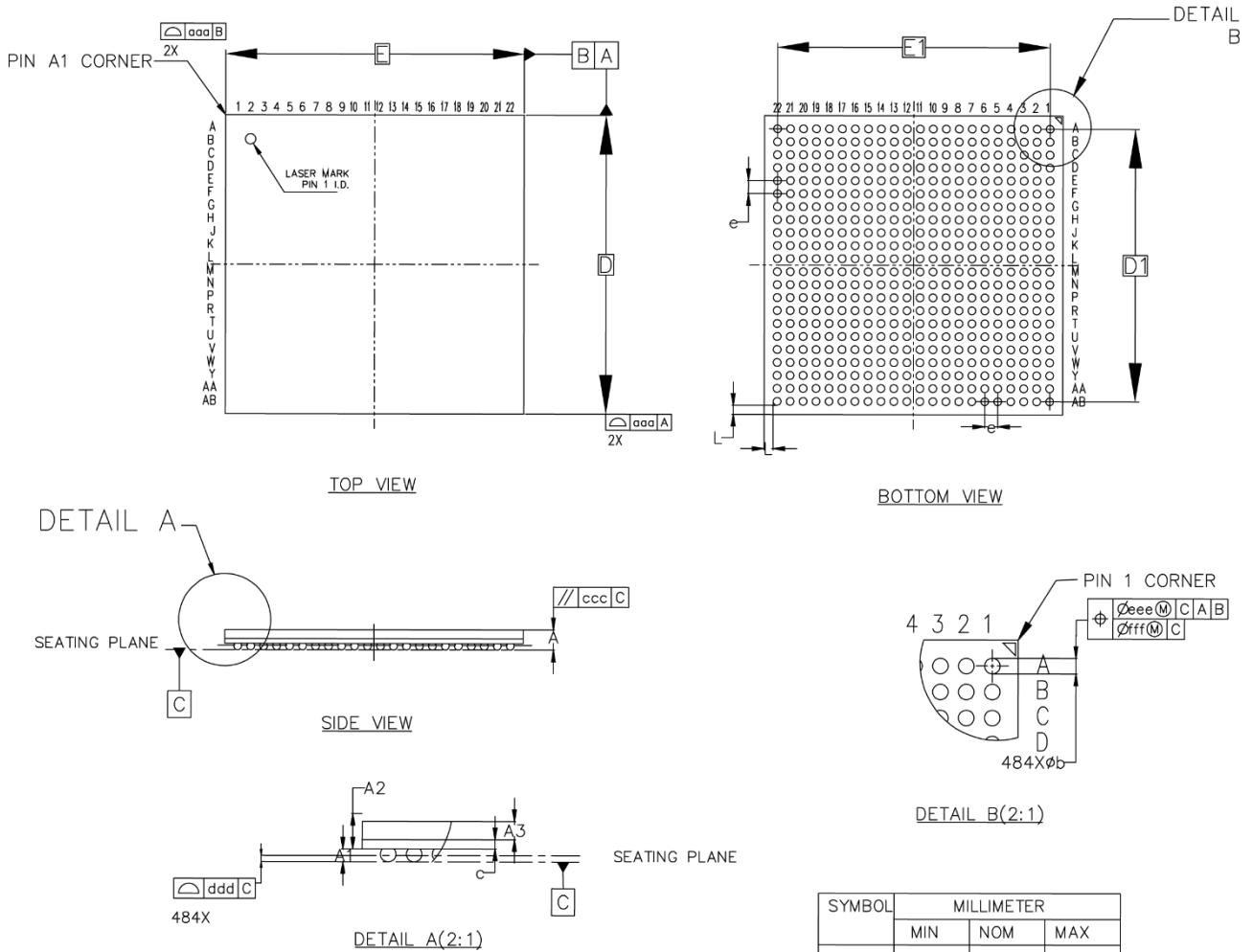
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.42	1.50	1.58
A1	0.45	0.50	0.55
A2	0.94	1.00	1.05
A3	0.70 BASIC		
c	0.26	0.30	0.34
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
L	0.70 REF		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.15		
ddd	0.20		
eee	0.18		
fff	0.10		

图 4-6 推荐 PCB Layout PG484A (GW5AT-60)



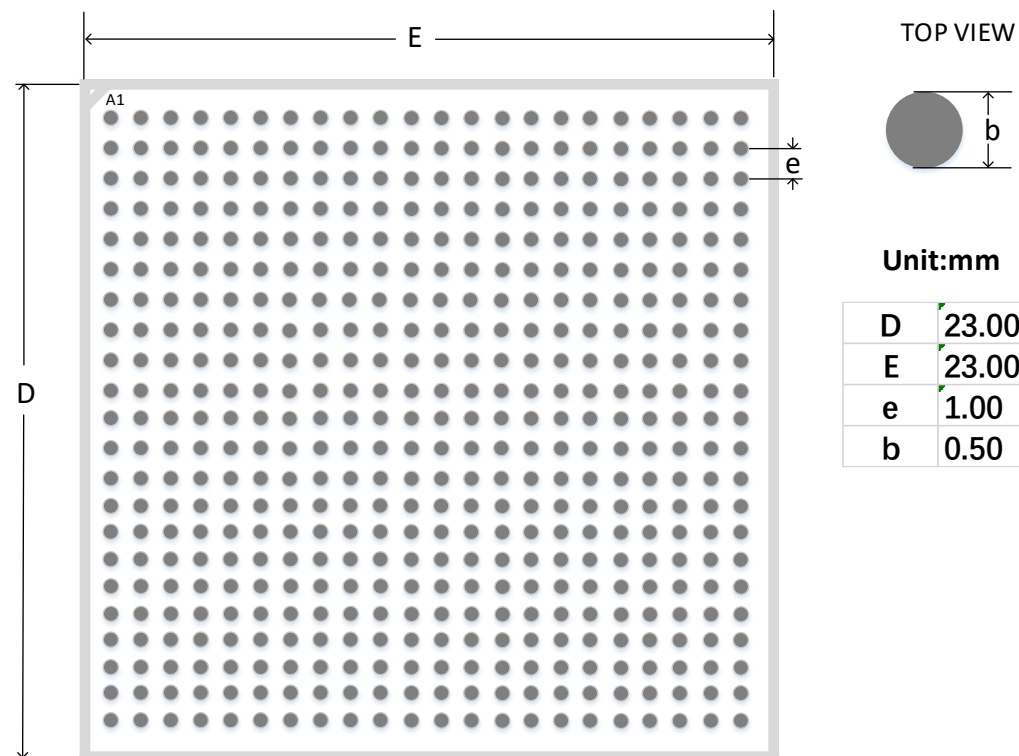
# 4.4 封装尺寸 PG484 (23mm x 23mm, GW5AT-138)

图 4-7 封装尺寸 PG484



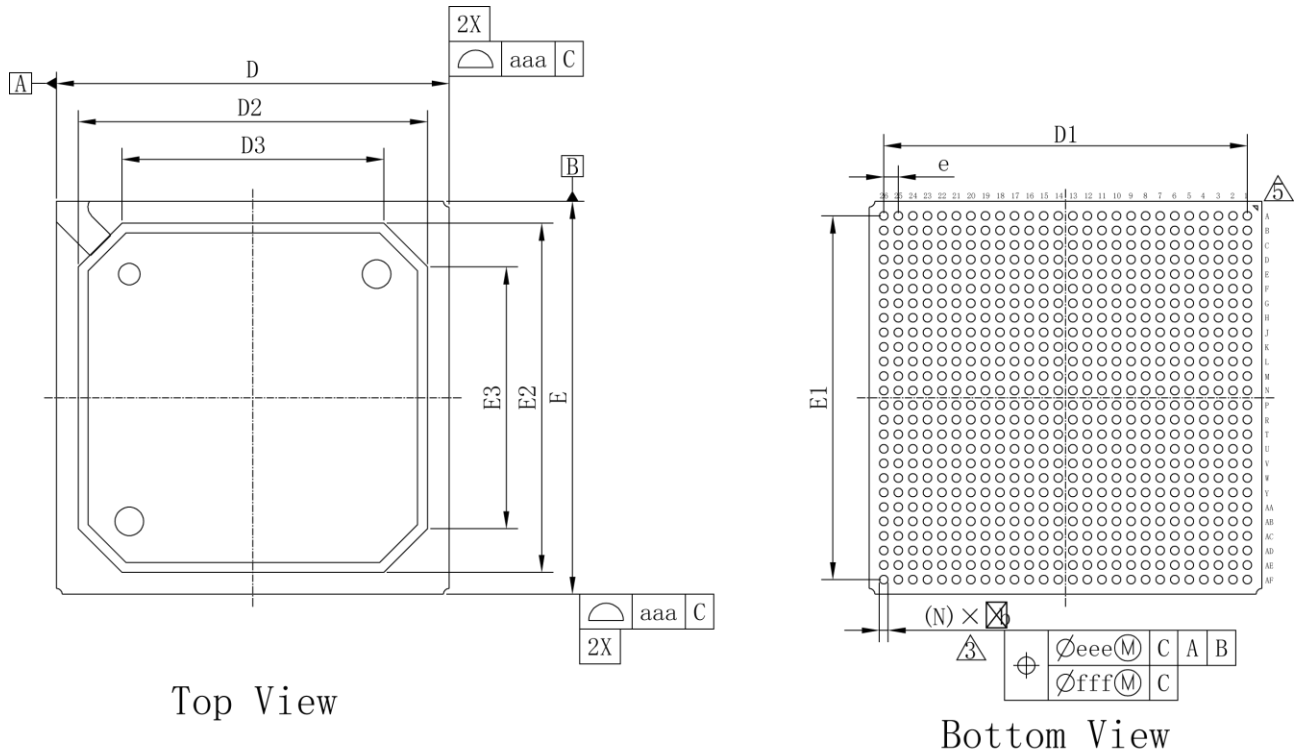
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.48	1.56	1.64
A1	0.45	0.50	0.55
A2	1.01	1.06	1.11
A3	0.70 BASIC		
c	0.32	0.36	0.40
D	22.90	23.00	23.10
D1	21.00 BASIC		
E	22.90	23.00	23.10
E1	21.00 BASIC		
e	1.00 BASIC		
L	0.70 REF		
b	0.55	0.60	0.65
aaa	0.20		
ccc	0.15		
ddd	0.20		
eee	0.18		
fff	0.10		

图 4-8 推荐 PCB Layout PG484



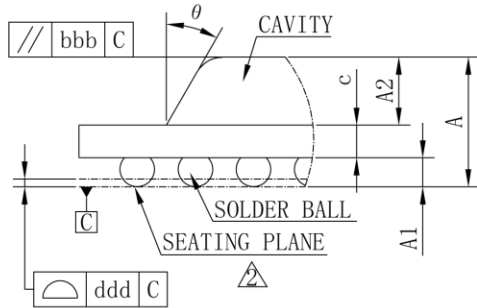
# 4.5 封装尺寸 PG676A (27mm x 27mm, GW5AT-138)

图 4-9 封装尺寸 PG676A



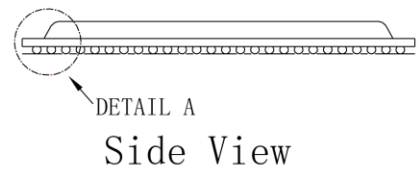
Top View

Bottom View



DETAIL A

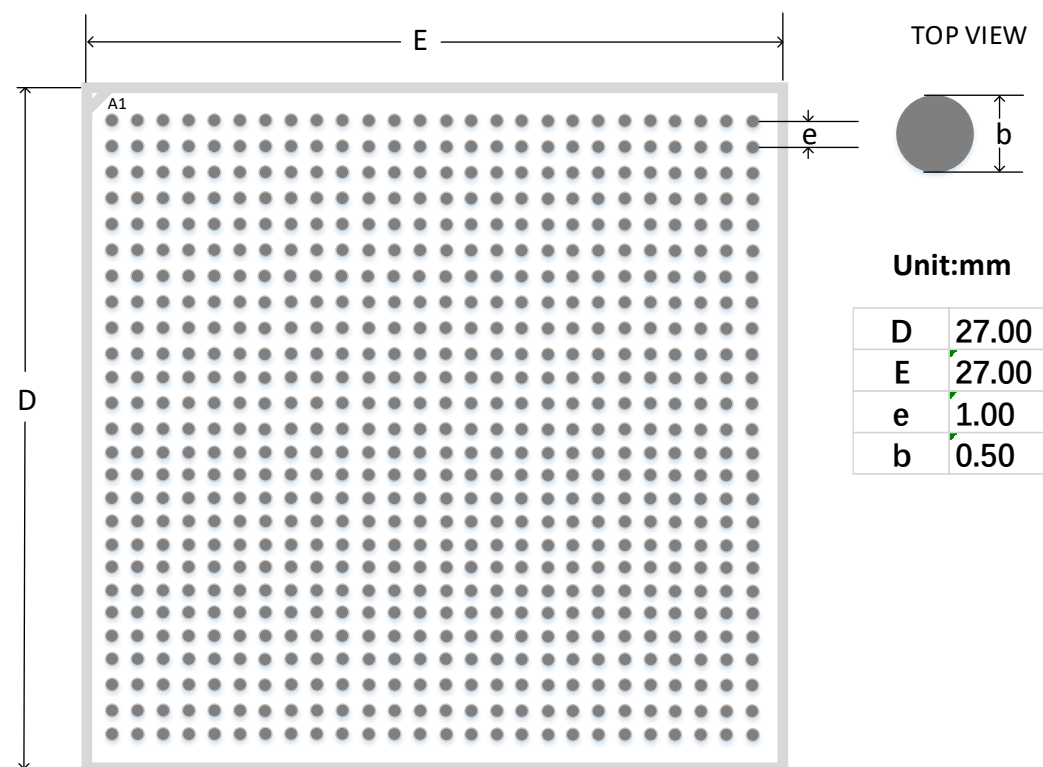
10:1



Side View

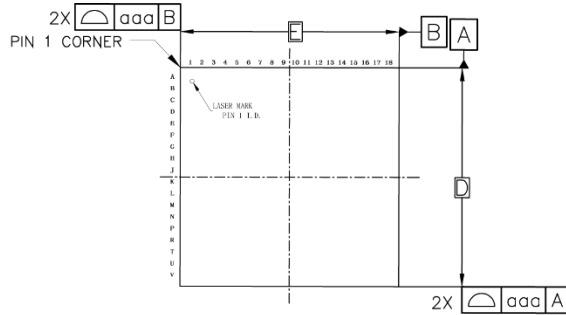
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	2.380
A1	0.450	0.500	0.550
A2	1.120	1.170	1.220
c	0.510	0.560	0.610
D	26.800	27.000	27.200
D1	---	25.000	---
D2	23.800	24.000	24.200
D3	---	18.000	---
E	26.800	27.000	27.200
E1	---	25.000	---
E2	23.800	24.000	24.200
E3	---	18.000	---
e	---	1.000	---
b	0.550	0.600	0.650
aaa	0.200		
bbb	0.200		
ddd	0.250		
eee	0.250		
fff	0.100		
Ball Diam	0.600		
N	676		
MD/ME	26/26		

图 4-10 推荐 PCB Layout PG676A

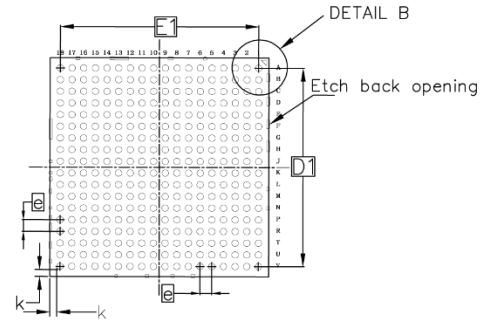


# 4.6 封装尺寸 UG324A (15mm x 15mm, GW5AT-138)

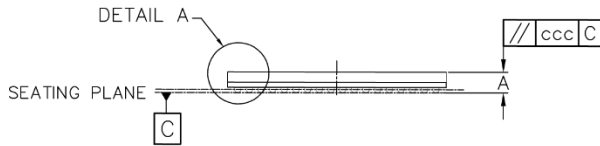
图 4-11 封装尺寸 UG324A



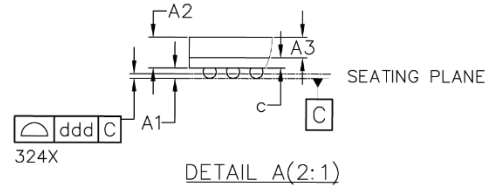
TOP VIEW



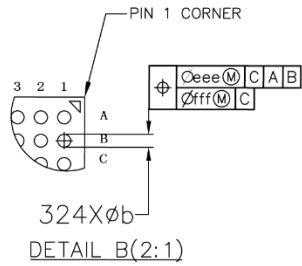
BOTTOM VIEW



SIDE VIEW



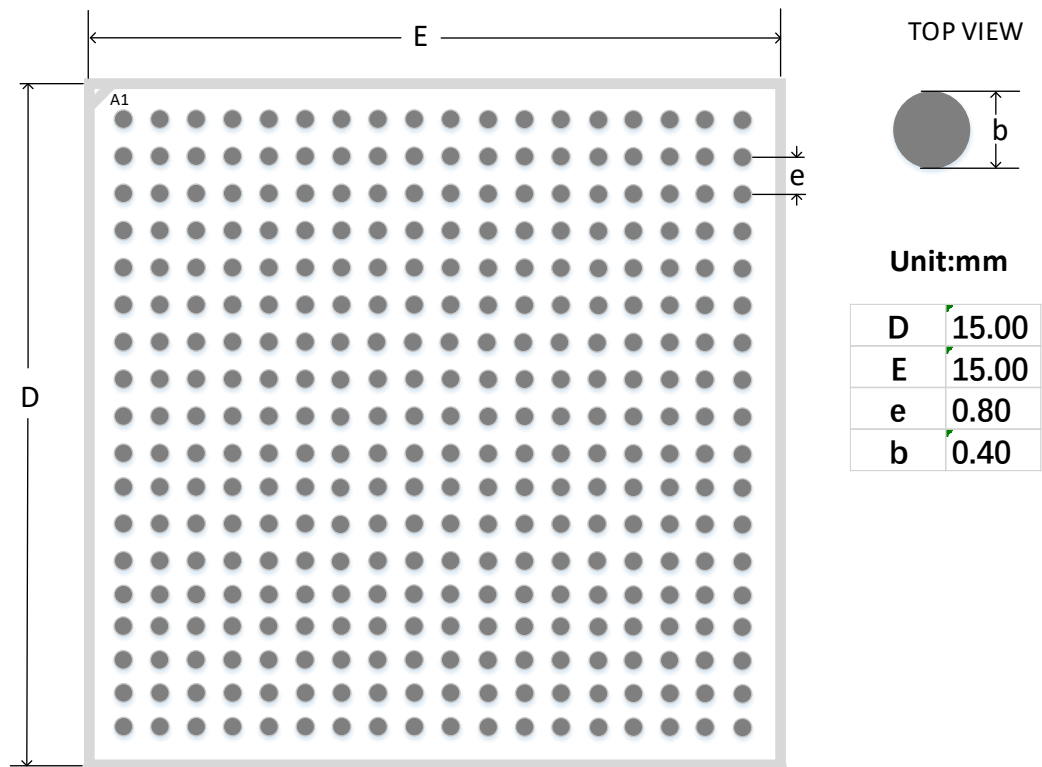
DETAIL A(2:1)



DETAIL B(2:1)

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.31	1.41	1.51
A1	0.30	0.35	0.40
A2	1.00	1.06	1.12
A3	0.70 BASIC		
c	0.32	0.36	0.40
D	14.90	15.00	15.10
D1	13.60 BASIC		
E	14.90	15.00	15.10
E1	13.60 BASIC		
e	0.80 BASIC		
b	0.40	0.45	0.50
k	0.475 REF		
aaa	0.15		
ccc	0.10		
ddd	0.12		
eee	0.15		
fff	0.08		

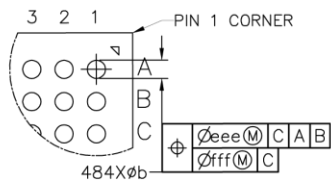
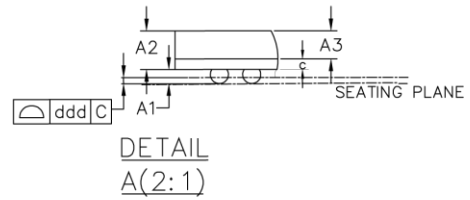
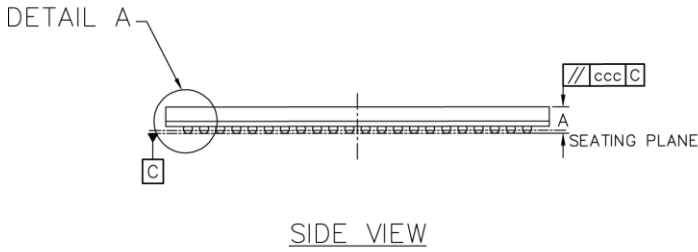
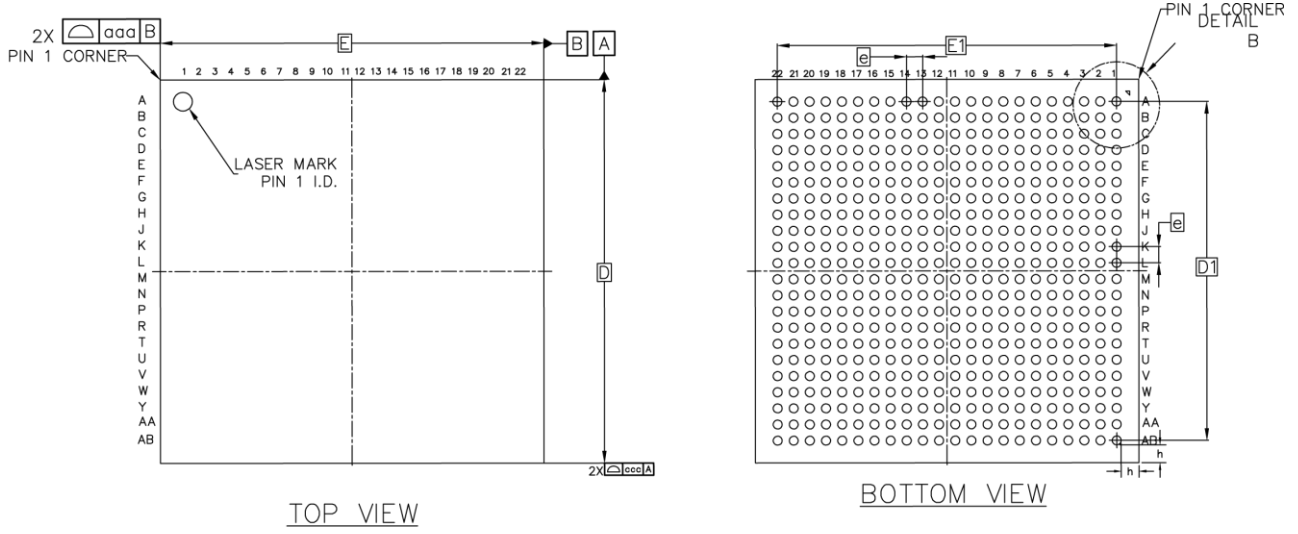
图 4-12 推荐 PCB Layout UG324A





# 4.7 封装尺寸 UG484 (19mm x 19mm, GW5AT-75)

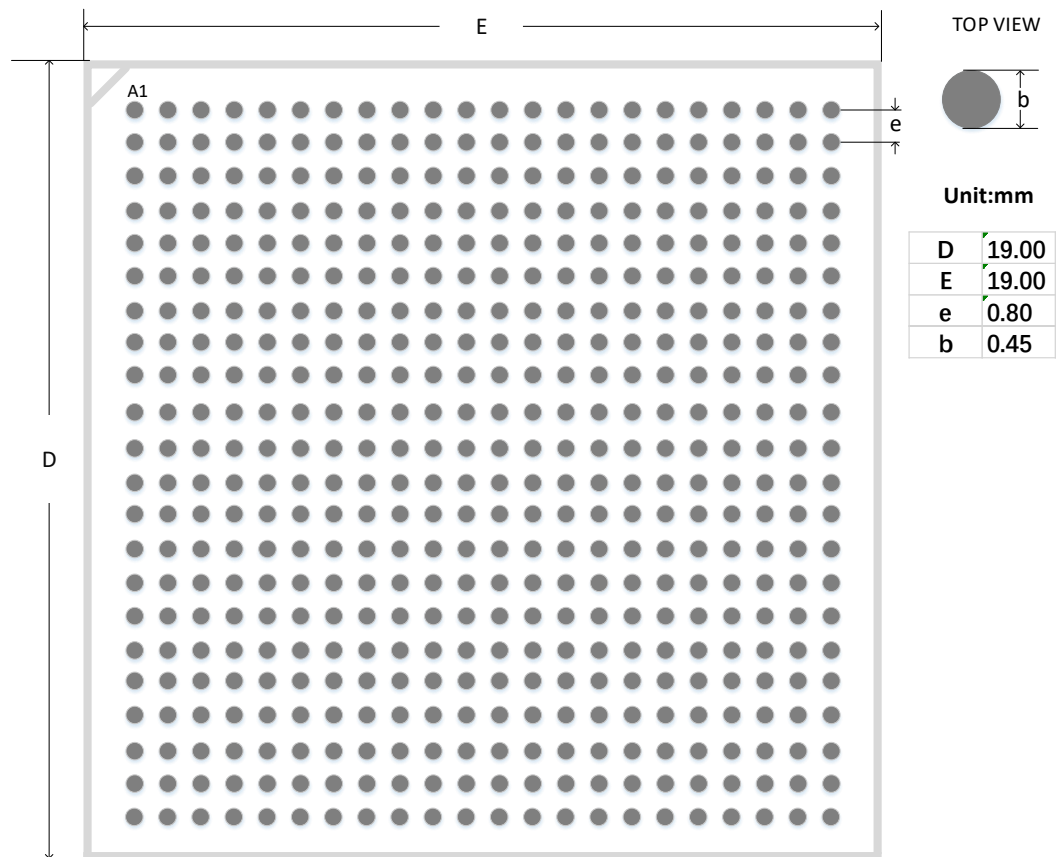
图 4-13 封装尺寸 UG484



DETAIL B(2:1)

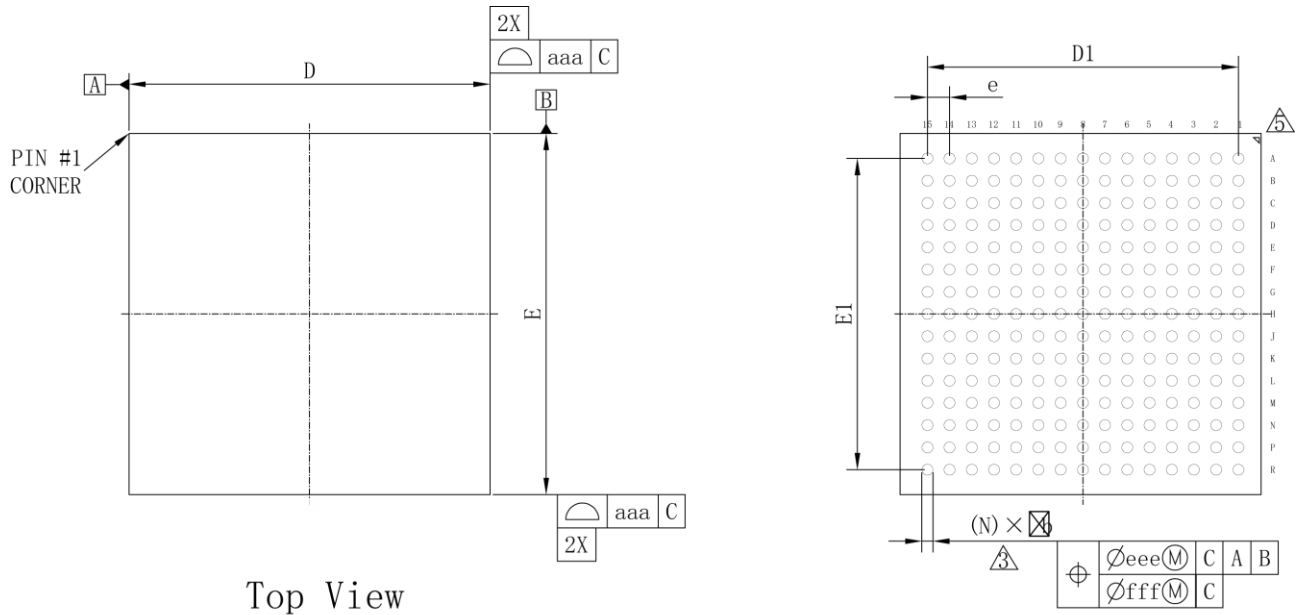
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.23	1.31	1.39
A1	0.30	0.35	0.40
A2	0.92	0.96	1.00
c	0.22	0.26	0.30
A3	0.70 BASIC		
D	18.90	19.00	19.10
D1	16.80 BASIC		
E	18.90	19.00	19.10
E1	16.80 BASIC		
e	0.80 BASIC		
b	0.40	0.45	0.50
aaa	0.15		
ccc	0.12		
ddd	0.15		
eee	0.15		
fff	0.08		
h	0.875 REF		

图 4-14 推荐 PCB Layout UG484



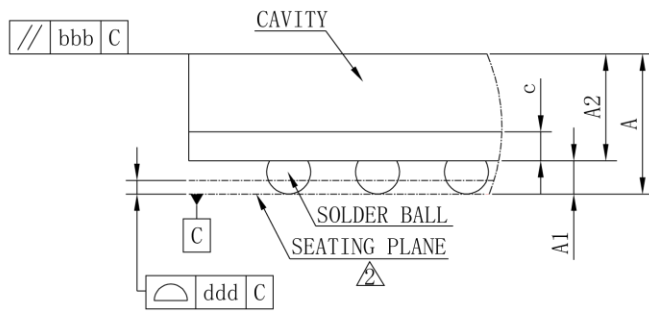
# 4.8 封装尺寸 UG225 (13mm x 13mm, GW5AT-60)

图 4-15 封装尺寸 UG225



Top View

Bottom View



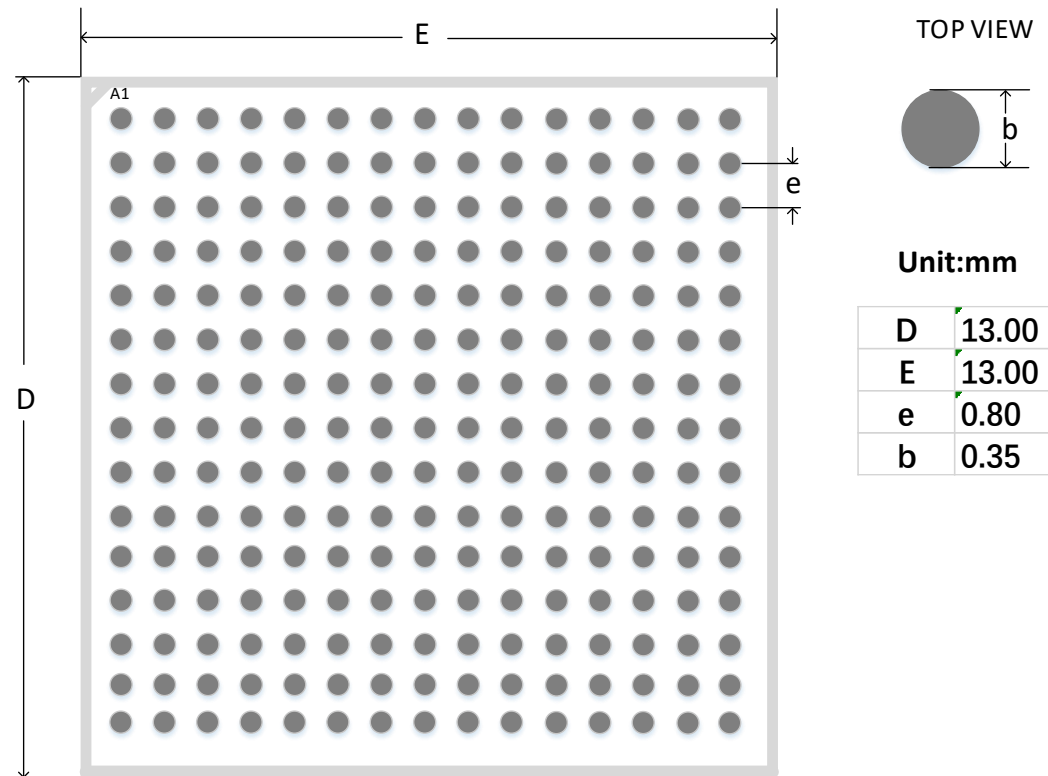
Side View

DETAIL A

20:1

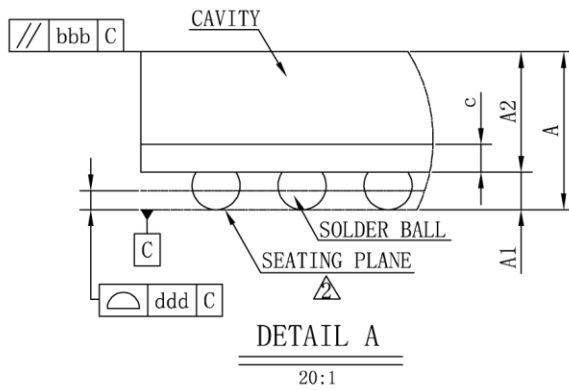
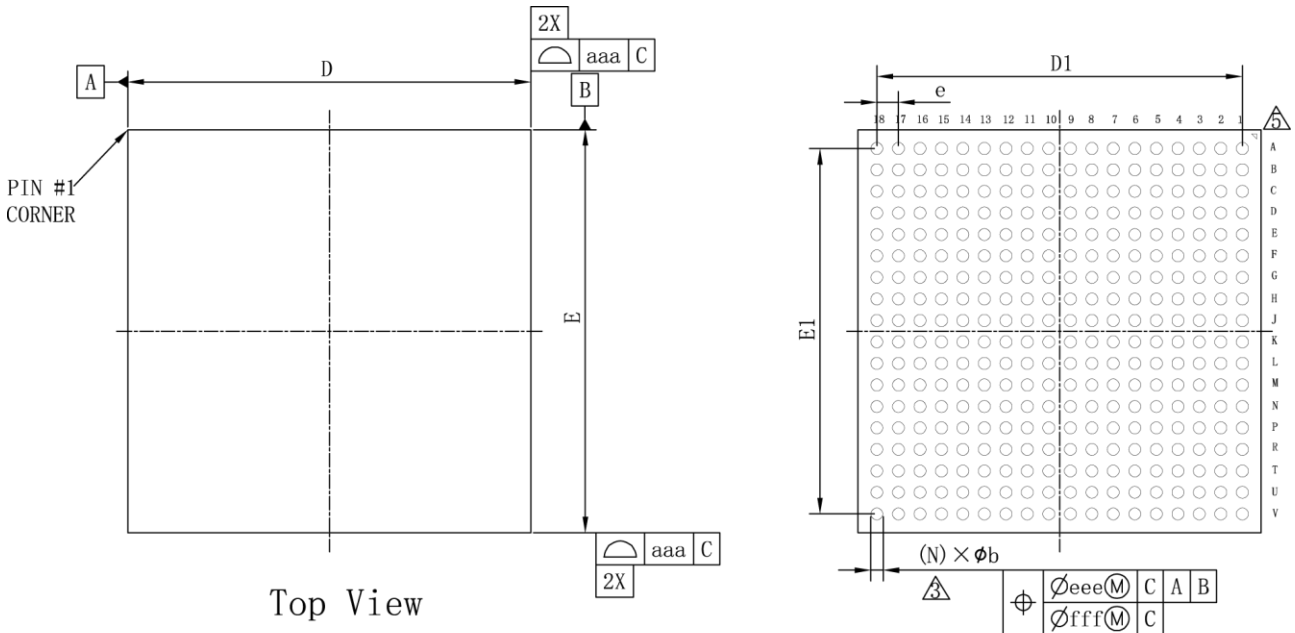
symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.360
A1	0.250	0.300	0.350
A2	0.910	0.960	1.010
c	0.230	0.260	0.290
D	12.900	13.000	13.100
E	12.900	13.000	13.100
D1	---	11.200	---
E1	---	11.200	---
e	---	0.800	---
b	0.350	0.400	0.450
aaa	0.150		
bbb	0.200		
ddd	0.100		
eee	0.150		
fff	0.080		
Ball Diam	0.400		
N	225		
MD/ME	15/15		

图 4-16 推荐 PCB Layout UG225



# 4.9 封装尺寸 UG324S (15mm x 15mm, GW5AT-60)

图 4-17 封装尺寸 UG324S



symbol	Dimension in mm		
	MIN	NOM	MAX
A	---	---	1.570
A1	0.300	0.350	0.400
A2	1.070	1.120	1.170
c	0.230	0.260	0.290
D	14.900	15.000	15.100
E	14.900	15.000	15.100
D1	---	13.600	---
E1	---	13.600	---
e	---	0.800	---
b	0.400	0.450	0.500
aaa	0.150		
bbb	0.200		
ddd	0.200		
eee	0.150		
fff	0.080		
Ball Diam	0.450		
N	324		
MD/ME	18/18		

图 4-18 推荐 PCB Layout UG324S

